MIXIM

モノ/ステレオ、2W、スイッチモード(クラスD) オーディオパワーアンプ

概要

MAX4295は、+2.7V~+5.5Vの単一電源で動作する モノ/ステレオ、スイッチモード(クラスD)オーディオ パワーアンプです。MAX4295は85%以上の効率で 2Wの連続電力を4Ωの負荷に供給できるため、ポータ ブルマルチメディア及び汎用高電力オーディオアプリ ケーションに最適です。

MAX4295は0.4%(f_{OSC} = 125kHz)の全高調波歪み+ ノイズ(THD+N)、2.8mAの低自己消費電流、高効率及 びクリックレスのパワーアップとシャットダウン機能を 備えています。SHDN入力はデバイスをディセーブルし、 消費電流を1.5μA以下に制限します。更に、1Aの電流 制限、サーマル保護、低電圧ロックアウト機能も備え ています。

MAX4295は外部部品の数を削減します。高速パワー MOSトランジスタが内蔵されており、ブリッジ結合 負荷(BTL)アンプとしての動作を可能にしています。BTL 構成により、出力におけるアイソレーションコンデンサを 排除しています。周波数選択可能なパルス幅変調器 (PWM)により、出力フィルタのサイズとコストを最適化で きます。

MAX4295は省スペースの16ピンOSOPパッケージで 提供されています。

アプリケーション

パームトップ/ノートブック ラジカセ コンピュータ ACアンプ

PDAオーディオ バッテリ駆動スピーカ サウンドカード コードレス電話

ゲームカード ポータブル機器

特長

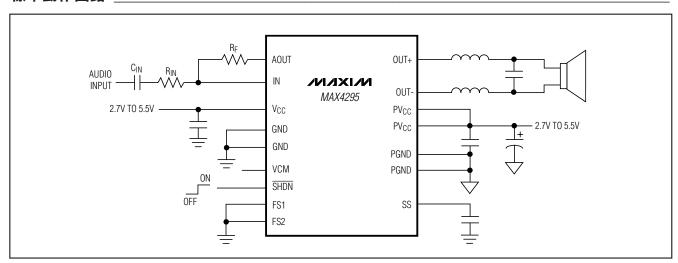
- ◆ 単一電源動作: +2.7V~+5.5V
- ◆ 5Vでの2W/チャネル出力電力 3Vでの0.7W/チャネル出力電力
- ♦ 効率: 87%(R_L = 4Ω、P_O = 2W)
- ♦ THD+N: $0.4\%(R_L = 4Ω, f_{OSC} = 125kHz)$
- ◆ ロジックプログラマブルPWM周波数選択(125kHz、 250kHz、500kHz、1MHz)
- ◆ 低電力シャットダウンモード
- ◆ クリックレスシャットダウン及びシャットダウン解除
- ◆ 1A電流制限及びサーマル保護
- ◆ 省スペースパッケージ: 16ピンQSOPまたはナローSOP

型番

PART	TEMP RANGE	PIN-PACKAGE	
MAX4295EEE	-40°C to +85°C	16 QSOP	
MAX4295ESE	-40°C to +85°C	16 Narrow SO	

ピン配置はデータシートの最後に記載されています。

標準動作回路



MIXIM

Maxim Integrated Products 1

ABSOLUTE MAXIMUM RATINGS

V _{CC} , PV _{CC} to GND or PGND	0.3V to +6V
PGND to GND	±0.3V
PVcc to Vcc	±0.3V
VCM, SS, AOUT, IN to GND	0.3V to (V _{CC} + 0.3V)
SHDN, FS1, FS2 to GND	0.3V to +6V
OUT_ to PGND	0.3V to (PV _{CC} + 0.3V)
Op Amp Output Short-Circuit	
Duration (AOUT)Indefinite	Short Circuit to Either Supply
LL Deidoro Chort Cirouit	

16-Pin Narrow SO (derate 8.7mW/°C above +70°C).....696mW

Operating Temperature Range-40°C to +85°C

Junction Temperature+150°C

Storage Temperature Range ...-65°C to +150°C

Lead Temperature (soldering, 10s) ...+300°C

16-Pin QSOP (derate 8.30mW/°C above +70°C)......667mW

Continuous Power Dissipation ($T_A = +70^{\circ}C$)

H-Bridge Short-Circuit

Duration (OUT_)Continuous Short Circuit to PGND,

PV_{CC} or between OUT+ and OUT-

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

 $V_{CC} = PV_{CC} = +5V$, $\overline{SHDN} = V_{CC}$, FS1 = GND, FS2 = V_{CC} (fosc = 250kHz), input amplifier gain = -1V/V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are T_A = +25°C.) (Note 1)

PARAMETER	C	ONDITIONS	MIN	TYP	MAX	UNITS	
GENERAL	1		•			•	
Supply Voltage Range	(Note 2)		2.7		5.5	V	
Quiescent Supply Current	Output load not connecte	ed		2.8	4	mA	
Shutdown Supply Current	SHDN = GND			1.5	8	μΑ	
Voltage at VCM Pin			0.285 × V _{CC}	0.3 × VCC	0.315 × V _{CC}	V	
	FS1 = GND, FS2 = GND		105	125	145		
DIAMA E	FS1 = GND, FS2 = V _{CC}		210	250	290	İ	
PWM Frequency	FS1 = V _{CC} , FS2 = GND	FS1 = V _{CC} , FS2 = GND		500	580	kHz	
	FS1 = V _{CC} , FS2 = V _{CC}		840	1000	1160		
PWM Frequency Change with VCC	V _{CC} = 2.7V to 5.5V			±1	±3	kHz/V	
	$V_{IN} = 0.06 \times V_{CC}$		10.2	12	13.8	%	
Duty Cycle	$V_{IN} = 0.30 \times V_{CC}$		49.2	50	50.8		
	$V_{IN} = 0.54 \times V_{CC}$		86.2	88	89.8		
Duty Cycle Change with V _{CC}	$V_{IN} = 0.3 \times V_{CC}, V_{CC} = 2$	$V_{IN} = 0.3 \times V_{CC}, V_{CC} = 2.7V \text{ to } 5.5V$		±0.02	±0.15	%/V	
Switch On-Resistance	Louz - 150mΛ	$V_{CC} = 5V$		0.25	0.5	Ω	
(each power device)	I _{OUT} = 150mA	$V_{CC} = 2.7V$		0.35	1.0		
H-Bridge Output Leakage	SHDN = GND			0	±5	μΑ	
H-Bridge Current Limit				1		Α	
Soft-Start Capacitor Charging Current	VSS = 0V		0.75	1.35	1.95	μA	
Undervoltage Lockout			1.8	2.2	2.6	V	
Thermal Shutdown Trip Point				145		°C	

ELECTRICAL CHARACTERISTICS (continued)

 $V_{CC} = PV_{CC} = +5V$, $\overline{SHDN} = V_{CC}$, FS1 = GND, $FS2 = V_{CC}$ (fosc = 250kHz), input amplifier gain = -1V/V, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are $T_A = +25^{\circ}C$.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
Input Voltage Range				0 to 0.6 x V _{CC}		V
	$V_{CC} = +3V$, $f_{IN} = 1kHz$	$R_L = 8\Omega$		0.4		W
Maximum Output Power		$R_L = 4\Omega$		0.7		
Maximum Output I owei	$V_{CC} = +5V$, $f_{IN} = 1kHz$	$R_L = 8\Omega$		1.2		- **
Total Harmonic Distortion Plus Noise	$R_L = 4\Omega$, $f_{IN} = 1$ kHz, $P_O =$	$R_L = 4\Omega$ 1W, $f_{OSC} = 125kHz$		0.4		%
Efficiency	MAX4295, $R_L = 4\Omega$, $f_{ N} = -\frac{1}{2}$	IkHz, Po = 2W		87		%
LOGIC INPUTS (SHDN, FS1, FS	52)					•
Logic Input Current	VLOGIC = 0 to VCC			1	100	nA
Logic Input High Voltage			0.7 × V _C C			V
Logic Input Low Voltage					0.3 × VCC	V
INPUT AMPLIFIER			<u>.</u>			
Input Offset Voltage				±0.5	±4	mV
Vos Temp Coefficient				±5		μV/°C
Input Bias Current	(Note 3)			±0.05	±25	nA
Input Noise-Voltage Density	f = 10kHz			32		nV/√Hz
Input Capacitance				2.5		pF
Output Resistance				0.01		Ω
AOUT Disabled Mode Leakage Current	SHDN = GND, VAOUT = 0 to VCC			±0.1	±1	μΑ
01 10: "0 1	AOUT to GND			8		
Short-Circuit Current	AOUT to VCC			65		mA
Large-Signal Voltage Gain	$V_{OUT} = 0.2V$ to 4.6V, $R_{L(OPAMP)} = 10k\Omega$		78	115		dB
AOUT Voltage Swing	$V_{DIFF} \ge 10 \text{mV},$ $R_{L(OPAMP)} = 10 \text{k}\Omega$	VCC - VOH		40	250	m\/
		V _{OL}		40	100	mV
Gain-Bandwidth Product	,			1.25		MHz
Power-Supply Rejection	$V_{CC} = +2.7V \text{ to } +5.5V$		66	90		dB
Maximum Capacitive Load	No sustained oscillations			200		рF

Note 1: All devices are 100% production tested at $T_A = 25$ °C. All temperature limits are guaranteed by design.

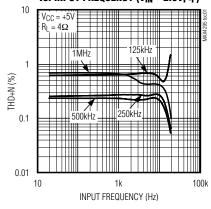
Note 2: Supply Voltage Range guaranteed by PSRR of input amplifier, frequency, duty cycle, and H-bridge on-resistance.

Note 3: Guaranteed by design, not production tested.

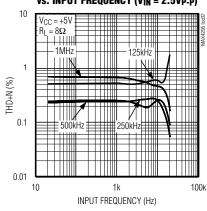
標準動作特性

(VCC = PVCC = +3V, input amplifier gain = -1, SHDN = VCC, TA = +25°C, unless otherwise noted.)

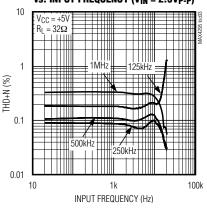
TOTAL HARMONIC DISTORTION PLUS NOISE vs. INPUT FREQUENCY ($V_{IN} = 2.5V_{P-P}$)



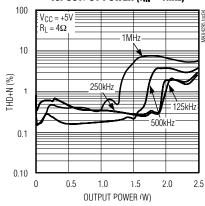
TOTAL HARMONIC DISTORTION PLUS NOISE vs. INPUT FREQUENCY ($V_{IN} = 2.5V_{P-P}$)



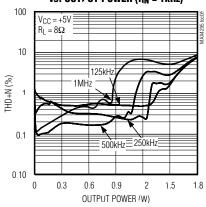
TOTAL HARMONIC DISTORTION PLUS NOISE vs. Input Frequency (Vin = 2.5Vp.p)



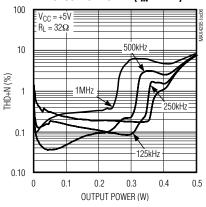
TOTAL HARMONIC DISTORTION PLUS NOISE vs. OUTPUT POWER (fin = 1kHz)



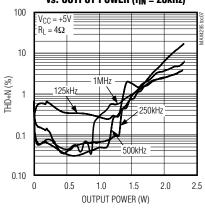
TOTAL HARMONIC DISTORTION PLUS NOISE vs. Output power (fin = 1kHz)



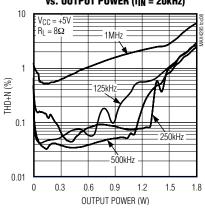
TOTAL HARMONIC DISTORTION PLUS NOISE vs. OUTPUT POWER (fin = 1kHz)



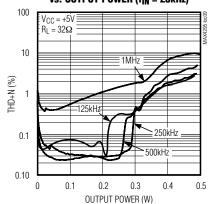
TOTAL HARMONIC DISTORTION PLUS NOISE vs. Output Power (fin = 20kHz)



TOTAL HARMONIC DISTORTION PLUS NOISE vs. OUTPUT POWER (fin = 20kHz)



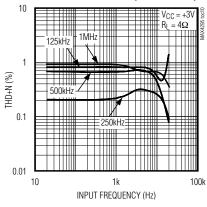
TOTAL HARMONIC DISTORTION PLUS NOISE vs. OUTPUT POWER ($f_{IN}=20 kHz$)



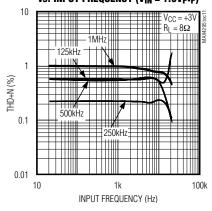
標準動作特性(続き)

(V_{CC} = PV_{CC} = +3V, input amplifier gain = -1, SHDN = V_{CC}, T_A = +25°C, unless otherwise noted.)

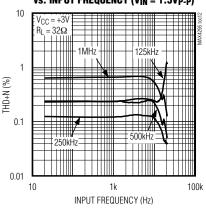
TOTAL HARMONIC DISTORTION PLUS NOISE vs. INPUT FREQUENCY (VIN = 1.5V_{P-P})



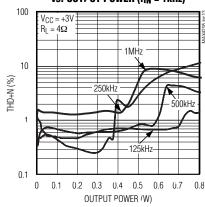
TOTAL HARMONIC DISTORTION PLUS NOISE vs. Input frequency ($V_{IN} = 1.5V_{P-P}$)



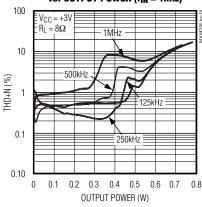
TOTAL HARMONIC DISTORTION PLUS NOISE vs. Input frequency ($V_{IN} = 1.5V_{P-P}$)



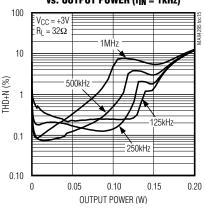
TOTAL HARMONIC DISTORTION PLUS NOISE vs. OUTPUT POWER (fin = 1kHz)



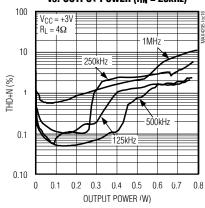
TOTAL HARMONIC DISTORTION PLUS NOISE vs. OUTPUT POWER ($f_{IN} = 1kHz$)



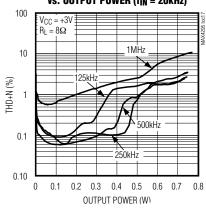
TOTAL HARMONIC DISTORTION PLUS NOISE vs. OUTPUT POWER (fin = 1kHz)



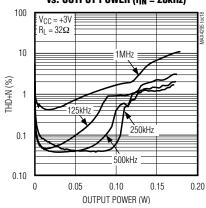
TOTAL HARMONIC DISTORTION PLUS NOISE vs. OUTPUT POWER (fin = 20kHz)



TOTAL HARMONIC DISTORTION PLUS NOISE vs. Output Power (fin = 20kHz)

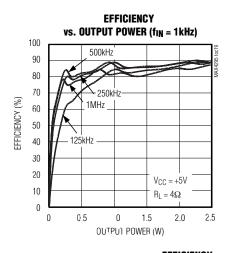


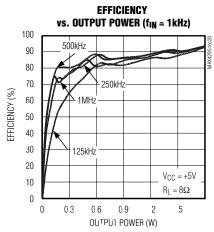
TOTAL HARMONIC DISTORTION PLUS NOISE vs. OUTPUT POWER ($f_{IN} = 20kHz$)

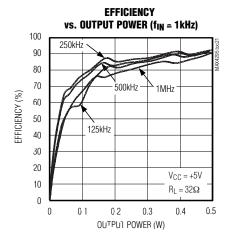


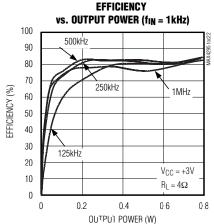
標準動作特性(続き)

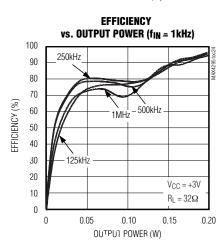
(VCC = PVCC = +3V, input amplifier gain = -1, SHDN = VCC, TA = +25°C, unless otherwise noted.)

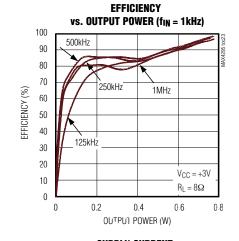


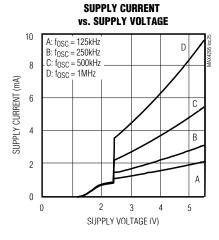






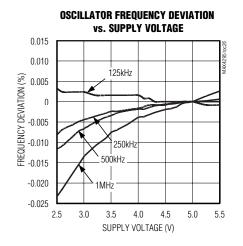


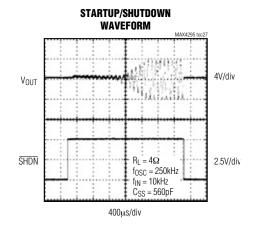




標準動作特性(続き)

 $(V_{CC} = PV_{CC} = +3V, input amplifier gain = -1, \overline{SHDN} = V_{CC}, T_A = +25^{\circ}C, unless otherwise noted.)$





端子説明

端子	名称	機能
1, 12	GND	アナロググランド
2, 15	PVCC	Hブリッジ電源
3	OUT+	正Hブリッジ出力
4, 13	PGND	パワーグランド
5	Vcc	アナログ電源
6	VCM	オーディオ入力同相モード電圧。接続しないで下さい。このピンへの寄生カップリングを最小限に抑えて下さい。
7	IN	オーディオ入力
8	AOUT	入力アンプ出力
9	SHDN	アクティブローシャットダウン入力。通常の動作を行うにはV _{CC} に接続します。無接続のままにしないで下さい。
10	FS1	周波数選択入力1
11	FS2	周波数選択入力2
14	OUT-	負Hブリッジ出力
16	SS	ソフトスタート

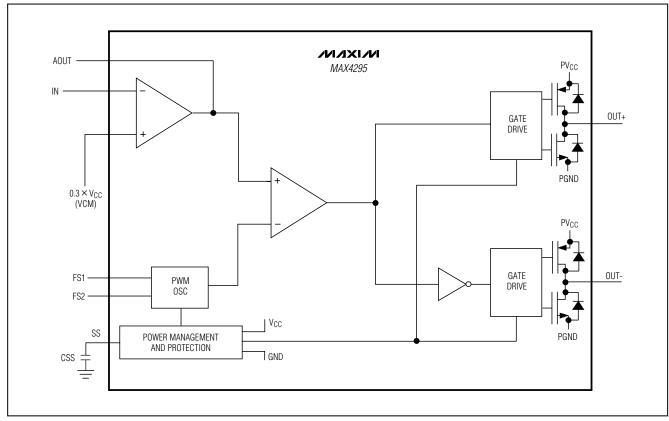


図1. ファンクションダイアグラム

詳細

MAX4295スイッチモード、クラスDオーディオパワーアンプは、ポータブルマルチメディア及び汎用オーディオアプリケーション用に設計されています。 $1W\sim 2W$ の出力範囲の場合、リニアアンプは定格出力電力レベルの近くで動作させるとオーバヒートするため、適していません。出力電圧が電源の半分に等しい場合、リニアアンプの効率は50%以下になります。一方、MAX4295クラスDアンプは87%以上の効率を達成し、最高2Wの電力を 4Ω の負荷に連続供給できます。損失電力の原因は主に電源スイッチのオン抵抗と出力のリップル電流です。

クラスDアンプでは、PWMコントローラがアナログ入力を可変パルス幅信号に変換します。パルス幅は入力電圧に比例し、OVの入力信号に対してはO%、フルスケールの入力電圧に対しては100%であるのが理想的です。受動ローパスLCネットワークはPWM出力波形をフィルタリングし、アナログ信号を再構成します。スイッチング周波数は最大入力周波数よりもはるかに高いため、

相互変調積は入力信号帯域幅の範囲外になります。 又、スイッチング周波数を更に高くすると、フィルタ リング要件が緩和されます。

MAX4295は反転入力オペアンプ、PWMランプ発振器、 アナログ入力を可変パルス幅信号に変換するコント ローラ、及びMOSFET Hブリッジパワー段で構成され ます(図1a)。制御信号はPWMコンパレータにより生成 され、そのパルス幅は入力電圧に比例します。理想的 には、パルス幅は0Vの入力信号に対する0%からフル スケールの入力電圧に対する100%の間で直線的に 変化します(図2)。この信号はHブリッジを制御します。 スイッチはペアで機能し、負荷の信号の極性を反転さ せます。ドライバ回路によるHブリッジMOSFETのブ レーク・ビフォ・メークのスイッチングは、MOSFET における消費電流のグリッチとクローバ電流を低レベ ルに保ちます。Hブリッジの出力スイングは、電源電圧 の関数です。発振器のスイングを電源電圧に比例させ て変化させると、電源電圧が変化しても一定の利得を 維持できます。

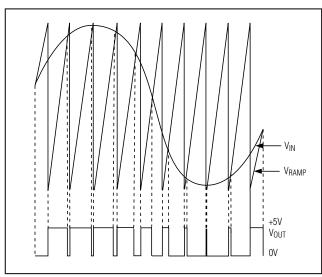


図2. PWM波形

FS1及びFS2は発振器の周波数を125kHz、250kHz、500kHz及び1MHzに設定します。のこぎり波発振器はGNDと $0.6 \times V_{CC}$ の間でスイングします。入力信号は通常内部入力オペアンプにACカップリングされます。このアンプの利得は外部フィードバック部品を通じて制御できます。入力アンプの同相モード電圧は $0.3 \times V_{CC}$ で、内部の抵抗分圧器で生成されます。この抵抗分圧器は、同時にPWM発振器に対して $0.6 \times V_{CC}$ リファレンスを生成します。

電流制限

Hブリッジの電流制限回路はHブリッジトランジスタの電流を監視し、いずれかのHブリッジトランジスタの電流が1Aを超過するとHブリッジをディセーブルします。Hブリッジは100μsが経過した後に再びイネーブルされます。出力における連続短絡回路は、パルス出力を発生させます。

サーマル過負荷保護

サーマル過負荷保護機能は、MAX4295の全消費電力を制限します。接合部温度が+145°Cを超過すると、サーマル検出機能がHブリッジトランジスタをディセーブルします。HブリッジトランジスタはICの接合部温度が10°C下がると再びイネーブルされます。これにより、連続サーマル過負荷状態においてパルス出力が発生します。接合部温度は通常の動作ではサーマル過負荷トリップ点を超過しませんが、Hブリッジの出力が短絡

された場合などの障害条件下で発生する場合があります。

低電圧ロックアウト

低電源電圧では、HブリッジのMOSFETは不十分なゲート 駆動を行うことがあり、その結果電力を過剰に消費し ます。低電圧ロックアウト回路は、+2.2V以下の電源 電圧でデバイスが動作するのを防ぎます。

低電力シャットダウンモード

MAX4295/MAX4297は消費電力を削減し、バッテリ寿命を拡張するシャットダウンモードを備えています。 SHDNをローに駆動すると、Hブリッジがディセーブルされて回路がオフになり、MAX4295/MAX4297が低電力シャットダウンモードになります。通常の動作を行うには、 \overline{SHDN} を V_{CC} に接続します。

アプリケーション情報

部品の選択

利得設定

MAX4295/MAX4297の利得は、外部フィードバック 部品を使用して設定します。抵抗 R_F 及び R_{IN} は入力 アンプの利得を- (R_F/R_{IN}) に設定します。アンプの非反転入力は、内部生成された $0.3 \times V_{CC}(VCM)$ に接続されており、アンプの同相モード電圧を設定します。

アンプの入力バイアス電流は±50pAと低く、フィードバック抵抗の選択には影響を及ぼしません。回路内のノイズはR⊧値が増加するにつれて高まります。

反転入力にとって最適なインピーダンスは $5k\Omega\sim20k\Omega$ の範囲です。実効インピーダンスは $(R_F \times R_{IN})/(R_F+R_{IN})$ によって求めることができます。 R_F 値が $50k\Omega$ を超える場合、小型のコンデンサ($\approx3pF$)を R_F の両端に挿入することで、入力コンデンサ及び反転入力における実効抵抗が形成した極を補償します。

ソフトスタート(クリックレス起動)

Hブリッジは、以下のいずれかの条件でディセーブル されます。

- SHDNがローの時
- Hブリッジの電流が1Aの電流制限を超過した時
- サーマル過負荷状態
- 低電圧ロックアウト状態

上記の条件のすべてが解除されると、回路は通常の動作に戻ります。ソフトスタート機能は、再起動時にポンと音が鳴らないようにします。SSに接続されている外付コンデンサは 1.2μ Aの内部電流ソースにより充電され、ソフトスタートの速度を制御します。 V_{SS} はHブリッジがディセーブルされている間ローに保たれ、ソフトスタートの準備を整えます。 V_{SS} が $0.3 \times V_{CC}$ に達するまでは、Hブリッジの出力は入力電圧に関係なく50%のデューティサイクルに制限されます。次にドゴリッジのデューティサイクルはSSのランプスピードに合わせて徐々に入力信号を追跡するようになります。ソフトスタートサイクルは V_{SS} が $0.6 \times V_{CC}$ に達すると 完了します。ソフトスタート用のコンデンサがない場合、このデバイスは約 100μ Sで起動します。

入力フィルタ

高忠実度のオーディオアプリケーションは、20Hz~20kHzの利得平坦性を必要とします。ACカップリングコンデンサをアンプの入力抵抗と直列接続して低周波数カットオフ点を設定し、ハイパスフィルタを構成して下さい(図3)。アンプの入力ノードが仮想グランドであるとすると、ハイパスフィルタの-3dBの点は $f_{LO}=1/(2\pi\times R_{IN}\times C_{IN})$ で決定されます。ここで、 R_{IN} は入力抵抗で、 C_{IN} はACカップリングコンデンサを表します。 R_{IN} は「利得設定」の項の説明に従って選択して下さい。 C_{IN} は、コーナー周波数が20Hz以下になるように選択して下さい。

周波数の選択

MAX4295/MAX4297にはFS1とFS2が制御する内蔵ロジックプログラマブル発振器を備えています(表1)。この発振器の周波数は、125kHz、250kHz、500kHz及び1MHzに設定できます。周波数はアプリケーションに最適なものを選択して下さい。目安としては、オーディオ帯域幅の10倍のf_{OSC}を選択して下さい。スイッチング周波数を低くするとアンプ効率が高く、THDが低くなりますが、大きな外部フィルタ部品が必要となります。スイッチング周波数を高くすると、フィルタ部品のサイズとコストを削減しますが、THD及び効率が劣化します。殆どのアプリケーションにおける最適なf_{OSC}は250kHzです。

表1. 周波数選択ロジック

FS1	FS2	FREQUENCY (Hz)
1	1	1M
0	1	500k
1	0	250k
0	0	125k

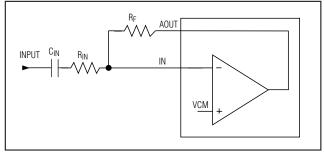


図3. 入力アンプ構成

出力フィルタ

出力フィルタはPWMスイッチング周波数を減衰させるために必要です。フィルタがないと、負荷のリップルが効率を大幅に低下させ、他の電子機器との干渉を引き起こす場合があります。

平坦な通過帯域幅と優れた位相応答により、バタワースローパスフィルタが選択されていますが、その他のフィルタを使用することもできます。以下に3種類の例を示します。平衡2極(図4b)及び4極(図4d)のバタワースフィルタに設定するフィルタパラメータは、McGraw Hill Inc.発行、著者B. Williamsによる『Electronic Filter Design Handbook』に基づいています。これらのフィルタ設計は、負荷に完全な抵抗性があり、負荷インピーダンスが周波数にかかわらず一定であることを想定しています。フィルタ部品値の計算にはインダクタのDC抵抗を含め、最悪の負荷条件を考慮して下さい。

• シングルエンド2極フィルタ(図4a)

 $C = 1 / (\sqrt{2} \times R_L \times \omega_0), L = \sqrt{2} \times R_L / \omega_0$

シングルエンドの2極フィルタは最小数の外部部品を使用しますが、負荷(スピーカ)に対する同相モードスイッチング電圧が高くなるため、消費電力を高め、EMIを発生させることがあります。

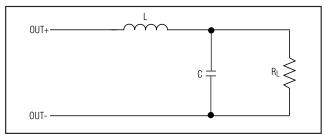


図4a. シングルエンド2極フィルタ

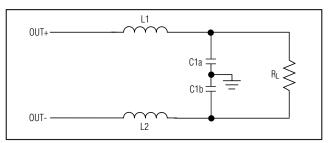


図4b. 平衡2極フィルタ

• 平衡2極フィルタ(図4b)

平衡2極フィルタにはシングルエンドフィルタの同相 モードスイング問題は発生しません。

C=2 / $(\sqrt{2}\times R_L\times \omega_0)$, $L=(\sqrt{2}\times R_L)/(2\times \omega_0)$;ここで、 $f_O=30$ kHz及び $R_L=4\Omega$ を選択すると、C1a=C1b=2.0μF、L1a=L1b=15μHになります。

C1a及びC1bの代わりにCL = $1/(\sqrt{2} \times R_L \times \omega_0)$ の値を持つ単一のコンデンサを R_L の両端に接続することもできます。但し、図示の構成の方が、 $OUT+__$ 及び $OUT-__$ の同相モード信号部品に対して、より優れた信号除去を提供します。単一コンデンサ法を使用する場合は、 R_L の両側にコンデンサ(Ca及びCb)を追加して、グランドへの高周波短絡を設けることができます(図4c)。これらのコンデンサの値は約 $0.2 \times CL$ にして下さい。

• 平衡4極フィルタ(図4d)

平衡4極フィルタはスイッチング周波数とその高調波を抑制するのにさらに優れた効果を発揮します。

4極のバタワースフィルタに対して正規化された値は $L1_N=1.5307$ 、 $L2_N=1.0824$ 、 $C1_N=1.5772$ 、 $C2_N=0.3827$ です。

 $f_O=30 kHz$ 及び $R_L=4\Omega$ のブリッジ結合負荷に対する実際のインダクタンス及びコンデンサ値は次式で与えられます。

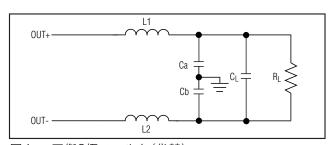


図4c. 平衡2極フィルタ(代替)

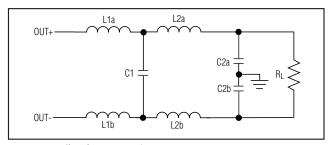


図4d. 平衡4極フィルタ

フィルタ部品

インダクタの電流定格は、出力電力要件に対するピーク電流より高くし、全温度及び周波数範囲において比較的一定のインダクタンスを維持する必要があります。一般的に、インダクタには、直線性が高い開芯型のものを推奨します。エアギャップのないトロイドインダクタは推奨されません。アンプがEMIに敏感なシステムに配置される場合にはQシールド付インダクタが必要となる場合があります。インダクタのリップル電流により、インダクタの直列抵抗がスイッチング周波数の減衰を削減し、効率を低下させます。

コンデンサには最大予測RMS電圧の2~3倍の電圧定格を持たせて、高ピーク電圧とトランジェントスパイクを可能にし、全温度範囲内で安定するようにします。最適な性能を達成するには、低等価直列抵抗(ESR)及び等価直列インダクタンス(ESL)を持つ優れた品質のコンデンサが必要です。低ESRコンデンサは消費電力を削減します。高ESLはカットオフ周波数をシフトさせ、高ESRはフィルタのロールオフを削減します。

ブリッジ結合された負荷/シングルエンド構成

MAX4295はBTL又はシングルエンド構成のアンプとして使用できます。BTL構成の方が、シングルエンド構成に比べて優れた性能を発揮します。差動負荷を駆動することにより、シングルエンド構成と比べて出力電圧スイングは2倍に、出力電力は4倍になります。

差動出力は電源電圧の半分でバイアスされるため、負荷にはDC電圧が存在せず、出力に大型のDCブロックコンデンサを使用する必要がなくなります。

MAX4295はシングルエンドのアンプとしても構成できます。この場合、負荷は容量的にフィルタにカップリングして負荷からの半電源DC電圧をブロックする必要があります。又、未使用の出力ピンはオープンのままにしておく必要があります(図5)。未使用の出力ピンをグランドに接続しないで下さい。

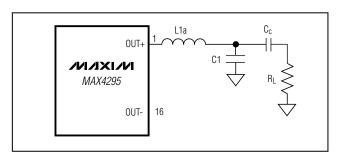


図5. MAX4295のシングルエンド構成

全高調波歪み

MAX4295/MAX4297は10kHz以下の入力周波数に対して1%以下(typ)のTHD+ノイズを発生させます。PWM周波数はTHD性能に影響を及ぼします。THDは入力ハイパスフィルタを使用して入力帯域幅を制限し、できるだけ低いf_{OSC}を選択し、出力フィルタとその部品を厳選することによって削減できます。

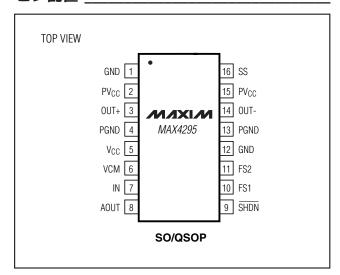
バイパスとレイアウトの考慮点

Hブリッジのスイッチングが原因の電源リップルによって発生した歪みは、 PV_{CC} を正しくバイパスさせることによって削減できます。最適な性能を得るには、 330μ Fの低 ESR POSCAPコンデンサをPGNDに接続し、各 PV_{CC} 入力において 1μ FのセラミックコンデンサをGNDに接続して下さい。 1μ Fのコンデンサはできるだけ PV_{CC} の近くに配置して下さい。 V_{CC} は 10μ Fのコンデンサを 1μ Fのコンデンサと並列に接続してGNDにバイパスして下さい。コンデンサはESRの低いセラミックコンデンサを推奨します。

良好なPCボードレイアウト技術を用いることにより、アンプの入力及び出力における浮遊容量を削減し、性能を最適化できます。浮遊容量を削減するには、外部部品をアンプにできるだけ近づけ、配線の長さを最小限に抑えます。表面実装部品の使用を推奨します。

MAX4295では2つの個別のグランドプレーンを使用して、HブリッジのMOSFETからのスイッチングノイズが回路の残りの部分にカップリングされるのを防ぐ必要があります。Hブリッジ及び外部出力部品はPGNDパワーグランドを使用しますが、回路の残りの部品はGNDを使用します。PGNDプレーンとGNDプレーンは電源にできるだけ近い1点でのみ接続して下さい。MAX4295の出力に関連する外部部品を使用する場合、PGNDプレーンに接続する必要があります。「標準動作回路」の図を参照として使用して下さい。推奨される部品値、部品メーカ、及びレイアウトについては、評価キットの説明書を参照して下さい。

ピン配置 ______

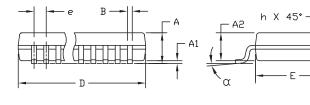


チップ情報

TRANSISTOR COUNT: 846 PROCESS: BICMOS

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、 japan.maxim-ic.com/packagesをご参照下さい。)



	INCHES		MILLIMETER		
DIM	MIN	MAX	MIN	MAX	
Α	.061	.068	1.55	1.73	
A1	.004	.0098	0.102	0.249	
A2	.055	.061	1.40	1.55	
В	.008	.012	0.20	0.30	
С	.0075	.0098	0.191	0.249	
D	SEE VARIATIONS				
Ε	.150	.157	3.81	3.99	
е	.025	BSC	0.635 BSC		
Н	.230	.244	5.84	6.20	
h	.010	.016	0.25	0.41	
L	.016 .035		0.41 0.89		
N	SEE VARIATIONS				
α	0°	8°	0*	8*	

QSOP.

VARIATIONS:

	INCHES		MILLIM	MILLIMETERS	
	MIN.	MAX.	MIN.	MAX.	N
D	.189	.196	4.80	4.98	16 AB
S	.0020	.0070	0.05	0.18	
D	.337	.344	8.56	8.74	20 AD
S	.0500	.0550	1.270	1.397	
D	.337	.344	8.56	8.74	24 AE
S	.0250	.0300	0.635	0.762	
D	.386	.393	9.80	9.98	28 AF
S	.0250	.0300	0.635	0.762	

- 1). D & E DO NOT INCLUDE MOLD FLASH OR PROTRUSIONS.
 2). MOLD FLASH OR PROTRUSIONS NOT TO EXCEED .006' PER SIDE.
 3). CONTROLLING DIMENSIONS; INCHES.
 4). MEETS JEDEC MO137.

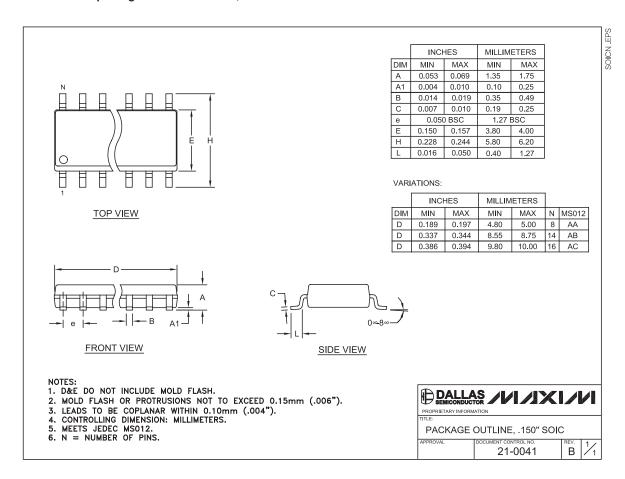
DALLAS /VI/IXI/VI

PACKAGE OUTLINE, QSOP .150", .025" LEAD PITCH

DOCUMENT CONTROL NO. 21-0055 Ε

パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



マキシム・ジャパン株式会社

〒169-0051東京都新宿区西早稲田3-30-16 (ホリゾン1ビル) TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。