19-1601; Rev 0; 1/00

EVALUATION KIT AVAILABLE

MAXIM

SDH/SONET用、622Mbps、超低電力、3.3V トランスインピーダンスプリアンプ

MAX3665

概要

MAX3665は、622Mbps SDH/SONET用の低電力トランスインピーダンスアンプで、消費電力は僅か70mW(V_{CC} = 3.3V)です。+3.3V又は+5.0V単一電源で動作し、小さなフォトダイオード電流を測定可能な差動電圧に変換します。DCキャンセル回路により、広範囲の入力電流レベルに対して真の差動出力スイングが提供されるため、パルス幅歪みが小さくなります。差動出力は片側50Ωずつの逆終端処理が施されています。

総合トランスインピーダンス利得は公称8kΩです。入力信号レベルが約50μAp-pを超えると、アンプの出力スイングは250mVに制限されます。MAX3665は入力ノイズが55nAと低いため、1300nm、622Mbpsのレシーバの場合、感度は-33.2dBm(typ)となります。

MAX3665はクロックリカバリ及びデータリタイミングIC(リミティングアンプ付)であるMAX3676と併用するように設計されています。この2つを組み合わせることで完全な3.3V又は5.0Vの622Mbps SDH/SONETレシーバが形成されます。

チップ形態のMAX3665はPINダイオード付のヘッダに収まるように設計されています。V_{CC}への1.5kΩの抵抗を通じてフォトダイオードに正バイアスを提供する、フィルタ接続部を内蔵しています。本製品は8ピンSOP及びμMAXパッケージで供給されています。

アプリケーション

SDH/SONETレシーバ

PINフォトダイオードプリアンプ及びレシーバ

SDH/SONET用のリジェネレータ

特長

- ◆ 単一電源動作：+3.3V又は+5.0V
- ◆ 入力換算ノイズ：55nA_{RMS}
- ◆ 消費電力：70mW(V_{CC} = 3.3V)
- ◆ 利得：8kΩ
- ◆ ピーク入力電流：450μA
- ◆ 最大確定的ジッタ：260ps
- ◆ 差動出力：100Ω負荷を駆動
- ◆ 帯域幅：470MHz

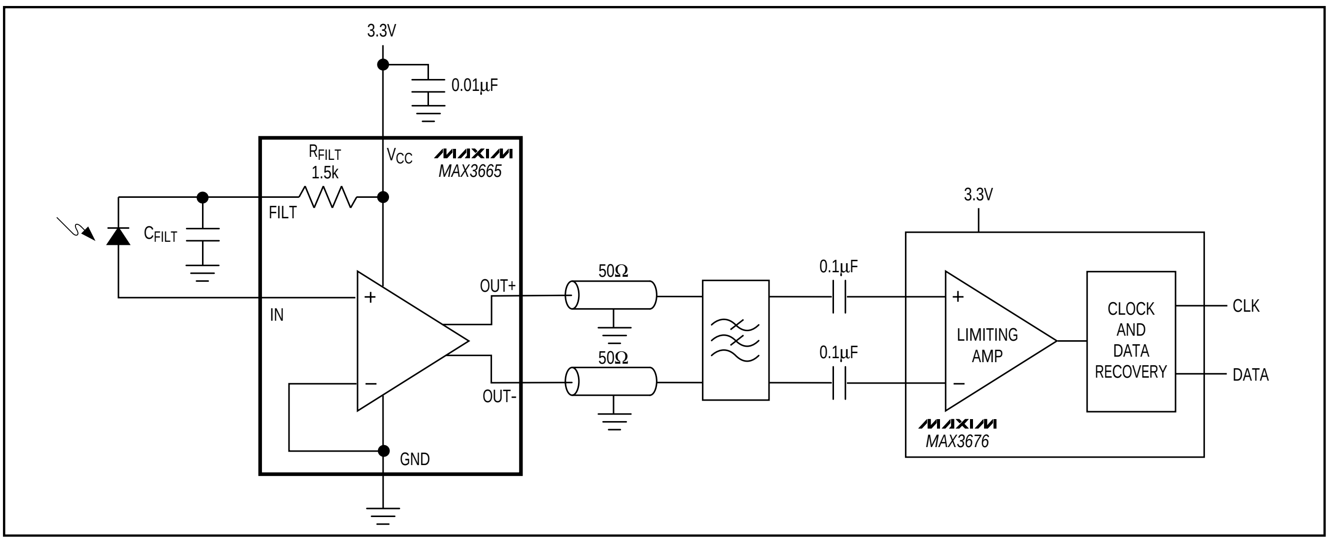
型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX3665EUA	-40°C to +85°C	8 μMAX
MAX3665E/D	(see Note)	Dice

Note: *Dice are designed to operate over a -40°C to +140°C junction temperature (T_J) range, but are tested and guaranteed at T_A = +25°C.*

ピン配置はデータシートの最後に記載されています。

標準アプリケーション回路



ABSOLUTE MAXIMUM RATINGS

V_{CC} ....-0.5V to +6.5V
Continuous Current at IN ....±5mA
Voltage at OUT+, OUT- ....(V_{CC} - 1.5V) to (V_{CC} + 0.5V)
Voltage at FILT ....-0.5V to (V_{CC} + 0.5V)
Continuous Power Dissipation (T_A = +85°C)
8-Pin µMAX (derate 4.5mW/°C above +85°C)...........295mW
Operating Junction Temperature (die).............-55°C to +150°C
Processing Temperature (die) ....+400°C
Storage Temperature Range ....-55°C to +150°C
Lead Temperature (soldering, 10s) ....+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC ELECTRICAL CHARACTERISTICS

(V_{CC} = +3.3V ±10% or +5.0V ±10%, 100Ω load between OUT+ and OUT-, T_A = -40°C to +85°C. Typical values are at V_{CC} = +3.3V, T_A = +25°C, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Input Bias Voltage	V_{IN}	I_{IN} = 0 to 300µA		0.8	0.95	V
Gain Nonlinearity		I_{IN} = 0 to 10µAp-p			±5	%
Supply Current	I_{CC}	I_{IN} = 0		21	30	mA
Small-Signal Transimpedance	z_{21}	Differential output	7	8		kΩ
Output Common-Mode Voltage				V_{CC} - 0.15		V
Differential Output Offset	ΔV_{OUT}	I_{IN} = 300µA		±5		mV
Output Impedance (per side)	Z_{OUT}		48	50	52	Ω
Maximum Output Voltage	$V_{OUT(MAX)}$	I_{IN} = 450µAp-p		260	450	mVp-p
Filter Resistor	R_{FILT}			1.5		kΩ

AC ELECTRICAL CHARACTERISTICS

(V_{CC} = +3.3V ±10% or +5.0V ±10%, 100Ω load between OUT+ and OUT-, source capacitance = 0.5pF, T_A = -40°C to +85°C. Typical values are at V_{CC} = +3.3V, T_A = +25°C, unless otherwise noted.) (Notes 1 and 2)

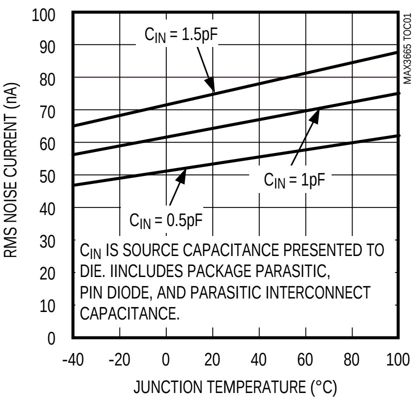
PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Small-Signal Bandwidth	BW_{-3dB}	Relative to gain at 10MHz	404	470		MHz
Low-Frequency Cutoff		-3dB with I_{IN} = 5µA		20	40	kHz
Deterministic Jitter	J_D	2^{13} - 1 PRBS with 100 CIDs		100	260	ps
RMS Noise Referred to Input	i_n			55	72	nA
Power-Supply Rejection Ratio	PSRR	f < 1MHz, differential referred to output, ΔV_{CC} = 30mVp-p (Note 3)	36	47		dB

Note 1: AC characteristics are guaranteed by design.
Note 2: Measured with a 3-pole filter at the output. C_{IN} = 0.5pF, I_{IN} = 0, C_{FILT} = 1000pF.
Note 3: PSRR = -20log (ΔV_{OUT} / ΔV_{CC}).

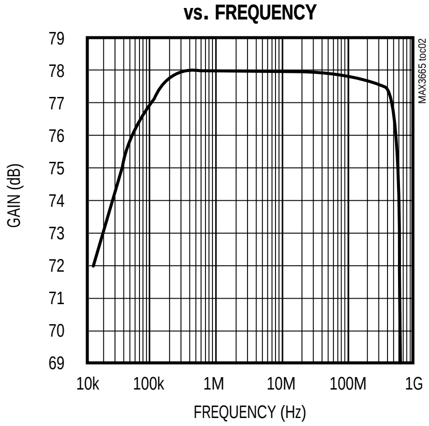
標準動作特性

(V_{CC} = +3.3V, includes off-chip filter, see Figure 3b, T_A = +25°C, unless otherwise noted.)

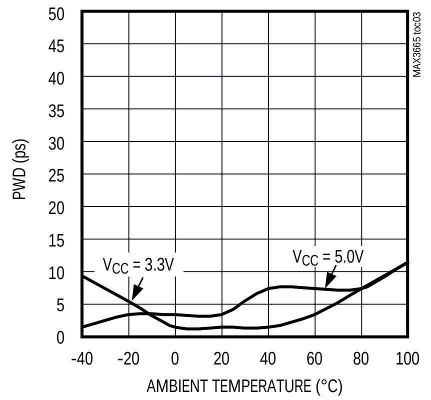
INPUT-REFERRED NOISE
vs. TEMPERATURE



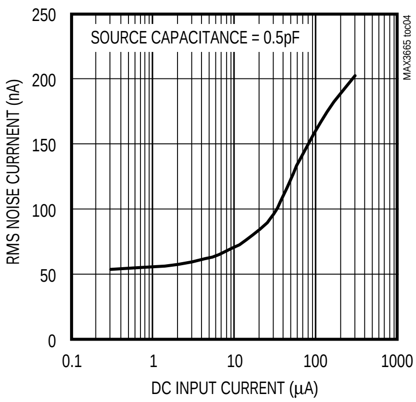
SMALL-SIGNAL GAIN
vs. FREQUENCY



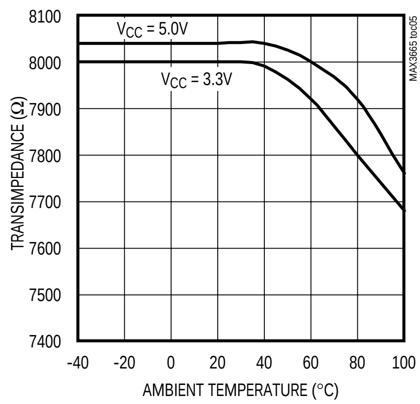
PULSE-WIDTH DISTORTION vs.
TEMPERATURE (INPUT = 100µAp-p)



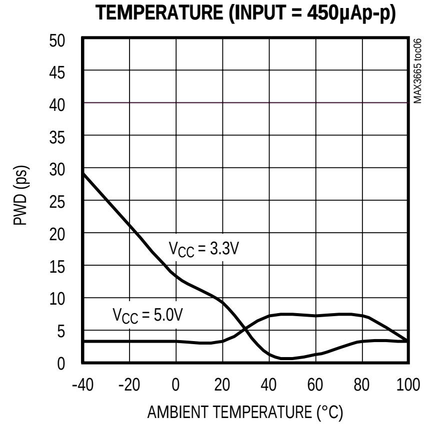
INPUT-REFERRED NOISE
vs. DC INPUT CURRENT



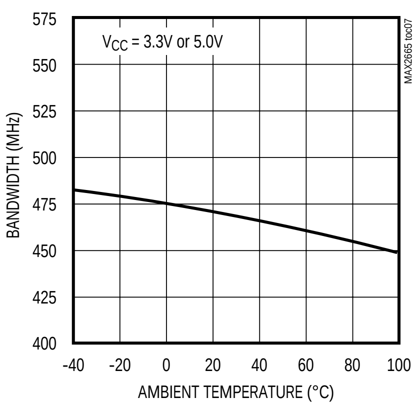
SMALL-SIGNAL TRANSIMPEDANCE
vs. TEMPERATURE



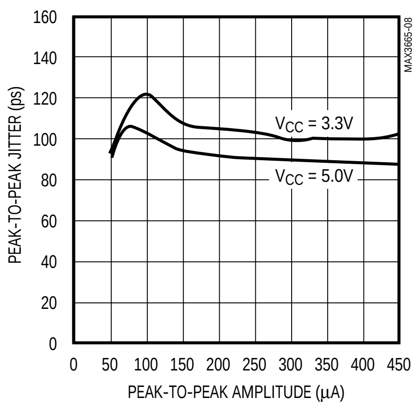
PULSE-WIDTH DISTORTION vs.
TEMPERATURE (INPUT = 450µAp-p)



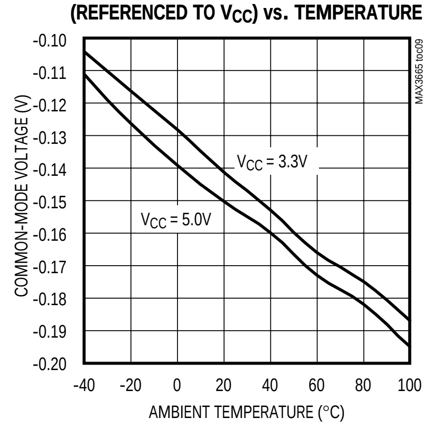
BANDWIDTH vs. TEMPERATURE



DATA-DEPENDENT JITTER
vs. INPUT SIGNAL AMPLITUDE

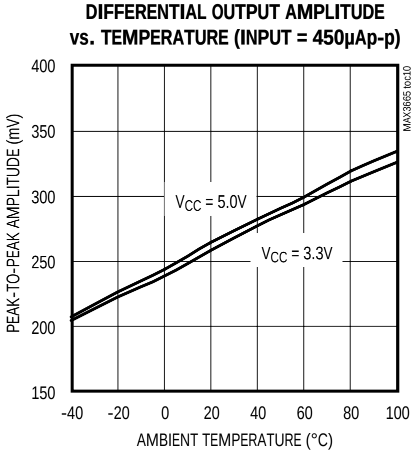


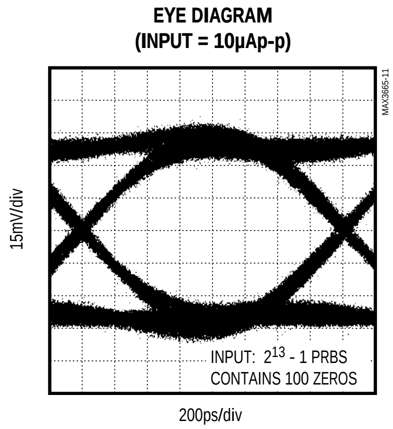
OUTPUT COMMON-MODE VOLTAGE
(REFERENCED TO V_{CC}) vs. TEMPERATURE

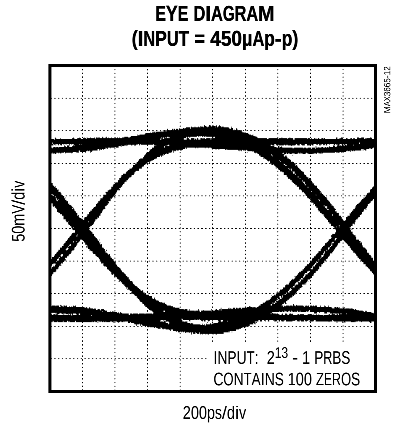


標準動作特性(続き)

(V_{CC} = +3.3V, includes off-chip filter, see Figure 3b, T_A = +25°C, unless otherwise noted.)







端子説明

端子	名称	機　能
1	V_{CC}	+3.3V又は+5.0V電源電圧
2	IN	(フォトダイオードからの)信号入力
3	N.C.	無接続。内部接続されていません。
4	FILT	フォトダイオード電源電圧のフィルタリング用内蔵抵抗
5, 8	GND	グランド
6	OUT+	非反転電圧出力。INに電流が流れ込むとVOUT+が増加します。
7	OUT-	反転電圧出力。INに電流が流れ込むとVOUT-が減少します。

詳細

MAX3665は、622Mbps SDH/SONETアプリケーション用に設計されたトランスインピーダンスアンプです。トランスインピーダンスアンプ、CML差動出力付のパラフェイズアンプ及びDCキャンセルループから構成されています。図1にMAX3665のファンクションダイアグラムを示します。

トランスインピーダンスアンプ

INの信号電流は高利得アンプのサミングノードに流れ込みます。R_Fを通じたシャントフィードバックにより、この電流は電圧に変換されます。入力電流が大きい場合には、ダイオードD1及びD2が出力電圧をクランプします。

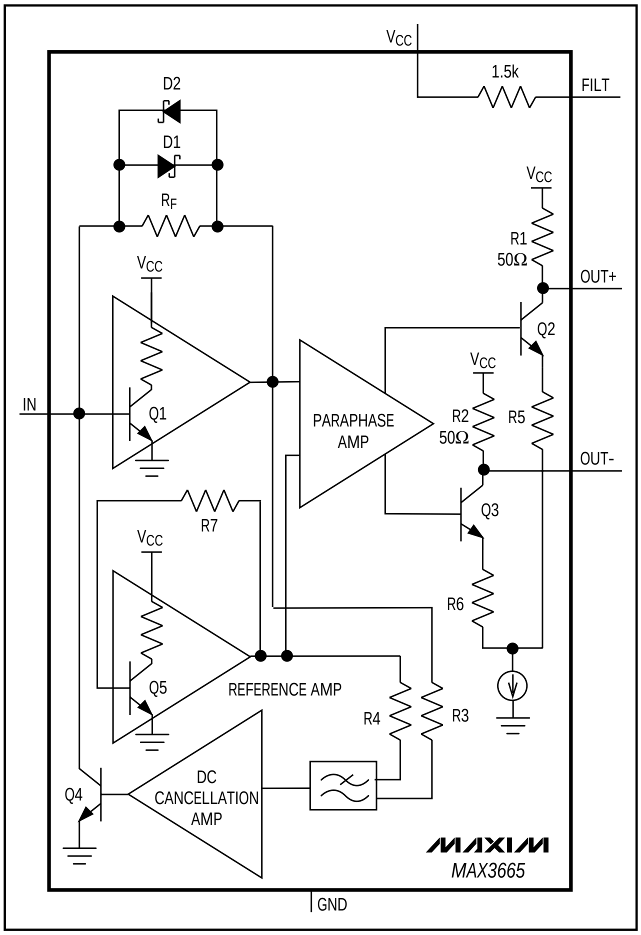


図1. ファンクションダイアグラム

パラフェイズアンプ

パラフェイズアンプはシングルエンド入力を差動出力に変換し、電圧利得も行います。この信号は差動の1対のトランジスタQ2及びQ3を駆動し、これらが出力段を形成します。抵抗R1及びR2は出力で逆終端状態を形成し、MAX3665と負荷の間の反射を吸収します。

差動出力はOUT+とOUT-間の100Ωの負荷を駆動するように設計されています。より高い出力インピーダンスも駆動でき、その場合は利得と出力電圧スイングが増加します。

DCキャンセルループ

DCキャンセルループは低周波フィードバックをかけることによって、入力信号のDC成分を除去します。この機能は信号をMAX3665のダイナミックレンジの中心に置き、入力信号が大きい場合のパルス幅歪みを低減します。

トランスインピーダンスアンプの出力は抵抗R3及びR4を通じて検出され、フィルタリング、増幅を経た後にトランジスタQ4のベースにフィードバックされます。このトランジスタはトランスインピーダンスアンプのサミングノードから入力信号のDC成分を差し引きます。

TOヘッダ、チップマウント動作の場合はFILTとケースグランドの間に400pF以上のコンデンサ(C_{FILT})を接続して下さい。C_{FILT}を増やすとPSRRが改善されます。DCキャンセルループは入力のところで300µAまでの電流をシンクできます。

MAX3665はマーク密度50%のデータ系列で、パルス幅歪みを最小限に抑えます。マーク密度が50%でない場合にはパルス幅歪みが発生します。

DCキャンセル電流は入力から取り出されるため、ノイズが増加します。DC成分が全くあるいは殆どない低レベル信号の場合は問題になりませんが、DC成分が多い信号ではプリアンプノイズが増加します。

アプリケーション情報

MAX3665は622Mbps SDH/SONETレシーバに最適な低ノイズ、広帯域幅のトランスインピーダンスアンプです。この特長により、3つの簡易な手順で光ファイバモジュールに容易に組み込める設計が可能です。

ステップ1：622Mbpsレシーバ用のプリアンプの選択

光ファイバシステムではトランスインピーダンスプリアンプの帯域幅、利得及びノイズに対する要求を満たしている必要があります。MAX3665は622Mbpsで動作するSDH/SONETレシーバ用に最適化されています。

一般に、光ファイバプリアンプの帯域幅はデータレートの0.6倍～1倍になります。従って、622Mbpsのシステムでは帯域幅が375MHz～622MHzになるべきです。帯域幅が狭い場合、パターンに依存するジッタが生じ、信号対雑音比が低くなります。一方、帯域幅が広い場合、サーマルノイズが増加します。MAX3665の帯域幅は470MHz(typ)であるため、622Mbpsアプリケーションに最適です。

プリアンプのトランスインピーダンスは、予想される入力信号から発生する出力レベルが、次の段のリミティングアンプ(クォンタイザ)の感度以上に確保するだけ十分大きくなければなりません。MAX3676(クロックリカバリ及びリミティングアンプIC)は入力感度が3.6mVp-pです。従って、完全な制限出力を生成するために必要な最小信号振幅は3.6mVp-pとなります。このため、8kΩのトランスインピーダンスを持つMAX3665を用いる場合、最小検出フォトディテクタ電流は450nAp-pです。

ピークトゥピークの入力信号は平均光電力と関係づけられるのが普通です。光入力パワーとフォトディテクタの出力電流間の関係は応答性(ρ)と呼ばれ、その単位はアンペア/ワット(A/W)です。フォトディテクタのピークトゥピーク電流とピークトゥピークの光パワーとの関係は次式で表されます。

$$Ip\text{-}p = (Pp\text{-}p)(\rho)$$

SDH/SONET信号が50%のマーク密度を保つと仮定した場合、ピークトゥピークの光パワーと平均光パワー及び消光比の関係は次式で表されます(図2)。

平均光電力 = $P_{AVG} = (P0 + P1)/2$

消光比 = $r_e = P1/P0$

ピークトゥピーク信号振幅 = $Pp\text{-}p = P1 - P0$

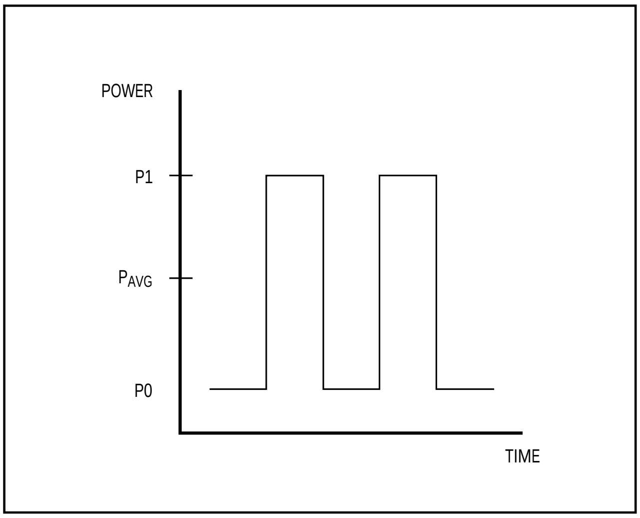


図2．光パワーの定義

これより、

$$P_{AVG} = Pp\text{-}p(1/2)[(r_e + 1)/(r_e - 1)]$$

感度はレシーバモジュールの仕様の要です。SDH/SONETレシーバに対するITU/Bellcore規格では、ビットエラーレート(BER)が10^{-10}で、-27dBmの結合感度が要求されます。さらに、様々なシステム損失を考慮して1dBのパワーペナルティが付加されます。従って、622Mbpsレシーバの感度は-28dBmよりも良くなければなりません。

感度に影響を与えるパラメータはいくつかありますが(例えば前述のクォンタイザの感度及びプリアンプの利得)、殆どの光ファイバレシーバの場合、ノイズが支配的な要因となるように設計されています。特に、高利得トランスインピーダンスアンプからのノイズが感度を決定します。MAX3665が生成するノイズはガウス分布でモデル化することができます。この場合、BERが10^{-10}の時、ピークトゥピークの信号振幅対RMSノイズ比(SNR)は12.7となります。MAX3665の入力換算ノイズ(i_n)は$55nA_{RMS}$(typ)です(帯域幅470MHzに限定)。従って、BERが10^{-10}の時の最小入力は(12.7 ・ 55nA) = 699nAp-pです。これらのパラメータを用いて前記の式を変形すると、次式の通りとなります。

$$\text{光感度(dBm)} = 10\log[(i_n/\rho)(SNR)(1/2)(r_e + 1)/(r_e - 1)(1000)]$$

室温で$r_e = 10$、$SNR = 12.7$、$i_n = 55nA$及び$\rho = 0.9A/W$の時、MAX3665の感度は-33.2dBmとなります。ワーストケースの条件下では、ノイズは72nAに増加し、感度は-32.1dBmに低下します。MAX3665は+85℃でもSDH/SONET規格に対して5.1dBのマージンを持っています。

MAX3665の過負荷電流(I_{MAX})は450µAp-pより大きい値です。パルス幅歪みと入力電流は密接な関係にあります。クロックリカバリ回路がこれより大きなパルス幅歪みを許容できる場合には、より大きな入力電流も可能です。ワーストケースの応答性及び消光比として$\rho = 1A/W$及び$r_e = \infty$を仮定した場合、入力オーバロードは次式で与えられます。

$$\text{オーバロード(dBm)} = -10\log(I_{MAX})(1/2)(1000)$$

$I_{MAX} = 450\mu A$の場合、MAX3665のオーバロードは-6.5dBmになります。

ステップ2：フィルタの設計

MAX3665のノイズ性能は回路の帯域幅に大きく影響され、この帯域幅は温度に依存し、またロットごとに異なります。帯域幅を制限するフィルタを付加することによって、レシーバの感度を改善することができます。使用できるフィルタには、コンデンサ1個の1ポールフィルタから、インダクタを用いた複雑なフィルタに至るまで様々なものがありますが、図3に2つの例を示します。シンプルなフィルタの方は最小限の部品点数ですみますが、ロールオフが緩やかです。複雑なフィルタの方はロールオフが急峻で、過渡応答がより優れています。プリント基板の寄生パラメータがフィルタの特性に影響します。図3bに示すフィルタのレイアウト例については、MAX3665EVキットのデータシートを参照して下さい。

フォトダイオードのカソードの電源電圧ノイズが電流$I = C_{PHOTO}(\Delta V/\Delta t)$を生成し、この電流がレシーバ感度を低下させます。ここで、C_{PHOTO}はフォトダイオードの容量です。

MAX3665のFILT抵抗に外付コンデンサ(「標準動作回路」を参照)を組み合わせることで、このノイズを低減することができます。外付コンデンサ(C_{FILT})はフォトダイオードと並列に取り付けます。電源ノイズによって生成する電流はC_{FILT}とC_{PHOTO}に分割されます。電源ノイズに起因する入力ノイズ電流は次式で与えられます(フィルタコンデンサがフォトダイオードの容量よりもはるかに大きいと仮定)。

$$I_{NOISE} = \frac{(V_{NOISE})(C_{PHOTO})}{(R_{FILT})(C_{FILT})}$$

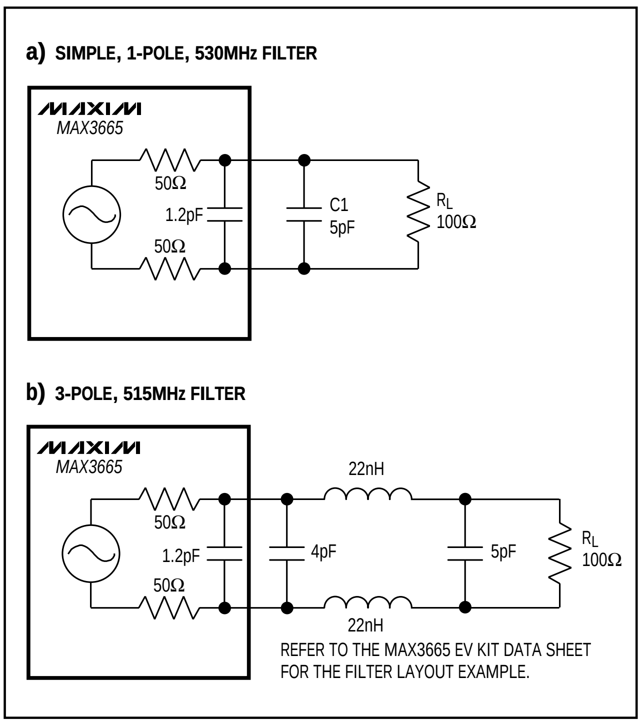


図3．フィルタ設計の例

ノイズの許容度がわかっている場合は、次式を用いることで簡単にフィルタコンデンサを選択できます。

$$C_{FILT} = \frac{(V_{NOISE})(C_{PHOTO})}{(R_{FILT})(I_{NOISE})}$$

例えば、最大ノイズ電圧＝100mVp-p、C_{PHOTO} = 0.5pF及びR_{FILT}＝1.5kΩで、I_{NOISE}には6nA(MAX3665の入力換算ノイズの1/10)を選択した場合、次のようになります。

$$C_{FILT} = (0.1)(0.5 \cdot 10^{-12})/[(1500)(6 \cdot 10^{-4})] = 5.6nF$$

図4にTO-46ヘッダを使用した推奨レイアウトを示します。

ステップ3：低容量入力の設計

入力ノードの浮遊容量はノイズ性能と帯域幅に悪影響を及ぼします。低容量のフォトダイオードを選択し、適切な高周波設計/レイアウト技法を用いることで、入力ピンの容量を最小限に抑えて下さい。MAX3665は入力容量0.5pFに対して最適化されています(これはチップ形態のMAX3665とヘッダを共有しているフォトディテクタダイオードの容量とほぼ同等です)。

フォトダイオードの容量はバイアス電圧によってかなり変化します。電源電圧が+3.3Vの場合、PINダイオードにかかる逆電圧は僅か2.5Vです。これより高い電源電圧が使用できる場合は、それをダイオードに印加することで容量を大幅に低減できます。

入力容量はできるだけ低減するように努力して下さい。µMAXで提供されているMAX3665を用いた場合、パッケージの容量が約0.3pFで、さらに、MAX3665の入力とフォトダイオードの間のプリント基板から寄生容量が発生することもあります。入力ラインは短くし、その下にある電源及びグランドプレーンを取り除いて下さい。性能的にはMAX3665をフォトダイオードと一緒にヘッダに組み込むのが最善策です。こうすることによって寄生容量が最小限に抑えられるため、ノイズが最小になり、最良の帯域幅が得られます。

ワイヤボンディング

電流密度及び信頼性を高めるために、MAX3665では金メタライゼーションを行っています。チップへの接続は金ワイヤでのみ行い、ボールボンディング法を用いて下さい(ウェッジボンディングは推奨されていません)。チップのパッドサイズは0.1mm角です。チップの厚さは0.3mmです。

V_{CC}及びグランド

適切な高周波設計とレイアウト技法を用いて下さい。独立したグランド及びV_{CC}プレーンを持つ多層回路ボードの使用を推奨します。V_{CC}をバイパスしGNDピンをグランドプレーンに接続する際は、できるだけ短いトレースで行って下さい。

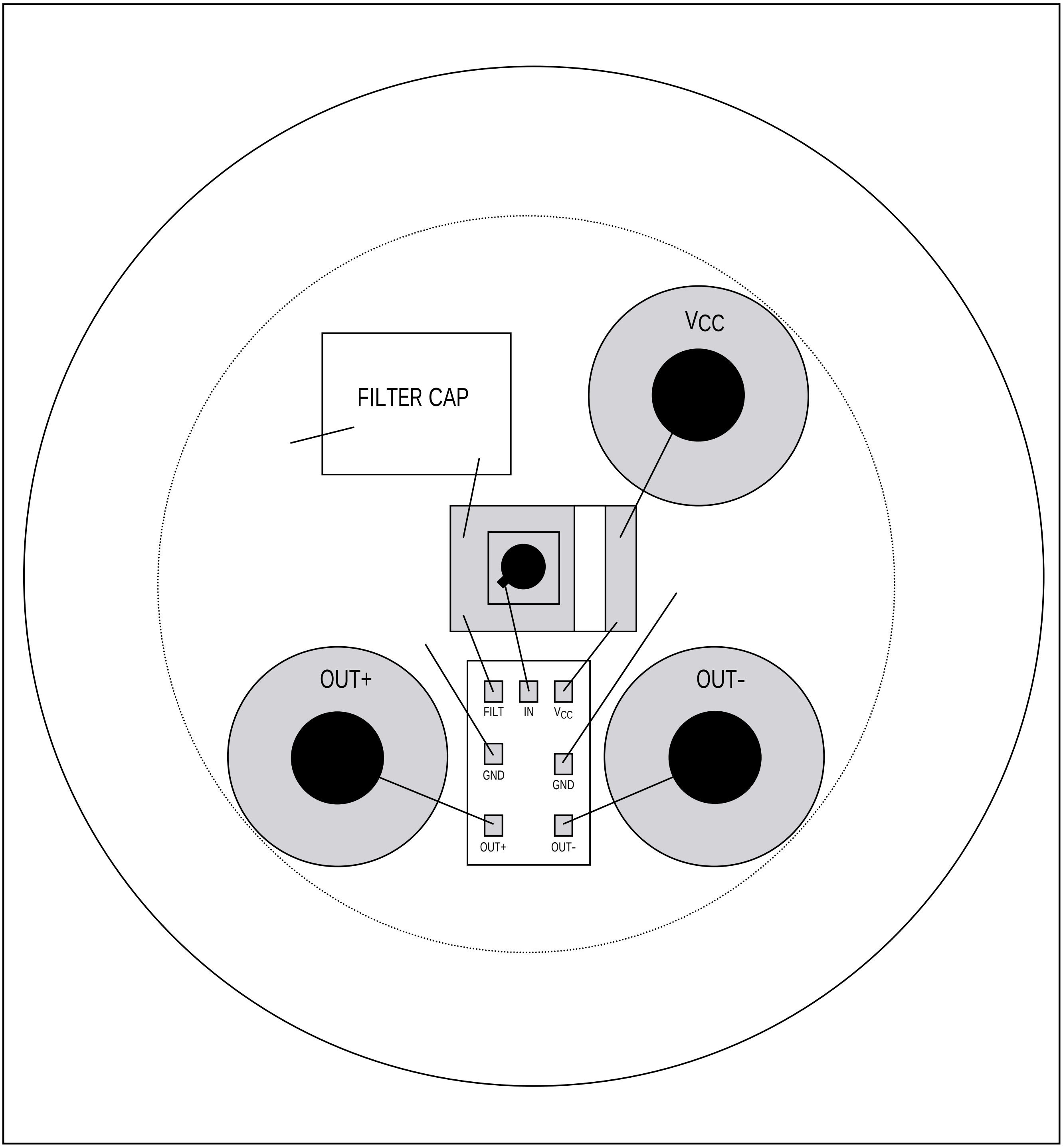
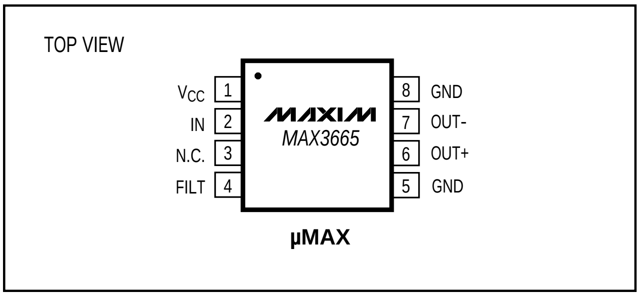
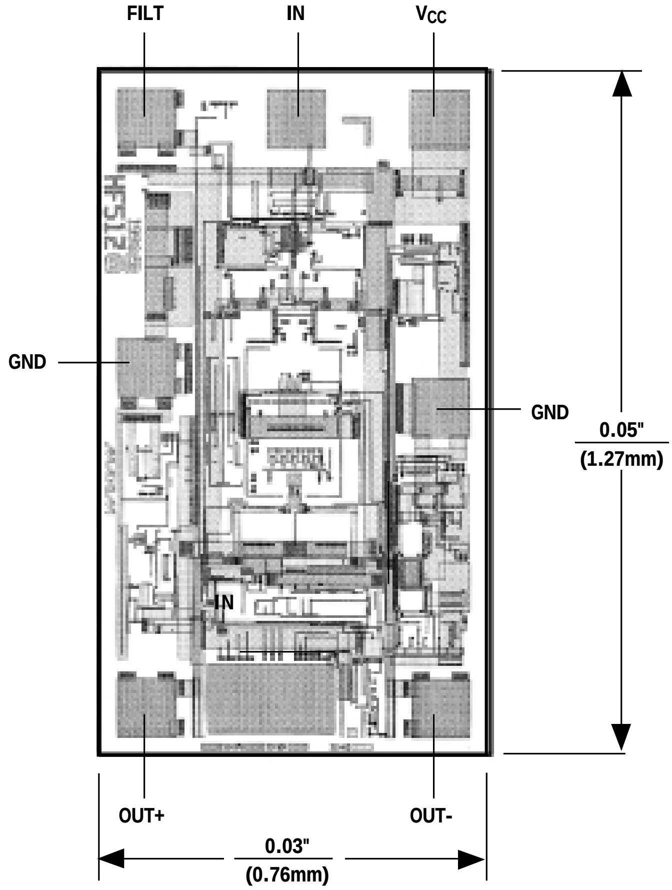


図4．TO-46ヘッダ用の推奨レイアウト

ピン配置



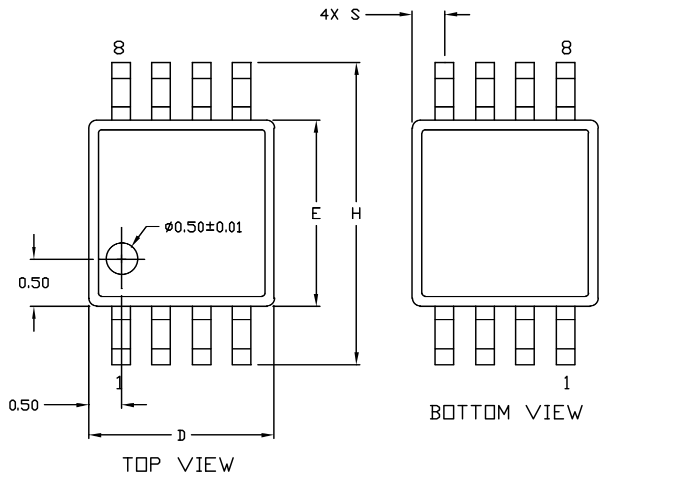
チップ構造図



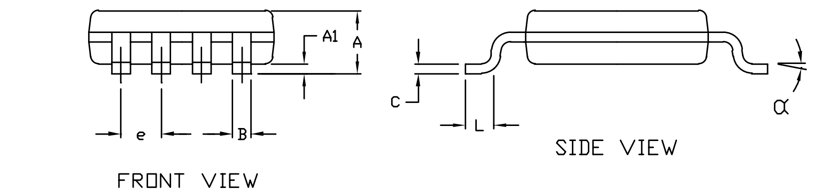
TRANSISTOR COUNT: 443

SUBSTRATE CONNECTED TO GND

パッケージ



	INCHES		MILLIMETERS		JEDEC INCHES		JEDEC MILLIMETERS	
	MIN	MAX	MIN	MAX	MIN	MAX	MIN	MAX
A	0.037	0.043	0.94	1.10	---	0.043	---	1.10
A1	0.002	0.006	0.05	0.15	0.002	0.006	0.05	0.15
B	0.010	0.014	0.25	0.36	0.010	0.016	0.25	0.40
C	0.005	0.007	0.13	0.18	0.005	0.009	0.13	0.23
D	0.116	0.120	2.95	3.05	0.114	0.122	2.9	3.1
e	0.0256 BSC		0.65 BSC		0.0256 BSC		0.64 BSC	
E	0.116	0.120	2.95	3.05	0.114	0.122	2.9	3.1
H	0.188	0.198	4.78	5.03	0.193 BSC		4.9 BSC	
L	0.016	0.026	0.41	0.66	0.016	0.027	0.40	0.70
α	0°	6°	0°	6°	0°	6°	0°	6°
S	0.0207 BSC		0.5250 BSC					



8LUMAXD.EPS

NOTES:
1. D&E DO NOT INCLUDE MOLD FLASH.
2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED 0.15MM (.006").
3. CONTROLLING DIMENSION: MILLIMETERS.
4. MEETS JEDEC MO-187.

MAXIM
PROPRIETARY INFORMATION
TITLE:
PACKAGE OUTLINE, 8L uMAX

APPROVAL	DOCUMENT CONTROL NO.	REV	
	21-0036	I	1/1

NOTES

NOTES

販売代理店

マキシム・ジャパン株式会社

〒169-0051東京都新宿区西早稲田3-30-16（ホリゾン1ビル）
TEL. (03)3232-6141　FAX. (03)3232-6149