

1.25Gbps/2.5Gbps、3V~5.5V、LAN用 低ノイズトランスインピーダンスプリアンプ

概要

MAX3266は1.25Gbps LAN光ファイバレシーバ用のトランスインピーダンスプリアンプです。本回路は入力換算ノイズが200nA、帯域幅が920MHz、入力オーバーロードが1mAとなっています。

MAX3267は最大2.5Gbpsの通信をサポートするピンコンパチブル製品で、入力換算ノイズが500nA、帯域幅が1.9GHz、入力オーバーロードが1mAとなっています。

いずれも+3.0V~+5.5V単一電源で動作し、補償コンデンサを必要としません。また、フォトダイオードに1.5k 抵抗を通じてV_{CC}への正バイアスを提供する省スペースのフィルタ接続部を含んでいます。これらの特長により、TO-46又はTO-56ヘッダにフォトダイオードと共に簡単に組み込むことができます。

1.25GbpsのMAX3266は、標準光ダイナミックレンジが短波長(850nm)構成で-24dBm~0dBm、長波長(1300nm)構成で-27dBm~-3dBmとなっています。2.5GbpsのMAX3267は、標準光ダイナミックレンジが短波長構成で-21dBm~0dBm、長波長構成で-24dBm~-3dBmとなっています。

アプリケーション

ギガビットイーサネット

1.0Gbps~2.5Gbpsの光レシーバ

ファイバチャネル

特長

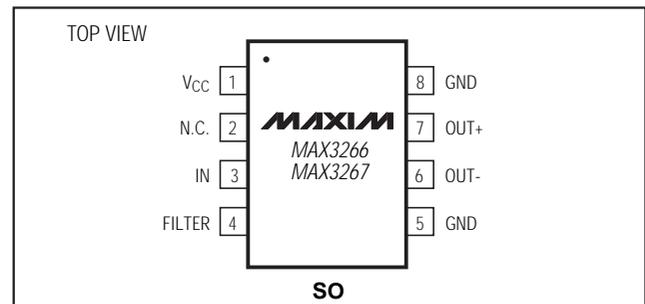
- ◆ 入力換算ノイズ：200nA(MAX3266)
500nA(MAX3267)
- ◆ 帯域幅：920MHz(MAX3266)
1900MHz(MAX3267)
- ◆ 入力オーバーロード：1mA
- ◆ 単一電源：+3.0V~+5.5V

型番

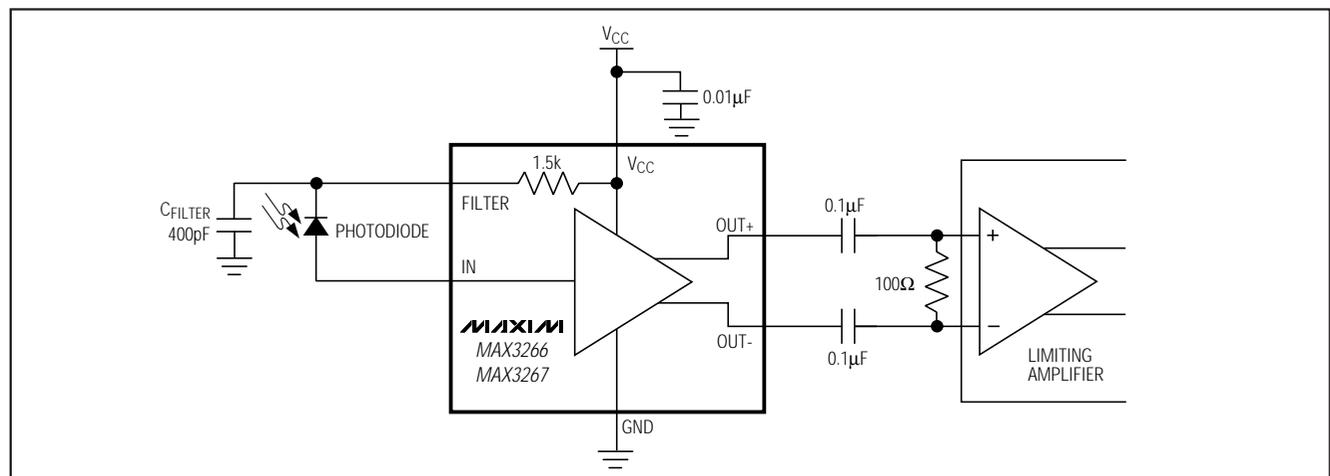
PART	TEMP. RANGE	PIN-PACKAGE
MAX3266CSA	0°C to +70°C	8 SO
MAX3266C/D	—	Dice*
MAX3267CSA	0°C to +70°C	8 SO
MAX3267C/D	—	Dice*

*Dice are designed to operate with junction temperatures of 0°C to +100°C but are tested and guaranteed only at T_A = +25°C.

ピン配置



標準アプリケーション回路



1.25Gbps/2.5Gbps、3V~5.5V、LAN用 低ノイズトランスインピーダンスプリアンプ

MAX3266/MAX3267

ABSOLUTE MAXIMUM RATINGS

Supply Voltage (V _{CC} - GND)	-0.5V to +6.0V	Storage Temperature Range	-55°C to +150°C
IN Current	-4mA to +4mA	Operating Junction Temperature (die)	-55°C to +150°C
FILTER Current	-8mA to +8mA	Processing Temperature (die)	+400°C
Voltage at OUT+, OUT-	(V _{CC} - 1.5V) to (V _{CC} + 0.5V)	Lead Temperature (soldering, 10sec)	+300°C
Continuous Power Dissipation (T _A = +70°C) SO package (derate 6.7mW/°C above +70°C)	533mW		

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{CC} = +3.0V to +5.5V, T_A = 0°C to +70°C, 100Ω load between OUT+ and OUT-. Typical values are at T_A = +25°C, V_{CC} = 3.3V, source capacitance = 0.85pF, unless otherwise noted.) (Note 1)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
Input Bias Voltage			0.69	0.83	0.91	V
Supply Current				26	50	mA
Transimpedance	Differential, measured with 30μAp-p signal (40μAp-p for MAX3267)	MAX3266	2260	2800	3400	Ω
		MAX3267	1540	1900	2330	
Output Impedance	Single-ended (per side)		48	50	52	Ω
Maximum Differential Output Voltage	Input = 1mAp-p		185	250	415	mVp-p
Filter Resistor			1220	1500	1860	Ω
AC Input Overload			1.0			mAp-p
DC Input Overload			0.65			mA
Input-Referred RMS Noise	Die, packaged in TO-56 header (Note 2)	MAX3266		192	256	nA
	SO package (Note 2)	MAX3266		200		
		MAX3267		485	655	
Input-Referred Noise Density	(Note 2)	MAX3266		6.6		pA/(Hz) ^{1/2}
		MAX3267		11.0		
Small-Signal Bandwidth	MAX3266		750	920	1100	MHz
	MAX3267		1530	1900	2420	
Low-Frequency Cutoff	-3dB, input ≤ 20μADC		44			kHz
Transimpedance Linear Range	Peak-to-peak 0.95 < linearity < 1.05	MAX3266	30			μAp-p
		MAX3267	40			
Deterministic Jitter	(Note 3)	MAX3266		19	76	ps
		MAX3267		12	50	
Power-Supply Rejection Ratio (PSRR)	Output referred, f < 2MHz PSRR = -20log(ΔV _{OUT} /ΔV _{CC})		50			dB

Note 1: Source Capacitance represents the total capacitance at the IN pin during characterization of noise and bandwidth parameters. Figure 1 shows the typical source capacitance vs. reverse voltage for the photodiode used during characterization of TO-56 header packages. Noise and bandwidth will be affected by the source capacitance. See the *Typical Operating Characteristics* for more information.

Note 2: Input-Referred Noise is calculated as RMS Output Noise / (Gain at f = 10MHz). Noise Density is (Input-Referred Noise) / √bandwidth. No external filters are used for the noise measurements.

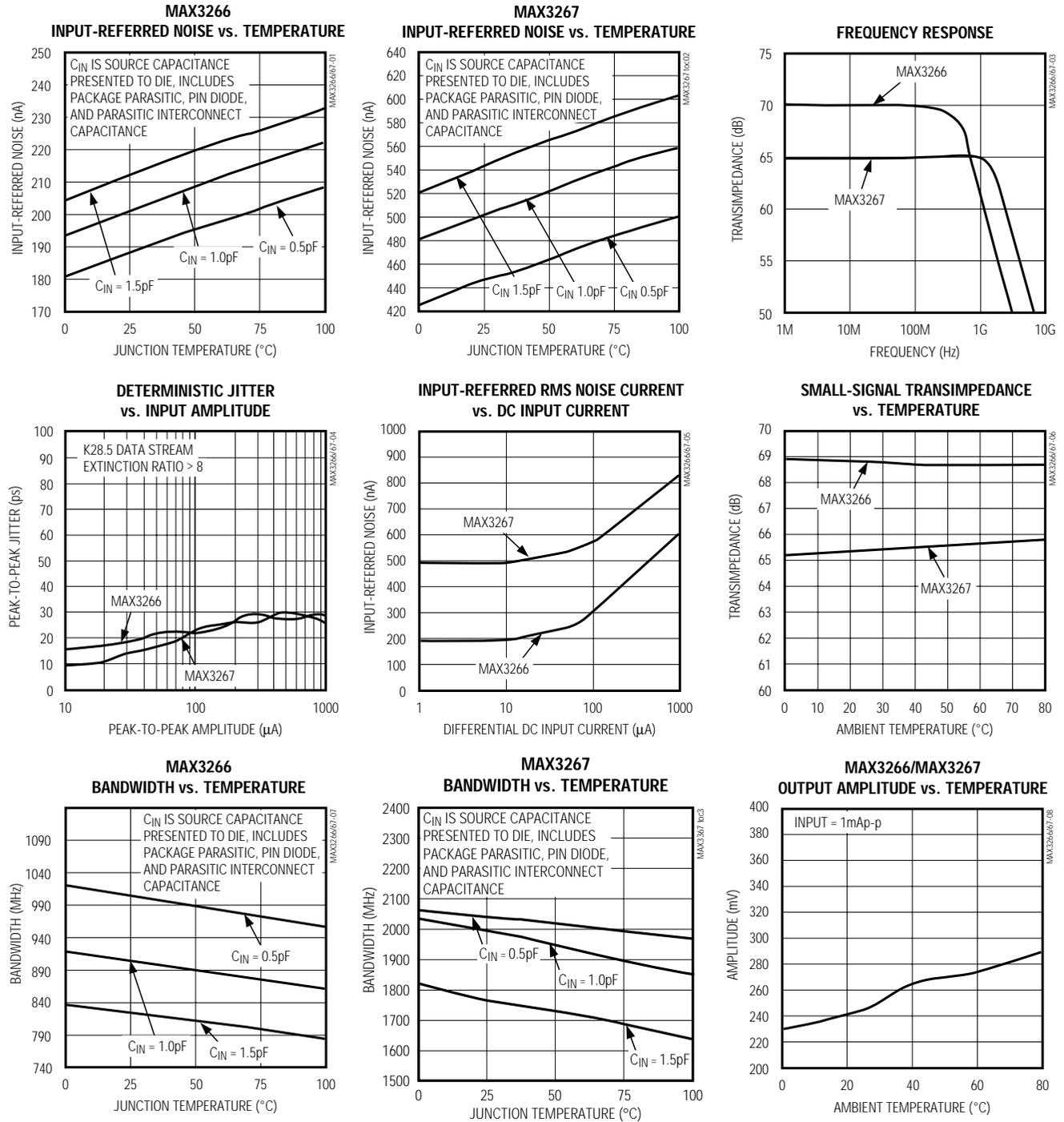
Note 3: Deterministic Jitter is measured with the K28.5 pattern applied to the input [00111110101100000101].

1.25Gbps/2.5Gbps、3V ~ 5.5V、LAN用 低ノイズトランスインピーダンスプリアンプ

MAX3266/MAX3267

標準動作特性

($V_{CC} = +3.3V$, $T_A = +25^\circ C$, MAX3266/MAX3267 EV kit, source capacitance = 0.85pF, unless otherwise noted.)



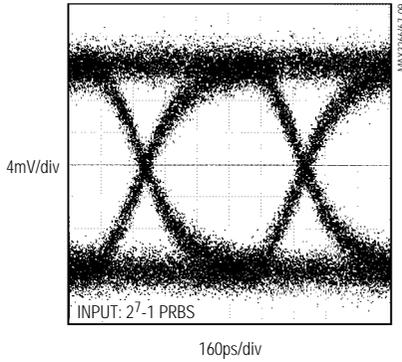
1.25Gbps/2.5Gbps、3V~5.5V、LAN用 低ノイズトランスインピーダンスプリアンプ

MAX3266/MAX3267

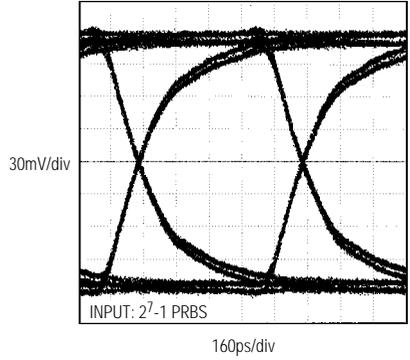
標準動作特性(続き)

($V_{CC} = +3.3V$, $T_A = +25^\circ C$, MAX3266/MAX3267 EV kit, source capacitance = 0.85pF, unless otherwise noted.)

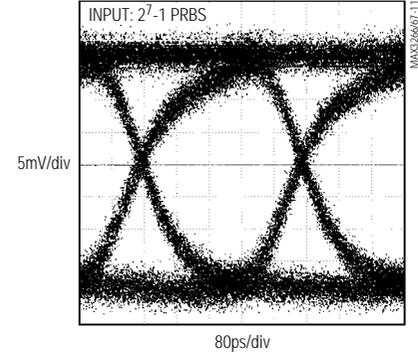
MAX3266
EYE DIAGRAM (INPUT = 10 μ Ap-p)



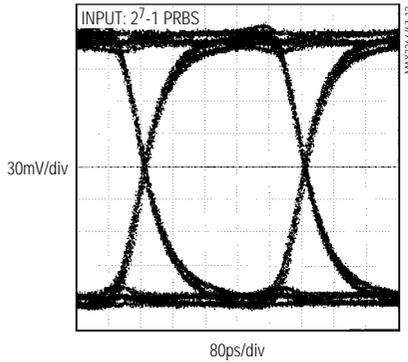
MAX3266
EYE DIAGRAM (INPUT = 1mAp-p)



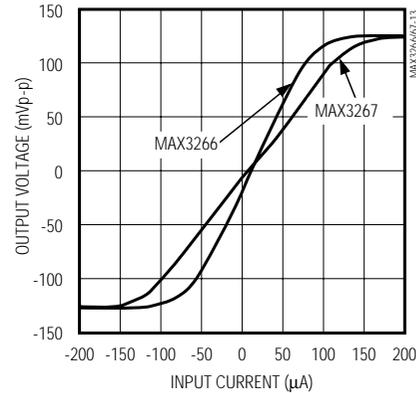
MAX3267
EYE DIAGRAM (INPUT = 20 μ Ap-p)



MAX3267
EYE DIAGRAM (INPUT = 1mAp-p)



DC TRANSFER FUNCTION



端子説明

端子	名称	機能
1	V _{CC}	電源電圧
2	N.C.	無接続
3	IN	アンプ入力
4	FILTER	1.5k 抵抗を通じてV _{CC} に接続し、フォトダイオードにバイアス電圧を提供します。このピンをグランドに接続すると、DCキャンセルアンプがディセーブルされ、試験用にINからOUT+及びOUT-にDC経路が形成されます。
5	GND	グランド
6	OUT-	反転出力。INに電流が流れ込むと、V _{OUT-} が減少します。
7	OUT+	非反転出力。INに電流が流れ込むと、V _{OUT+} が増加します。
8	GND	グランド

1.25Gbps/2.5Gbps、3V~5.5V、LAN用 低ノイズトランスインピーダンスプリアンプ

概説

MAX3266は1.25Gbps光ファイバアプリケーション用に設計されたトランスインピーダンスアンプです。図2にMAX3266のファンクションダイアグラムを示します。MAX3266はトランスインピーダンスアンプ、電圧アンプ、出力バッファ、出力フィルタ及びDCキャンセル回路から構成されています。

MAX3267は2.5Gbps光ファイバアプリケーション用に設計されたトランスインピーダンスアンプで、MAX3267の構造はMAX3266と類似しています。

トランスインピーダンスアンプ

入力の信号電流は高利得アンプのサミングノードに流れ込みます。R_Fを通じたシャントフィードバックにより、この電流が電圧に変換されます。この時の利得は約2.2k (MAX3267では1.0k)です。入力電流が大きい場合には、ショットキダイオードが出力電圧をクランプします(図3を参照)。

電圧アンプ

電圧アンプはシングルエンド信号を差動信号に変換し、電圧利得を与えます。

出力バッファ

出力バッファは逆終端電圧出力を提供します。このバッファはOUT₊とOUT₋の間で100Ωの差動負荷を駆動するように設計されています。出力電流は内部の50Ω負荷抵抗と外部負荷抵抗の間で分割されます。標準動作回路においては、これによって利得1/2の分圧器が形成されています。MAX3266はさらに大きな出力インピーダンスで終端処理し、利得と出力電圧スイングを増やすことが可能です。

電源ノイズを最大限に除去するため、MAX3266は差動負荷で終端処理して下さい。シングルエンド出力の場合は、使用しない出力も同様に終端処理して下さい。MAX3266はDCカップリングの50Ω接地負荷を駆動しません。

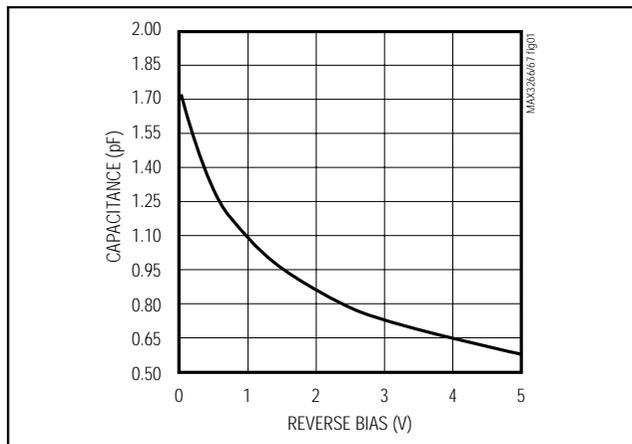


図1. 標準フォトダイオード容量対バイアス電圧

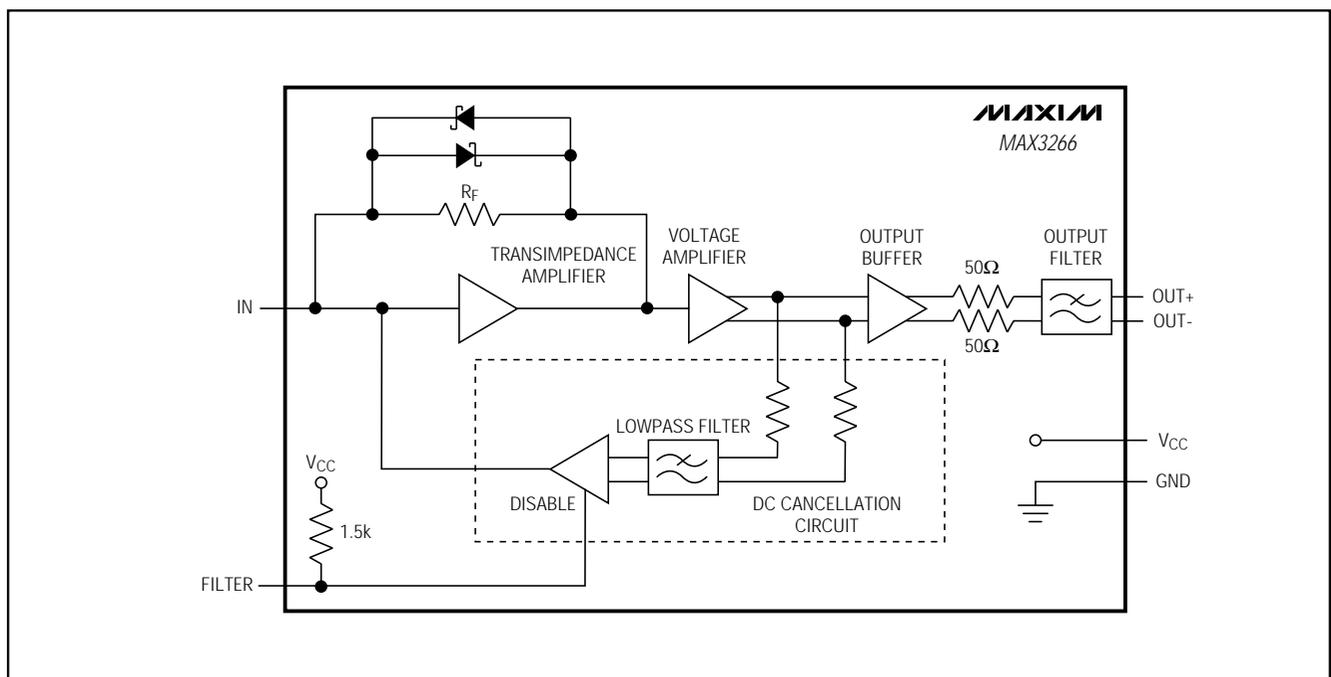


図2. MAX3266のファンクションダイアグラム

1.25Gbps/2.5Gbps、3V~5.5V、LAN用 低ノイズトランスインピーダンスプリアンプ

MAX3266/MAX3267

出力フィルタ

MAX3266は1ポールのローパスフィルタを備えています。このフィルタは回路の帯域幅を制限し、ノイズ性能を改善します。

DCキャンセル回路

DCキャンセル回路は低周波フィードバックをかけることによって、入力信号のDC成分を除去します(図4)。この機能が入力信号をトランスインピーダンスアンプのリニア範囲にセンタリングし、入力信号が大きい場合のパルス幅歪みを低減します。

DCキャンセル回路は内部で補償されているため、外付コンデンサを必要としません。この回路はデータシーケンスのデューティサイクルが50%の時、パルス幅歪みを最小限に抑えます。デューティサイクルが50%から大きくずれている場合には、MAX3266はパルス幅歪みを発生します。

DCキャンセル電流は入力から引き出され、ノイズを生じます。DC成分が殆どない低レベル信号の場合にはこれは問題になりませんが、DC成分が多い信号ではアンプノイズが増加します(「標準動作特性」を参照)。

アプリケーション情報

光パワーの関係式

MAX3266の仕様の多くは入力信号振幅に関係しています。光ファイバレシーバを使用している場合、入力通常平均光パワー及び消滅比によって表現されます。

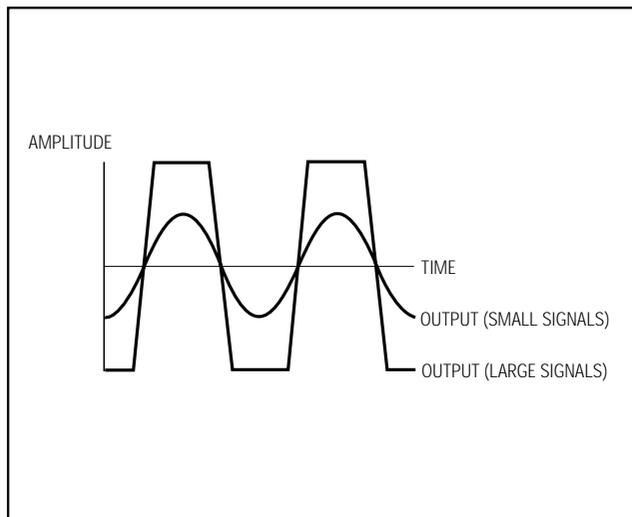


図3. MAX3266の制限された出力

MAX3266を使用する設計を行う場合には、図5に示す関係式を使用して光パワーを入力信号に変換することができます。

光パワーの関係式を表1に示します。この定義が正しい値になるのは、入力データの平均デューティサイクルが50%の場合です。

光感度の計算

MAX3266の入力換算RMSノイズ電流(I_N)がレシーバの感度をほぼ決定します。システムのビットエラーレート(BER)として $1E-12$ を達成するには、信号対雑音比が常に14.1を超えている必要があります。平均パワーとして表現された入力感度の推定値は次式で与えられます。

$$\text{感度} = 10 \log \left(\frac{14.1 I_N (r_e + 1)}{2\rho(r_e - 1)} 1000 \right) \text{ dBm}$$

ここで ρ はフォトダイオードの応答性(A/W単位)です。

入力光オーバーロード

オーバーロードとは、MAX3266が仕様を満たすことができる最大の入力のことです。光オーバーロードは平均パワーとして次式で計算されます。

$$\text{オーバーロード} = 10 \log \left(\frac{1 \text{ mA}}{2\rho} 1000 \right) \text{ dBm}$$

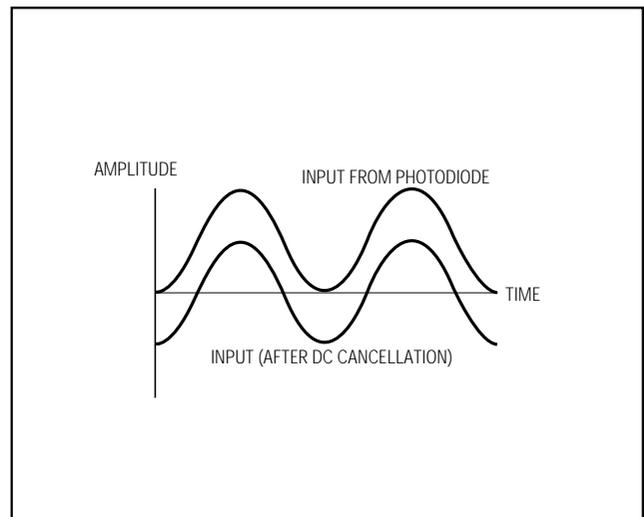


図4. 入力に対するDCキャンセルの効果

1.25Gbps/2.5Gbps、3V~5.5V、LAN用 低ノイズトランスインピーダンスプリアンプ

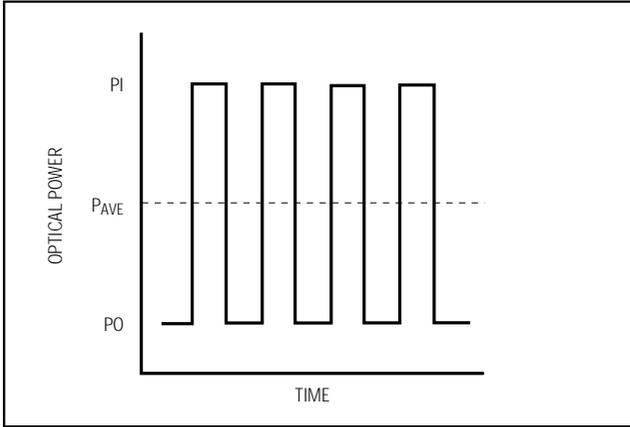


図5. 光パワーの関係

表1. 光パワーの関係式

PARAMETER	SYMBOL	RELATION
Average Power	P_{AVE}	$P_{AVE} = (P_0 + P_1)/2$
Extinction Ratio	r_e	$r_e = P_1/P_0$
Optical Power of a "1"	P_1	$P_1 = 2P_{AVE} (r_e) / (r_e + 1)$
Optical Power of a "0"	P_0	$P_0 = 2P_{AVE} / (r_e + 1)$
Signal Amplitude	P_{IN}	$P_{IN} = P_1 - P_0$ $= 2P_{AVE} (r_e) / (r_e + 1)$

光リニア範囲

MAX3266は利得が高く、入力信号が $30\mu\text{A p-p}$ (MAX3267の場合は $40\mu\text{A p-p}$)を超えると出力が制限されます。MAX3266は次式を超えない入力に対してリニア範囲で動作します。

$$\text{リニア範囲} = 10 \log \left(\frac{30\mu\text{A}(r_e + 1)}{2p(r_e - 1)} \cdot 1000 \right) \text{ dBm}$$

レイアウト上の考慮

良質の高周波設計とレイアウト技法を使用して下さい。独立のグランド及び電源プレーンを備えた複層回路基板を推奨します。GNDピンはできるだけ短いトレースでグランドプレーンに接続して下さい。

INピンにおける容量はノイズ性能及び帯域幅に悪影響を与えます。このピンの容量を最小限に抑え、低容量のフォトダイオードを選んで下さい。チップ・ワイヤ技術を使ってMAX3266をチップとして組み込むことで最高の性能が得られます。図6にTOヘッダのための推奨レイアウトを示します。

MAX3266のSOPパッケージは回路の特性を測定し、回路動作に慣れるために提供されています。このパッケージでは最高の性能は得られません。SOPパッケージのMAX3266を使用した場合、入力にパッケージ容量として 0.3pF が付加されます。また、MAX3266の入力とフォトダイオードの間のプリント基板によって寄生容量が増加します。入力ラインは短くし、その下の電源プレーンとグランドプレーンは除去して下さい。

フォトダイオードフィルタ

フォトダイオードのカソードにおける電源ノイズが $I = C_{PD} \cdot V / t$ を生成してレシーバ感度を低下させます(C_{PD} はフォトダイオードの容量です)。MAX3266のフィルタ抵抗に外付コンデンサを組み合わせることで、このノイズを低減することができます(「標準アプリケーション回路」を参照)。電源ノイズ電圧によって生成された電流は C_{FILTER} と C_{PD} の間で分割されます。電源ノイズに起因する入力ノイズ電流は次式で与えられます(フィルタコンデンサがフォトダイオードの容量よりはるかに大きいと仮定)。

$$I_{NOISE} = (V_{NOISE})(C_{PD}) / (R_{FILTER})(C_{FILTER})$$

ノイズの許容度が分かっている場合は、フィルタコンデンサを簡単に選択することができます。

$$C_{FILTER} = (V_{NOISE})(C_{PD}) / (R_{FILTER})(I_{NOISE})$$

例えば、最大ノイズ電圧 = 100mV p-p 、 $C_{PD} = 0.85\text{pF}$ 及び $R_{FILTER} = 1.5\text{k}$ とし、 I_{NOISE} には 100nA (MAX3266の入力ノイズの1/2)を選択した場合、以下ようになります。

$$C_{FILTER} = (100\text{mV})(0.85\text{pF}) / (1500)(100\text{nA}) = 570\text{pF}$$

ワイヤボンディング

MAX3266は電流密度及び信頼性を高めるために金メタライゼーションを行っています。チップへの接続は金ワイヤでのみ行い、ボールボンディング法を用いて下さい。ウェッジボンディングは推奨されていません。チップの厚さは 0.375mm (15mil)です。

1.25Gbps/2.5Gbps、3V~5.5V、LAN用 低ノイズトランスインピーダンスプリアンプ

MAX3266/MAX3267

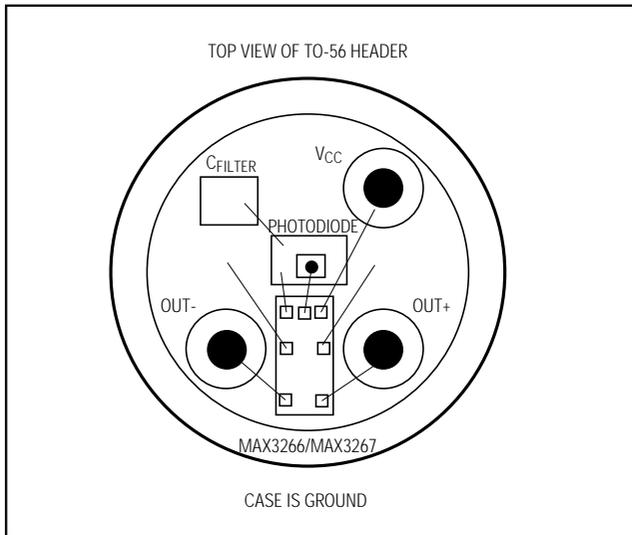
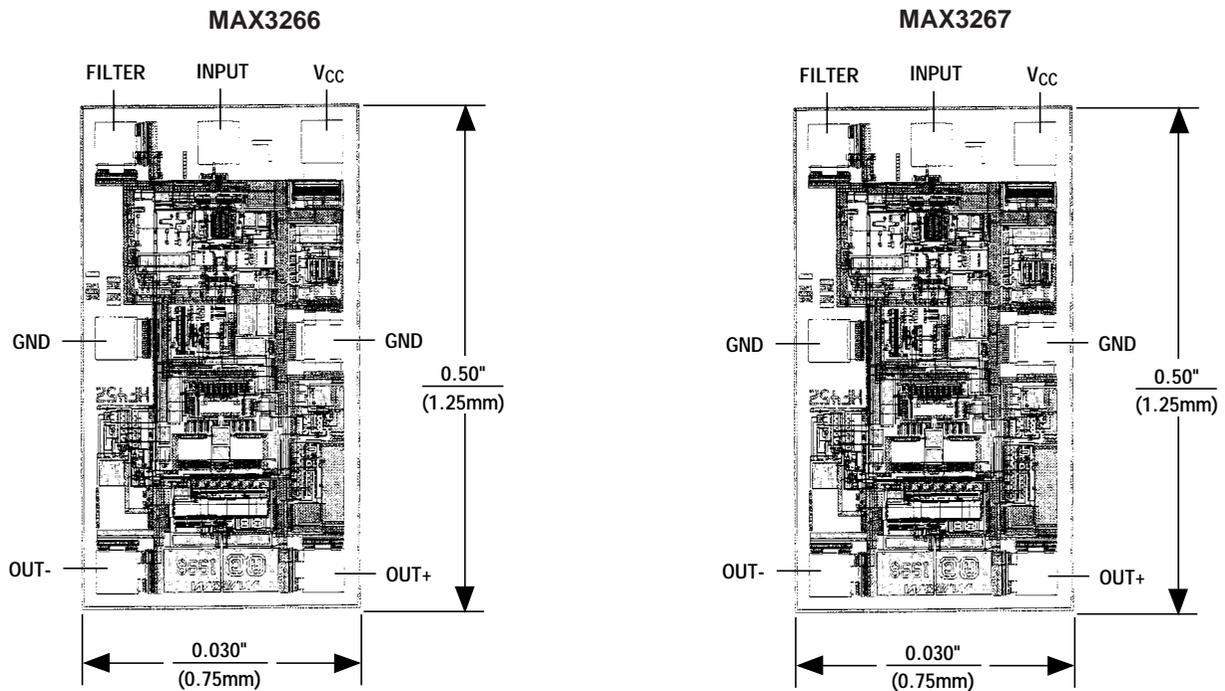


図6. TO-56ヘッダ用の推奨レイアウト

チップ構造図



TRANSISTOR COUNT: 320
SUBSTRATE CONNECTED TO GND

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

8 _____ Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600

© 1999 Maxim Integrated Products

MAXIM is a registered trademark of Maxim Integrated Products.