

MAX19586の評価キット

概要

MAX19586の評価キット(EVキット)は完全実装および試験済の試験回路ボードで、16ビット、80Mspsのアナログ-デジタルコンバータ(ADC)のMAX19586性能評価に必要なすべての部品を含んでいます。MAX19586のEVキットは差動またはシングルエンドのアナログ入力を受け取ることができます。シングルエンドソースのアプリケーションに対しては、MAX19586のEVキットはボードにトランスを搭載し、この信号を、必要とする差動信号に変換します。MAX19586によって生成されるデジタル出力はロジックアナライザまたはデータ収集システムを用いて捕捉することができます。このEVキットは3.3Vおよび1.8Vの電源で動作します。

特長

- ◆ 完全実装および試験済
- ◆ 最高サンプリング速度：80Msps
- ◆ シングルエンドから差動へのクロック変換回路内蔵
- ◆ 差動またはシングルエンドのアナログ入力信号に設定可能
- ◆ デジタル出力バッファを搭載
- ◆ 低電圧および小電力動作
- ◆ MAX19586の評価が簡単

型番

PART	TEMP RANGE	IC PACKAGE
MAX19586EVKIT	0°C to +70°C*	56 Thin QFN-EP**

*この温度制限範囲はEVキットのPCボードにのみ適用されます。MAX19586のIC温度範囲は-40°C~+85°Cです。

**EPIはエクスポーズドパッドです。

部品リスト

DESIGNATION	QTY	DESCRIPTION
C1, C6, C10, C18, C28-C33	10	0.1 μ F \pm 10%, 50V X7R ceramic capacitors (0603) TDK C1608X7R1H104K
C2-C5, C8, C9, C11, C12	0	Not installed capacitors (0603)
C13, C14	2	1 μ F \pm 10%, 16V X5R ceramic capacitors (0603) TDK C1608X5R1C105K
C19, C22, C25	3	220 μ F \pm 20%, 6.3V low-ESR tantalum capacitors (D-case) AVX TPSD227M006R0100
C20, C23, C26	3	47 μ F \pm 20%, 6.3V X5R ceramic capacitors (1210) TDK C3225X5R0J476M
C21, C24, C27	3	2.2 μ F \pm 20%, 6.3V X5R ceramic capacitors (0603) TDK C1608X5R0J225M

DESIGNATION	QTY	DESCRIPTION
C34, C38, C39, C40	4	0.01 μ F \pm 10%, 16V X7R ceramic capacitors (0306) TDK C0816X7R1C103K
C35, C36, C41, C42, C43	5	0.1 μ F \pm 20%, 16V X7R ceramic capacitors (0306) TDK C0816X7R1C104M
C37	1	0.1 μ F \pm 10%, 6.3V X5R ceramic capacitor (0201) TDK C0603X5R0J104K Murata GRM33R60J104K
D1	1	15mA, 70V, dual Schottky diode (SOT23) Diodes Inc. BAS70-04 or Central Semiconductor CMPD6263S
CLOCK, INPUT+	2	SMA PC mount connectors
INPUT-	0	Not installed SMA PC mount connector
J1, J2	2	2-pin headers
J3, J4	2	2 x 8-pin headers

MAX19586の評価キット

部品リスト(続き)

DESIGNATION	QTY	DESCRIPTION
J5	1	2 x 20-pin header
J6	1	PC board pin strip, 6 pins, 5mm pitch, 250V, 10A
L1, L2, L3	3	EMI filters (1806) Murata NFM41PC204F1H3B
L4	0	Not installed high-Q chip inductor (0603)
R1-R5, R8, R9, R13	0	Not installed resistors (0603)
R6, R7, R10, R11	4	49.9Ω ±1% resistors (0603)
R12	1	10kΩ ±1% resistor (0603)
R14	1	120Ω ±5% resistor (0603)
RA1, RA2	2	120Ω ±5% resistor arrays Panasonic EXB-2HV-121J

DESIGNATION	QTY	DESCRIPTION
T1, T3	2	1:2 RF transformers Mini-Circuits ADT2-1T+
T2	1	1:1 RF transformer Mini-Circuits T1-1T-KK81+
U1	1	MAX19586ETN (56-pin thin QFN-EP 8mm x 8mm x 0.8mm)
U2	1	Low-voltage, 22-bit register (64-pin TSSOP) Fairchild 74VCX16722MTD
U3	1	TinyLogic ULP-A inverter with Schmitt trigger input (SC70-5) Fairchild NC7SV14P5X
—	1	PC board terminal block (plug onto the J6 pin strip) 6 pins, 5mm pitch, 250V, 10A
—	1	MAX19586 EV kit PC board

部品メーカー

SUPPLIER	PHONE	WEBSITE
AVX	843-946-0238	www.avxcorp.com
Central Semiconductor	631-435-1110	www.centralsemi.com
Diodes Inc.	805-446-4800	www.diodes.com
Fairchild	888-522-5372	www.fairchildsemi.com
Mini-Circuits	718-934-4500	www.minicircuits.com
Murata	770-436-1300	www.murata.com
Panasonic	714-373-7366	www.panasonic.com
TDK	847-803-6100	www.component.tdk.com

注：これらの部品メーカーにお問い合わせする際には、MAX19586を使用していることをお知らせください。

クイックスタート

推奨装置

- DC電源：
 - アナログ(AVDD) 3.3V、500mA
 - デジタル(DVDD) 1.8V、100mA
 - ロジック(VL) 1.8V、100mA
- クロック入力用の低位相ノイズおよび低ジッタの信号発生器(例：HP/Agilent 8644B)
- アナログ信号入力用の信号発生器(例：HP/Agilent 8644B)

- 入力信号およびクロック信号用のアナログバンドパスフィルタ(例：Allen Avionics、K&L Microwave)
- ロジックアナライザまたはデータ収集システム(例：HP/Agilent 16500C、Tektronix TLA621)

注：この項のクイックスタート手順はMAX19586のEVキットのクイック機能チェックのみを含みます。MAX19586の完全なダイナミック性能を検証するためには、このICのデータシートの「MAX19586の試験」の項を参照してください。

手順

MAX19586のEVキットは完全実装および試験済のPCボードです。ボードの動作を検証するためには、以下の手順に従ってください(図1)。**すべての接続が完了するまでは電源をオンまたは信号発生器をイネーブルとしないでください。**

- 1) クロックバンドパスフィルタの入力に80MHzの信号発生器の出力を接続します。
- 2) クロックバンドパスフィルタのアナログ出力をMAX19586のEVキットのCLOCK SMAコネクタに接続します。
- 3) アナログ信号発生器の出力をアナログバンドパスフィルタの入力に接続します。
- 4) アナログバンドパスフィルタの出力をMAX19586のEVキットのINPUT+ SMAコネクタに接続します。
- 5) ヘッダJ5をHP/Agilentロジックアナライザに接続します。あるいは、Tektronix-typeのロジックアナライザの場合には、ヘッダJ1、J3、およびJ4に接続します。DOR (data over-range)ビットを捕捉するためには、ロジックアナライザの空いているデータラインをヘッダJ2に接続します。ビット位置とすべてのヘッダの標示に関しては本書の「デジタル出力信号」の項を参照してください。
- 6) AVDD端子に3.3V、500mA電源を接続します。この電源のグランド端子をGND端子に接続します。
- 7) 1.8V、100mAの電源をDVDD端子に接続します。この電源のグランド端子をGND端子に接続します。
- 8) 別の1.8V、100mAの電源をVL端子に接続します。この電源のグランド端子を対応するGND端子に接続します。

9) 各電源をオンにします。

10) 信号発生器をイネーブルします。クロック信号発生器の出力パワーを+19dBmに、周波数(f_{CLK})を80MHzに設定します。アナログ入力用の信号発生器出力を所望の周波数と振幅に設定します。データの位相同期捕捉のためには、信号発生器をフェーズロックしてください。信号入力経路にケーブルとフィルタ損失がある場合はアナログ入力信号レベルを調整して補償します。ADCのフルスケールは+9.1dBmであることに留意してください。

11) ロジックアナライザをイネーブルとしてデータの収集を開始します。

詳細

MAX19586のEVキットは完全実装および試験済の回路ボードで、MAX19586の性能を評価するために必要なすべての部品を備えています。MAX19586によって生成されるデジタルデータは16ビットのバス(+DORビット)で捕捉されます。MAX19586のEVキットは最高80MHzのクロック周波数(f_{CLK})で評価することができます。

コンバータの性能を最適化するためにEVキットは6層のプリント基板として設計されています。このEVキットはアナログ(AVDD)およびデジタル(DVDD、VL)の各電源プレーンに3.3Vおよび1.8Vの電源を印加する仕様となっています。

デジタル出力はコネクタJ5またはJ3、およびJ4で利用可能です。J5は40ピンのコネクタであり、ユーザが用意するロジックアナライザ、またはデータ収集システムと直接インタフェースすることができます。出力データをロジックアナライザと同期させるために使うデジタル出力クロック信号は、J5-3とJ1-1のCLKO端子で利用することができます。

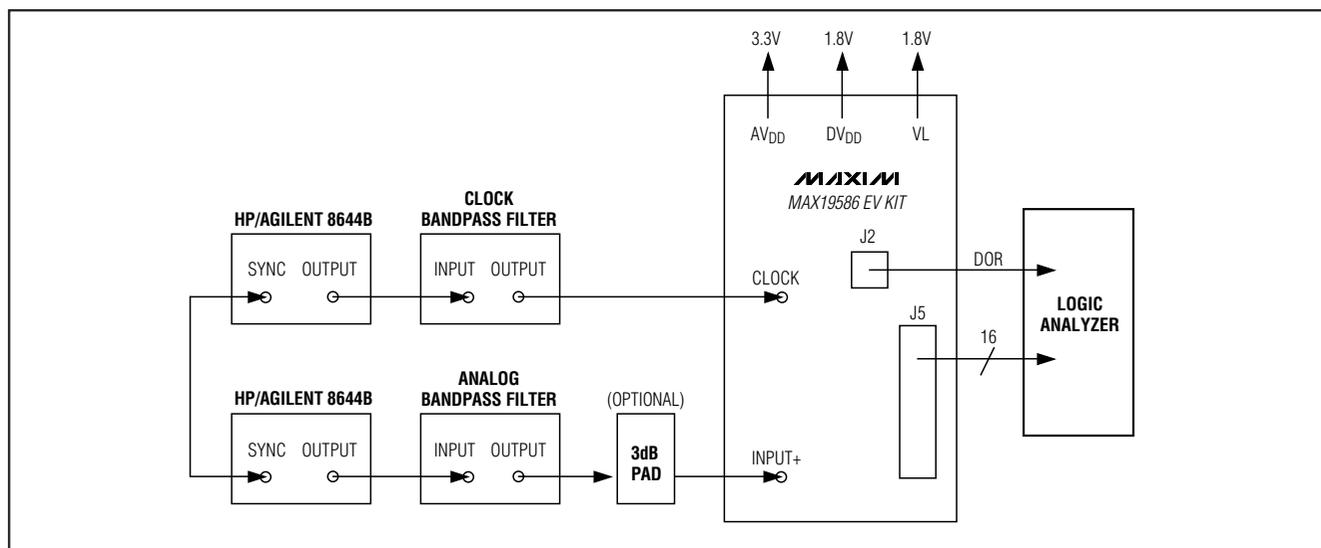


図1. MAX19586のEVキットのクイックスタートの設定と接続

MAX19586の評価キット

電源

MAX19586のEVキットにはアナログとデジタルで別の電源が必要です。3.3V電源はADCのアナログ部分に給電するために使用されます。2つの別になった1.8V電源を推奨します：DVDDはMAX19586のデジタル部分に給電し、VLはバッファドライバのU2に給電します。

リファレンス電圧

MAX19586のフルスケール範囲は内部のリファレンス電圧によって2.56V_{p-p}に設定されています。MAX19586の内部リファレンス電圧は1.28Vであり、EVキット上のREFOUTパッドでモニタすることができます。内部リファレンス電圧を使用するためには、抵抗R12を通してリファレンス入力(REFIN)をリファレンス出力(REFOUT)に接続しなければなりません。

MAX19586のEVキットは、また、REFINパッドを備えており、ADCへの外部リファレンスソースを接続することが可能です。外部リファレンスソースは1.28V ±10%の範囲になければなりません。

クロック

ユーザが供給するシングルエンドのクロック信号はトランスT3によって差動クロック信号に変換されます。クロックジッタを減少させるためには、クロック信号はゼロ交差点で速いスルーレートでなければなりません。大振幅クロック信号を使用すると、ゼロ交差点でスルーレートを最大にすることができます。スルーレートを最大にするために、大きいクロック信号を使用する場合、ダイオードD1が差動信号振幅を制限します。MAX19586のEVキットは、クロック信号発生器の後に約6dB損失のバンドパスフィルタを接続して+16dBm~+19dBmのクロック信号を使って試験済です。

アナログ入力信号

MAX19586の差動アナログ入力信号は+9.1dBm以下(100Ω負荷に2.56V_{p-p})とする必要があります。このEVキットはボードにトランスT1を搭載しており、ユーザが供給するシングルエンドの信号をADC用の差動信号に変換します。トランスT1の1次と2次間の巻数比は1:1.414です。したがって、シングルエンド信号のパワーレベルは+9.1dBm以下(50Ω負荷に1.81V_{p-p})でなければなりません。ケーブルとバンドパスフィルタの損失はADCで受信する信号振幅に影響を及ぼします。したがって、信号入力発生器の振幅を設定する場合、これらの損失を考慮してください。

このEVキットは次のように変更すると、完全な差動入力信号を受信します。

- 抵抗R1のPCボードパッド間の配線を切断する。
- トランスT1とT2を除去する。
- C2に0.1μF (0603)のセラミックコンデンサを取り付ける。

- R2、R3、R4、およびR5に0Ωの抵抗(0603)を取り付ける。
- SMAコネクタをボードフットプリントのINPUT-PCに取り付ける。

デジタル出力信号

MAX19586は16ビットパラレルのCMOS対応デジタル出力バスとDORビットを備えています。ADCのデジタル出力とDORビットは、ロジックアナライザ接続で生じることがある大容量負荷を駆動することができるラッチに印加されます。バッファの出力は2組のコネクタセットに接続されます。最初のコネクタセットにはデジタル出力クロック信号用のJ1、DORビット用のJ2、デジタル出力信号用のJ3とJ4が含まれています。このコネクタセットはTektronixのTLA621のようなデータ収集およびロジックアナライザシステムに接続することができます。2番目のコネクタセットは1個の40端子ヘッダのJ5で構成され、これはDORビットを除いたすべての信号が収容されて、HP/Agilentの16500Cなどのロジックアナライザシステムに対応します。ヘッダのJ1~J5のビット位置は表1を参照してください。

低品質の接続は確実に性能悪化につながるため注意してください。ダイナミック性能を最適化するためには、MAX19586のEVキットからデータ収集で、「フライング」(または個別)リードのロジックアナライザプローブを使用しないでください。

表1. デジタル出力ビットの位置

BIT	HEADERS J1-J4	HEADER J5
CLKO	J1-1	J5-3
DOR	J2-1	—
D15	J3-1	J5-7
D14	J3-3	J5-9
D13	J3-5	J5-11
D12	J3-7	J5-13
D11	J3-9	J5-15
D10	J3-11	J5-17
D9	J3-13	J5-19
D8	J3-15	J5-21
D7	J4-1	J5-23
D6	J4-3	J5-25
D5	J4-5	J5-27
D4	J4-7	J5-29
D3	J4-9	J5-31
D2	J4-11	J5-33
D1	J4-13	J5-35
D0	J4-15	J5-37

注：偶数番号の端子はすべてグラウンドに接続されています。

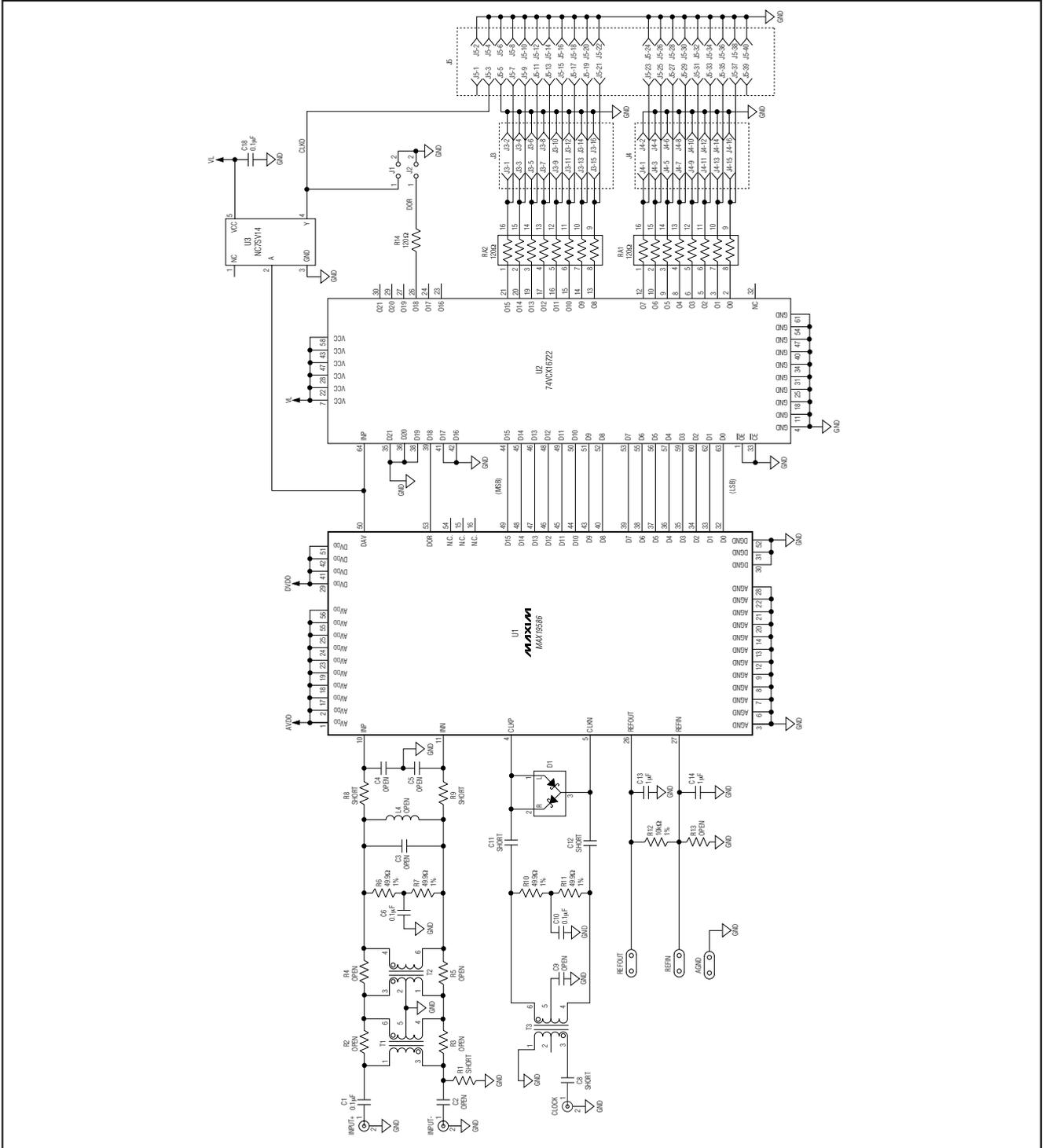


図2. MAX19586のEVキットの回路図(1/2)

MAX19586の評価キット

Evaluates: MAX19586

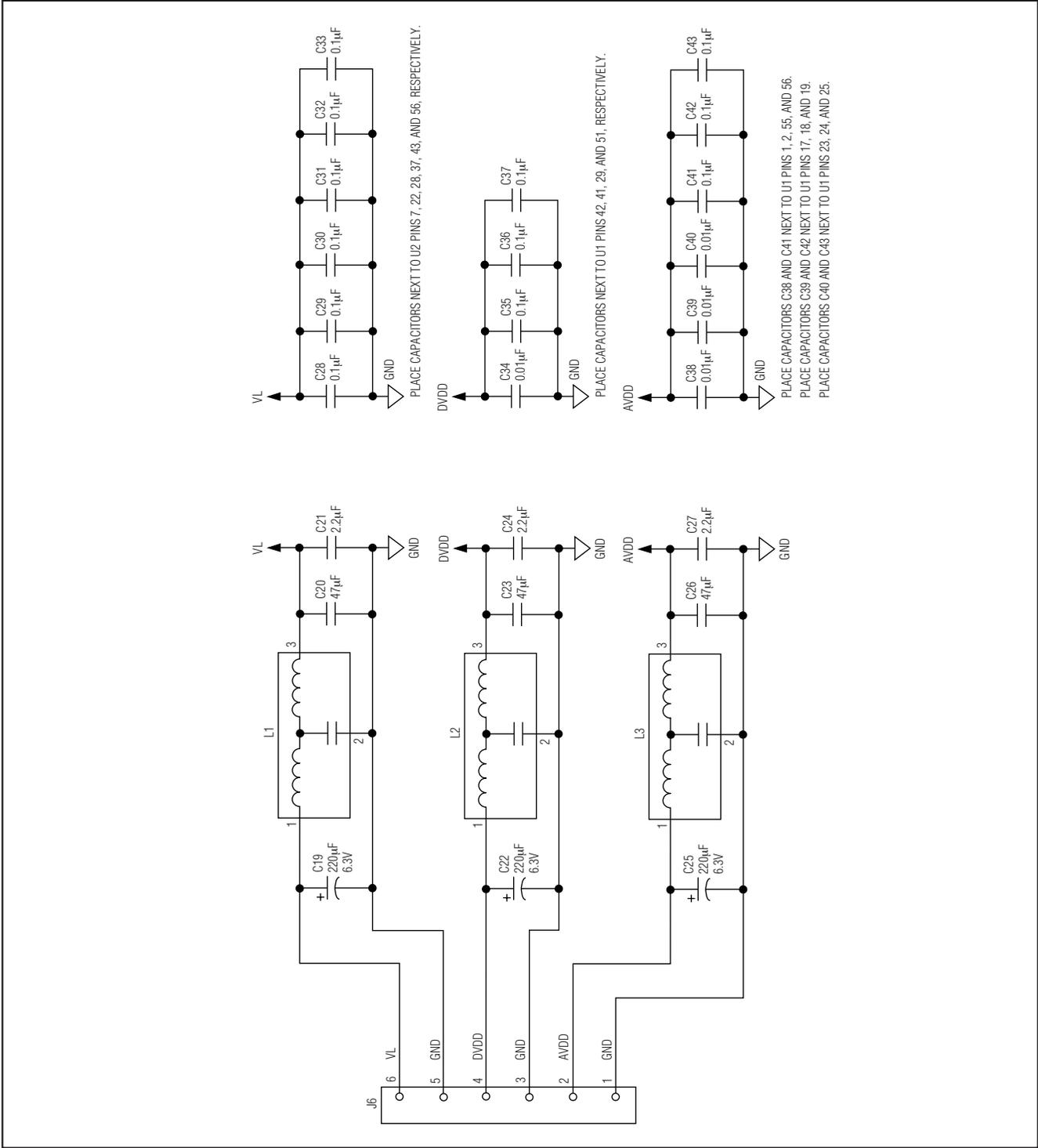


図2. MAX19586のEVキットの回路図(2/2)

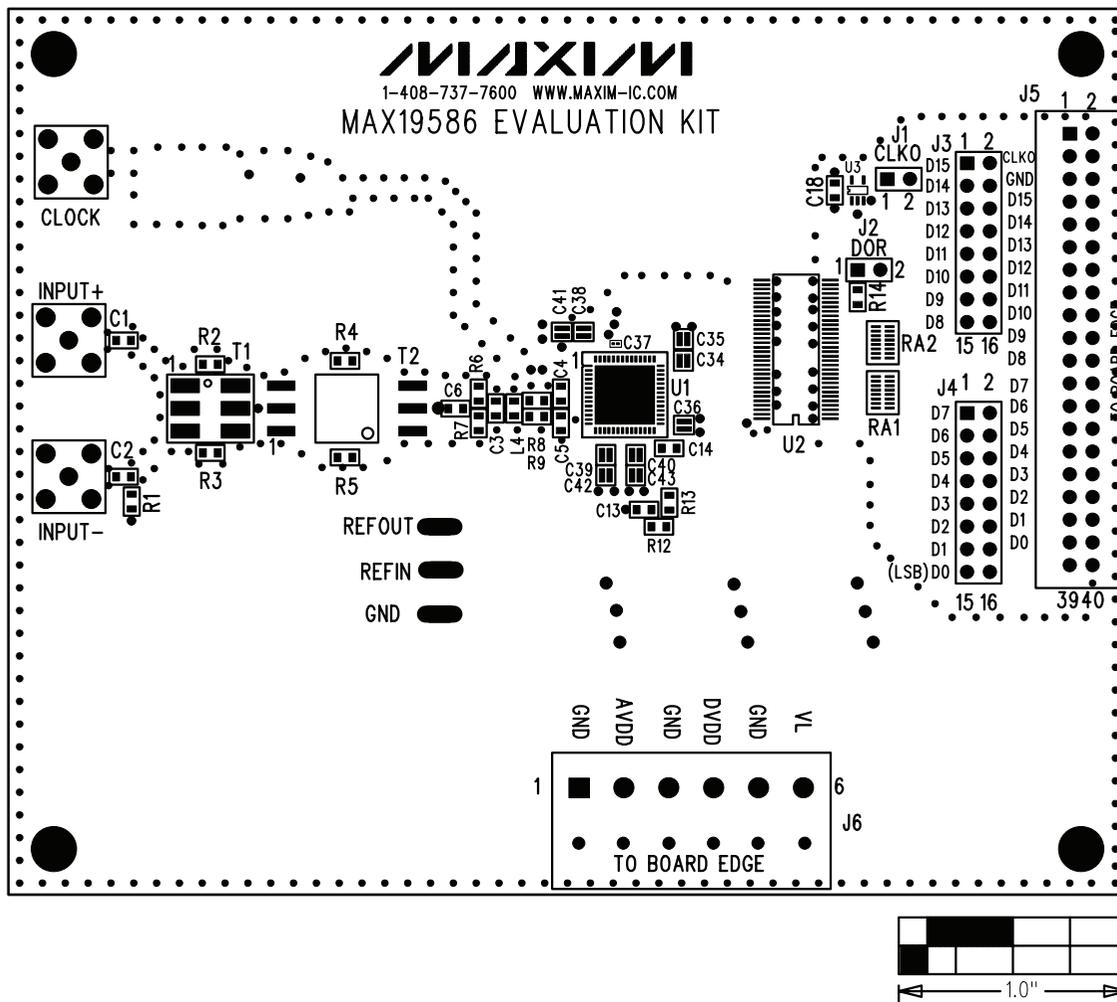


図3. MAX19586のEVキットの部品配置ガイド一部品面

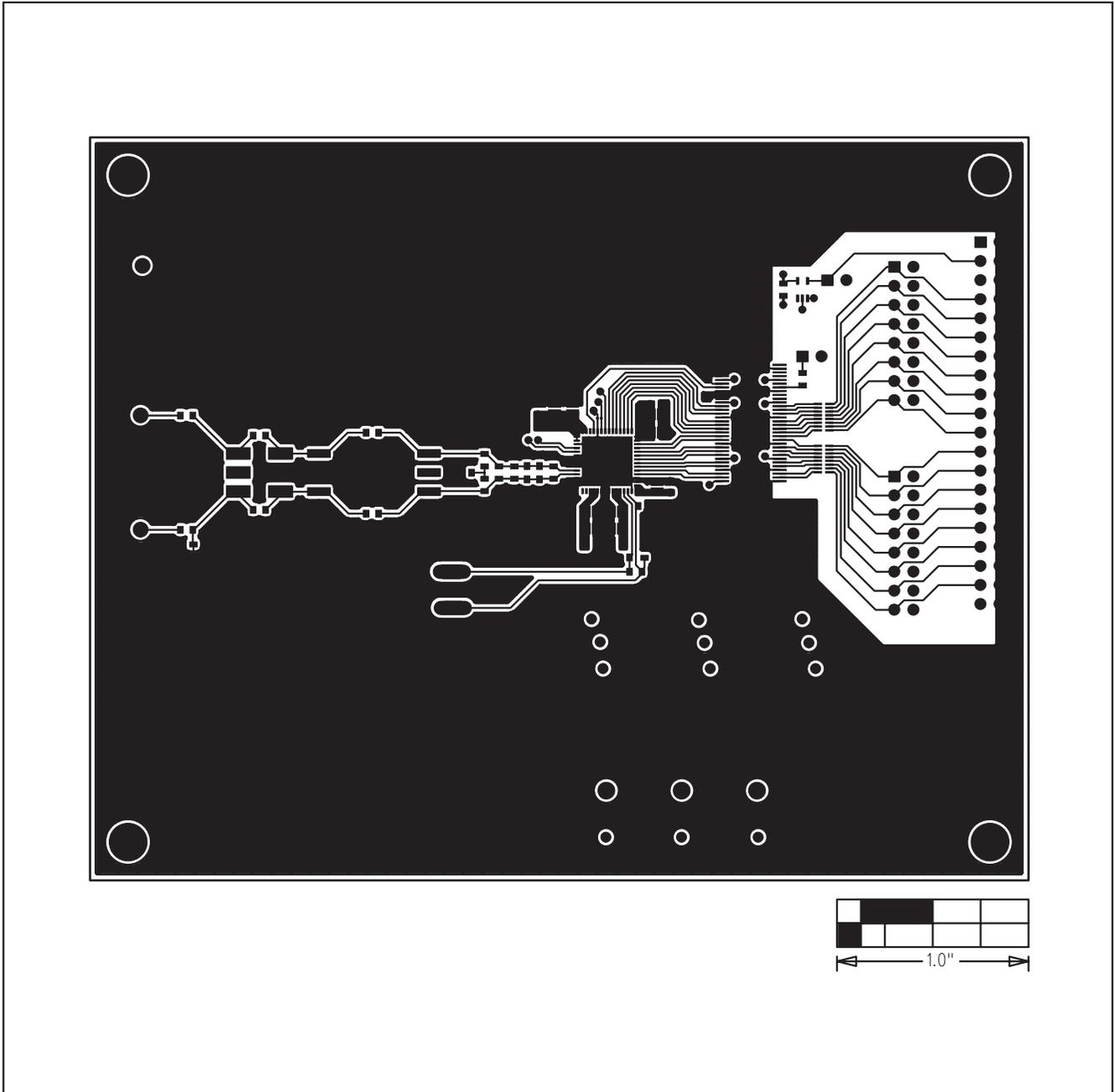


図4. MAX19586のEVキットのプリント基板レイアウト一部分面

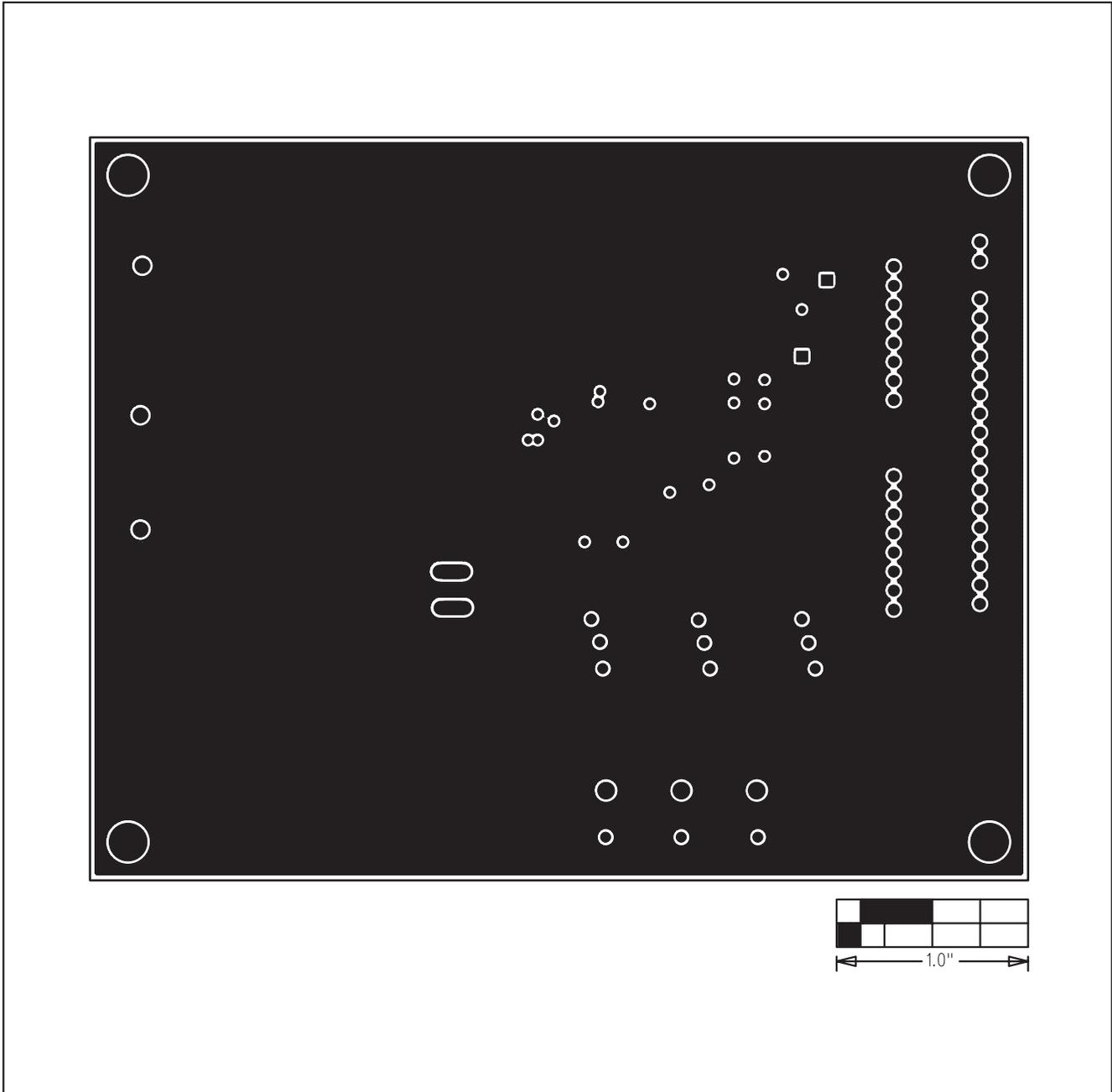


図5. MAX19586のEVキットのプリント基板レイアウト—GNDレイヤ2

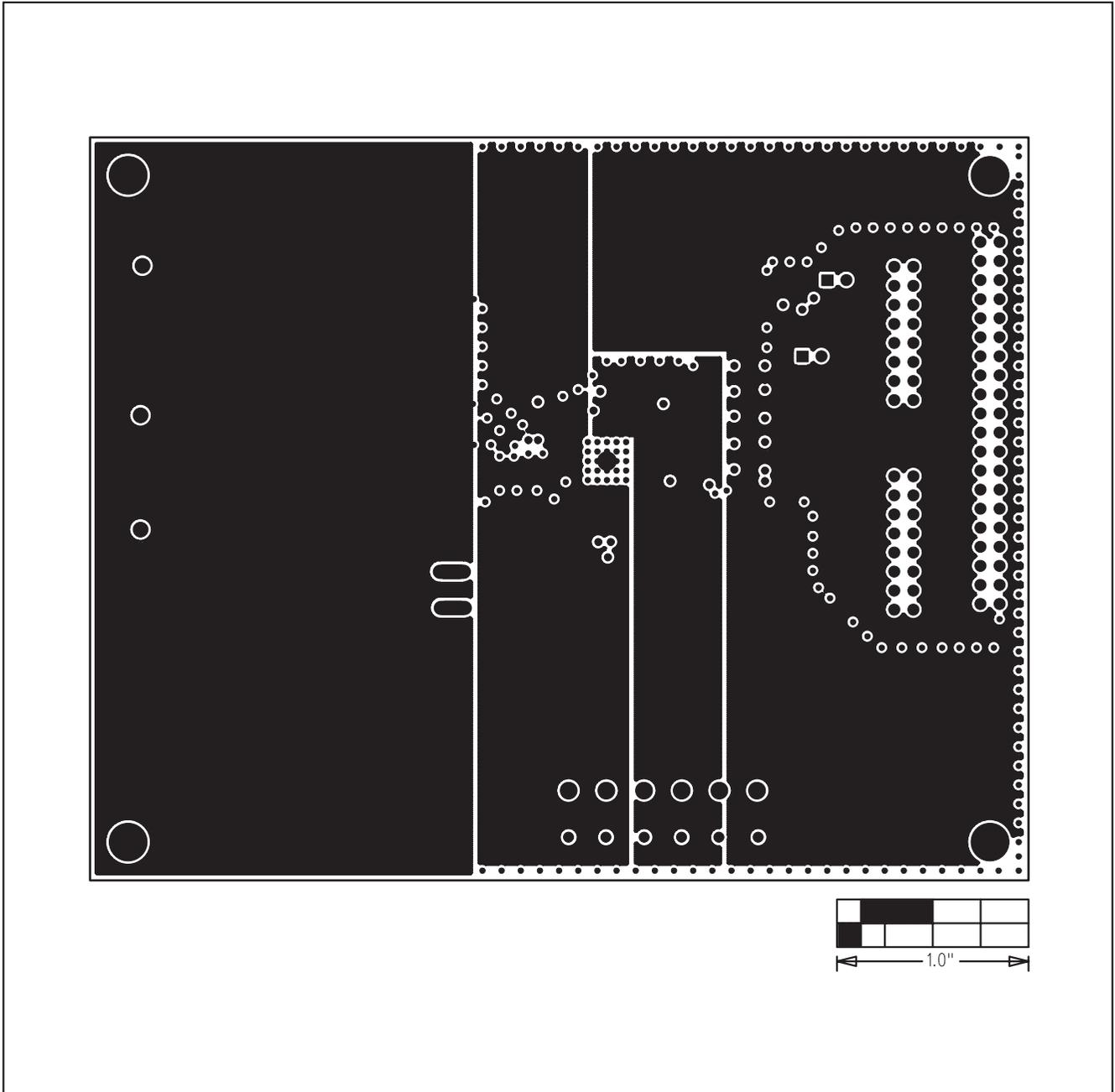


図6. MAX19586のEVキットのプリント基板レイアウト—VDDレイヤ3

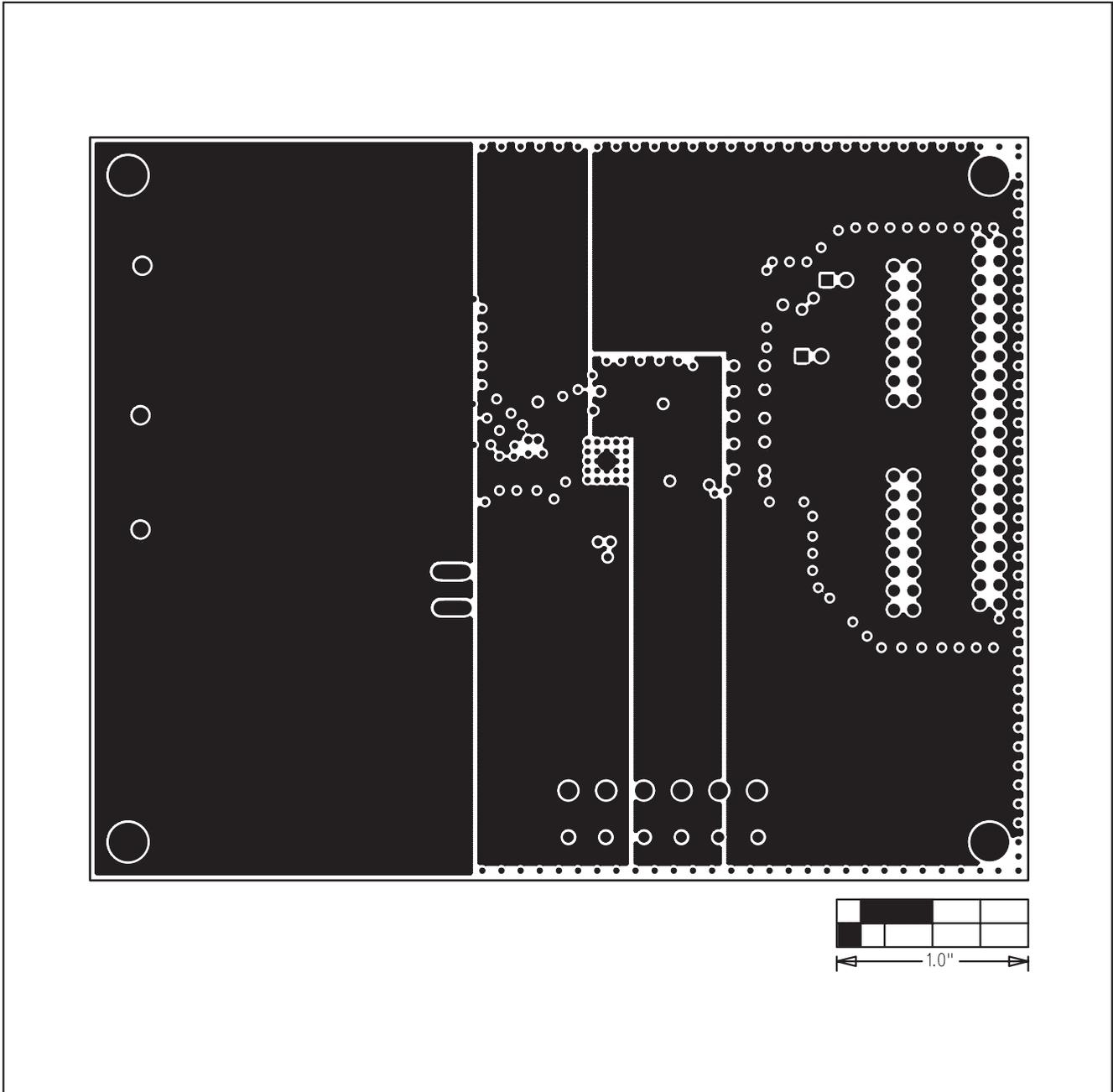


図7. MAX19586のEVキットのプリント基板レイアウト—VDDレイヤ4

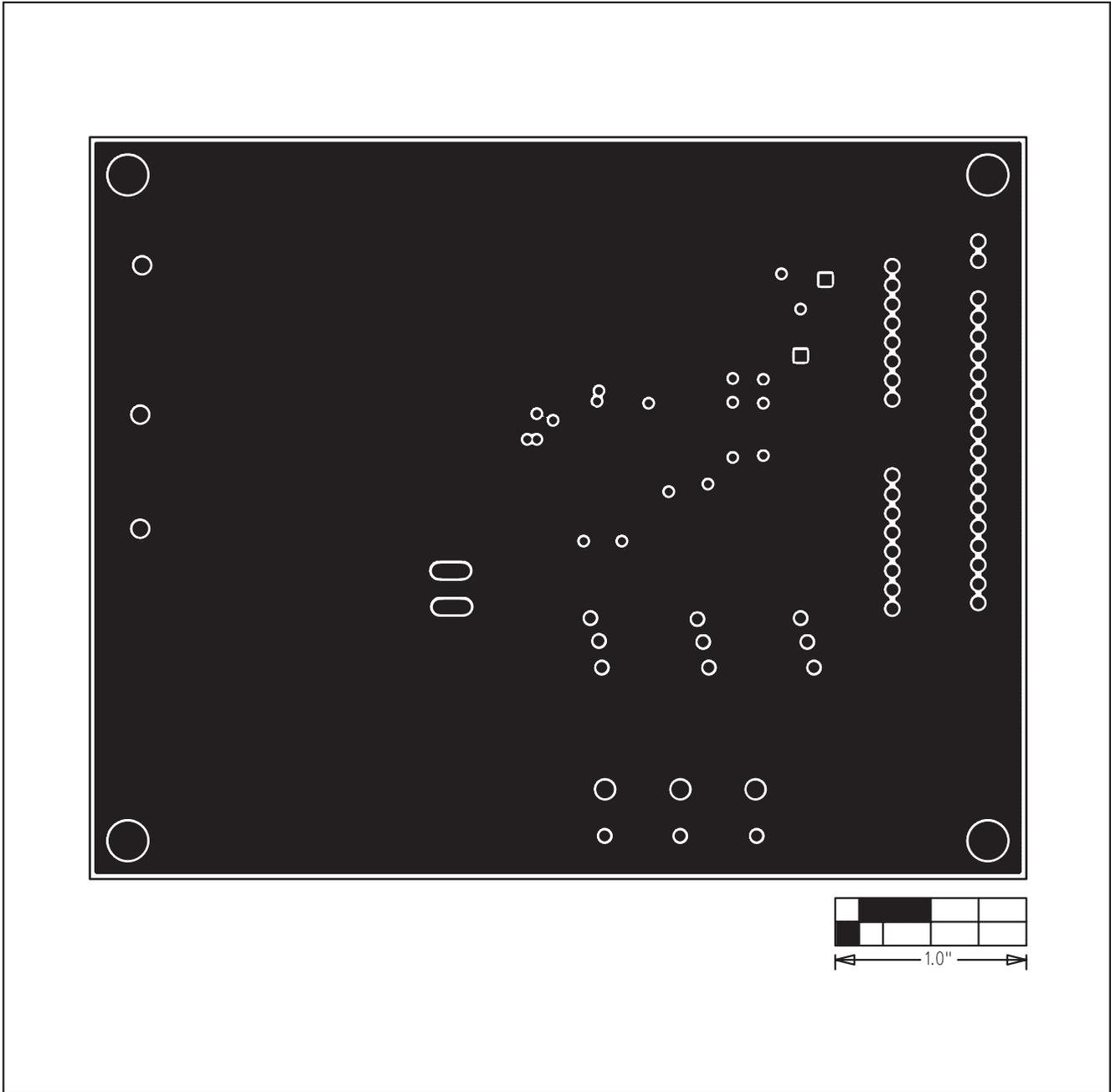


図8. MAX19586のEVキットのプリント基板レイアウト—GNDレイヤ5

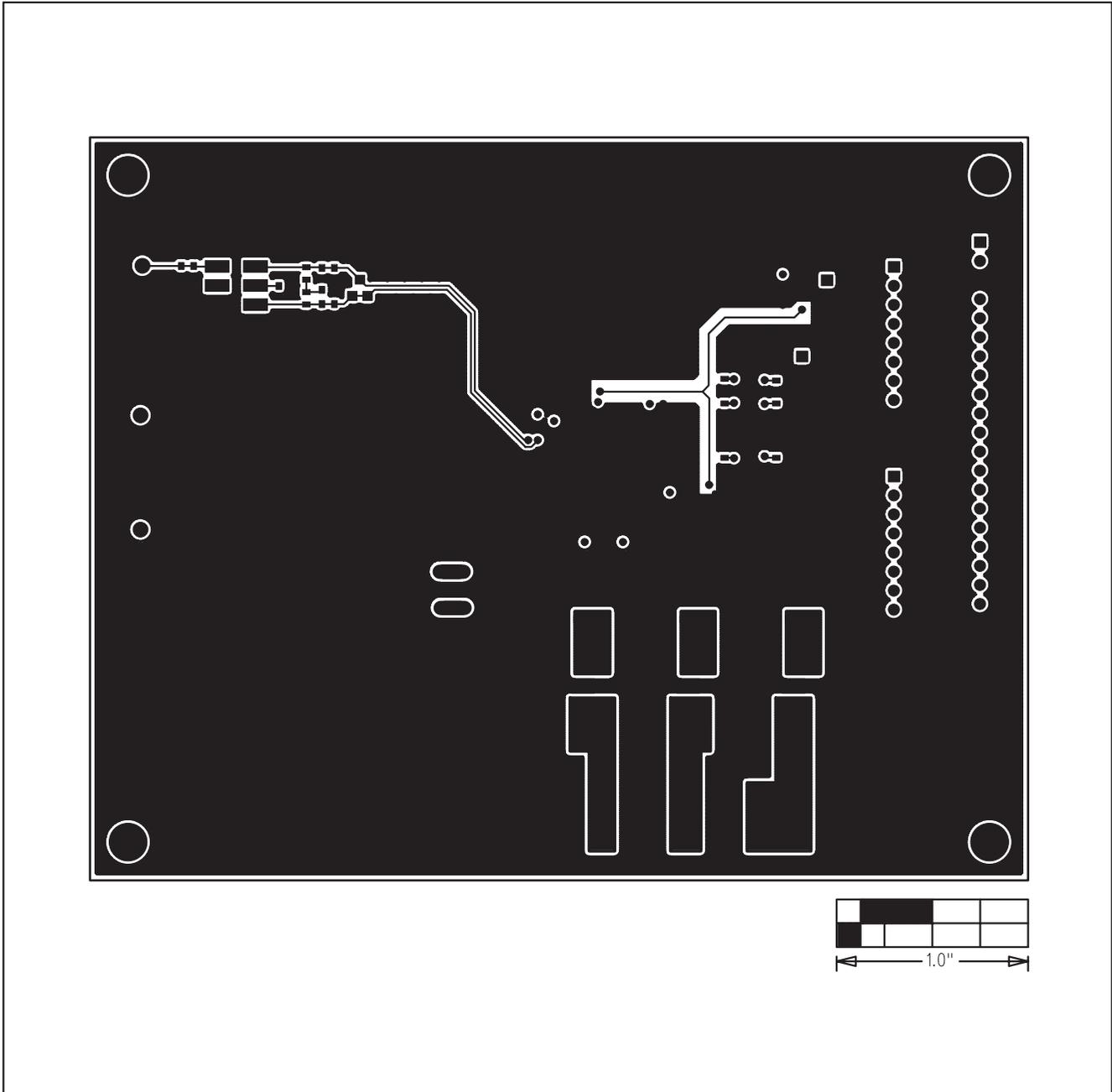


図9. MAX19586のEVキットのプリント基板レイアウト—半田面

MAX19586の評価キット

Evaluates: MAX19586

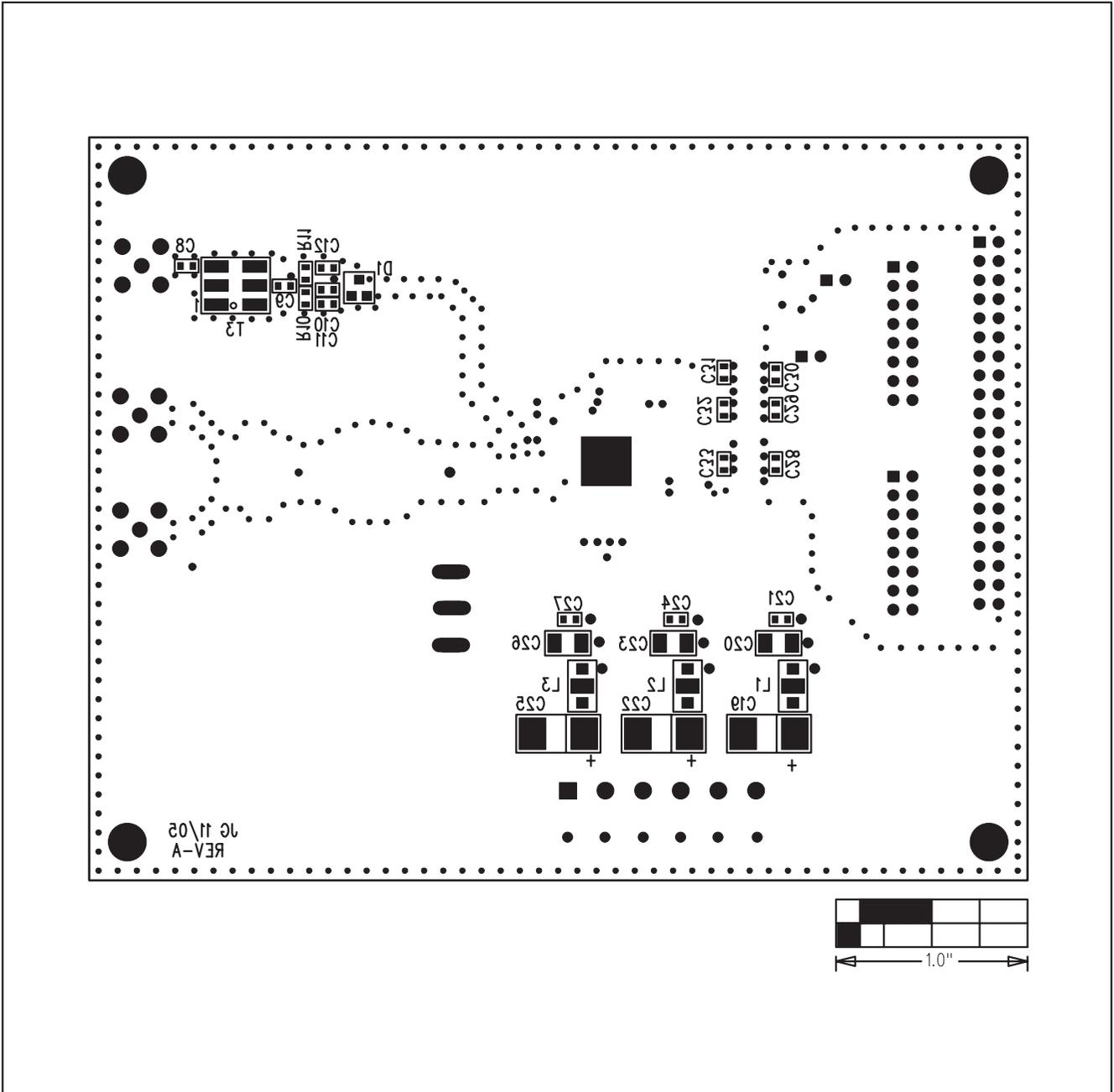


図10. MAX19586のEVキットの部品配置ガイド—半田面

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

14 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

© 2006 Maxim Integrated Products, Inc. All rights reserved. **MAXIM** is a registered trademark of Maxim Integrated Products, Inc.