

# PDA/パームトップコンピュータ用 デュアル出力ステップダウンDC-DCコンバータ

## 概要

MAX1775は、メイン(+3.3V、2A以上)およびコア(+1.8V、最大1.5A)電源の両方を生成するデュアルステップダウンDC-DCコンバータです。このデバイスはPDA、サブノートブックその他のハンドヘルド機器に、完全な電源ソリューションを提供します。メイン出力は+1.25V~+5.5V、コア出力は1V~5Vの範囲で調整可能です。いずれのスイッチングコンバータも最大1.25MHzで動作するため外付部品が小さく、同期整流器を使用して最大95%の効率を達成します。さらに、最大100%のデューティサイクルで動作するためドロップアウト電圧が低く、バッテリー寿命が延長されます。

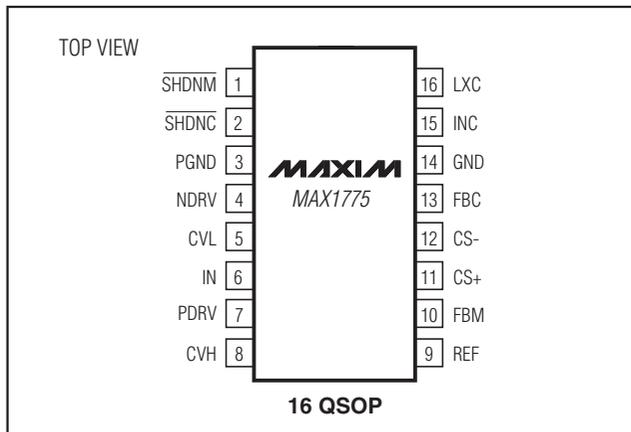
MAX1775は+2.7V~+28Vの幅広い入力を受け付けるため、様々な汎用バッテリーコンフィギュレーションおよびAC-DCアダプタと使用できます。また、パワーアップ時のバッテリー電流サージを低減するデジタルソフトスタートと、メインおよびコアコンバータに別々のシャットダウン入力を備えています。MAX1775は小型16ピンQSOPパッケージで提供されています。

MAX1775の評価キットを利用すると、設計時間を短縮できます。

## アプリケーション

- ハンドヘルドコンピュータ
- PDA
- インターネットアクセスタブレット
- POSターミナル
- サブノートブック

## ピン配置



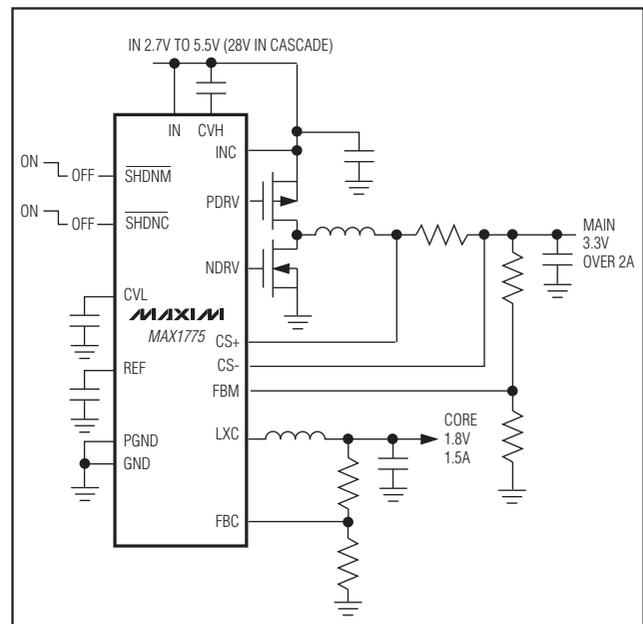
## 特長

- ◆ デュアル、高効率、同期整流ステップダウンコンバータ
- ◆ メイン電源  
+1.25V~+5.5 (可変)  
負荷電流：2A以上  
効率：最大95%
- ◆ コア電源  
1V~5V (可変)  
内部スイッチ  
負荷電流：最大1.5A  
効率：最大92%
- ◆ デューティサイクル：100% (max)
- ◆ スwitching周波数：最大1.25MHz
- ◆ 入力電圧範囲：+2.7V~+28V
- ◆ 自己消費電流：170μA
- ◆ シャットダウン電流：5μA
- ◆ デジタルソフトスタート
- ◆ 独立したシャットダウン入力

## 型番

| PART       | TEMP RANGE     | PIN-PACKAGE |
|------------|----------------|-------------|
| MAX1775EEE | -40°C to +85°C | 16 QSOP     |

## 標準動作回路



# PDA/パームトップコンピュータ用 デュアル出カステップダウンDC-DCコンバータ

MAX1775

## ABSOLUTE MAXIMUM RATINGS

IN,  $\overline{\text{SHDNM}}$ , CVH to GND.....-0.3V to +30V  
 IN to CVH, PDRV .....-0.3V to +6V  
 PDRV to GND.....( $V_{\text{CVH}} - 0.3\text{V}$ ) to ( $V_{\text{IN}} + 0.3\text{V}$ )  
 PGND to GND .....-0.3V to +0.3V  
 All Other Pins to GND.....-0.3V to +6V  
 Core Output Short Circuit.....Continuous

Continuous Power Dissipation  
 16-Pin QSOP (derate 7.1mW/°C above +70°C).....571mW  
 Operating Temperature .....-40°C to +85°C  
 Storage Temperature.....-65°C to +150°C  
 Lead Temperature (soldering, 10s).....+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS

( $V_{\text{IN}} = +12\text{V}$ ,  $V_{\text{MAIN}} = V_{\text{INC}} = V_{\text{CS-}} = V_{\text{CS+}} = +3.3\text{V}$ ,  $V_{\text{CORE}} = +1.8\text{V}$ , Circuit of Figure 4,  $T_{\text{A}} = 0^{\circ}\text{C}$  to  $+85^{\circ}\text{C}$ , unless otherwise noted. Typical values are at  $T_{\text{A}} = +25^{\circ}\text{C}$ .)

| PARAMETER                               | SYMBOL              | CONDITIONS  | MIN  | TYP  | MAX  | UNITS         |
|---|---------------------|---|------|------|------|---------------|
| Input Voltage                           | $V_{\text{IN}}$     |   | 2.7  |      | 28   | V             |
| Input Quiescent Supply Current          | $I_{\text{IN}}$     | $V_{\text{FBM}} = +1.5\text{V}$ , $V_{\text{FBC}} = +1.5\text{V}$ ,<br>$V_{\overline{\text{SHDNM}}} = V_{\overline{\text{SHDNC}}} = +3.3\text{V}$ |      | 15   | 30   | $\mu\text{A}$ |
| CS- Quiescent Supply Current            | $I_{\text{CS-}}$    | $V_{\text{FBM}} = +1.5\text{V}$ , $V_{\text{FBC}} = +1.5\text{V}$ ,<br>$V_{\overline{\text{SHDNM}}} = V_{\overline{\text{SHDNC}}} = +3.3\text{V}$ |      | 110  | 220  | $\mu\text{A}$ |
| Core Regulator Quiescent Supply Current | $I_{\text{INC}}$    | $V_{\text{FBM}} = +1.5\text{V}$ , $V_{\text{FBC}} = +1.5\text{V}$ ,<br>$V_{\overline{\text{SHDNM}}} = V_{\overline{\text{SHDNC}}} = +3.3\text{V}$ |      | 60   | 120  | $\mu\text{A}$ |
| IN Shutdown Supply Current              |                     | $\overline{\text{SHDNM}} = \overline{\text{SHDNC}} = \text{GND}$  |      | 5    | 30   | $\mu\text{A}$ |
| <b>MAIN REGULATOR</b>                   |                     |   |      |      |      |               |
| Main Output Voltage Adjust Range        |                     |   | 1.25 |      | 5.5  | V             |
| FBM Regulation Threshold                | $V_{\text{FBM}}$    | $V_{(\text{CS+} - \text{CS-})} = 0$ to $+60\text{mV}$ , $V_{\text{IN}} = +2.7\text{V}$ to $+28\text{V}$   | 1.21 | 1.25 | 1.29 | V             |
| FBM Input Current                       | $I_{\text{FBM}}$    | $V_{\text{FBM}} = +1.3\text{V}$   | -0.1 |      | 0.1  | $\mu\text{A}$ |
| Current-Limit Threshold                 | $V_{\text{CLM}}$    | $V_{\text{CS+}} - V_{\text{CS-}}$   | 60   | 80   | 100  | mV            |
| Minimum Current-Limit Threshold         | $V_{\text{MIN}}$    | $V_{\text{CS+}} - V_{\text{CS-}}$   | 6    | 15   | 24   | mV            |
| Valley Current Threshold                | $V_{\text{VALLEY}}$ | $V_{\text{CS+}} - V_{\text{CS-}}$   | 40   | 50   | 60   | mV            |
| Zero Current Threshold                  | $V_{\text{ZERO}}$   | $V_{\text{CS+}} - V_{\text{CS-}}$   | 0    |      | 15   | mV            |
| PDRV, NDRV Gate Drive Resistance        |                     | $V_{\text{CS-}} = +3.3\text{V}$ , $I_{\text{LOAD}} = 50\text{mA}$   |      | 2    | 4.4  | $\Omega$      |
| CS- to CVL Switch Resistance            |                     | $I_{\text{CVL}} = 50\text{mA}$  |      | 4.5  | 8    | $\Omega$      |
| PDRV, NDRV Dead Time                    |                     |   |      | 50   |      | ns            |
| Maximum Duty Cycle                      |                     |   | 100  |      |      | %             |
| Minimum On-Time                         |                     |   | 200  | 400  | 650  | ns            |
| Minimum Off-Time                        |                     |   | 200  | 400  | 650  | ns            |

# PDA/パームトップコンピュータ用 デュアル出力ステップダウンDC-DCコンバータ

MAX1775

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{IN} = +12V$ ,  $V_{MAIN} = V_{INC} = V_{CS-} = V_{CS+} = +3.3V$ ,  $V_{CORE} = +1.8V$ , Circuit of Figure 4,  $T_A = 0^{\circ}C$  to  $+85^{\circ}C$ , unless otherwise noted. Typical values are at  $T_A = +25^{\circ}C$ .)

| PARAMETER                              | SYMBOL    | CONDITIONS  | MIN            | TYP  | MAX            | UNITS    |
|--|-----------|---|----------------|------|----------------|----------|
| <b>CORE REGULATOR</b>                  |           |   |                |      |                |          |
| Input Voltage Range                    | $V_{INC}$ |   | 2.6            |      | 5.5            | V        |
| INC Undervoltage Lockout               |           | $V_{INC}$ rising  | 2.40           | 2.47 | 2.55           | V        |
|  |           | $V_{INC}$ falling                                       | 2.30           | 2.37 | 2.45           |          |
| Core Output Voltage Adjust Range       |           |   | 1.0            |      | 5.0            | V        |
| Maximum Core Load Current              |           | (Note 1)  | 1              | 1.5  |                | A        |
| FBC Regulation Threshold               | $V_{FBC}$ | $V_{INC} = +2.5$ to $+5.5V$ , $I_{OUTC} = 0$ to $200mA$ | 0.97           | 1.0  | 1.03           | V        |
| FBC Input Current                      | $I_{FBC}$ | $V_{FBC} = +1.3V$                                       | -0.1           |      | 0.1            | $\mu A$  |
| Dropout Voltage (INC to LXC)           |           | $I_{OUTC} = 400mA$                                      |                | 0.1  | 0.25           | V        |
| LXC Leakage Current                    | $I_{LXC}$ | $V_{INC} = +5.5V$ , $V_{LXC} = 0$ to $+5.5V$            | -10            |      | 10             | $\mu A$  |
| LXC P-Channel, N-Channel On-Resistance |           |   |                | 0.25 | 0.5            | $\Omega$ |
| LXC P-Channel Current Limit            | $I_{CLC}$ |   | 1200           | 1800 | 3000           | mA       |
| LXC P-Channel Minimum Current          |           |   | 100            | 200  | 400            | mA       |
| LXC N-Channel Valley Current           |           |   | 900            | 1400 | 2400           | mA       |
| LXC N-Channel Zero-Crossing Current    |           |   | 40             | 110  | 170            | mA       |
| LXC Dead Time                          |           |   |                | 50   |                | ns       |
| Maximum Duty Cycle                     |           |   | 100            |      |                | %        |
| Minimum On-Time                        |           |   | 170            | 400  | 670            | ns       |
| Minimum Off-Time                       |           |   | 170            | 400  | 670            | ns       |
| <b>REFERENCE</b>                       |           |   |                |      |                |          |
| Reference Voltage                      | $V_{REF}$ |   | 1.23           | 1.25 | 1.27           | V        |
| Reference Load Regulation              |           | $I_{REF} = 0$ to $50\mu A$                              |                |      | 10             | mV       |
| Reference Line Regulation              |           | $V_{CS-} = +2.5V$ to $+5.5V$ , $I_{REF} = 50\mu A$      |                |      | 5              | mV       |
| Reference Sink Current                 | $I_{REF}$ |   | 10             |      |                | $\mu A$  |
| <b>CVL, CVH REGULATORS</b>             |           |   |                |      |                |          |
| CVL Output Voltage                     | $V_{CVL}$ | $I_{CVL} = 50mA$ , $V_{IN} = +2.7V$ , $V_{CS-} = 0V$    | 2.6            | 2.8  | 3.1            | V        |
|  |           | $I_{CVL} = 50mA$ , $V_{CS-} = +3.3V$                    |                | 3.2  |                |          |
| CVL Switchover Threshold               |           | $V_{CS-}$ rising, hysteresis = $100mV$ (typ)            | 2.40           | 2.47 | 2.55           | V        |
| CVH Output Voltage                     | $V_{CVH}$ | $V_{IN} = +4V$ , $I_{CVH} = 25mA$                       | $V_{IN} - 3.4$ |      | $V_{IN} - 2.8$ | V        |
|  |           | $V_{IN} = +12V$ , $I_{CVH} = 50mA$                      | $V_{IN} - 4.3$ |      | $V_{IN} - 3.7$ |          |
| CVH Switchover Threshold               | $V_{IN}$  | $V_{IN}$ rising, hysteresis = $350mV$ (typ)             |                | 5.5  |                | V        |
| CVL Undervoltage Lockout               |           | $V_{CVL}$ rising  | 2.40           | 2.47 | 2.55           | V        |
|  |           | $V_{CVL}$ falling                                       | 2.30           | 2.37 | 2.45           |          |

# PDA/パームトップコンピュータ用 デュアル出力ステップダウンDC-DCコンバータ

MAX1775

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{IN} = +12V$ ,  $V_{MAIN} = V_{INC} = V_{CS-} = V_{CS+} = +3.3V$ ,  $V_{CORE} = +1.8V$ , Circuit of Figure 4,  $T_A = 0^{\circ}C$  to  $+85^{\circ}C$ , unless otherwise noted. Typical values are at  $T_A = +25^{\circ}C$ .)

| PARAMETER  | SYMBOL | CONDITIONS                                  | MIN | TYP | MAX | UNITS   |
|--|--------|---|-----|-----|-----|---------|
| <b>LOGIC INPUTS</b>  |        |   |     |     |     |         |
| $\overline{SHDNM}$ , $\overline{SHDNC}$ Input Low Voltage  |        |   |     |     | 0.4 | V       |
| $\overline{SHDNM}$ , $\overline{SHDNC}$ Input High Voltage |        |   | 2.0 |     |     | V       |
| $\overline{SHDNM}$ , $\overline{SHDNC}$ Input Low Current  |        | $\overline{SHDNM} = \overline{SHDNC} = GND$ | -1  |     | 1   | $\mu A$ |
| $\overline{SHDNC}$ Input High Current                      |        | $V_{\overline{SHDNC}} = +5.5V$              |     |     | 5   | $\mu A$ |
| $\overline{SHDNM}$ Input High Current                      |        | $V_{\overline{SHDNM}} = +5V$                |     | 2   |     | $\mu A$ |
|  |        | $V_{\overline{SHDNM}} = +28V$               |     | 15  | 30  |         |

## ELECTRICAL CHARACTERISTICS

( $V_{IN} = +12V$ ,  $V_{MAIN} = V_{INC} = V_{CS-} = V_{CS+} = +3.3V$ ,  $V_{CORE} = +1.8V$ , Circuit of Figure 4,  $T_A = -40^{\circ}C$  to  $+85^{\circ}C$ , unless otherwise noted.) (Note 2)

| PARAMETER                               | SYMBOL    | CONDITIONS   | MIN  | MAX  | UNITS    |
|---|-----------|--|------|------|----------|
| Input Voltage                           | $V_{IN}$  |  | 2.7  | 28   | V        |
| Input Quiescent Supply Current          | $I_{IN}$  | $V_{FBM} = +1.5V$ , $V_{FBC} = +1.5V$ ,<br>$V_{\overline{SHDNM}} = V_{\overline{SHDNC}} = +3.3V$ |      | 30   | $\mu A$  |
| CS- Quiescent Supply Current            | $I_{CS-}$ | $V_{FBM} = +1.5V$ , $V_{FBC} = +1.5V$ ,<br>$V_{\overline{SHDNM}} = V_{\overline{SHDNC}} = +3.3V$ |      | 220  | $\mu A$  |
| Core Regulator Quiescent Supply Current | $I_{INC}$ | $V_{FBM} = +1.5V$ , $V_{FBC} = +1.5V$ ,<br>$V_{\overline{SHDNM}} = V_{\overline{SHDNC}} = +3.3V$ |      | 120  | $\mu A$  |
| IN Shutdown Supply Current              |           | $\overline{SHDNM} = \overline{SHDNC} = GND$  |      | 30   | $\mu A$  |
| <b>MAIN REGULATOR</b>                   |           |  |      |      |          |
| Main Output Voltage Adjust Range        |           |  | 1.25 | 5.5  | V        |
| FBM Regulation Threshold                | $V_{FBM}$ | $V_{(CS+ - CS-)} = 0$ to $+60mV$ , $V_{IN} = +2.7V$ to $+28V$                                    | 1.21 | 1.29 | V        |
| FBM Input Current                       | $I_{FBM}$ | $V_{FBM} = +1.3V$  | -0.1 | 0.1  | $\mu A$  |
| Current-Limit Threshold                 | $V_{CL}$  | $V_{CS+} - V_{CS-}$  | 60   | 100  | mV       |
| Minimum Current-Limit Threshold         |           | $V_{CS+} - V_{CS-}$  | 6    | 24   | mV       |
| Valley Current Threshold                |           | $V_{CS+} - V_{CS-}$  | 40   | 60   | mV       |
| Zero Current Threshold                  |           | $V_{CS+} - V_{CS-}$  | 0    | 15   | mV       |
| PDRV, NDRV Gate Drive Resistance        |           | $V_{CS-} = +3.3V$  |      | 4.4  | $\Omega$ |
| CS- to CVL Switch Resistance            |           | $I_{CVL} = 50mA$   |      | 8    | $\Omega$ |

# PDA/パームトップコンピュータ用 デュアル出力ステップダウンDC-DCコンバータ

MAX1775

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{IN} = +12V$ ,  $V_{MAIN} = V_{INC} = V_{CS-} = V_{CS+} = +3.3V$ ,  $V_{CORE} = +1.8V$ , Circuit of Figure 4,  $T_A = -40^{\circ}C$  to  $+85^{\circ}C$ , unless otherwise noted.)  
(Note 2)

| PARAMETER                              | SYMBOL    | CONDITIONS   | MIN  | MAX            | UNITS    |
|--|-----------|--|------|----------------|----------|
| Maximum Duty Cycle                     |           |  | 100  |                | %        |
| Minimum On-Time                        |           |  | 200  | 650            | ns       |
| Minimum Off-Time                       |           |  | 200  | 650            | ns       |
| <b>CORE REGULATOR</b>                  |           |  |      |                |          |
| Input Voltage Range                    | $V_{INC}$ |  | 2.6  | 5.5            | V        |
| INC Undervoltage Lockout               |           | $V_{INC}$ rising   | 2.39 | 2.55           | V        |
|  |           | $V_{INC}$ falling  | 2.29 | 2.45           |          |
| Core Output Voltage Adjust Range       |           |  | 1.0  | 5.0            | V        |
| Maximum Core Load Current              |           | (Note 1)   | 1    |                | A        |
| FBC Regulation Threshold               | $V_{FBC}$ | $V_{INC} = +2.5V$ to $+5.5V$ , $I_{OUTC} = 0$ to $200mA$ | 0.97 | 1.03           | V        |
| FBC Input Current                      | $I_{FBC}$ | $V_{FBC} = +1.3V$  | -0.1 | 0.1            | $\mu A$  |
| Dropout Voltage (INC to LXC)           |           | $I_{OUTC} = 400mA$                                       |      | 0.2            | V        |
| LXC Leakage Current                    | $I_{LXC}$ | $V_{INC} = +5.5V$ , $V_{LXC} = 0$ to $+5.5V$             | -10  | 10             | $\mu A$  |
| LXC P-Channel, N-Channel On-Resistance |           |  |      | 0.5            | $\Omega$ |
| LXC P-Channel Current Limit            |           |  | 1200 | 3050           | mA       |
| LXC P-Channel Minimum Current          |           |  | 100  | 400            | mA       |
| LXC N-Channel Valley Current           |           |  | 880  | 2450           | mA       |
| LXC N-Channel Zero-Crossing Current    |           |  | 35   | 175            | mA       |
| Maximum Duty Cycle                     |           |  | 100  |                | %        |
| Minimum On-Time                        |           |  | 150  | 670            | ns       |
| Minimum Off-Time                       |           |  | 150  | 670            | ns       |
| <b>REFERENCE</b>                       |           |  |      |                |          |
| Reference Voltage                      | $V_{REF}$ |  | 1.22 | 1.27           | V        |
| Reference Load Regulation              |           | $I_{REF} = 0$ to $50\mu A$                               |      | 10             | mV       |
| Reference Line Regulation              |           | $V_{CS-} = +2.5V$ to $+5.5V$ ,<br>$I_{REF} = 50\mu A$    |      | 5              | mV       |
| Reference Sink Current                 | $I_{REF}$ |  | 10   |                | $\mu A$  |
| <b>CVL, CVH REGULATORS</b>             |           |  |      |                |          |
| CVL Output Voltage                     | $V_{CVL}$ | $I_{CVL} = 50mA$ , $V_{IN} = +2.7V$ , $V_{CS-} = 0V$     | 2.6  | 3.1            | V        |
| CVH Output Voltage                     | $V_{CVH}$ | $V_{IN} = +4V$ , $I_{CVH} = 25mA$                        |      | $V_{IN} - 2.8$ | V        |
|  |           | $V_{IN} = +12V$ , $I_{CVH} = 50mA$                       |      | $V_{IN} - 3.7$ |          |
| CVL Undervoltage Lockout               |           | $V_{CVL}$ rising   | 2.40 | 2.55           | V        |
|  |           | $V_{CVL}$ falling  | 2.30 | 2.45           |          |

# PDA/パームトップコンピュータ用 デュアル出力ステップダウンDC-DCコンバータ

MAX1775

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{IN} = +12V$ ,  $V_{MAIN} = V_{INC} = V_{CS-} = V_{CS+} = +3.3V$ ,  $V_{CORE} = +1.8V$ , Circuit of Figure 4,  $T_A = -40^{\circ}C$  to  $+85^{\circ}C$ , unless otherwise noted.)  
(Note 2)

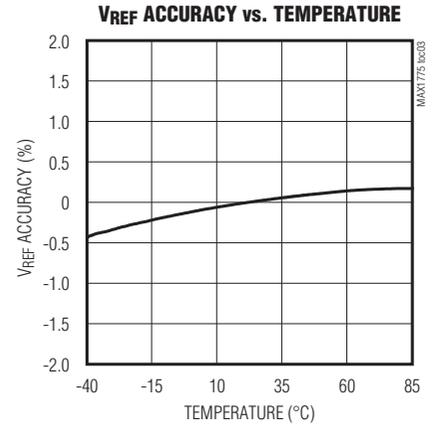
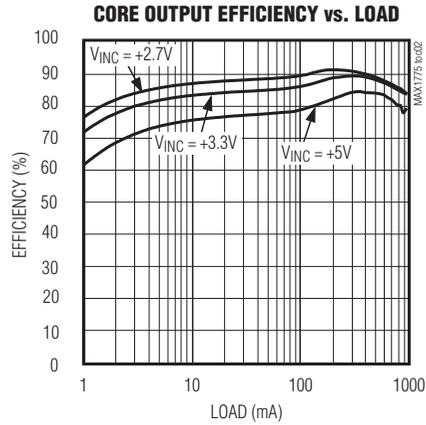
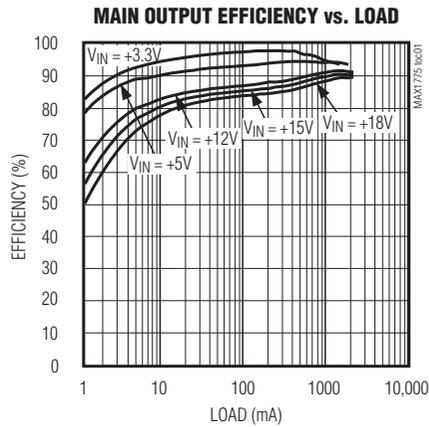
| PARAMETER  | SYMBOL | CONDITIONS                                  | MIN | MAX | UNITS   |
|--|--------|---|-----|-----|---------|
| <b>LOGIC INPUTS</b>  |        |   |     |     |         |
| $\overline{SHDNM}$ , $\overline{SHDNC}$ Input Low Voltage  |        |   |     | 0.4 | V       |
| $\overline{SHDNM}$ , $\overline{SHDNC}$ Input High Voltage |        |   | 2.0 |     | V       |
| $\overline{SHDNM}$ , $\overline{SHDNC}$ Input Low Current  |        | $\overline{SHDNM} = \overline{SHDNC} = GND$ | -1  | 1   | $\mu A$ |
| $\overline{SHDNC}$ Input High Current                      |        | $V_{\overline{SHDNC}} = +5.5V$              |     | 5   | $\mu A$ |
| $\overline{SHDNM}$ Input High Current                      |        | $V_{\overline{SHDNM}} = +28V$               |     | 30  | $\mu A$ |

**Note 1:** This parameter is guaranteed based on the LXC P-channel current limit and the LXC N-channel valley current.

**Note 2:** Specifications to  $-40^{\circ}C$  are guaranteed by design and not production tested.

## 標準動作特性

(Circuit of Figure 1,  $V_{MAIN} = +3.3V$ ,  $V_{CORE} = +1.8V$ ,  $T_A = +25^{\circ}C$ , unless otherwise noted.)

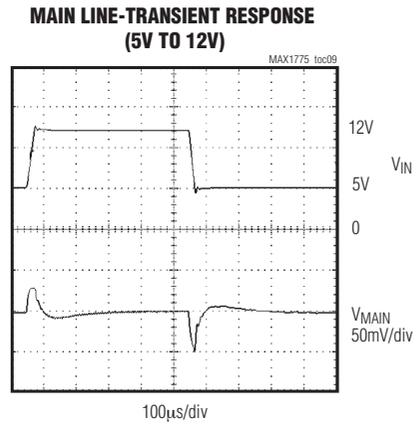
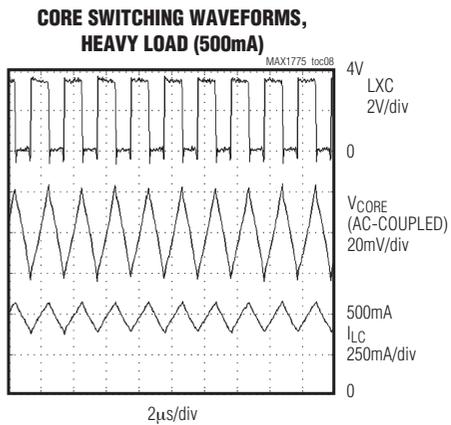
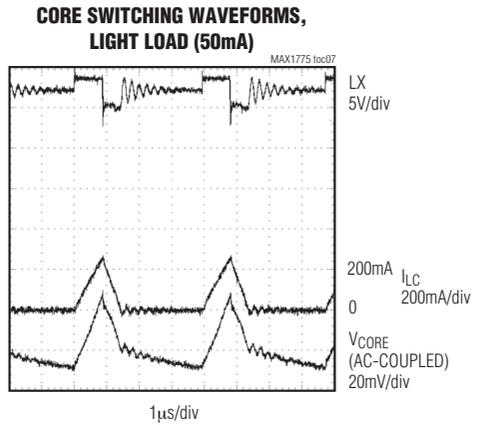
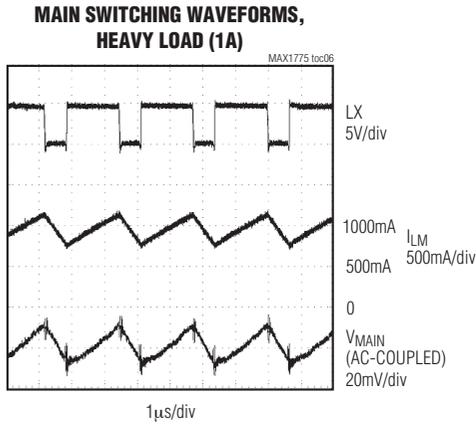
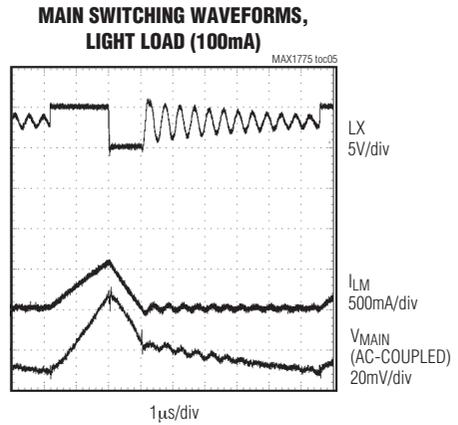
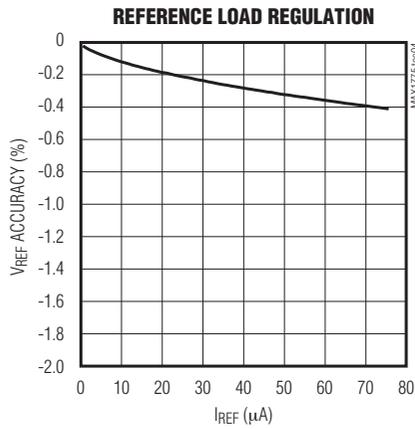


# PDA/パームトップコンピュータ用 デュアル出力ステップダウンDC-DCコンバータ

MAX1775

## 標準動作特性(続き)

(Circuit of Figure 1,  $V_{MAIN} = +3.3V$ ,  $V_{CORE} = +1.8V$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)

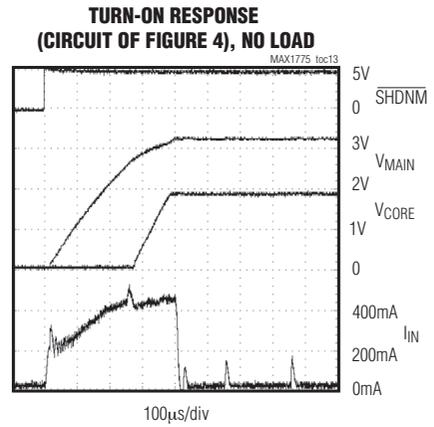
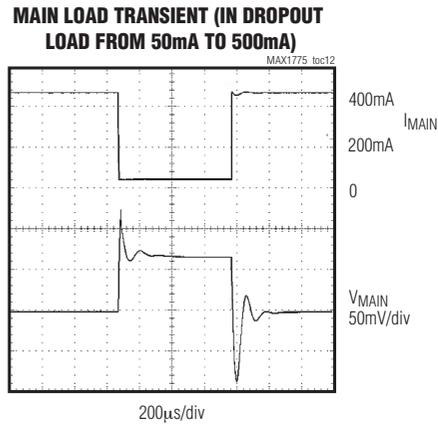
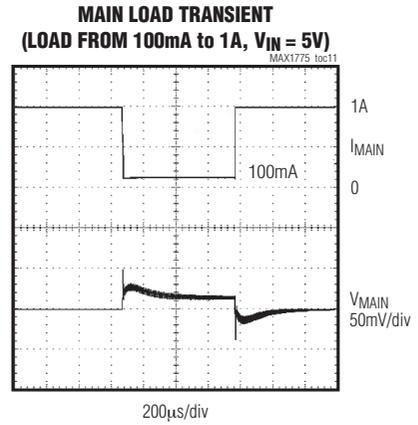
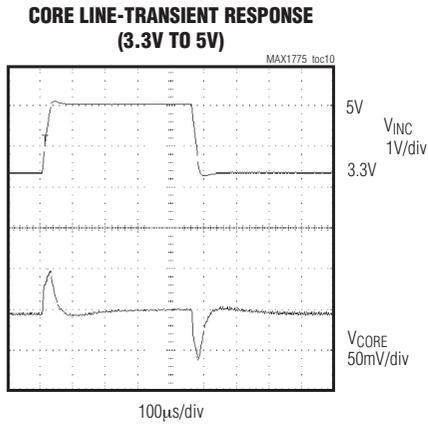


# PDA/パームトップコンピュータ用 デュアル出カステップダウンDC-DCコンバータ

MAX1775

## 標準動作特性(続き)

(Circuit of Figure 1,  $V_{MAIN} = +3.3V$ ,  $V_{CORE} = +1.8V$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)



# PDA/パームトップコンピュータ用 デュアル出力ステップダウンDC-DCコンバータ

MAX1775

## 端子説明

| 端子 | 名称                        | 機能  |
|----|---------------------------|---|
| 1  | $\overline{\text{SHDNM}}$ | メインレギュレータのシャットダウン。 $\overline{\text{SHDNM}}$ がLになると、メイン出力がシャットダウンします。 $\overline{\text{SHDNM}}$ をINに接続すると通常動作になります。   |
| 2  | $\overline{\text{SHDNC}}$ | コアレギュレータのシャットダウン。 $\overline{\text{SHDNC}}$ がLになると、コア出力がシャットダウンします。 $\overline{\text{SHDNC}}$ をCVLに接続すると通常動作になります。  |
| 3  | PGND                      | 電源グランド。NDRVおよびコア出力同期整流器のグランド。全てのグランドをICの近くでまとめて接続して下さい。   |
| 4  | NDRV                      | Nチャンネル駆動出力。メイン出力同期整流器MOSFETを駆動します。NDRVはCVLとPGNDの間でスイングします。  |
| 5  | CVL                       | ローサイドレギュレータバイパス。CVLは内部LDOレギュレータの出力です。これは、本デバイスの制御回路およびNチャンネルドライバの内部電源です。CVLは1.0 $\mu$ F以上のコンデンサでGNDにバイパスして下さい。CS-がCVL切換えスレッショルド(2.47V)よりも高い場合、CVLはメイン出力により駆動されます。 |
| 6  | IN                        | 電源入力  |
| 7  | PDRV                      | Pチャンネル駆動出力。メイン出力のハイサイドMOSFETスイッチを駆動します。PDRVはINとCVHの間でスイングします。入力電圧が5.5V未満でない場合、CVHの電圧は $V_{\text{IN}} - 4.3\text{V}$ で安定化します。                                      |
| 8  | CVH                       | ハイサイドドライブバイパス。CVHは内部LDOレギュレータの( $V_{\text{IN}}$ を基準とする)出力です。これはPチャンネルドライバ出力のローサイドです。1.0 $\mu$ F以上のコンデンサでINにバイパスして下さい。入力電圧が+5.5V未満の時、CVHはPGNDに切り換わりします。            |
| 9  | REF                       | リファレンス電圧出力。REFは0.22 $\mu$ F以上のコンデンサでGNDにバイパスして下さい。  |
| 10 | FBM                       | メイン出力フィードバック。FBMを抵抗分圧器に接続して、メイン出力を+1.25V~+5.5Vの範囲で設定します。  |
| 11 | CS+                       | メインレギュレータのハイサイド電流検出入力。検出抵抗をCS+とCS-の間に接続して下さい。この電圧は電流リミットを設定し、インダクタ電流がゼロに近づいた時に同期整流器をターンオフするために使用されます。   |
| 12 | CS-                       | メインレギュレータのローサイド電流検出入力。CS-をメイン出力に接続して下さい。  |
| 13 | FBC                       | コア出力フィードバック。FBCを抵抗分圧器に接続して、コア出力を+1.0V~+5.0Vの範囲で設定します。   |
| 14 | GND                       | アナロググランド  |
| 15 | INC                       | コア電源入力  |
| 16 | LXC                       | コアコンバータのスイッチングノード   |

# PDA/パームトップコンピュータ用 デュアル出力ステップダウンDC-DCコンバータ

MAX1775

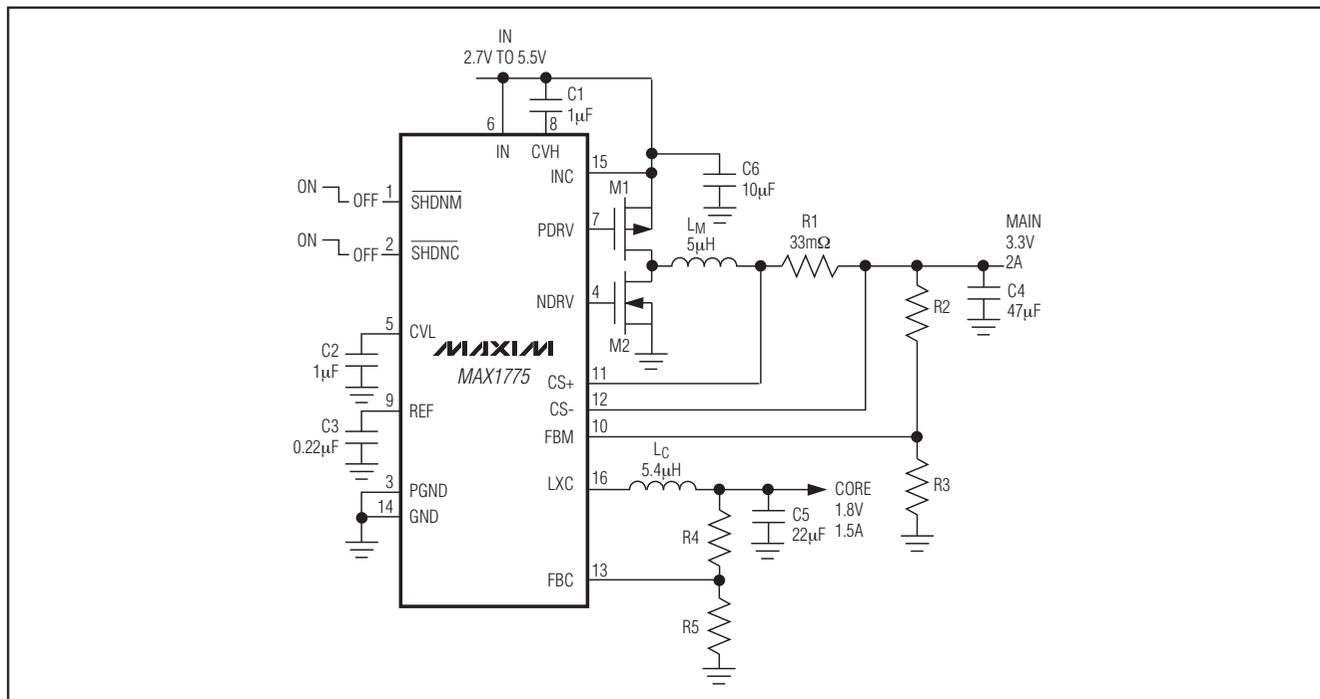


図1. 標準アプリケーション回路(低入力電圧)

## 詳細

MAX1775は、PDA、パームトップおよびサブノートブックコンピュータの駆動用に設計されたデュアルステップダウンDC-DCコンバータです。通常これらの機器は、プロセッサ用と高電圧の周辺機器用に2つの別々の電源を必要とします。MAX1775は、PDAおよび類似の機器の周辺回路を駆動するために設計された可変+1.25V~+5.5Vメイン出力により2A以上の出力電流を供給します。一方、低電圧のコアコンバータは可変+1.0V~+5.0V出力を備えており、1.5Aまでの出力電流を供給します。いずれのレギュレータもMaxim独自のレギュレーション方式を使用することにより、中~重負荷においてPWM動作を行い、軽負荷では効率改善のために自動的にパルススキッピングに移行します。図1に標準アプリケーション回路を示します。

### ステップダウンコンバータの動作モード

MAX1775は、低出力電流供給時に断続導電モードで動作します。各サイクルにおいてインダクタを流れる電流はゼロで始まり、最小電流リミットを超えて増加し、その後ゼロまで直線的に減少します(「標準動作特性」を参照)。スイッチ波形にはリングングが生じることがあります。これは、整流器MOSFETがターンオフした時コアに残留していたエネルギーに起因するもので、

インダクタおよび浮遊容量の共振周波数において発生します。これが回路の性能を劣化させることはありません。

中~高出力電流を供給する場合、MAX1775はPWM連続導電モードで動作します。このモードにおいては電流が常にインダクタを流れ、ゼロまで低下することはありません。制御回路は、スイッチのデューティサイクルを調整することにより、電流検出抵抗が設定するピークスイッチング電流を超えることなくレギュレーションを維持します。

### 100%のデューティサイクルおよびドロップアウト

MAX1775は、最大100%のデューティサイクルで動作するため、電源電圧が出力電圧に近づいた時MOSFETを連続的にオンにすることにより、入力電圧範囲を拡張できます。このため、従来のデューティサイクル100%未満のスイッチングレギュレータには不可能な場合も、負荷に電流を供給します。ドロップアウト電圧とは、出力がレギュレーション範囲外になるほど入力が低下した時の入出力電圧差です。ドロップアウトは、MOSFETのドレイン-ソース間のオン抵抗、電流検出抵抗、およびインダクタの直列抵抗に依存し、負荷電流に比例します。

$$\text{ドロップアウト電圧} = I_{\text{OUT}} \times [R_{\text{DS(ON)}} + R_{\text{SENSE}} + R_{\text{INDUCTOR}}]$$

# PDA/パームトップコンピュータ用 デュアル出力ステップダウンDC-DCコンバータ

MAX1775

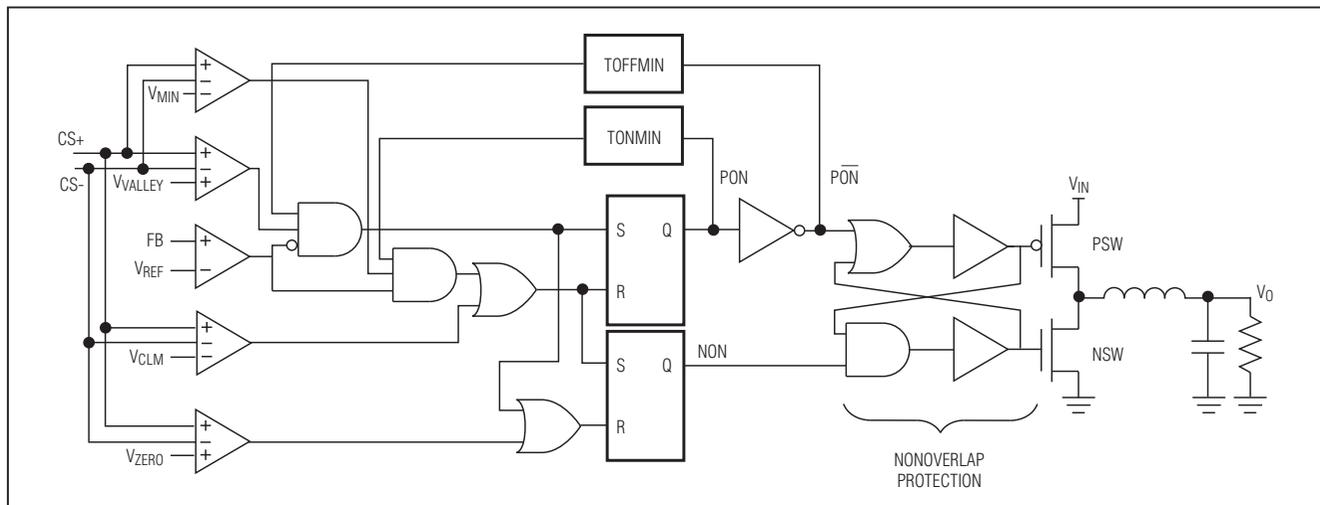


図2. 簡略制御システムブロック図

## レギュレーション制御方式

MAX1775はユニークな動作方式を備えており、中および大電流時はPWM動作ですが、低電流時に自動的にパルススキッピングモードに切り替わって軽負荷効率を改善します。図2に簡略ブロック図を示します。

中および重負荷動作においてはインダクタ電流が連続的となり、PWMモードで動作します。このモードにおけるスイッチング周波数は、最小オン時間または最小オフ時間(デューティサイクルに依存)により設定されます。デューティサイクルは出力電圧を入力電圧で除算すると近似できます。デューティサイクルが50%未満の時は最小オン時間が周波数を制御し、周波数はおよそ  $f \approx 2.5\text{MHz} \times D$  となります(Dはデューティサイクル)。デューティサイクルが50%を超える時は最小オフ時間が周波数を設定し、周波数はおよそ  $f \approx 2.5\text{MHz} \times (1 - D)$  となります。

いずれの場合も電圧はエラーコンパレータにより制御されます。デューティサイクルが小さい場合(<50%)、PチャンネルMOSFETは最小オン時間の間ターンオンして固定オン時間動作となります。PチャンネルMOSFETのオン時間中は出力電圧が上昇します。PチャンネルMOSFETがターンオフすると、電圧はレギュレーションスレッショルドまで低下し、この時次のサイクルが始まります。デューティサイクルが大きい場合(>50%)、PチャンネルMOSFETは最小オフ時間の間オフ状態に留まり、固定オフ時間動作となります。PチャンネルMOSFETは、出力電圧が上昇してレギュレーションスレッショルドに達するまでオン状態に留まります。その後PチャンネルMOSFETが最小オフ時間の間ターンオフして次のサイクルが始まります。

MAX1775は、固定オン時間と固定オフ時間動作の間でスイッチングすることにより、入出力比が高い時でも動作可能です。しかも最大100%のデューティサイクルで動作するため低ドロップアウトとなっています。固定オン時間動作時には最小出力電圧が制御され、固定オフ時間動作時には最大出力電圧が制御されることに注意して下さい。そのため、入力電圧が出力電圧の約2倍より低くなると、ラインレギュレーションの低下が予想されます。この電圧の低下は約  $V_{\text{DROP}} \approx V_{\text{RIPPLE}}$  となります。MAX1775は、軽出力負荷時にはインダクタ電流が断続的であるため低い周波数で動作し、MOSFETゲートドライブおよびスイッチング損失が低減します。断続モードにおけるオン時間は、ほとんどの場合最小固定値の400nsです。

MAX1775は、各ステップダウンコンバータに4つずつの独立した電流リミットスレッショルドディテクタと1つのウォッチドッグタイマを備えています。各コンバータのディテクタは、一般的なピーク電流ディテクタとゼロクロスディテクタ、および谷間電流ディテクタ( $I_{\text{VALLEY}}$ )と最小電流ディテクタ( $I_{\text{MIN}}$ )です。 $I_{\text{VALLEY}}$ は、インダクタ電流がピーク電流に達した後PチャンネルMOSFETがターンオンする前にインダクタ電流を強制的に下げるために使用されます。これは、 $V_{\text{OUT}}/L$ が小さい時にインダクタの放電が遅すぎてインダクタ電流がピーク電流よりずっと高くオーバシュートするのを防ぐためです。 $I_{\text{MIN}}$ は、PチャンネルMOSFETをターンオフする前に小さな電流がインダクタ内を流れていることを保証するのに役立ちます。これにより、 $(V_{\text{IN}} - V_{\text{OUT}})/L$ が小さいために  $di/dt$ が小さい時にインダクタがドロップアウト付近で出力を充電できるようになり、パルスの反復と効率低下が回避されます。

# PDA/パームトップコンピュータ用 デュアル出力ステップダウンDC-DCコンバータ

MAX1775

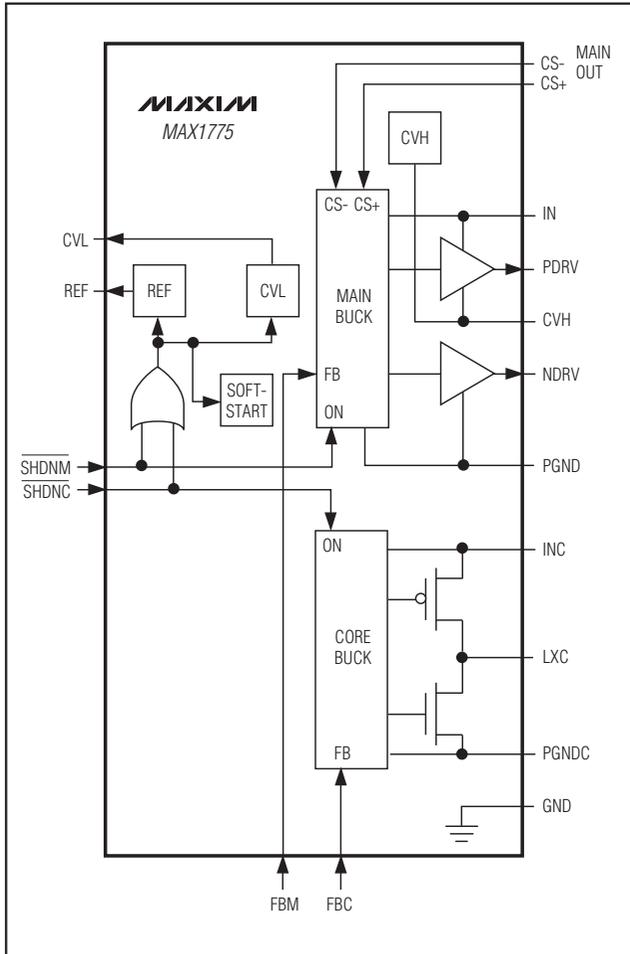


図3. 簡略ブロック図

この機能は、ドロップアウトおよび軽負荷条件においてはディセーブルされます。インダクタ電流が $I_{MIN}$ 値に達するのに時間がかかりすぎるためです。PチャネルMOSFETが約 $10\mu s$ 以上オン状態になると、ウォッチドッグタイマが $I_{MIN}$ を無効にします。

## メインステップダウンコンバータ

メインステップダウンコンバータは可変 $+1.25V \sim +5.5V$ 出力を備えており、 $+2.7V \sim +28V$ 入力から $2A$ 以上の電流を供給します(「出力電圧の設定」を参照)。外部MOSFETと電流検出抵抗の使用により、設計はフレキシブルになっています。MAX1775の同期整流器MOSFETドライバは、ダイオードによる損失を回避することにより効率を改善します。2つのMOSFET駆動出力PDRVおよびNDRVが、外部MOSFETを制御します。これらの出力は出力スイングが制限されているため、注入されるゲートチャージの量を制限して消費電力を低減します(「内部リニアレギュレータ」を参照)。メイン電流リミットはコンバータ出力の小さな検出抵抗を通して検出されます(「電流リミットの設定」を参照)。SHDNMをローにすると、

メインコンバータが低電力シャットダウンモードになります。メインコンバータがシャットダウンしてもコアレギュレータは機能を維持します。

## コアステップダウンコンバータ

コアステップダウンコンバータは $+2.6V \sim +5.5V$ 入力から $+1.0V \sim +5.0V$ 出力を生成します。低電圧入力により低 $R_{DS(ON)}$ 内部パワーMOSFETの使用が可能となり、効率の改善と基板面積の節減を実現しています。メインコンバータと同様にコアレギュレータもNチャネルMOSFET同期整流器を使用して効率を改善するため、外付ショットキダイオードは不要です。さらに、電流検出がデバイス内部で行われるため外付検出抵抗も不要となります。最大および最小電流リミットはPチャネルMOSFETを通じて検出され、谷間電流とゼロクロス電流はNチャネルMOSFETを通じて検出されます。コア出力電圧はFBCにおいて抵抗分圧器を使用することで検出されます。この分圧器を調整すると出力電圧レベルを設定できます(「出力電圧の設定」を参照)。コア入力はメインレギュレータまたは $+5.5V$ 未満の外部電源により駆動することができます(「高電圧コンフィギュレーション」および「低電圧コンフィギュレーション」を参照)。コアコンバータは、SHDNCをローにすることにより、メインコンバータとは独立にシャットダウンできます。メインコンバータ出力がコアに電源を供給している時にメインコンバータがシャットダウンした場合は、SHDNMが両方の出力を制御します。図3に簡略ブロック図を示します。

## 内部リニアレギュレータ

MAX1775は内部に2つのリニアレギュレータを備えています。高電圧リニアレギュレータは最大 $+28V$ の入力を受け付け、それを $+2.8V$ に下げたCVLに出力しMAX1775を駆動します。CS-の電圧が $+2.47V$ に達すると、CVLはCSに切り換えられてメインコンバータにより駆動されるため、効率が改善されます。CVLは、ICへの内部バイアスと共にNDRVゲートドライバの電源も供給します。

CVHレギュレータはメインレギュレータのPDRV出力のローサイド電圧を供給します。CVHの電圧は $V_{IN}$ より $4.3V$ 低く制御されています。これは、PDRVの電圧スイングを制限することにより、ゲートチャージを低減し効率を改善するためです(図3)。

## リファレンス

MAX1775は高精度内部トリミングの $+1.25V$  (REF)を備えています。REFは最大 $50\mu A$ のソースになります。REFは $0.22\mu F$ コンデンサでGNDにバイパスして下さい。

# PDA/パームトップコンピュータ用 デュアル出力ステップダウンDC-DCコンバータ

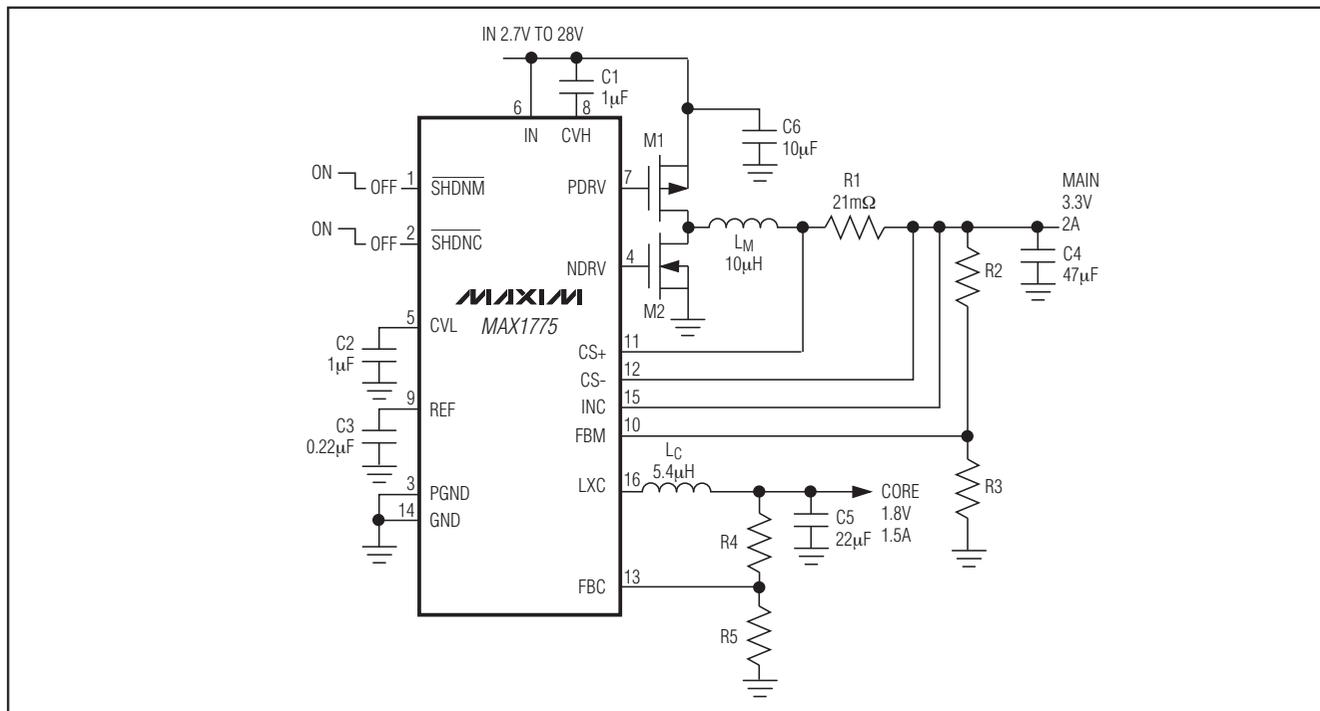


図4. 高入力電圧カスケードコンフィギュレーション

## 設計手順

### 低電圧コンフィギュレーション

効率を改善し基板面積を節減するために、コアレギュレータは内部低電圧低オン抵抗MOSFETの長所を利用して低入力電圧で動作します。入力電圧を5.5V未満に維持する場合は、INCをINに接続することにより、コアコンバータを入力から直接駆動して下さい(図1)。このコンフィギュレーションは、コアの低電圧設計を利用して効率を改善します。

### 高電圧コンフィギュレーション

入力電圧が5.5Vを超える場合は、INCをメイン出力電圧に接続することによりメインコンバータとコアコンバータをカスケード接続して下さい。このコンフィギュレーション(図4)においては、コアコンバータはメイン出力から駆動されます。メイン出力が負荷とコア入力電流を同時に賄えることを確認して下さい。このコンフィギュレーションでは、メイン出力電圧はコアコンバータの最低入力電圧である2.6V以上に設定して下さい。

### 出力電圧の設定

メイン出力電圧は、2つの外付抵抗を分圧器としてFBMに接続することにより、+1.25V~+5.5Vの範囲で設定

できます(図1)。抵抗値は次式を使用して計算します。

$$R2 = R3 \times [(V_{OUTM}/V_{FBM}) - 1]$$

ここで、 $V_{FBM} = +1.25V$ です。R3には40kΩ以下を選択して下さい。

コアレギュレータの出力は、2つの外付抵抗を分圧器としてFBCに接続することにより、+1.0V~+5.0Vの範囲で設定できます(図1)。抵抗値は次式を使用して計算します。

$$R4 = R5 \times [(V_{OUTC}/V_{FBC}) - 1]$$

ここで、 $V_{FBC} = +1.0V$ です。R5には30kΩ以下を選択して下さい。

### 電流リミットの設定

メインレギュレータの電流リミットは、小さな電流検出抵抗R1を通じて外部設定されます(図1)。R1の値は次式を使用して計算します。

$$R1 = \frac{V_{CLM}}{(1.3 I_{OUT})}$$

ここで、 $V_{CLM} = 80mV$ は電流検出スレッショルド、 $I_{OUT}$ は出力に供給される電流です。コアコンバータの電流リミットは、内部設定されているため変更できません。

# PDA/パームトップコンピュータ用 デュアル出力ステップダウンDC-DCコンバータ

MAX1775

電流検出信号トレースのレイアウトは注意を必要とします。R1はMAX1775のできるだけ近くに配置して下さい。ノイズ除去比を改善するため、2つのトレースは同じ長さと同幅にして、ノイズの大きなスイッチング信号からできるだけ遠ざけ、互いに近接して配置して下さい。これらのトレースは電流検出信号専用とし、負荷電流は流さないようにして下さい。レイアウトの例はMAX1775評価キットを参照して下さい。

## インダクタの選択

インダクタを選択する際に重要なパラメータはインダクタンスと電流定格です。MAX1775は広範囲のインダクタンス値で動作します。

コアまたはメイン用のインダクタンス値(L<sub>MIN</sub>)は、次式を使用して計算して下さい。

$$L_{MIN} = (V_{IN} - V_{OUT}) \times T_{ONMIN} / I_{RIPPLE}$$

ここで、T<sub>ONMIN</sub>は400ns (typ)、I<sub>RIPPLE</sub>は連続導電リップル電流です。連続導電状態においては、I<sub>RIPPLE</sub>として最大負荷電流の30%を選択して下さい。MAX1775は、インダクタンス値が大きくなると、最大負荷に対する比率が更に小さい電流で連続導電動作を開始します(「詳細」を参照)。

コアの飽和を防ぐには、インダクタの飽和電流をピークスイッチング電流より大きくする必要があります。インダクタの磁束密度がコアのサポートできる最大レベルに達すると飽和が起こり、インダクタンスが低下し始めます。過熱を防ぐには、インダクタの加熱電流定格を最大負荷電流より大きくする必要があります。最大効率を得るには、インダクタの直列抵抗を電流検出抵抗より小さくして下さい。

## コンデンサの選択

許容範囲内の電圧リップルで出力リップル電流を賄える出力フィルタコンデンサを選択して下さい。出力リップルの主要な原因は出力コンデンサのESRです。メインコンバータには低ESRのポリマーやセラミックコンデンサを推奨しますが、タンタルでも構いません。コアコンバータには、出力の両端で約1%のリップル電圧を発生するのに十分なESRを持つ低ESRタンタルコンデンサを選ぶと、安定性を確保し易くなります。

電圧リップルは、ESRとコンデンサ値からの寄与の和です。

$$V_{RIPPLE} \approx V_{RIPPLE,ESR} + V_{RIPPLE,C}$$

タンタルコンデンサの場合、リップルは主にESRで決まります。ESRに起因する電圧リップルは次式で与えられます。

$$V_{RIPPLE,ESR} \approx R_{ESR} \times I_{RIPPLE}$$

セラミックコンデンサの場合、リップルは主に容量に起因します。容量により発生するリップルは次式で近似されます。

$$V_{RIPPLE,C} \approx L \cdot I_{RIPPLE}^2 / 2C_{OUT}V_{OUT}$$

ここで、V<sub>OUT</sub>は平均出力電圧です。この式から、所与の電圧リップルに対する出力コンデンサの値を次式で計算します。

$$C_{OUT} = 1/2 \times L \cdot I_{RIPPLE}^2 / (V_{RIPPLE,C} \times V_{OUT})$$

この式はコンデンサ選択の目安として使用できます。最終的な値はプロトタイプまたは評価キットで試験してから決めて下さい。タンタルコンデンサを使用する場合は、過熱のためにデバイスが損傷してESRが増加しないよう適切にはんだ付けを行って下さい。また、タンタルコンデンサのサージ電流定格は、スタートアップ突入電流およびピークスイッチング電流を超えるようにして下さい。

入力フィルタコンデンサは、電源から引き出されるピーク電流を低下させると共に、回路のスイッチングに起因するINでのノイズと電圧リップルを低減させます。低ESRコンデンサを使用して下さい。必要に応じて値の小さい2つの低ESRコンデンサを並列接続することもできます。入力コンデンサには、動作電圧定格が最大入力電圧を超えるものを選択して下さい。負荷電流1A当たり4μF (typ)の入力容量があれば十分です。容量を増やすとバッテリー寿命およびノイズ耐性が改善されます。

表面実装セラミックコンデンサをハイサイドPチャネルMOSFETのすぐ近くに配置して、INに接続して下さい。このコンデンサはMAX1775をバイパスすることにより、MAX1775の動作に対するスパイクおよびリングングの影響を最小限に抑えます。

REFは0.22μF以上でバイパスします。このコンデンサはREFのすぐ近く(ICから5mm以内)に配置し、直接的なトレースでGNDに接続して下さい。

## MOSFETの選択

MAX1775は、外部エンハンスメントモードPチャネルMOSFETおよび同期整流器NチャネルMOSFETを駆動します。MOSFETの選択時に重要なパラメータは、オン抵抗(R<sub>DS(ON)</sub>)、ドレイン-ソース間最大電圧(V<sub>DS(MAX)</sub>)、ゲート-ソース間最大電圧(V<sub>GS(MAX)</sub>)、および最小スレッショルド電圧(V<sub>TH(MIN)</sub>)です。

# PDA/パームトップコンピュータ用 デュアル出力ステップダウンDC-DCコンバータ

## チップ情報

PROCESS: BiCMOS

## パッケージ

最新のパッケージ図面情報およびランドパターンは、  
[japan.maxim-ic.com/packages](http://japan.maxim-ic.com/packages)を参照してください。

| パッケージタイプ | パッケージコード | ドキュメントNo.      |
|----------|----------|----------------|
| 16 QSOP  | E16-5    | <b>21-0055</b> |

MAX1775

# PDA/パームトップコンピュータ用 デュアル出カステップダウンDC-DCコンバータ

MAX1775

## 改訂履歴

| 版数 | 改訂日  | 説明                          | 改訂ページ           |
|----|------|-----------------------------|-----------------|
| 2  | 4/09 | 図4中のR1抵抗値、および他のスタイル上のエラーを訂正 | 1, 3, 5, 13, 14 |

**マキシム・ジャパン株式会社**

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)  
TEL. (03)3232-6141 FAX. (03)3232-6149

Maximは完全にMaxim製品に組み込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。Maximは随時予告なく回路及び仕様を変更する権利を留保します。

16 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**