

ポータブルCPU電源用 低電圧、高精度ステップダウンコントローラ

概要

MAX1636は、バッテリー駆動機器のCPU電源電圧を発生する同期バック、スイッチモード電源コントローラです。本製品は、出力電圧精度 $\pm 1\%$ を実現しており、次世代のダイナミッククロックCPUで必要とされる優れた負荷トランジェント応答を提供します。

同期整流及びマキシム社独自のIdle Mode™制御方式により、最大95%の効率を実現しています。効率は1000:1の負荷電流範囲に渡って80%以上に維持されるため、システムサスペンド又はスタンバイモードのバッテリー寿命が延長されます。優れたダイナミック応答特性により、最新のダイナミッククロックCPUが生成する出力トランジェントを300kHzクロックの5サイクル以内に修正します。強力な1Aの内蔵ゲートドライバにより、外部NチャネルMOSFETの高速スイッチングを可能にしています。

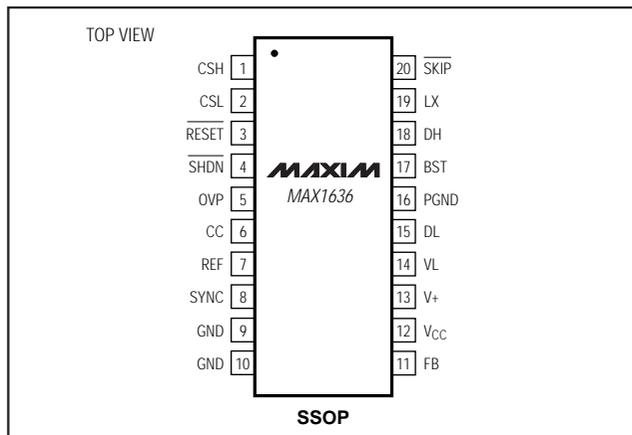
MAX1636は、ロジック制御の同期可能な固定周波数パルス幅変調(PWM)動作モードを備えています。このモードでは、敏感なモバイルコミュニケーションやペン入力アプリケーションにおいて、ノイズ及びRF干渉を低減します。SKIPピンをハイにすることにより、固定周波数モードをイネーブルして、全ての負荷条件でノイズを最小限に抑えることもできます。

+5V VLリニアレギュレータブロックを省略して、より小型の16ピンQSOPパッケージに収められた低価格バージョンについては、MAX1637のデータシートを参照してください。

アプリケーション

ノートブックコンピュータ
サブノートブックコンピュータ
デスクトップコンピュータ
バス終端電源

ピン配置



Idle Modeはマキシム社の商標です。

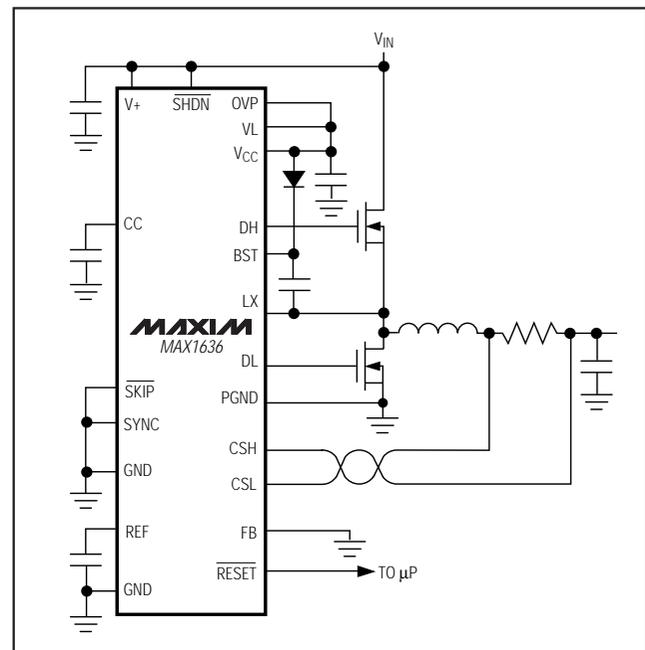
特長

- ◆ DC精度: $\pm 1\%$ (可変モード)
- ◆ 出力過電圧クローバ保護
- ◆ 出力低電圧シャットダウン
- ◆ 最大340kHzの可変スイッチング周波数
- ◆ 低ドロップアウト動作
- ◆ Idle Modeパルススキッピング動作
- ◆ 出力電圧: 可変1.10V ~ 5.5V
- ◆ デュアルモード固定出力設定: 2.5V/3.3V
- ◆ 内部デジタルソフトスタート
- ◆ リファレンス出力: 1.1V $\pm 1\%$
- ◆ シャットダウン電流: 3 μ A(typ)
- ◆ オープンドレインパワーグッド出力(RESET)
- ◆ パッケージ: 20ピンSSOP

型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX1636EAP	-40°C to +85°C	20 SSOP

標準動作回路



ポータブルCPU電源用 低電圧、高精度ステップダウンコントローラ

MAX1636

ABSOLUTE MAXIMUM RATINGS

V+ to GND	-0.3V to 36V	REF Output Current	20mA
GND to PGND	±2V	REF Short Circuit to GND	Indefinite
$\overline{\text{SHDN}}$ to GND	-0.3V to 36V	Continuous Power Dissipation ($T_A = +70^\circ\text{C}$)	
LX, BST to GND	-0.3V to 36V	SSOP (derate 8.00mW/ $^\circ\text{C}$ above $+70^\circ\text{C}$)	640mW
DH, BST to LX	-0.3V to 6V	Operating Temperature Range	
VL, V _{CC} , CSL, CSH, FB, SKIP to GND	-0.3V to 6V	MAX1636EAP.	-40°C to +85°C
DL to GND.	-0.3V to (VL + 0.3V)	Storage Temperature Range	-65°C to +160°C
REF, RESET, SYNC, CC, OVP to GND.	-0.3V to (V _{CC} + 0.3V)	Junction Temperature	+150°C
VL Output Current	50mA	Lead Temperature (soldering, 10sec)	+300°C
VL Short Circuit to GND	Momentary		

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1, V+ = 15V, SYNC = VL = V_{CC}, I_{VL} = 0mA, I_{REF} = 0mA, T_A = 0°C to +85°C, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
SMPS CONTROLLER					
Input Voltage Range, V+	Input source for VL regulator	4.5		30	V
Input Voltage Range, VL	Gate-driver supply rail	4.2		5.5	V
Input Voltage Range, V _{CC}	Internal chip supply rail	3.15		5.5	V
Output Voltage, Adj Mode	FB tied to V _{OUT} , 0mV < (CSH - CSL) < 80mV, 4.5V < V+ < 30V (includes line and load regulation)	1.090	1.100	1.110	V
Output Voltage, Fixed 2.5V Mode	FB tied to V _{CC} , 0mV < (CSH - CSL) < 80mV, 4.5V < V+ < 30V (includes line and load regulation)	2.486	2.55	2.614	V
Output Voltage, Fixed 3.3V Mode	FB tied to GND, 0mV < (CSH - CSL) < 80mV, 4.5V < V+ < 30V (includes line and load regulation)	3.282	3.366	3.450	V
Output Adjustment Range	V _{CC} = VL = 5V	V _{REF}		5.5	V
	V _{CC} = 3.3V, VL = 5V	V _{REF}		3.6	
Current-Limit Threshold	Positive direction	80	100	120	mV
	Negative direction	-145	-100	-55	
Power Consumption	V _{CC} = 5V, output not switching			2.0	mW
	V _{CC} = 3.3V, output not switching			1.5	
Shutdown Supply Current (V+)	$\overline{\text{SHDN}}$ = GND, OVP = GND		3	10	μA
FB Input Current	FB forced to REF	-50		50	nA
Soft-Start Ramp Time	$\overline{\text{SHDN}}$ to full current limit, five levels		512		clks
Idle Mode Switchover Threshold	CSH - CSL	20	30	40	mV

ポータブルCPU電源用 低電圧、高精度ステップダウンコントローラ

MAX1636

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_+ = 15V$, $SYNC = VL = V_{CC}$, $I_{VL} = 0mA$, $I_{REF} = 0mA$, $T_A = 0^\circ C$ to $+85^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
INTERNAL VL REGULATOR AND REFERENCE					
Regulator Supply Current (V_+)	$V_{CC} = 5V$, $I(VL) = 0$			60	μA
	$V_{CC} = 5V$, $I(VL) = 0$, $V_+ = 4.5V$ (includes PNP base current)			500	
Standby Supply Current (V_+)	$\overline{SHDN} = GND$, $OVP = V_{CC}$			60	μA
VL Output Voltage	$I(VL) = 0$ to $25mA$, $5V < V_+ < 30V$	4.5	5.0	5.3	V
	$I(VL) = 0$ to $25mA$, $6V < V_+ < 30V$	4.7	5.0	5.3	
VL Undervoltage Lockout Threshold	Rising edge, hysteresis = $25mV$	3.45	3.60	3.75	V
VL/ V_{CC} Switchover Threshold	Rising edge, hysteresis = $25mV$		3.15		V
REF Output Voltage	No REF load	1.090	1.100	1.110	V
REF Load Regulation	REF load = 0 to $50\mu A$			10	mV
REF Line Regulation	$V_{CC} = 3.3V$ to $5.5V$			3	mV
OSCILLATOR					
Oscillator Frequency	$SYNC = V_{CC}$	270	300	330	kHz
	$SYNC = GND$	170	200	230	
Maximum Duty Factor	$SYNC = V_{CC}$	91	94		%
	$SYNC = GND$	93	96		
Maximum Duty Factor, Dropout Mode	$SYNC = GND$	98	99		%
SYNC Input Pulse Width High		200			ns
SYNC Input Pulse Width Low		200			ns
SYNC Input Rise/Fall Time	Guaranteed by design			200	ns
SYNC Input Frequency Range		240		340	kHz
OVERVOLTAGE PROTECTION					
Overvoltage Trip Threshold	FB, with respect to regulation point	4	7	10	%
Overvoltage Fault Propagation Delay	FB to DL delay, $22mV$ overdrive, $C_{GATE} = 2000pF$		1.25		μs
Thermal Shutdown Threshold	Hysteresis = $10^\circ C$		150		$^\circ C$
Catastrophic Output Undervoltage Lockout Threshold	% of nominal output	60	70	80	%
Catastrophic Output Undervoltage Lockout Delay	From shutdown or power-on-reset state		6144		clks
\overline{RESET} Trip Threshold	Falling edge (hysteresis = 1%)	-6		-3	%
\overline{RESET} Delay Time			32768		clks
INPUTS AND OUTPUTS					
Logic Input Voltage High	\overline{SHDN} , \overline{SKIP} , OVP , $SYNC$	2.4			V
Logic Input Voltage Low	\overline{SHDN} , \overline{SKIP} , OVP , $SYNC$			0.8	V
Logic Input Bias Current	Pin at GND or V_{CC} ; \overline{SKIP} , OVP , $SYNC$	-1		1	μA
\overline{SHDN} Input Bias Current	$\overline{SHDN} = GND$ or V_+	-3		3	μA
\overline{RESET} Output Voltage Low	$I_{SINK} = 4mA$			0.4	V
\overline{RESET} Output Leakage Current	+5.5V stress voltage applied			1	μA

ポータブルCPU電源用 低電圧、高精度ステップダウンコントローラ

MAX1636

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_+ = 15V$, $SYNC = VL = V_{CC}$, $I_{VL} = 0mA$, $I_{REF} = 0mA$, $T_A = 0^\circ C$ to $+85^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Current-Sense Input Leakage Current	CSH = CSL = 5V, $V_+ = VL = V_{CC} = GND$, either CSH or CSL input			10	μA
Gate-Driver Sink/Source Current	DH or DL forced to 2V		1		A
Gate-Driver On-Resistance	High or low, DH or DL			7	Ω

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1, $V_+ = 15V$, $SYNC = VL = V_{CC}$, $I_{VL} = 0mA$, $I_{REF} = 0mA$, $T_A = -40^\circ C$ to $+85^\circ C$, unless otherwise noted.) (Note 1)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
SMPS CONTROLLER					
Input Voltage Range, V_+	Input source for VL regulator	4.5		30	V
Input Voltage Range, VL	Gate-driver supply rail	4.2		5.5	V
Input Voltage Range, V_{CC}	Internal chip supply rail	3.15		5.5	V
Output Voltage, Adj Mode	FB tied to V_{OUT} , $0mV < (CSH - CSL) < 80mV$, $4.5V < V_+ < 30V$ (includes line and load regulation)	1.086		1.114	V
Output Voltage, Fixed 2.5V Mode	FB tied to V_{CC} , $0mV < (CSH - CSL) < 80mV$, $4.5V < V_+ < 30V$ (includes line and load regulation)	2.432		2.635	V
Output Voltage, Fixed 3.3V Mode	FB tied to GND, $0mV < (CSH - CSL) < 80mV$, $4.5V < V_+ < 30V$ (includes line and load regulation)	3.195		3.497	V
Output Adjustment Range	$V_{CC} = VL = 5V$	V_{REF}		5.5	V
	$V_{CC} = 3.3V$, $VL = 5V$	V_{REF}		3.6	
Current-Limit Threshold	Positive direction	70		130	mV
Power Consumption	$V_{CC} = 5V$, output not switching			2.0	mW
	$V_{CC} = 3.3V$, output not switching			1.5	
INTERNAL VL REGULATOR AND REFERENCE					
Regulator Supply Current (V_+)	$V_{CC} = 5V$, $I(VL) = 0$			60	μA
	$V_{CC} = 5V$, $I(VL) = 0$, $V_+ = 4.5V$ (includes PNP base current)			500	
Standby Supply Current (V_+)	$\overline{SHDN} = GND$, $OVP = V_{CC}$			60	μA
VL Output Voltage	$I(VL) = 0$ to 25mA, $5V < V_+ < 30V$	4.5		5.3	V
	$I(VL) = 0$ to 25mA, $6V < V_+ < 30V$	4.7		5.3	
VL Undervoltage Lockout Threshold	Rising edge, hysteresis = 25mV	3.45		3.91	V

ポータブルCPU電源用 低電圧、高精度ステップダウンコントローラ

MAX1636

ELECTRICAL CHARACTERISTICS (continued)

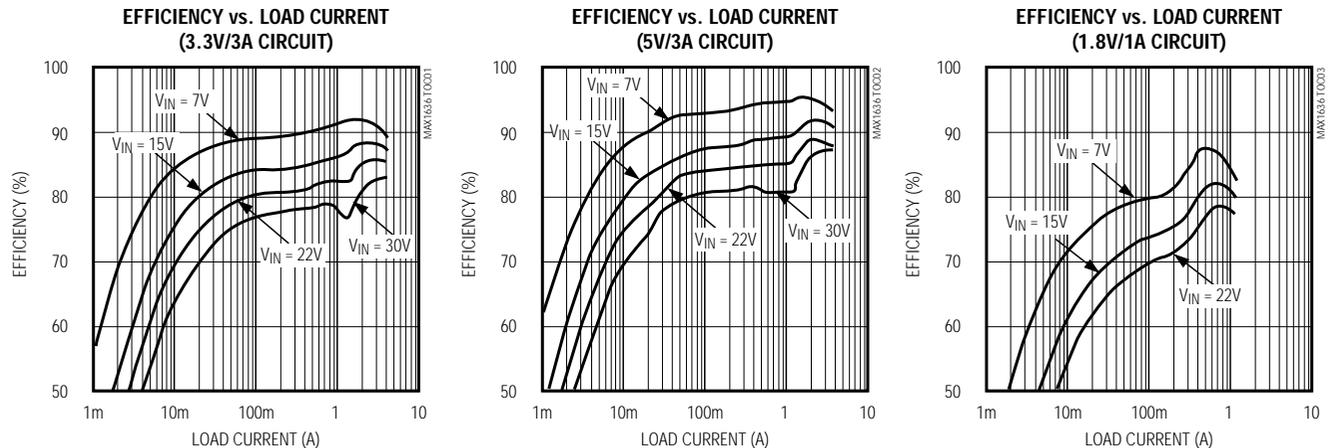
(Circuit of Figure 1, $V_+ = 15V$, $SYNC = VL = V_{CC}$, $I_{VL} = 0mA$, $I_{REF} = 0mA$, $T_A = 0^\circ C$ to $+85^\circ C$, unless otherwise noted.) (Note 1)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
OSCILLATOR					
Oscillator Frequency	$SYNC = V_{CC}$	270		330	kHz
	$SYNC = GND$	170		230	
SYNC Input Pulse Width High		200			ns
SYNC Input Pulse Width Low		200			ns
SYNC Input Rise/Fall Time	Guaranteed by design			200	ns
SYNC Input Frequency Range		240		340	kHz
OVERVOLTAGE PROTECTION					
Overvoltage Trip Threshold	FB, with respect to regulation point	3.5		10	%
Catastrophic Output Undervoltage Lockout Threshold	% of nominal output	60		80	%
\overline{RESET} Trip Threshold	Falling edge (hysteresis = 1%)	-7		-1.5	%
INPUTS AND OUTPUTS					
Logic Input Voltage High	\overline{SHDN} , \overline{SKIP} , OVP, SYNC	2.4			V
Logic Input Voltage Low	\overline{SHDN} , \overline{SKIP} , OVP, SYNC			0.8	V
\overline{RESET} Output Voltage Low	$I_{SINK} = 4mA$			0.4	V
Gate-Driver On-Resistance	High or low, DH or DL			7	Ω

Note 1: Specifications to $-40^\circ C$ are guaranteed by design and not production tested.

標準動作特性

(Circuit of Figure 1, $V_{IN} = 7V$, $T_A = +25^\circ C$, unless otherwise noted.)

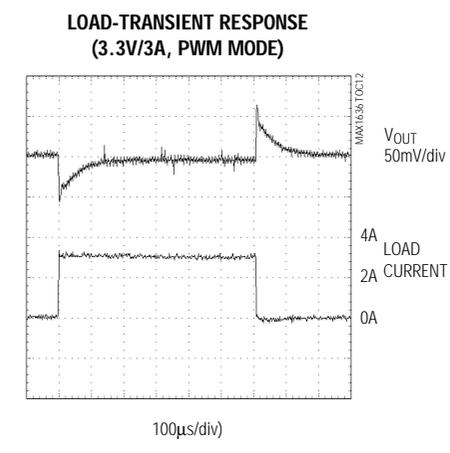
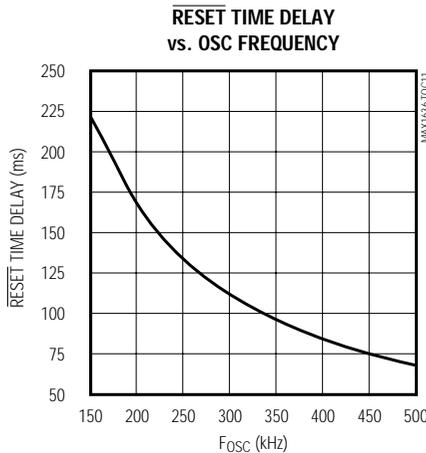
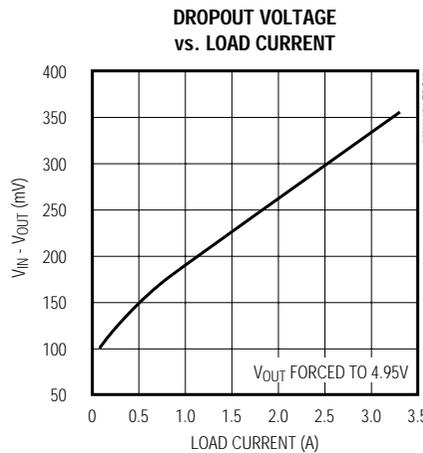
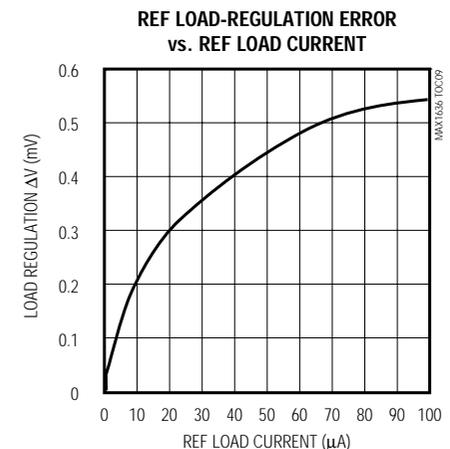
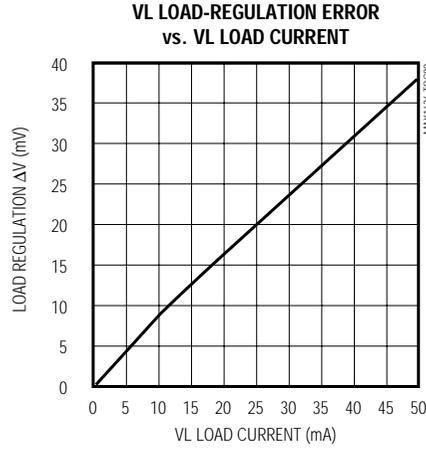
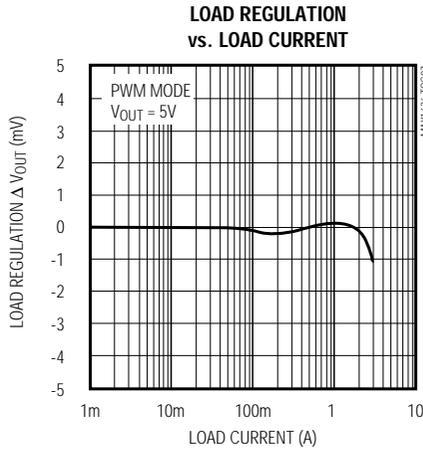
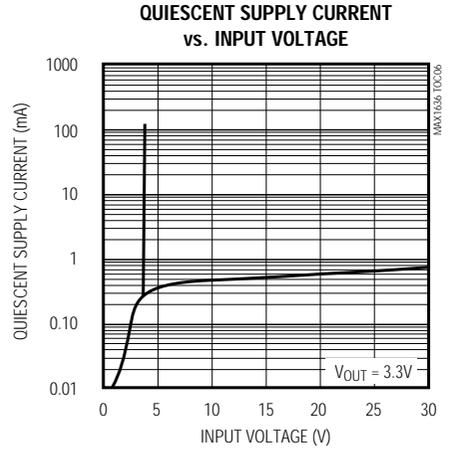
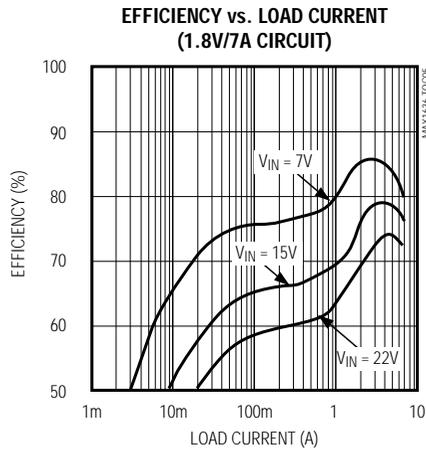
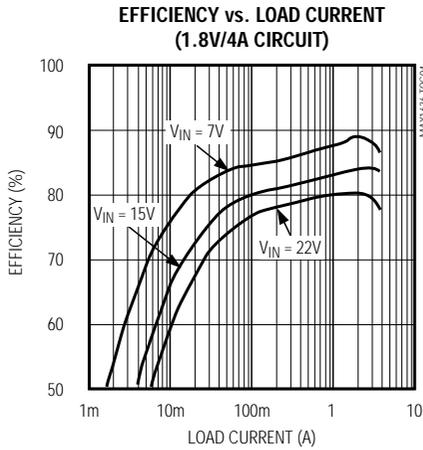


ポータブルCPU電源用 低電圧、高精度ステップダウンコントローラ

MAX1636

標準動作特性(続き)

(Circuit of Figure 1, $V_{IN} = 7V$, $T_A = +25^\circ C$, unless otherwise noted.)



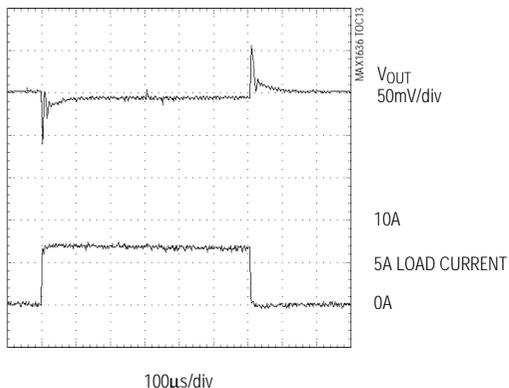
ポータブルCPU電源用 低電圧、高精度ステップダウンコントローラ

MAX1636

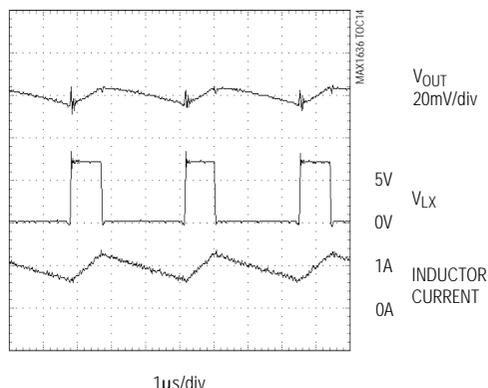
標準動作特性(続き)

(Circuit of Figure 1, $V_{IN} = 7V$, $T_A = +25^\circ C$, unless otherwise noted.)

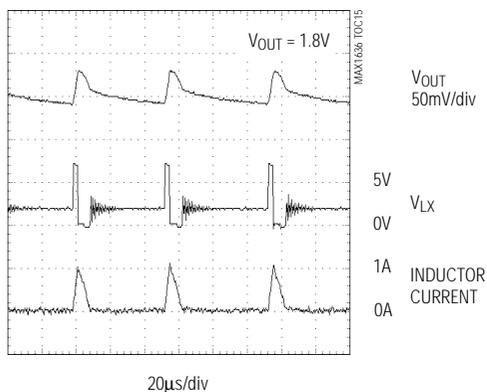
**LOAD-TRANSIENT RESPONSE
(1.8V, PWM MODE)**



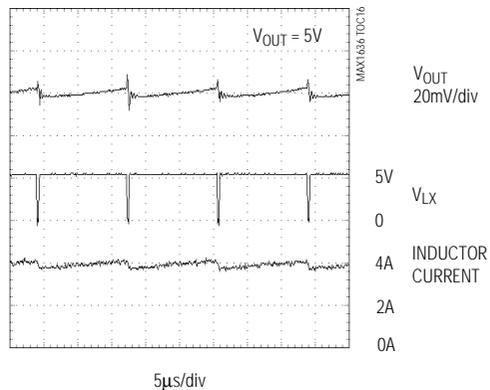
**SWITCHING WAVEFORMS
(PWM MODE)**



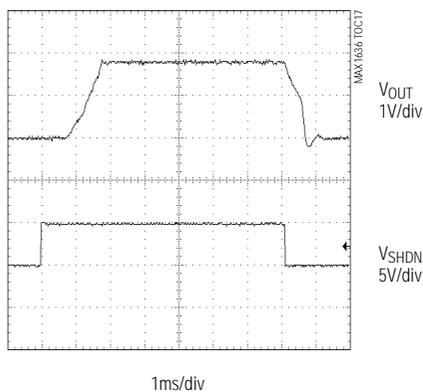
**SWITCHING WAVEFORMS
(PFM MODE)**



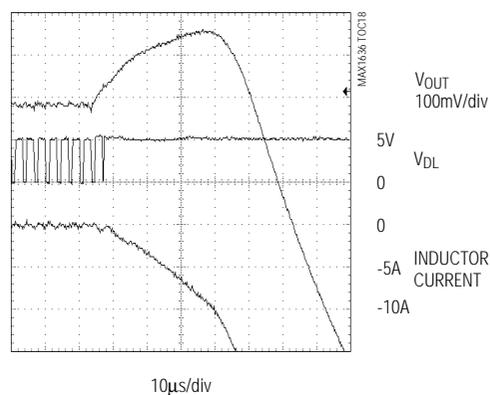
**SWITCHING WAVEFORMS
(DROPOUT OPERATION)**



**STANDBY AND STARTUP RESPONSE
(VOUT = 1.8V, NO LOAD)**



**OVERVOLTAGE-PROTECTION WAVEFORMS
(VIN SHORTED TO VOUT
THROUGH a 0.5Ω RESISTOR)**



ポータブルCPU電源用 低電圧、高精度ステップダウンコントローラ

MAX1636

端子説明

端子	名称	機能
1	CSH	電流検出入力(ハイサイド)
2	CSL	電流検出入力(ローサイド)。固定出力モードにおけるフィードバック入力としても機能します。
3	RESET	タイマ付リセット出力。出力電圧が有効になってから少なくとも100msはローに留まり、それからハイインピーダンスになります(オープンドレイン)。
4	SHDN	シャットダウン制御入力。OVPのレベルに依存してチップをシャットダウン又はスタンバイモードにします(表5)。
5	OVP	過電圧保護イネーブルディセーブル。GNDに接続するとOVPがディセーブルされます。V _{CC} に接続するとOVPがイネーブルされます。
6	CC	補償ピン。容量コンデンサを通じてGNDに接続することにより、積分時定数を設定します。
7	REF	1.100Vリファレンス出力。外部負荷に対して50 μ Aのソースになります。0.22 μ F(min)コンデンサでバイパスしてください。
8	SYNC	発振器周波数選択及び同期入力。300kHz動作の場合は、V _{CC} に接続してください。200kHz動作の場合は、GNDに接続してください。
9, 10	GND	アナロググランド
11	FB	フィードバック入力。GNDに接続すると固定3.3Vになり、V _{CC} に接続すると固定2.5Vになります。抵抗分圧器に接続すると可変モードになります。
12	V _{CC}	メイン電源電圧入力。PWMコントローラ、ロジック及びリファレンスを駆動します。入力範囲は+3.15V ~ +5.5Vです。
13	V+	5V VLリニアレギュレータ入力。V+がオープン又はV _L に短絡されると、VLリニアレギュレータは自動的にオフになります。V+はICの近くに配置した0.1 μ FコンデンサでGNDにバイパスしてください。
14	VL	5Vリニアレギュレータ出力。DLローサイドゲートドライバを駆動します。2.2 μ F(min)のコンデンサでバイパスしてください。
15	DL	ローサイドゲートドライバ出力
16	PGND	パワーグランド
17	BST	ブーストコンデンサ接続部
18	DH	ハイサイドゲートドライバ出力
19	LX	インダクタ接続部
20	SKIP	低ノイズモードコントロール。ハイの時に強制的に固定周波数PWM動作になります。

標準アプリケーション回路

図1に、MAX1636バックコンバータの基本回路を示します。表1に従って部品を置き換えることにより、最大入力30Vまでの広範囲のアプリケーションに応用することができます。これらの回路は、コンデンサのリップル電流等のストレス関係のパラメータについて最悪条件での仕様限度を超えずに、しかもコスト、サイズ及び効率のバランスが考慮されています。スイッチング周波数を変更する場合は、必ず部品定数(特に最大バツ

テリ電圧におけるインダクタンス)を計算しなおしてください。同期整流器の両端にショットキ整流器を追加すると、回路効率が約1%向上しますが、ショットキ整流器は必ずしも必要ありません。これは、この回路に必要なとされるMOSFETがドレインとソースの間に通常高速シリコンダイオードを備えているためです。ショットキ整流器としては、DC電流が少なくとも負荷電流の1/3のものを使用してください。

ポータブルCPU電源用 低電圧、高精度ステップダウンコントローラ

MAX1636

表1. 標準アプリケーション用の部品

COMPONENT	LOAD CURRENT				
	1A	4A	7A (EV KIT)	3A	3A
Input Voltage Range	7V to 22V	7V to 22V	7V to 22V	4.75V to 30V	6V to 30V
Output Voltage Range	1.8V	1.8V	1.25V to 2V	3.3V	5V
Application	CPU I/O	CPU Core	CPU Core		
Frequency	300kHz	300kHz	300kHz	300kHz	300kHz
Q1 High-Side MOSFET	1/2 Si4902DY or 1/2 MMDF3NO3HD	International Rectifier IRF7413, Fairchild NDS8410A, or Siliconix Si4410DY	International Rectifier IRF7403 or Siliconix Si9804DY	International Rectifier IRF7413, Fairchild NDS8410A, or Siliconix Si4410DY	International Rectifier IRF7413, Fairchild NDS8410A, or Siliconix Si4410DY
Q2 Low-Side MOSFET	1/2 Si4902DY or 1/2 MMDF3NO3HD	International Rectifier IRF7413, Fairchild NDS8410A, or Siliconix Si4410DY	Fairchild FDS6680 or Siliconix Si4420DY	International Rectifier IRF7413, Fairchild NDS8410A, or Siliconix Si4410DY	International Rectifier IRF7413, Fairchild NDS8410A, or Siliconix Si4410DY
C1 Input Capacitor	4.7μF, 25V ceramic Tokin C34Y5U1E475Z or Marcon/United Chemicon THCR40E1E475Z	2 x 10μF, 25V ceramic Tokin C34Y5U1E106Z or Marcon/United Chemicon THCR50E1E106ZT	4 x 10μF, 25V ceramic Tokin C34Y5U1E106Z or Marcon/United Chemicon THCR50E1E106ZT	2 x 22μF, 35V AVX TPSE226M035R0300 or Sprague 593D226X0035E2W	2 x 22μF, 35V AVX TPSE226M035R0300 or Sprague 593D226X0035E2W
C2 Output Capacitor	220μF, 6.3V tantalum Sprague 595D227X96R3C2	2 x 470μF, 4V low-ESR Sprague 594D477X0004R2T	4 x 390μF, 6.3V low-ESR, Sprague 594D397X06R3R2T, or 4 x 470μF, 4V Sprague 594D477X0004R2T	2x 220μF Sprague 594D 594D227X0010D2T	2x 220μF Sprague 594D 594D227X0010D2T
R1 Resistor	0.070Ω, 1% (1206) Dale WSL-1206-R070F	0.015Ω, 1% (2512) Dale WSL-2512-R015F	0.010Ω, 1% (2512) Dale WSL-2512-R010F	0.020Ω, 1% (2010) Dale WSL-2010-R020F	0.020Ω, 1% (2010) Dale WSL-2010-R020F
L1 Inductor	15μH Sumida CD54-150	4.6μH Panasonic ETQP1F4R6H, Sumida CDRH127-4R7, Coiltronics UP2-4R7, or Coilcraft DO3316P-472	2.2μH Panasonic P1F2R0HL, Sumida CDRH127-2R4, Coiltronics UP4-2R2, or Coilcraft DO5022P-222HC	10μH Sumida CDRH125-100, Coiltronics UP2-100, or Coilcraft DO3316-103	10μH Sumida CDRH125-100, Coiltronics UP2-100, or Coilcraft DO3316-103

ポータブルCPU電源用 低電圧、高精度ステップダウンコントローラ

MAX1636

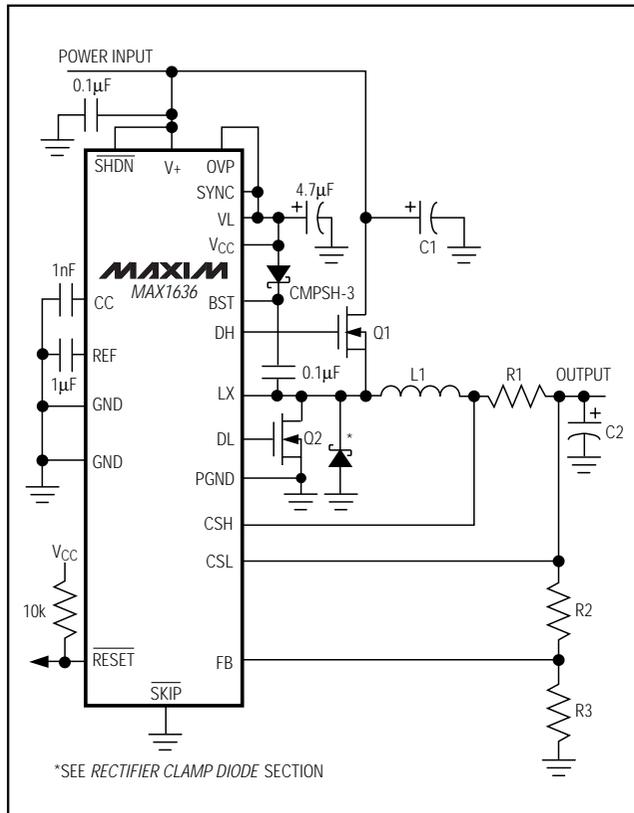


図1. 標準アプリケーション回路

詳細

MAX1636は、主に高効率と低自己消費電流が重要なバッテリー駆動アプリケーションにおけるバクストポロジレギュレータ用に設計された、BiCMOSスイッチモード電源コントローラです。自動アイドルモード動作(可変周波数及び遷移損失とゲートチャージ損失を低減するパルススキッピングモード)により、軽負荷効率が強化されています。ステップダウン電源スイッチング回路は、2つのNチャンネルMOSFET、整流器及びLC出力フィルタにより構成されています。出力電圧は、スイッチングノードの平均AC電圧で、MOSFETスイッチのデューティサイクルを変化させることによってレギュレーションされます。NチャンネルハイサイドMOSFETのゲートドライブ信号(この信号はバッテリー電圧を超えている必要があります)は、BSTとLXの間の0.1µFコンデンサを使用したフライングコンデンサ昇圧回路により供給されます。MAX1636は、10個の主要回路ブロックから構成されています(図2)。

Dual Modeはマキシム社の商標です。

表2. 部品メーカ

COMPANY	FACTORY FAX (COUNTRY CODE)	USA PHONE
AVX	(1) 803-626-3123	(803) 946-0690
Central Semiconductor	(1) 516-435-1824	(516) 435-1110
Coilcraft	(1) 847-639-1469	(847) 639-6400
Coiltronics	(1) 561-241-9339	(561) 241-7876
Dale	(1) 605-665-1627	(605) 668-4131
Fairchild	(1) 408-721-1635	(408) 721-2181
International Rectifier (IR)	(1) 310-322-3332	(310) 322-3331
IRC	(1) 512-992-3377	(512) 992-7900
Marcon/United Chemi-Con	(1) 847-696-9278	(847) 696-2000
Matsuo	(1) 714-960-6492	(714) 969-2491
Motorola	(1) 602-994-6430	(602) 303-5454
Panasonic	(1) 714-373-7183	(714) 373-7939
Sanyo	(81) 7-2070-1174	(619) 661-6835
Siliconix	(1) 408-970-3950	(408) 988-8000
Sprague	(1) 603-224-1430	(603) 224-1961
Sumida	(81) 3-3607-5144	(847) 956-0666
TDK	(1) 847-390-4428	(847) 390-4373
Tokin	(1) 408-434-0375	(408) 432-8020

パルス幅変調(PWM)コントローラは、Dual Mode™フィードバックネットワークとマルチプレクサ、マルチ入力PWMコンパレータ、ハイサイド及びローサイドゲートドライバ及びロジックで構成されています。MAX1636は、PWM出力を監視して低電圧及び過電圧を検出するフォルト保護回路を備えています。バイアスジェネレータブロックは、5V(VL)リニアレギュレータ及び1.1V高精度リファレンスを含んでいます。PWMには、200kHz/300kHz同期可能発振器が使用されています。回路ブロックは、VL又はVCCを電源とする内部IC電源電圧によって駆動されています。同期スイッチゲートドライバは直接VLで駆動され、ハイサイドスイッチゲートドライバはVLから外部ダイオードコンデンサ昇圧回路を通じて間接的に駆動されています。

ポータブルCPU電源用 低電圧、高精度ステップダウンコントローラ

MAX1636

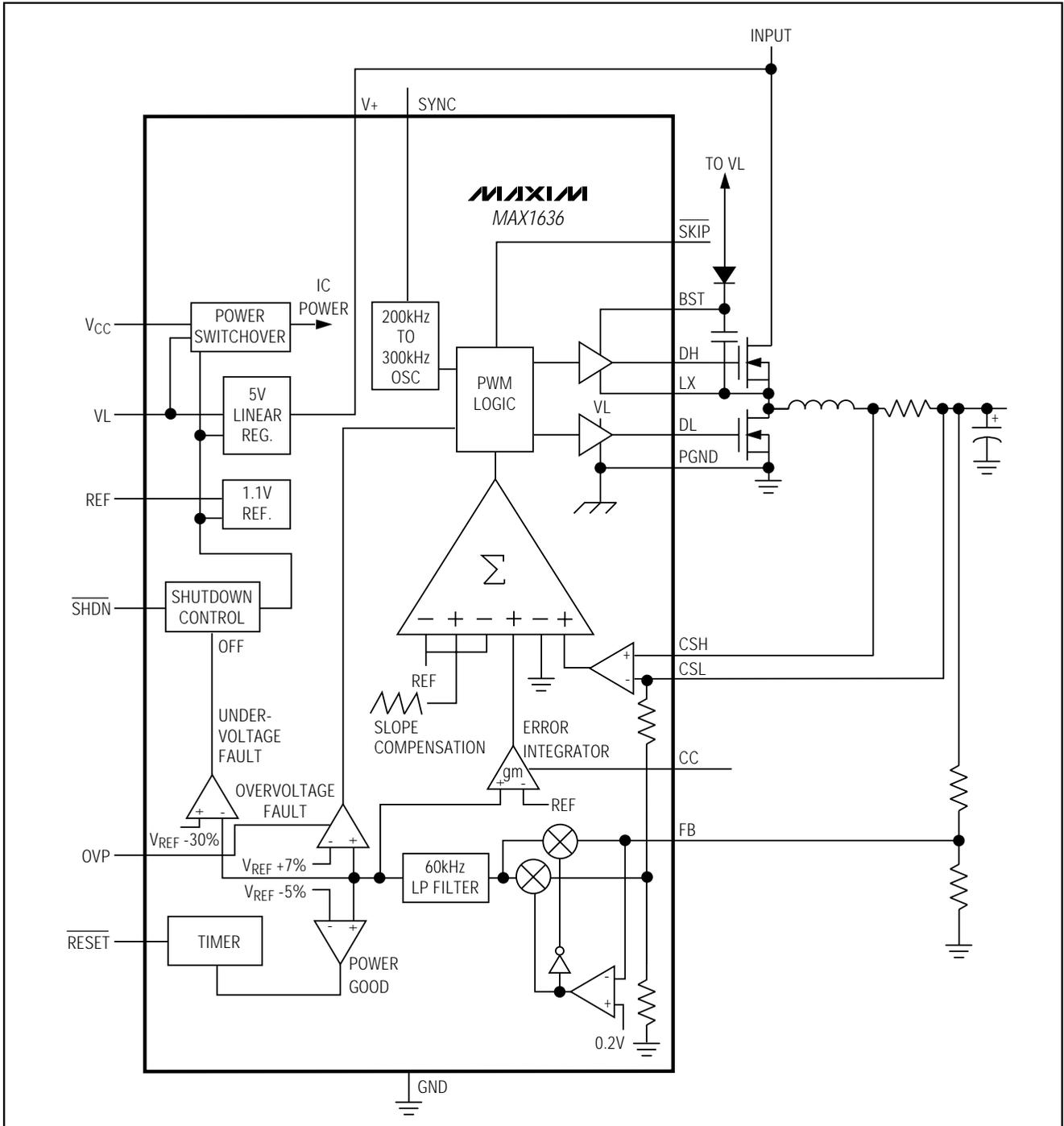


図2. ファンクションダイアグラム

ポータブルCPU電源用 低電圧、高精度ステップダウンコントローラ

MAX1636

表3. SKIP PWM表

SKIP	負荷電流	モード	説明
ロー	小	Idle	パルススキッピング断続インダクタ電流
ロー	大	PWM	一定周波数PWM連続インダクタ電流
ハイ	小	PWM	一定周波数PWM連続インダクタ電流
ハイ	大	PWM	一定周波数PWM連続インダクタ電流

PWMコントローラ

電流モードPWMコントローラの心臓部は、リファレンス電圧と比較した出力電圧エラー信号、電流検出信号、積分された電圧フィードバック信号及びスロープ補償ランプの4つの信号の加算を取るマルチ入力オープンループコンパレータです(図3)。

PWMコントローラは直接加算タイプであるため、従来のエラーアンプを持たず、そのためエラーアンプに伴う位相シフトもありません。この直接加算構成は、出力電圧のサイクル毎の制御という理想に近くなっています(図4)。

SKIP = ローの場合、Idle Mode回路が全負荷電流範囲での効率を自動的に最適化します。Idle Modeでは、

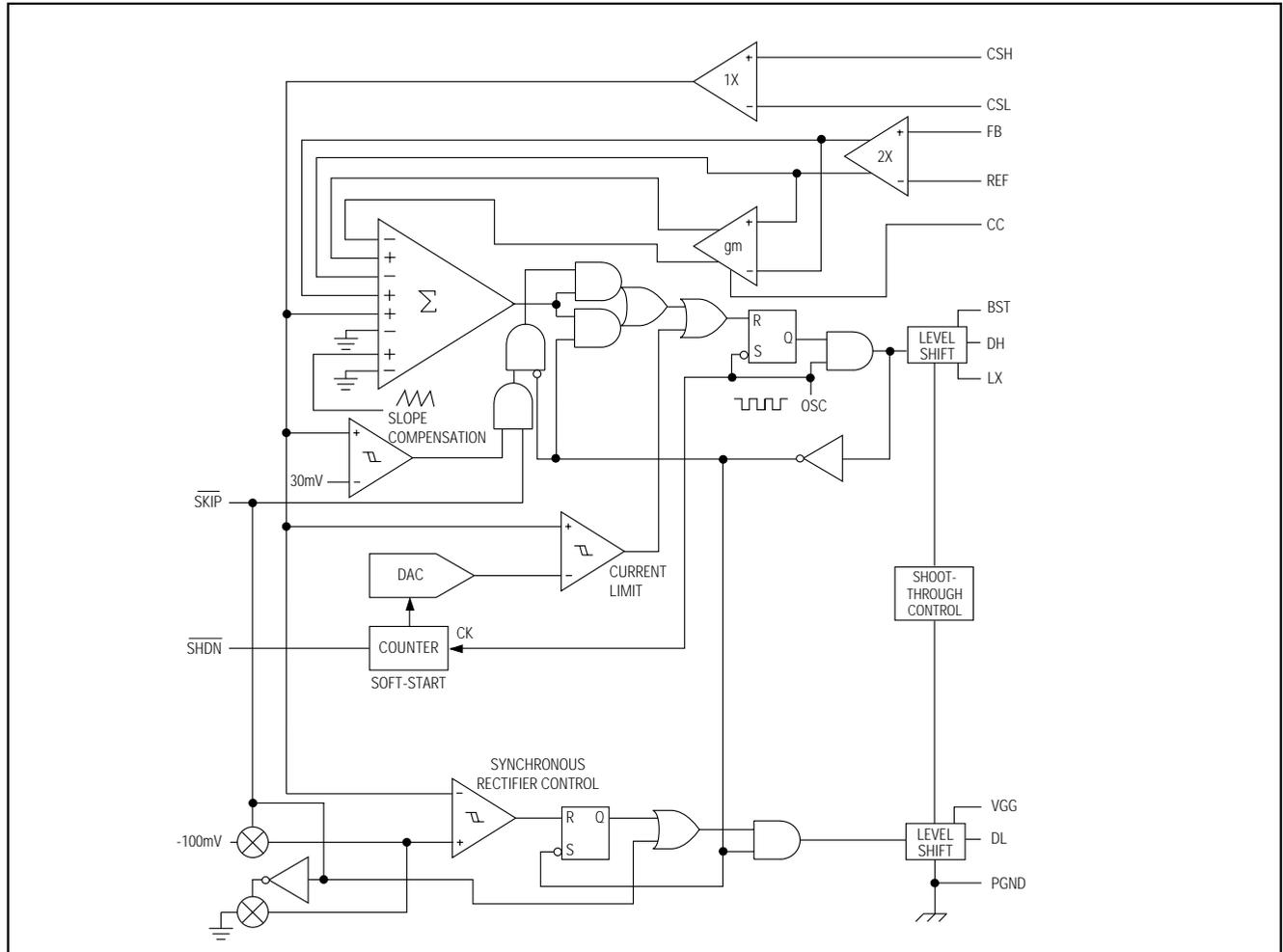


図3. PWMコントローラのファンクションダイアグラム

ポータブルCPU電源用 低電圧、高精度ステップダウンコントローラ

MAX1636

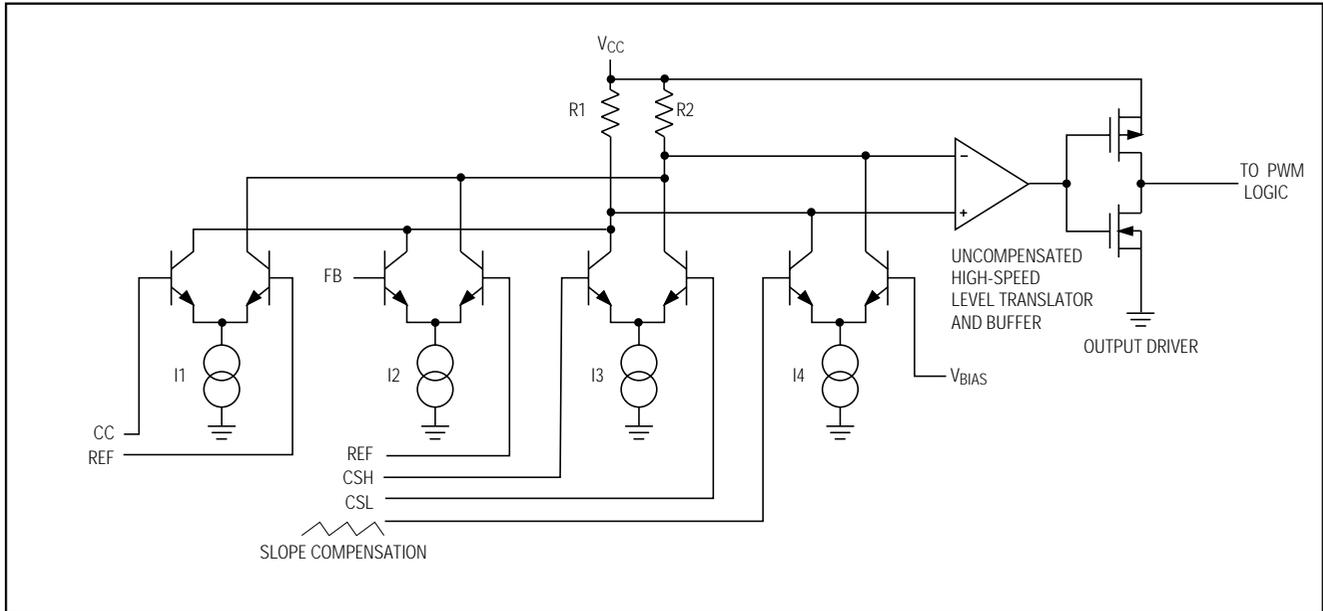


図4. メインPWMコンパレータのファンクションダイアグラム

実効周波数を低減してスイッチング損失を抑えることにより、軽負荷効率が著しく向上します。このモードでは、ピークインダクタ電流を最大電流リミットの30%に維持することにより、出力に十分なエネルギーを与えてその後のサイクルをスキップできるようにします。負荷電流が増加するにつれて、Idle Modeからなめらかに固定周波数PWM動作に移行します。

SKIP = ハイの場合はコントローラが常に固定周波数PWMモードで動作し、ノイズが最小になります。発振器からの各パルスがメインPWMラッチを設定し、それによりハイサイドスイッチがデューティファクタ(約 V_{OUT}/V_{IN})で決まる期間だけターンオンします。ハイサイドスイッチがターンオフすると、同期整流器のラッチがセットし、60ns後にローサイドスイッチがターンオンします。ローサイドスイッチは、次のクロックサイクルの開始までオン状態に留まります。

PWMモードの場合、コントローラはデューティファクタが入力/出力電圧比によって設定される固定周波数の電流モードコントローラとして動作します。電流モードフィードバックシステムは、出力電圧エラー信号の関数としてピークインダクタ電流値のレギュレーションを行います。連続導電モードでは、平均インダクタ電流がピーク電流とほぼ同じであるため、回路はスイッチモードトランスコンダクタンスアンプとして動作します。これにより、デューティファクタ制御(電圧モード)PWMで通常見られる第2次の出力LCフィルタポールが高周波数側に押されます。

内部ループ安定性を保持して再生インダクタ電流の「階段状変化」を排除するため、スロー補償ランプをメインPWMコンパレータに加算して、見かけのデューティファクタを50%未満にします。

電圧検出及び電流検出入力の相対的な利得には、メインPWMコンパレータの4つの差動入力段をバイアスする電流ソースの値によって重みが付けられます(図4)。PWMへの電圧検出はフィードバック電圧の積分成分によってコンディショニングされているため、優れたDC出力電圧精度が得られます。詳細については、「出力電圧精度」の項を参照してください。

同期整流器ドライバ(DL)

同期整流は、通常のショットキキャッチダイオードを低抵抗MOSFETスイッチでシャントすることにより、整流器の伝導損失を低減します。又、同期整流器は、ブースト式ゲートドライバ回路のスタートアップが正常に行われることを保証します。コストやその他の理由で同期パワーMOSFETを置き換える場合は、2N7002等の小信号MOSFETと置き換えてください。

回路が連続導電モードで動作している場合は、DL駆動波形がDHハイサイド駆動波形と相補的になります(交差導通、即ち貫通を防ぐために制御付のデッドタイムが導入されています)。断続(軽負荷)モードでは、インダクタ電流が低下してゼロを通過すると同期スイッチがターンオフされます。

ポータブルCPU電源用 低電圧、高精度ステップダウンコントローラ

表4. MAX1636の電源

AVAILABLE POWER SOURCES	V _{CC} CONNECTS TO	V ₊ CONNECTS TO	VL CONNECTS TO	COMMENT
Battery, 3.3V, and 5V	3.3V	5V	5V	Most efficient
Battery and 5V	5V	5V	5V	
Battery and 3.3V	3.3V	Battery	Bypass capacitor only	
Battery only	VL	Battery	Bypass capacitor only	Least efficient

REF及びVL電源及びV_{CC}入力

1.1Vリファレンス(REF)は、全温度範囲で±1%の精度を持っているため、高精度システムリファレンスとして有用です。0.22μF(min)コンデンサを使用して、REFをGNDにバイパスしてください。REFは、最大50μAの電流を外部負荷に供給できます。REFに負荷がかかると、リファレンス負荷レギュレーション誤差のためにメイン出力電圧が僅かに低くなります。ゲートドライブ電源を効率的なソースから得るためには、5V VLリニアレギュレータ出力をシステムの+5V電源に接続することができます。この2つの電源ピン(V_{CC}及びVL)は互いに独立しているため(保護ダイオードや電源シーケンスが不要)、シーケンスやラッチアップの問題の心配なしに、既存のシステム電源電圧の中から最も効率的なチップバイアスソースを選ぶことができます(表4)。

V_{CC}電圧が3.15Vより高くなると、V_{CC}入力でチップが駆動されます。そうでなければ、チップ電源は内部V_{CC}/VL切換え回路を通じてVLで駆動されます。3.3V~5.5Vの範囲のシステム電源がない場合は、V_{CC}を直接VLに接続してください。

シャットダウンモードでは、VLレギュレータ及びリファレンスが完全にターンオフされます。スタンバイモードでは、過電圧保護回路が動作できるようにVLレギュレータ及びDLが作動状態に維持されます(表5)。

重要: VL及びV_{CC}が6Vを超えないようにしてください。メイン出力に最大負荷をかけた状態でVLを測定してください。これが5.5Vより高い場合は、ブーストダイオードの容量が過剰か、あるいはV₊のリプルが過剰です。ブースト回路に使用するダイオードは、小信号用のものに限ってください(10mA~100mAのショットキ又は1N4148が好適)。VLは4.7μFを使用し、パッケージピンのところでPGNDにバイパスしてください。

シャットダウン及びスタンバイモード

$\overline{\text{SHDN}}$ をローに保持すると、ICは3μAシャットダウンモードに入ります。 $\overline{\text{SHDN}}$ は、スレッショルドが約1V(内部NチャンネルMOSFETのV_{TH})のロジック入力です。自動的にスタートアップさせる場合は、 $\overline{\text{SHDN}}$ をV₊に接続してください。

$\overline{\text{SHDN}}$ がローでOVP = ハイの場合は、スタンバイモードに入ります(表5)。スタンバイモードでは、VLレギュレータがアクティブな状態に留まり、DL出力は強制的にハイになって出力をGNDにクランプし、過電圧保護を提供します。但し、出力がV_{REF}よりも低く落ち込むまではDLが強制的にハイにならないため、外部の動作保持電源によって出力をハイに維持することができます。

RESETパワーグッド電圧モニタ

パワーグッドモニタは、システムリセット信号を生成します。 $\overline{\text{RESET}}$ 出力はオープンドレインであるため、適当なロジック電源電圧までプルアップする必要があります。パワーアップ時に、 $\overline{\text{RESET}}$ は出力が安定化状態になるまでローに保持されます。この時点で内部タイマが発振器パルスをカウントし始め、32,000サイクルが経過するまで $\overline{\text{RESET}}$ は引き続きローに維持されます。このタイムアウト期間(300kHzで107ms、200kHzで160ms)の後に、 $\overline{\text{RESET}}$ が出力されます。

出力低電圧ロックアウト回路

出力低電圧ロックアウト回路はフの字過電流制限に似ていますが、可変電流リミットの代わりにタイマを使用します。SMPSは、SMPSがイネーブルされてから6144クロックサイクルで起動される低電圧保護回路を備えています。SMPS出力が公称値の70%よりも低いと、出力がラッチオフされ、 $\overline{\text{SHDN}}$ がトリグされるかV₊電源が1V以下にサイクルされるまで再起動しません。低電圧保護機能のために、プロトタイプのトラブルシューティングが困難になることがあります。これは、SMPSがラッチオフされるまでに20ms~30msしかないためです。

出力低電圧ロックアウト回路は重負荷時及びメインSMPS出力の短絡を保護します。この回路は、スタートアップ時のタイムアウトが終わった後で出力が公称出力値の70%以下になるとトリップします。コンパレータがトリップすると、出力がターンオフされます(SMPSのスイッチングが止まります)。この状態はサーマルシャットダウンに似ており、パワーオンリセット又は $\overline{\text{SHDN}}$ の立上がりエッジにより解除できます。過電圧クローバは、出力低電圧又はサーマルシャットダウンモードではディセーブルされます。

ポータブルCPU電源用 低電圧、高精度ステップダウンコントローラ

MAX1636

表5. 動作モード

MODE	$\overline{\text{SHDN}}$	OVP	HOW ENTERED	STATUS	NOTES
Run	High	High		All circuit blocks active	Normal operation
Standby	Low	High		VL = on REF = off DL = high RESET = high-Z (high state)	DL = high to enforce overvoltage protection
Shutdown	Low	Low		All circuit blocks inactive	Lowest possible quiescent consumption
Overvoltage (crowbar)	High	High	$V_{\text{OUT}} > 7\%$ too high	VL = on REF = off DL = high RESET = low	Cycling $\overline{\text{SHDN}}$ or a power-on reset exits crowbar.
Output UVLO	High	Don't care	$V_{\text{OUT}} < 70\%$ of nominal after 20–30ms timeout expires	VL = on REF = off DL = low RESET = low	Cycling $\overline{\text{SHDN}}$ or a power-on reset exits output UVLO.
Thermal Shutdown	High	High	$T_J > +150^\circ\text{C}$	VL = on REF = off DL = high RESET = low	Cycling $\overline{\text{SHDN}}$ or a power-on reset exits thermal shutdown.
Thermal Shutdown	High	Low	$T_J > +150^\circ\text{C}$	All circuit blocks inactive	Cycling $\overline{\text{SHDN}}$ or a power-on reset exits thermal shutdown.

出力過電圧保護(OVP)

過電圧クローバ保護回路は、メインSMPS出力がプリセットレベルよりも著しく高くなった場合にバッテリーと直列のヒューズが切れるように設計されています。通常動作におけるこの出力は、内部高精度リファレンス電圧と比較されます。出力が公称値よりも7%高くなると、同期整流器MOSFETが100%ターンオンして(同時にハイサイドMOSFETが強制的にオフになります)、バッテリーから大きな電流が流れ、ヒューズが切断されます。この安全機能はコントローラICそのものの故障からシステムを保護することはできませんが、ハイサイドMOSFETの両端の短絡から保護します。クローバイベントはラッチされ、 $\overline{\text{SHDN}}$ の立上がりエッジ(あるいは V_+ 電源電圧の除去)によってのみリセットできます。過電圧検出の判断は、レギュレーションポイントとの比較で行われます。

過電圧コンパレータは、スタンバイモードにおいてインアクティブ状態に保持されます。その代わりに、DLドライバがハイ状態のまま残されます。しかし、DLは出力が1V以下に落ち込むまでターンオンしません。これにより、サスペンド又はバックアップモードで

出力が外部ソースによって高く保持されるシステムにおいて、衝突を防ぐことができます。OVPピンは、リセットの間だけターンオンされる内部プルダウン抵抗を持っています。OVPピンの状態がそれからサンプリングされ、内部で保存されます。OVPピンがフローティングの場合は、過電圧保護がないことを意味します。

ブーストハイサイドゲートドライブ電源(BST)

ハイサイドNチャネルスイッチのゲート駆動電圧は、フライングコンデンサブースト回路によって生成されます(図2)。BSTとLXの間のコンデンサは、VL電源による充電とハイサイドMOSFETのゲート・ソース端子への並列接続を交互に繰り返します。

スタートアップ時には、同期整流器(ローサイドMOSFET)によってLXが強制的に0Vになり、ブーストコンデンサを5Vまで充電します。サイクルの後半では、SMPSがBSTとDHの間の内部スイッチを閉じるため、ハイサイドMOSFETがターンオンします。これにより、ハイサイドスイッチをターンオンするために必要な電圧が生成されます。この動作により、5Vゲート駆動信号がバッテリー電圧以上にブースト(昇圧)されます。

ポータブルCPU電源用 低電圧、高精度ステップダウンコントローラ

MAX1636

断続導電モード(軽負荷)の時に、ハイサイドMOSFETゲート(DH)にリングングが生じるのは正常です。このリングングの原因は、インダクタとスイッチングノードLXにおける浮遊容量によって発生したタンク回路内の残留エネルギーです。ゲート駆動負電源はLXを基準にしているため、そこにリングングがあるとゲート駆動出力に直接カップリングされます。

電流制限及び電流検出入力(CSH及びCSL)

電流制限回路は、CSHとCSLの間の電圧差が100mVを超えると、メインPWMラッチをリセットしてハイサイドMOSFETをターンオフします。この制限は両方向の電流に対して有効であるため、スレッシュホールドリミットは $\pm 100\text{mV}$ となります。正電流リミットの公差は $\pm 20\%$ であることから、外付の検出用低抵抗(R_1)は $80\text{mV}/I_{\text{PEAK}}$ にする必要があります。ここで、 I_{PEAK} は最大負荷電流をサポートするために必要なピークインダクタ電流です。又、部品は $120\text{mV}/R_1$ の連続電流ストレスに耐えるように設計されていることが必要です。

ブレッドボードや非常に電流の大きいアプリケーションでは、プリント基板のトレースでなくツイストペアで電流検出入力を配線する方が有用な場合があります(このツイストペアは特別なものである必要はなく、任意のワイヤラップワイヤを撚り合せたものを使用できます)。このようにして、CSHおよびCSLで入ってくるノイズを低減できます。このノイズはスイッチングを不安定にし、出力電流を減少させる原因になります。

発振器周波数と同期(SYNC)

SYNC入力は、発振器周波数を制御します。ローの時は200kHz、ハイの時は300kHzになります。SYNCは、外部5V CMOS又はTTLクロック発生器への同期に使用することもできます。SYNCのキャプチャ範囲は、240kHz~340kHzが保証されています。SYNCのハイからローへの遷移で新しいサイクルが開始されます。

300kHz動作では、部品のサイズ及びコストが最適化されます。200kHzでは効率が向上し、ドロップアウトが低下するだけでなく、入出力電圧差が小さい時の負荷変動応答が改善されます(「低電圧動作」の項を参照)。

出力電圧精度(GND、CC)

出力電圧誤差はライン、負荷及び温度の全条件において、 $\pm 1\%$ 以下であることが保証されています。積分器アンプによる、DC負荷レギュレーションは0.1%以下(typ)となっています。過渡応答は、出力からメイン加算PWMコンパレータまでの直接経路を持つフィードバック信号を提供することにより最適化されています。積分されたフィードバック信号もPWMコンパレータに加算されます。この時、積分された信号の利得はDC精度の

ずれを補正できるぎりぎりの程度に重みが付けられません。積分器の応答時間は、CCピンに配置されたコンデンサで設定される時定数で決まります。この時定数は、積分器が通常の V_{OUT} リップルにตอบสนองするほど速くなったり、積分器の効果を無にするほど遅くなったりしないようにすることが必要です。200kHz~300kHzの周波数では、CCコンデンサとして470pF~1500pFが適当です。

図5に、積分器がある場合とない場合の0Aから3Aへの負荷トランジェントへの出力電圧応答を示します。積分器があると、出力電圧は小さなAC変化の後で無負荷時の値の0.1%以内に戻ります。積分器がないと、AC及びDC出力電圧変化を伴う典型的な負荷トランジェント応答になります。積分器出力のところで非対称的クランプを行うことにより、パルススキッピングモードにおける負荷トランジェントの悪化を防ぐことができます。

内部デジタルソフトスタート回路

ソフトスタートにより、スタートアップ時の内部電流リミットレベルをゆっくりと増加して入力サージ電流を低減できます。SMPSは内部デジタルソフトスタート回路を備えていますが、この回路はカウンタ、DAC及び電流リミットコンパレータで制御されています。シャットダウン又はスタンバイモードでは、ソフトスタートカウンタがゼロにリセットされます。SMPSがイネーブルされると、カウンタが発振器のパルスをカウントし始め、それに従ってDACが電流リミットコンパレータに印加される比較電圧を増やします。カウンタが512クロックに達するまでにDAC出力は5つの等ステップで0mVから100mVまで増加します。この結果、メイン出力コンデンサは比較的ゆっくりと充電します。出力の立上がりに要する正確な時間は出力容量と負荷電流に依存しますが、300kHz発振器の場合は1ms(typ)です。

過負荷及びドロップアウト動作

ドロップアウト(低入出力差)動作は、クロックパルス幅を引き伸ばして最大デューティファクタを増やすことにより強化されます。このアルゴリズムは、次のようになっています。電流リミットに達しない状態で出力電圧(V_{OUT})が安定化範囲を超えて落ちると、SMPSがオフ時間をスキップ(オン時間を延長)します。サイクルの最後で出力がまだ安定化範囲外にある場合は、SMPSはさらにもう1つのオフ時間をスキップします。この動作は、3つのオフ時間がスキップされるまで継続されるため、実効的にはクロック周波数を最大4で割ったこととなります。この動作により、負荷トランジェント応答も多少改善されます。クロック周波数を4で割ると、最大デューティファクタが98%以上に増加します。PWMの最小オフ時間は、動作周波数にかかわらず300nsです。

ポータブルCPU電源用 低電圧、高精度ステップダウンコントローラ

MAX1636

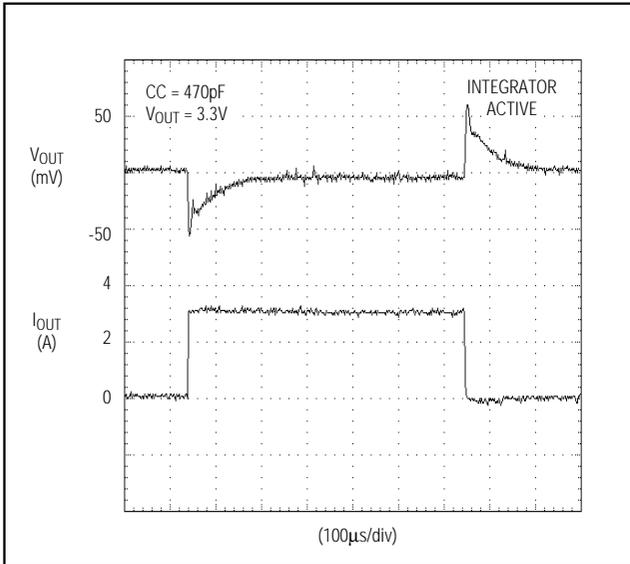


図5a. 積分器が作動している時の負荷トランジェント応答

可変出力フィードバック (デュアルモードFB)

FBが V_{CC} 又はグランドに接続されると、固定出力電圧2.5V及び3.3Vが選択されます。このモードでは、内部抵抗がCSLの電圧を監視します。固定出力電圧以外の電圧では、FBに接続された抵抗分圧器を通じて出力電圧を調節します(図2)。出力電圧は、次式で計算してください。

$$V_{OUT} = V_{REF} (1 + R1 / R2)$$

ここで、 $V_{REF} = 1.1V$ (公称)です。R2の推奨標準値は、5k ~ 100k の範囲です。公称出力1.1Vを実現するには、FBを直接CSLに接続してください。

リモート出力電圧検出は、固定モードでは電圧検出と電流検出入力(CSL)が結合しているために不可能ですが、可変モードでは外付抵抗分圧器の上端をリモート検出ポイントとして使用することにより、簡単に実現できます。

低ノイズ動作(PWMモード)

PWMモード($\overline{SKIP} = \text{ハイ}$)では、ノイズに敏感なアプリケーション(ハイファイマルチメディアを装備した機器、携帯電話、RF通信コンピュータ及び電磁ペン入力機器等)のRF及びオーディオ干渉を最小限に抑えます。表5の動作モードの概要を参照してください。 \overline{SKIP} は、外部ロジック信号により駆動できます。

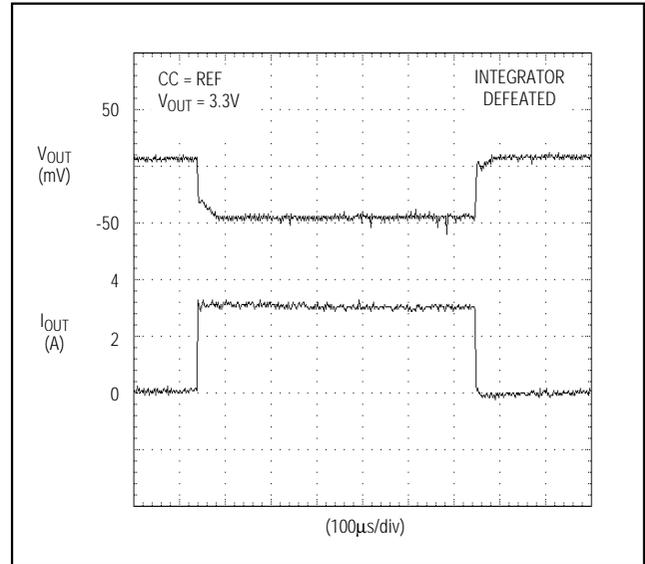


図5b. 積分器が作動していない時の負荷トランジェント応答

PWMモードでは、スイッチング周波数を強制的に一定にして輻射をシステムのオーディオ又はIF帯域外にもっていくことにより、スイッチングノイズに起因する干渉を低減できます。発振周波数は、スイッチング周波数の高調波が敏感な周波数帯域に入らないように選んでください。必要に応じて、発振器を公差の小さい外部クロック発生器に同期させてください。出力電圧レギュレーション範囲を拡張するために、過負荷又はドロップアウト状態では動作周波数が一定に維持されていません(「過負荷及びドロップアウト動作」の項を参照)。

PWMモード($\overline{SKIP} = \text{ハイ}$)では、PWMコントローラに2つの変化を起こさせます。第1に、最小電流コンパレータをディセーブルして固定周波数動作を保証します。第2に、逆電流リミットの検出スレッシュホールドを0mVから-100mVに変更することにより、軽負荷でインダクタ電流が逆になることを許容します。この結果、固定周波数動作及び連続インダクタ電流となります。PWMモードは断続モードインダクタリングを排除し、トランスカップリングのマルチ出力電源のクロスレギュレーションを改善します。

殆どのアプリケーションでは、 \overline{SKIP} をGNDに接続して自己消費電流を最小限に抑えてください。 \overline{SKIP} がハイの時のVLの消費電流は、外部MOSFETゲートの容量及びスイッチング損失に依存しますが、通常20mAとなっています。

ポータブルCPU電源用 低電圧、高精度ステップダウンコントローラ

設計手順

標準アプリケーション回路(図1及び表1)は5つの設計例で、一般的なアプリケーションにそのまま使用できます。以下の設計手順によって、これらの基本的な回路を様々な電圧又は電流条件に合わせて最適化してください。但し、設計を始める前に、下記を確定してください。

- 最大入力(バッテリー)電圧、 $V_{IN(MAX)}$ 。この値は、最悪条件(例えばバッテリー充電器又はACアダプタが接続されているがバッテリーが取り付けられていない無負荷動作等)を考慮して決めてください。必ず、 $V_{IN(MAX)}$ が30Vを超えないようにします。
- 最小入力(バッテリー電圧)、 $V_{IN(MIN)}$ 。この値は、最低バッテリー条件で最大負荷の場合を想定して決めてください。 $V_{IN(MIN)}$ が4.5V以下の場合、外部回路を使用して外部からVLをVL低電圧ロックアウトスレッシュホールドよりも高く保持してください。最小入出力差が1.5V未満の場合は、良好なAC負荷レギュレーションを維持するためにフィルタ容量を増加させる必要があります(「低電圧動作」の項を参照)。

インダクタ値

インダクタンス値は特に重要ではないため、サイズ、コスト及び効率のバランスを考えて自由に選ぶことができます。インダクタ値を小さくするとサイズ及びコストが最小限になりますが、ピーク電流レベルが高くなるために効率が低下します。回路が連続モードと断続モードの境界で動作するまでインダクタンスを下げると、最小のインダクタになります。このクロスオーバーポイントよりさらにインダクタ値を小さくすると、最大負荷でも断続導電動作になります。こうすると出力フィルタに必要な容量が小さくなりますが、 I^2R 損失が増えるために効率は悪化します。逆に、インダクタ値を大きくすると効率は向上しますが、巻数が増えることによる抵抗性損失がやがてピーク電流レベルの低下によるメリットを上回るようになります。又、インダクタ値が大きくなると、負荷変動応答にも影響します(「低電圧動作」の項の V_{SAG} 式を参照)。本項の式は、連続導電動作用の式です。

インダクタンス値(L)、ピーク電流(I_{PEAK})及びDC抵抗(R_{DC})の3つの重要なインダクタのパラメータを指定する必要があります。以下の式に含まれる定数LIRは、インダクタのピークトピークAC電流とDC負荷電流の比です。LIRの値を大きくするとインダクタンスを小さくできますが、損失とリップルが大きくなります。リップル電流と負荷電流の比が30%(LIR = 0.3)のところサイズと損失の妥協点です。これは、ピークインダクタ電流がDC負荷電流の1.15倍であるということです。

Kool-MuはMagnetics, Inc.の登録商標です。

$$L = V_{OUT}(V_{IN(MAX)} - V_{OUT}) / (V_{IN(MIN)} \times f \times I_{OUT} \times LIR)$$

ここで、 f = スイッチング周波数(通常200kHz又は300kHz)、 I_{OUT} = 最大DC負荷電流です。ピーク電流は、次式で求めることができます。

$$I_{PEAK} = I_{LOAD} + [V_{OUT}(V_{IN(MAX)} - V_{OUT}) / (2 \times f \times L \times V_{IN(MAX)})]$$

インダクタのDC抵抗は、 $R_{DC} \times I_{PEAK} < 100mV$ が成り立つだけの値に小さくしてください。これは、効率に対して重要なパラメータです。市販のインダクタに適切なものがない場合は、 L^2 定格が $L \times I_{PEAK}^2$ よりも大きなコアを選び、巻線部分に収まる最も太いワイヤで巻いてください。300kHzアプリケーションでは、フェライトコアをお勧めします。200kHzアプリケーションでは、Kool-Mu®(アルミ合金)又は鉄粉も使用できます。軽負荷効率が重要でない場合は(例えばデスクトップPCアプリケーション)、300kHzでも透磁率の低い鉄粉コアを使用できます。大電流アプリケーションでは、トロイダル又はポットコア等のシールドコア形状を使用すると、ノイズ、EMI及びスイッチング波形のジッタを低く抑えることができます。

電流検出抵抗値

電流検出抵抗値は、最悪条件の電流リミットスレッシュホールド低電圧(「電気的特性」の表参照)及びピークインダクタ電流を基にして計算します。

$$R_{SENSE} = 80mV / I_{PEAK}$$

「インダクタ値」の項の2番目の式の I_{PEAK} を使用してください。 R_{SENSE} の計算値を使用してMOSFETのサイズを決め、最悪条件の電流リミットスレッシュホールド高電圧を基にしてインダクタ飽和電流定格を決めてください。

$$I_{PEAK} = 120mV / R_{SENSE}$$

表面実装金属皮膜等の低インダクタンス抵抗をお勧めします。

入力コンデンサ値

低ESRのバルクコンデンサを、ハイサイドMOSFETのドレインに直接接続してください。バルク入力フィルタコンデンサは、一般的にコンデンサ値ではなく入力リップル電流の必要条件及び電圧定格を基にして選びます。リップル電流の必要条件を満たすのに十分なだけ実効直列抵抗(ESR)が低い電解コンデンサの場合は、必ず十分な容量を備えています。三洋電機のOS-CONやニチコンのPL等のアルミ電解コンデンサは、タンタルタイプよりも優れています。これは、タンタルタイプを特に強力なACアダプタや低インピーダンスバッテリーに接続した場合、パワーアップサージ電流故障の可能性があるためです。RMS入力リップル電流(I_{RMS})は、

ポータブルCPU電源用 低電圧、高精度ステップダウンコントローラ

MAX1636

入力電圧及び負荷電流によって決まります(最悪条件は $V_{IN} = 2 \times V_{OUT}$ の場合)。

$$I_{RMS} = I_{LOAD} \times \sqrt{V_{OUT}(V_{IN} - V_{OUT}) / V_{IN}}$$

即ち、 V_{IN} が $2 \times V_{OUT}$ の場合は、次式が成り立ちます。

$$I_{RMS} = I_{LOAD} / 2$$

出力フィルタコンデンサ値

一般に、出力フィルタコンデンサの値はループ安定性に必要な実際の容量ではなく、ESR及び電圧定格の必要条件によって決まります。つまり、ESRの必要条件を満たす低ESR電解コンデンサの容量は、普通、AC安定性に必要な値よりも大きくなっています。AVX TPS、Sprague 595D、三洋電機のOS-CON又はニチコンのPLシリーズ等のスイッチングレギュレータアプリケーション用の特殊低ESRコンデンサだけを使用してください。安定性を確実にするため、コンデンサは次式で決まる最小容量及び最大ESR値の両方を満たす必要があります。

$$C_{OUT} > V_{REF}(1 + V_{OUT} / V_{IN(MIN)}) / V_{OUT} \times R_{SENSE} \times f$$

$$R_{ESR} < R_{SENSE} \times V_{OUT} / V_{REF}$$

ここで、 R_{ESR} は以下の説明にあるようにこの1.5倍まで可能です。

これらの式は、最悪条件を想定しており、ジッタフリーの固定周波数動作のために位相マージンを 45° とし、ゼロから最大負荷までのステップ変化に対して、程よくダンピングされた出力を提供します。場合によってはコストを下げるために、これらの規則に厳密に従わずにより安価なコンデンサを使用する場合も出てきます。特に負荷に大きなステップ状の変化がないような場合に、そのようなコンデンサを使用します。全温度範囲でベンチテストを行い、許容ノイズ及びトランジェント応答を確認した上でそのようにしても構いません。

安定動作と不安定動作の間には、明確に定義された境界があるわけではありません。位相マージンが低下した場合の最初の兆候は、タイミングジッタが多少見られることです。これは、オシロスコープが完全に同期できないためにスイッチング波形のエッジがぼける表れ方をします。厳密に言えば、デューティファクタが僅かに変動するため、このジッタ(通常は無害)は不安定動作です。ESRの大きなコンデンサを使用すると、このジッタが顕著になり、負荷トランジェント出力電圧波形のエッジがギザギザしてきます。そして最終的に負荷トランジェント波形に乗っているリングングが大きくなり、ピークノイズレベルが出力電圧の許容限度を超えます。位相マージンがゼロで明らかに不安定な

場合でも、(負荷が一定であれば)出力電圧ノイズが $I_{PEAK} \times R_{ESR}$ より著しく悪くなることは決してありません。

RF通信機やその他のノイズに敏感なアナログ機器を設計する場合は、慎重にこのガイドラインに従ってください。ノートブックコンピュータ等の民生用温度範囲のデジタル機器では、 R_{ESR} を1.5倍にしても安定性やトランジェント応答を損なうことはありません。

通常出力電圧リップルの主な原因はフィルタコンデンサのESRであり、 $I_{RIPPLE} \times R_{ESR}$ で近似できます。容量性の条件もあるため、連続導電モードでのリップルの完全な式は、 $V_{NOISE(p-p)} = I_{RIPPLE} \times [R_{ESR} + 1 / (2 \times \pi \times f \times C_{OUT})]$ となります。Idle Modeでは、インダクタ電流が断続になり、高いピークと間隔の広いパルスになります。このため、軽負荷時にかえてノイズが(最大負荷時に比べて)大きくなる場合があります。Idle Modeにおける出力リップルは、次式で計算してください。

$$V_{NOISE(p-p)} = \frac{0.02 \times R_{ESR} + 0.0003 \times L \times \left[1/V_{OUT} + 1/(V_{IN} - V_{OUT}) \right]}{(R_{SENSE})^2 \times C_F}$$

その他の部品の選択

MOSFETスイッチ

大電流NチャネルMOSFETは、保証オン抵抗仕様が $V_{GS} = 4.5V$ で規定されているロジックレベルタイプであることが必要です。より低いゲートスレッショルド仕様のほうが好適です(即ち $3V_{max}$ よりも $2V_{max}$ が好適)。ドレインソース・ブレイクダウン電圧定格は、少なくとも最大入力電圧と等しいことが必要であり、できれば20%のデレーティング係数を付加します。ゲートチャージのナノクーロン当たりのオン抵抗が最も小さなMOSFETが最良です。 $R_{DS(ON)} \times Q_g$ の値によって、様々なMOSFETを比較できます。新しいMOSFETプロセス技術によってセル構造の密度が高くなっているものの方が、一般的に高性能を示します。内蔵のゲートドライバは、全ゲートチャージとして $100nC$ 以上を許容しますが、最良のスイッチング時間を維持するには $70nC$ が実用的な上限です。

大電流アプリケーションでは、MOSFETパッケージの電力消費が往々にして主要なデザイン要素になります。 I^2R 電力損失は、ハイサイドMOSFET及びローサイドMOSFETの両方において最大の発熱源となります。 I^2R 損失は、デューティファクタに従ってQ1とQ2の間に分配されます(以下の式を参照)。一般的に、スイッチング損失は上側のMOSFETだけに影響します。これは、殆どの場合同期整流器がターンオンする前にショットキ整流器

ポータブルCPU電源用 低電圧、高精度ステップダウンコントローラ

MAX1636

がスイッチングノードをクランプするためです。ゲートチャージ損失は、ドライバによって放熱されるため、このMOSFETを加熱しません。パッケージの熱抵抗仕様を使用して、温度上昇を計算し、周囲温度が高くても両方のMOSFETが最大ジャンクション温度以下に留まるようにしてください。ハイサイドMOSFETの最悪条件の電力消費は、入力電圧が両極端の場合に起こります。ローサイドMOSFETの最悪条件の電力消費は、最大入力電圧で起こります。

$$\text{デューティ} = (V_{OUT} + V_{O2}) / (V_{IN} - V_{O1})$$

$$PD(\text{上側FET}) = I_{LOAD}^2 \times R_{DS(ON)} \times \text{デューティ} + V_{IN} \times I_{LOAD} \times f \times [(V_{IN} \times C_{RSS}) / I_{GATE} + 20\text{ns}]$$

$$PD(\text{下側FET}) = I_{LOAD}^2 \times R_{DS(ON)} \times (1 - \text{デューティ})$$

ここで、オン状態電圧降下 $V_Q = I_{LOAD} \times R_{DS(ON)}$ 、 $C_{RSS} = \text{MOSFET逆伝達容量}$ 、 $I_{GATE} = \text{DHドライバピーク出力電流能力}(1\text{A typ})$ 、 $20\text{ns} = \text{DHドライバの固有立上がり/立下がり時間}$ です。MAX1636の出力低電圧シャットダウン機能によって、出力短絡状態の同期整流器が保護されます。EMIを低減するため、ハイサイドスイッチのドレインとローサイドスイッチのソースの間に $0.1\mu\text{F}$ セラミックコンデンサを付加してください。

整流器クランプダイオード

この整流器は、ローサイドMOSFETの両端のクランプです。このクランプは、1つのMOSFETをオフしてから各ローサイドMOSFETをオンにするまでの60nsのデッドタイム中の負のインダクタスイングを捕捉します。最新世代のMOSFETでは、高速シリコンボディアオードを備えているため、このダイオードが効率が重要でない場合には十分なクランプダイオードの役割を果たします。ショットキダイオードをボディアオードと並列に取り付けると、順方向電圧降下が減少して効率が1%~2%向上します。ダイオードには、DC電流定格が負荷電流の1/3に等しいものを使用してください。例えば、1.5Aまでの負荷にはMBR0530(定格500mA)、3Aまでの負荷には1N5819タイプ、10Aまでの負荷には1N5822タイプを使用してください。整流器の逆方向ブレークダウン電圧定格は、少なくとも最大入力電圧と等しくなければならず、できれば20%のディレーティング係数を付加します。

ブースト電源ダイオード

殆どのアプリケーションでは、1N4148のような信号ダイオードが良好に動作します。入力電圧が+6Vより低くなる可能性がある場合は、小さな(20mA)ショットキダイオードを使用することによって、効率及びドロップアウト特性が多少向上します。1N5817や1N4001の

ような大きなパワーダイオードは使用しないでください。ジャンクション容量が大きいと、VLが過剰な電圧までポンプアップされる恐れがあるためです。

低電圧動作

低入力電圧及び低入出力電圧差の場合に対し、それぞれ設計上特別な配慮が要求されます。絶対入力電圧が低いと、VLリニアレギュレータがドロップアウトに入り自ら停止する可能性があります。 $V_{IN}-V_{OUT}$ 差が小さいと、負荷電流が急変した時に出力電圧が落ち込むことがあります。この落ち込みの大きさは、次式に示すようにインダクタ値及び最大デューティファクタ(「電気的特性」の D_{MAX} パラメータで、 $f = 200\text{kHz}$ では全温度範囲で98%を保証)の関数です。

$$V_{SAG} = \frac{(I_{STEP})^2 \times L}{2 \times C_F \times (V_{IN(MIN)} \times D_{MAX} - V_{OUT})}$$

表6は低電圧故障対策ガイドです。低電圧落ち込みを直すには、出力コンデンサの値を大きくします。例えば、 $V_{IN} = +5.5\text{V}$ 、 $V_{OUT} = +5\text{V}$ 、 $L = 10\mu\text{H}$ 、 $f = 200\text{kHz}$ 、 $I_{STEP} = 3\text{A}$ の時に、全容量が $660\mu\text{F}$ あると落ち込みを200mV以下に抑えることができます。ここで増加しなければならないのは容量だけであって、ESRの必要条件は変化しないことに注意してください。このように、容量の追加は、低コストのバルクコンデンサを通常の低ESRコンデンサに並列に接続することにより実現できます。

アプリケーション情報

重負荷における効率

負荷をかけた状態で効率が低下する主要な原因を重要度の順に並べると、以下のようになります。

- $P(I^2R) = I^2R$ 損失
- $P(\text{tran}) =$ 遷移損失
- $P(\text{gate}) =$ ゲートチャージ損失
- $P(\text{diode}) =$ ダイオード導電損失
- $P(\text{cap}) =$ コンデンサESR損失
- $P(IC) =$ ICの動作消費電流に起因する損失

重負荷では、インダクタのAC電流成分が小さいためにインダクタコア損失が僅かです。このため、この解析ではインダクタンスコア損失は考慮していません。特に300kHzではフェライトコアが望まれますが、Kool-Mu等の鉄粉コアでも良好に動作します。

$$\begin{aligned} \text{効率} &= P_{OUT} / P_{IN} \times 100\% \\ &= P_{OUT} / (P_{OUT} + P_{TOTAL}) \times 100\% \end{aligned}$$

ポータブルCPU電源用 低電圧、高精度ステップダウンコントローラ

MAX1636

表6. 低電圧故障対策チャート

現象	条件	原因	対策
負荷のステップ変化時にV _{OUT} が落ち込む	低V _{IN} -V _{OUT} 差、< 1.5V	サイクル当たりのインダクタ電流のスルーレートが不足	式に従ってバルク出力容量を増加(「低電圧動作」の項を参照)。インダクタ値を低減。
ドロップアウト電圧が高すぎる(V _{IN} が減少するとV _{OUT} がそれに従う)	低V _{IN} -V _{OUT} 差、< 1V	最大デューティサイクルリミットを超過	動作周波数を200kHzに低減。MOSFETのオン抵抗とコイルDCRを低減。
不安定—異なるデューティファクタと周波数の間でジッタ	低V _{IN} -V _{OUT} 差、< 0.5V	内部低ドロップアウト回路の正常機能。	最小入力電圧を増加するか無視。
低効率	低入力電圧、< 5V	VLリニアレギュレータがドロップアウトに入り、良好なゲート駆動レベルを提供していない。	小さな20mAショットキダイオードを使用して、ダイオードD2をブースト。VLを外部電源で駆動。
負荷存在下でスタートしない、あるいはバッテリーが完全に消耗する前に停止	低入力電圧、< 4.5V	VL出力が低過ぎるためVLのUVLOスレッシュホールドに達している。	VLを外部電源で駆動(例えばシステム+5V電源)

$$P_{TOTAL} = P(I^2R) + P(\text{tran}) + P(\text{gate}) + P(\text{diode}) + P(\text{cap}) + P(\text{IC})$$

$$P = (I^2R) = (I_{LOAD})^2 \times (R_{DC} + R_{DS(ON)} + R_{SENSE})$$

ここで、R_{DC}はコイルのDC抵抗、R_{DS(ON)}はMOSFETのオン抵抗、R_{SENSE}は電流検出抵抗値です。R_{DS(ON)}の項では、ハイサイドスイッチ及びローサイドスイッチがインダクタ電流をタイムシェアリングしているため、それらのMOSFETを同一であると仮定しています。MOSFETが同一ではない場合、損失はデューティファクタに従って損失を平均することにより計算できます。

$$P(\text{tran}) = \text{遷移損失} = V_{IN} \times I_{LOAD} \times f \times 3/2 \times [(V_{IN} C_{RSS} / I_{GATE}) + 20\text{ns}]$$

ここで、C_{RSS}はハイサイドMOSFETの逆方向伝達容量(データシートのパラメータ)、I_{GATE}はDHゲートドライバのピーク出力電流(1.5A typ)、そして20nsはDHドライバの立上がり/立下がり時間(20ns typ)です。

$$P(\text{gate}) = Q_g \times f \times V_L$$

ここで、V_Lは内部ロジック電源電圧(+5V)、Q_gはローサイド及びハイサイドスイッチのゲートチャージ値の合計です。マッチングされたMOSFETにおいては、Q_gは個々のMOSFETのデータシート値の2倍です。V_{OUT}が4.5V以下に低く設定されている場合は、この式のV_LをV_{BATT}で置き換えてください。この場合、V_Lをシステム+5V電源等の高効率5V電源に接続することにより、効率を向上させることができます。

$$P(\text{diode}) = \text{ダイオード導電損失} = I_{LOAD} \times V_{FWD} \times t_D \times f$$

ここで、t_Dはダイオード導電時間(120ns typ)、V_{FWD}はダイオードの順方向電圧です。この電力は、外部

ショットキダイオードが使用されない場合MOSFETのボディダイオードで消費されます。

$$P(\text{cap}) = \text{入力コンデンサESR損失} = I_{RMS}^2 \times R_{ESR}$$

ここで、I_{RMS}は「入力コンデンサ値」の項で計算された入力リップル電流です。

軽負荷時の効率

PWMは、軽負荷時に断続モードで動作します。即ちインダクタ電流はスイッチングサイクルのある時点でゼロまで放電します。このことからインダクタ電流のAC成分が負荷電流に比べて大きくなり、そのためコア損失及び出力フィルタコンデンサにおけるI²R損失が増加します。最良の軽負荷効率を得るには、ゲートチャージレベルが中程度のMOSFETを使用し、フェライト、MPPその他の低損失コア材料を使用してください。鉄粉コアは避けてください。Kool-Mu(アルミ合金)もフェライト程適していません。

PCボードレイアウト

ノイズ、効率及び安定性の仕様を実現するには、良好なPCボードレイアウトが必須です。PCボードレイアウトの作成者には明確な指示を与え、できればパワースwitchング部品の配置及び大電流配線のスケッチを添えてください。PCボードレイアウトの例は、MAX1636評価キットの説明書に記載されています。最適な性能を発揮させるには、グランドプレーンが必須です。殆どのアプリケーションでは回路が多層ボードに配置されますが、4層以上の銅層をフルに使用することをお勧めします。最上層は大電流接続、最下層は静かな接続(REF、SS、GND)に使用してください。内部の層は、

ポータブルCPU電源用 低電圧、高精度ステップダウンコントローラ

MAX1636

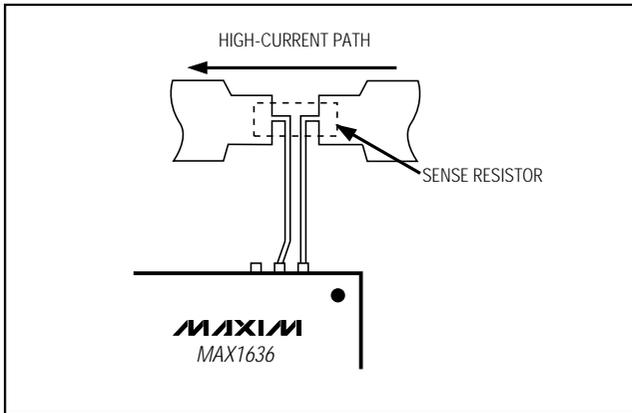


図6. 電流検出抵抗のケルビン接続

切れ目のないグラウンドプレーンとして使用してください。以下の手順に従ってください。

1) 大電力部品(C1、C2、Q1、Q2、D1、L1及びR1)を先に配置します。この時、それぞれのグラウンドを隣接させます。

- 電流検出抵抗のトレース長をできるだけ短くし、電流を正確に検出するためにケルビン接続にします(図7)。
- 大電流経路のグラウンドトレースをできるだけ短くします。
- 大電流経路のその他のトレースをできるだけ短くします。
 - トレースの幅を5mm以上にしてください。
 - CINからハイサイドMOSFETのドレインまでの長さは最大10mm。
 - 整流器ダイオードのカソードからローサイドMOSFETまでの長さは最大5mm。
 - LXノード(MOSFET、整流器カソード、インダクタ)の長さは最大15mm。

表面実装電力部品同士が隣接しあって、各グラウンド端子同士が殆ど触れ合っている形が理想的です。これらの大電流グラウンドは、ピアを通さないで最上層の銅の広い隙間のないゾーンで互いに接続します。こうしてできた最上層の「サブグラウンドプレーン」は、出力グラウンド端子のところ通常の内層のグラウンドプレーンに接続します。これにより、ICのアナロググラウンドがIRドロップやグラウンドノイズの影響なしに電源の出力端子で検出できるようにします。その他の大電流経路もできるだけ短くすべきですが、主にグラウンドや電流

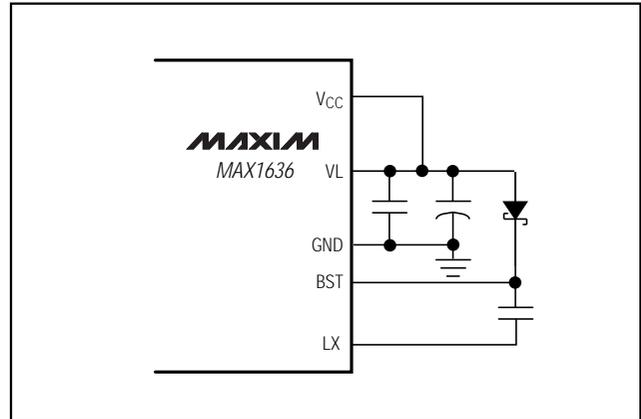


図7. コンデンサの配置

検出線の接続の短縮に努力を集中することにより、PCボードのレイアウトの問題の約90%までは解決されず(PCボードレイアウトの例は、MAX1636評価キットの説明書に記載されています)。

- 2) IC及び信号部品を配置します。メインスイッチングノード(LXノード)を敏感なアナログ部品(電流検出トレース及びREFコンデンサ)から遠ざけてください。IC及びアナログ部品は、ボード上のパワースイッチングノードの反対面に配置します。重要: ICは電流検出抵抗から10mm以内に配置する必要があります。ゲート駆動トレース(DH、DL及びBST)は、20mm以内に短く保ち、CSH、CSL及びREFから遠ざけて配線してください。セラミックバイパスコンデンサは、ICの近くに配置してください。パルクコンデンサはこれより遠くてもかまいません。VLをV_{CC}の電源として使用する場合は、0.1µFコンデンサをV_{CC}ピンの近くに、そして4.7µFをそれより遠くに、しかしブーストダイオードよりは近くに配置してください(図7)。
- 3) 入力グラウンドトレース、パワーグラウンド(サブグラウンドプレーン)及び通常グラウンドプレーンが電源の出力グラウンド端子で出会うところでシングルポイント・スターグラウンドにします。ICの両方のグラウンドピン及び全てのICバイパスコンデンサを、通常グラウンドプレーンに接続します。

チップ情報

TRANSISTOR COUNT: 3472

ポータブルCPU電源用 低電圧、高精度ステップダウンコントローラ

パッケージ

MAX1636

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.068	0.078	1.73	1.99
A1	0.002	0.008	0.05	0.21
B	0.010	0.015	0.25	0.38
C	0.004	0.008	0.09	0.20
D	SEE VARIATIONS			
E	0.205	0.209	5.20	5.38
e	0.0256	BSC	0.65	BSC
H	0.301	0.311	7.65	7.90
L	0.025	0.037	0.63	0.95
α	0°	8°	0°	8°

D	INCHES		MILLIMETERS		
	MIN	MAX	MIN	MAX	
D	0.239	0.249	6.07	6.33	14L
D	0.239	0.249	6.07	6.33	16L
D	0.278	0.289	7.07	7.33	20L
D	0.317	0.328	8.07	8.33	24L
D	0.397	0.407	10.07	10.33	28L

NOTES:

1. D&E DO NOT INCLUDE MOLD FLASH.
2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED .15mm (.006")
3. CONTROLLING DIMENSION: MILLIMETER

MAXIM		
<small>PROPRIETARY INFORMATION</small>		
<small>TITLE:</small>		
PACKAGE OUTLINE, SSOP, 5.3X.65mm		
<small>APPROVAL</small>	<small>DOCUMENT CONTROL NO.</small>	<small>REV</small>
	21-0056	A 1/1

SSOP-EP5

ポータブルCPU電源用 低電圧、高精度ステップダウンコントローラ

MAX1636