# 2.75kV<sub>RMS</sub>絶縁型500kbps/25Mbpsフルデュプレックス RS-485/RS-422トランシーバ、±35kV ESD 保護およびトランスドライバ内蔵

### 説明

絶縁型RS-485/RS-422トランシーバのMAX14853/MAX14855は、2750 $V_{RMS}$ (60秒)のガルバニック絶縁をデバイスのケーブル側(RS-485/RS-422ドライバ/レシーバ側)とUART側の間に提供します。絶縁は、ポート間にグランド電位の大きな差が存在する場合にグランドループを切断することでノイズを低減し通信を改善します。これらのデバイスは、最大500kbps (MAX14853)または25Mbps (MAX14855)の堅牢な通信を実現します。

MAX14853/MAX14855は、外付けトランスを使用してトランシーバのケーブル側へ電力を伝送する450kHzトランスドライバを内蔵しています。内蔵LDOによって、ICのケーブル側に給電するためのシンプルでスペース効率に優れたアーキテクチャが提供されています。

MAX14853/MAX14855は、1つのドライブチャネルと1つの受信チャネルを備えています。レシーバは、1/4ユニット負荷で、1つの共通バス上に最大128のトランシーバを接続可能です。

内蔵の真のフェイルセーフ回路は、入力が短絡またはオープンの場合に、レシーバ出力を確実にロジックハイにします。低電圧ロックアウトは、ケーブル側またはUART側の電源が正常動作レベルを下回るとドライバをディセーブルにします。

ドライバ出力とレシーバ入力は、ケーブル側GNDBに対し、ヒューマンボディモデル(HBM)で規定された±35kVの静電気放電(ESD)から保護されます。

MAX14853/MAX14855は、ワイドボディの16ピン SOICパッケージで提供され、-40 $^{\circ}$ ~+105 $^{\circ}$ の温度範囲で動作します。

### アプリケーション

- 産業オートメーション機器
- プログラマブルロジックコントローラ
- HVAC
- パワーメータ

型番はデータシートの最後に記載されています。

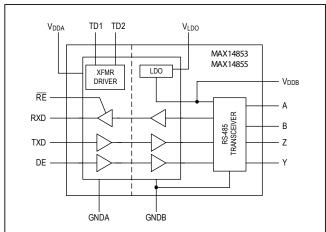
### 安全規格認定(申請中)

- UL (UL1577に準拠)
- cUL (CSA公告5Aに準拠)
- VDE 0884-10

### 利点および特長

- 高集積化によって設計を簡素化
  - ケーブル側への給電用LDO内蔵
  - ケーブル側への電力伝送用トランスドライバ内蔵
- 高性能トランシーバによって柔軟な設計を実現
  - RS-485 EIA/TIA-485規格に準拠
  - 最大データレート: 500kbps (MAX14853)/ 25Mbps (MAX14855)
  - バス上に最大128のデバイス
  - スルーレート制限出力(MAX14853)
  - レシーバデグリッチフィルタ内蔵でノイズ耐性を強化 (MAX14853)
- 内蔵保護によって堅牢な通信を確保
  - ドライバ出力/レシーバ入力のESD (HBM): ±35kV
  - 絶縁耐圧電圧(V<sub>ISO</sub>): 2.75kV<sub>RMS</sub> (60秒)
  - 最大繰り返しピーク絶縁電圧(VIORM):630VPEAK
  - 最大動作絶縁電圧(V<sub>IOWM</sub>): 445V<sub>RMS</sub>
  - 寿命:30年以上(定格動作電圧時)
  - IEC 61000-4-5適合サージ耐圧: ±10kV
  - サーマルシャットダウン

## ファンクションダイアグラム





19-7546; Rev 3; 1/16

本データシートは日本語翻訳であり、相違及び誤りのある可能性があります。設計の際は英語版データシートを参照してください。

# 2.75kV<sub>RMS</sub>絶縁型500kbps/25Mbpsフルデュプレックス RS-485/RS-422トランシーバ、±35kV ESD 保護およびトランスドライバ内蔵

## **Absolute Maximum Ratings**

V <sub>DDA</sub> to GNDA0.3V to +6V V <sub>DDB</sub> to GNDB0.3V to +6V V <sub>LDO</sub> to GNDB0.3V to +16V	Continuous Power Dissipation (T <sub>A</sub> = +70°C) 16-pin Wide SOIC (derate 14.1mW/°C above +70°C)1126.8mW
TD1, TD2 to GNDA0.3V to +12V	Operating Temperature Range40°C to +105°C
TXD, DE, RE, RXD to GNDA0.3V to +6V	Junction Temperature+150°C
A, B, Y, Z to GNDB8V to +13V	Storage Temperature Range65°C to +150°C
TD1, TD2 Continuous Current1.4A	Lead Temperature (soldering, 10s)+300°C
Short-Circuit Duration (RXD to GNDA, A, B, Y, Z,	Soldering Temperature (reflow)+260°C
V <sub>DDB</sub> to GNDB)Continuous	

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## **Package Thermal Characteristics (Note 1)**

 $\label{eq:Junction-to-Ambient Thermal Resistance for the Lorentzian Lambda} Junction-to-Case Thermal Resistance \ (\theta_{JC})......23°C/W \\$ 

Note 1: Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to <a href="https://www.maximintegrated.com/jp/thermal-tutorial">www.maximintegrated.com/jp/thermal-tutorial</a>.

### **DC Electrical Characteristics**

 $(V_{DDA} - V_{GNDA} = 3.0V \text{ to } 5.5V, V_{DDB} - V_{GNDB} = 3.0V \text{ to } 5.5V, T_A = T_{MIN} \text{ to } T_{MAX}, \text{ unless otherwise noted. Typical values are at } V_{DDA} - V_{GNDA} = 3.3V, V_{DDB} - V_{GNDB} = 3.3V, V_{GNDA} = V_{GNDB}, \text{ and } T_A = +25^{\circ}C.) \text{ (Notes 2, 3)}$ 

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
POWER							
Supply Voltage	$V_{DDA}$		3.0		5.5	V	
Supply Voltage	V <sub>DDB</sub>		3.0		5.5	V	
Supply Current	I <sub>DDA</sub>	V <sub>DDA</sub> = 5V, DE = high, $\overline{RE}$ = TXD = low, RXD unconnected, no load, TD1/TD2 unconnected		4.7	7.7	mA	
Cappi, Caron	I <sub>DDB</sub>	DE = high, $\overline{RE}$ = TXD = low, RXD unconnected, no load, $V_{DDB}$ = 3.3V		7.4	12.5		
		RE, RXD, DE, TXD	1.50	1.58	1.65		
Undervoltage Lockout Threshold	V <sub>UVLOA</sub>	TD1/TD2 driver	2.55	2.7	2.85	V	
THEOHOIG	V <sub>UVLOB</sub>		2.55	2.7	2.85		
	\/	RE, RXD, DE, TXD		50			
Undervoltage Lockout Threshold Hysteresis	Vuvhysta	TD1/TD2 driver		200		mV	
Trii conoid Tryoter coio	V <sub>UVHYSTB</sub>		200				
TRANSFORMER DRIVER							
Output Resistance	R <sub>O</sub>	TD1/TD2 = low, I <sub>OUT</sub> = 300mA		0.6	1.5	Ω	
TD4 TD2 Comment Limit		4.5V ≤ V <sub>DDA</sub> ≤ 5.5V	540	785	1300	A	
TD1, TD2 Current Limit	ILIM	3.0V ≤ V <sub>DDA</sub> ≤ 3.6V	485	730	1170	- mA	
Switching Frequency	fsw		350	450	550	kHz	
Duty Cycle	D			50		%	
Crossover Dead Time	<sup>t</sup> DEAD			50		ns	

## **DC Electrical Characteristics (continued)**

 $(V_{DDA}-V_{GNDA}=3.0V\ to\ 5.5V,\ V_{DDB}-V_{GNDB}=3.0V\ to\ 5.5V,\ T_{A}=T_{MIN}\ to\ T_{MAX},\ unless\ otherwise\ noted.$  Typical values are at  $V_{DDA}-V_{GNDA}=3.3V,\ V_{DDB}-V_{GNDB}=3.3V,\ V_{GNDA}=V_{GNDB},\ and\ T_{A}=+25^{\circ}C.)\ (Notes\ 2,\ 3)$ 

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
LDO						
LDO Supply Voltage	V <sub>LDO</sub>	Relative to GNDB, LDO is on (Note 4)	3.18		14	V
LDO Supply Current	I <sub>LDO</sub>	DE = high, $\overline{RE}$ = TXD = low, no load, V <sub>LDO</sub> = 5.5V		7.5	12.9	mA
LDO Output Voltage	V <sub>DDB</sub>		3.0	3.3	3.6	V
LDO Current Limit				300		mA
Load Regulation		V <sub>LDO</sub> = 3.3V, I <sub>LOAD</sub> = -20mA		0.19	1.7	mV/mA
Line Regulation		V <sub>LDO</sub> = 3.3V, I <sub>LOAD</sub> = -20mA		0.12	1.8	mV/V
Dropout Voltage		V <sub>LDO</sub> = 3.18V, I <sub>DDB</sub> = -120mA		100	180	mV
Load Capacitance		Nominal value (Note 5)	1		10	μF
LOGIC INTERFACE (TXD, RXD	, DE, RE)		ı			
Input High Voltage	VIH	RE, TXD, DE to GNDA	0.7 x V <sub>DDA</sub>			V
Input Low Voltage	V <sub>I</sub> L	RE, TXD, DE to GNDA			0.8	V
Input Hysteresis	V <sub>HYS</sub>	RE, TXD, DE to GNDA		220		mV
Input Capacitance	C <sub>IN</sub>	RE, TXD, DE, f = 1MHz		2		pF
Input Pullup Current	I <sub>PU</sub>	TXD	-10	-4.5	-1.5	μA
Input Pulldown Current	IPD	DE, RE	1.5	4.5	10	μΑ
Output Voltage High	Voн	RXD to GNDA, I <sub>OUT</sub> = -4mA	V <sub>DDA</sub> -0.4			V
Output Voltage Low	V <sub>OL</sub>	RXD to GNDA, I <sub>OUT</sub> = 4mA			0.4	V
Short-Circuit Output Pullup Current	ISH_PU	$0V \le V_{RXD} \le V_{DDA}, \overline{RE} = low$	6.4		42	mA
Short-Circuit Output Pulldown Current	<sup>I</sup> SH_PD	$0V \le V_{RXD} \le V_{DDA}, \overline{RE} = low$	5.5		40	mA
Three-State Output Current	loz	$0V \le V_{RXD} \le V_{DDA}$ , $\overline{RE} = high$	-1		+1	μA
DRIVER						
		$R_L = 54\Omega$ , TXD = high or low, Figure 1a	1.5			
Differential Driver Output	IVODI	R <sub>L</sub> = $100\Omega$ , TXD = high or low, Figure 1a	2.0			V
		-7V ≤V <sub>CM</sub> ≤ +12V, <u>Figure 1b</u>	1.5		5	
Change in Magnitude of Differential Driver Output Voltage	ΔV <sub>OD</sub>	$R_L$ = 100Ω or 54Ω, <u>Figure 1a</u> (Note 6)			0.2	V
Driver Common-Mode Output Voltage	Voc	$R_L$ = 100Ω or 54Ω, <u>Figure 1a</u> (Note 6)		V <sub>DDB</sub> /	3	V

# 2.75kV<sub>RMS</sub>絶縁型500kbps/25Mbpsフルデュプレックス RS-485/RS-422トランシーバ、±35kV ESD 保護およびトランスドライバ内蔵

## **DC Electrical Characteristics (continued)**

 $(V_{DDA}-V_{GNDA}=3.0V\ to\ 5.5V,\ V_{DDB}-V_{GNDB}=3.0V\ to\ 5.5V,\ T_{A}=T_{MIN}\ to\ T_{MAX},\ unless\ otherwise\ noted.$  Typical values are at  $V_{DDA}-V_{GNDA}=3.3V,\ V_{DDB}-V_{GNDB}=3.3V,\ V_{GNDA}=V_{GNDB},\ and\ T_{A}=+25^{\circ}C.)\ (Notes\ 2,\ 3)$ 

PARAMETER	SYMBOL	COND	DITIONS	MIN	TYP	MAX	UNITS	
Change in Magnitude of Common-Mode Voltage	ΔV <sub>OC</sub>	$R_L = 100\Omega \text{ or } 54\Omega$			0.2	٧		
Driver Short-Circuit Output	loop	GNDB ≤ V <sub>OUT</sub> ≤ + (Note 7)	GNDB ≤ V <sub>OUT</sub> ≤ +12V, output low (Note 7)			+250	mΛ	
Current	IOSD	-7V ≤ V <sub>OUT</sub> ≤ V <sub>D[</sub> (Note 7)	<sub>DB</sub> , output high	-250		-30	mA	
Single-Ended Driver Output Voltage High	$V_{OH}$	Y and Z outputs, Iy	<sub>Y,Z</sub> = -20mA	2.2			V	
Single-Ended Driver Output Voltage Low	V <sub>OL</sub>	Y and Z outputs, Iv	<sub>Y,Z</sub> = +20mA			0.8	V	
Differential Driver Output Capacitance	C <sub>OD</sub>	$DE = \overline{RE} = high, f$	= 4MHz		12		pF	
RECEIVER								
		DE = GNDA,	V <sub>IN</sub> = +12V			+250	_	
Input Current (A and B)	I <sub>A</sub> , I <sub>B</sub>	$V_{DDB} = V_{GNDB}$ or 3.6V $V_{IN} = -7V$		-200			μΑ	
Receiver Differential Threshold Voltage	VTH	-7V ≤ V <sub>CM</sub> ≤ +12V	/	-200	-120	-10	mV	
Receiver Input Hysteresis	$\Delta V_{TH}$	V <sub>CM</sub> = 0V			20		mV	
Receiver Input Resistance	R <sub>IN</sub>	-7V ≤ V <sub>CM</sub> ≤ +12V	/, DE = low	48			kΩ	
Differential Input Capacitance	$C_{A,B}$	Measured between DE = RE = GNDA			12		pF	
PROTECTION		_						
Thermal-Shutdown Threshold	T <sub>SHDN</sub>	Temperature rising	J		+160		°C	
Thermal-Shutdown Hysteresis	T <sub>HYST</sub>				15		°C	
		Human Body Mode	el		±35			
ESD Protection (A, B, Y, Z Pins to GNDB)		IEC 61000-4-2 Air- GND	-Gap Discharge to	±18		kV		
,		IEC 61000-4-2- Contact Discharge to GND			±8			
ESD Protection (A, B, Y, Z, GNDB Pins to GNDA)		Human Body Mode		±8		kV		
ESD Protection (All Other Pins)		Human Body Mode	el		±4		kV	

# 2.75kV<sub>RMS</sub>絶縁型500kbps/25Mbpsフルデュプレックス RS-485/RS-422トランシーバ、±35kV ESD 保護およびトランスドライバ内蔵

## **Switching Electrical Characteristics (MAX14853)**

 $(V_{DDA}-V_{GNDA}=3.0V\ to\ 5.5V,\ V_{DDB}-V_{GNDB}=3.0V\ to\ 5.5V,\ T_{A}=T_{MIN}\ to\ T_{MAX},\ unless\ otherwise\ noted.$  Typical values are at  $V_{DDA}-V_{GNDA}=3.3V,\ V_{DDB}-V_{GNDB}=3.3V,\ V_{GNDA}=V_{GNDB},\ and\ T_{A}=+25^{\circ}C.)\ (Note\ 5)$ 

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DYNAMIC						
Common-Mode Transient Immunity	СМТІ	(Note 8)		35		kV/μs
Glitch Rejection		TXD, DE, RXD	10	17	29	ns
DRIVER						
Driver Propagation Delay	<sup>t</sup> DPLH, <sup>t</sup> DPHL	$R_L = 54\Omega$ , $C_L = 50pF$ , Figure 2 and Figure 3			1040	ns
Differential Driver Output Skew   tDPLH - tDPHL	<sup>t</sup> DSKEW	$R_L = 54\Omega$ , $C_L = 50pF$ , Figure 2 and Figure 3			144	ns
Driver Differential Output Rise or Fall Time	tLH, tHL	$R_L = 54\Omega$ , $C_L = 50pF$ , Figure 2 and Figure 3			900	ns
Maximum Data Rate	DR <sub>MAX</sub>		500			kbps
Driver Enable to Output High	t <sub>DZH</sub>	R <sub>L</sub> = 110Ω, C <sub>L</sub> = 50pF, <u>Figure 4</u>			2540	ns
Driver Enable to Output Low	tDZL	R <sub>L</sub> = 110Ω, C <sub>L</sub> = 50pF, <u>Figure 5</u>			2540	ns
Driver Disable Time From Low	t <sub>DLZ</sub>	$R_L = 110\Omega$ , $C_L = 50pF$ , Figure 5			140	ns
Driver Disable Time From High	t <sub>DHZ</sub>	$R_L = 110\Omega$ , $C_L = 50pF$ , Figure 4			140	ns
RECEIVER						
Receiver Propagation Delay	<sup>t</sup> RPLH, <sup>t</sup> RPHL	C <sub>L</sub> = 15pF, <u>Figure 6</u> and <u>Figure 7</u> (Note 9)			240	ns
Receiver Output Skew	tRSKEW	C <sub>L</sub> = 15pF, <u>Figure 6</u> and <u>Figure 7</u> (Note 9)			34	ns
Maximum Data Rate	DR <sub>MAX</sub>		500			kbps
Receiver Enable to Output High	<sup>t</sup> RZH	$R_L = 1k\Omega$ , $C_L = 15pF$ , S2 closed, Figure 8			20	ns
Receiver Enable to Output Low	<sup>t</sup> RZL	$R_L = 1k\Omega$ , $C_L = 15pF$ , S1 closed, Figure 8			30	ns
Receiver Disable Time From Low	t <sub>RLZ</sub>	$R_L = 1k\Omega$ , $C_L = 15pF$ , S1 closed, Figure 8			20	ns
Receiver Disable Time From High	<sup>t</sup> RHZ	$R_L = 1k\Omega$ , $C_L = 15pF$ , S2 closed, Figure 8			20	ns

## **Switching Electrical Characteristics (MAX14855)**

 $(V_{DDA} - V_{GNDA} = 3.0V \text{ to } 5.5V, V_{DDB} - V_{GNDB} = 3.0V \text{ to } 5.5V, T_{A} = T_{MIN} \text{ to } T_{MAX}, \text{ unless otherwise noted. Typical values are at } V_{DDA} - V_{GNDA} = 3.3V, V_{DDB} - V_{GNDB} = 3.3V, V_{GNDA} = V_{GNDB}, \text{ and } T_{A} = +25^{\circ}\text{C.}) \text{ (Note 5)}$ 

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DYNAMIC						
Common-Mode Transient Immunity	СМТІ	(Note 8)		35		kV/μs
Glitch Rejection		TXD, DE, RXD	10	17	29	ns
DRIVER						
Driver Propagation Delay	<sup>†</sup> DPLH, <sup>†</sup> DPHL	$R_L$ = 54 $\Omega$ , $C_L$ = 50pF, <u>Figure 2</u> and <u>Figure 3</u>			65	ns
Differential Driver Output Skew   tDPLH - tDPHL	tDSKEW	$R_L = 54\Omega$ , $C_L = 50pF$ , Figure 2 and Figure 3			7	ns
Driver Differential Output Rise or Fall Time	t <sub>LH</sub> , t <sub>HL</sub>	$R_L = 54\Omega$ , $C_L = 50pF$ , Figure 2 and Figure 3			10	ns
Maximum Data Rate	DR <sub>MAX</sub>		25			Mbps
Driver Enable to Output High	<sup>t</sup> DZH	$R_L$ = 110Ω, $C_L$ = 50pF, <u>Figure 4</u>			80	ns
Driver Enable to Output Low	t <sub>DZL</sub>	$R_L = 110\Omega$ , $C_L = 50pF$ , Figure 5			80	ns
Driver Disable Time from Low	t <sub>DLZ</sub>	R <sub>L</sub> = 110Ω, C <sub>L</sub> = 50pF, <u>Figure 5</u>			80	ns
Driver Disable Time from High	tDHZ	$R_L$ = 110Ω, $C_L$ = 50pF, Figure 4			80	ns
RECEIVER						
Receiver Propagation Delay	<sup>t</sup> RPLH, <sup>t</sup> RPHL	C <sub>L</sub> = 15pF, <u>Figure 6</u> and <u>Figure 7</u> (Note 9)			65	ns
Receiver Output Skew	<sup>t</sup> RSKEW	C <sub>L</sub> = 15pF, <u>Figure 6</u> and <u>Figure 7</u> (Note 9)			7	ns
Maximum Data Rate	DR <sub>MAX</sub>		25			Mbps
Receiver Enable to Output High	<sup>t</sup> RZH	$R_L = 1k\Omega$ , $C_L = 15pF$ , S2 closed, Figure 8			20	ns
Receiver Enable to Output Low	t <sub>RZL</sub>	$R_L = 1k\Omega$ , $C_L = 15pF$ , S1 closed, Figure 8			30	ns
Receiver Disable Time from Low	<sup>t</sup> RLZ	$R_L$ = 1kΩ, $C_L$ = 15pF, S1 closed, Figure 8			20	ns
Receiver Disable Time from High	<sup>t</sup> RHZ	$R_L = 1k\Omega$ , $C_L = 15pF$ , S2 closed, Figure 8			20	ns

- Note 2: All devices are 100% production tested at  $T_A = +25$ °C. Specifications over temperature are guaranteed by design.
- **Note 3:** All currents into the device are positive. All currents out of the device are negative. All voltages are referenced to their respective ground (GNDA or GNDB), unless otherwise noted.
- Note 4: V<sub>LDO</sub> max indicates voltage capability of the circuit. Power dissipation requirements may limit V<sub>LDO</sub> max to a lower value.
- Note 5: Not production tested. Guaranteed by design.
- Note 6:  $\Delta V_{OD}$  and  $\Delta V_{OC}$  are the changes in  $V_{OD}$  and  $V_{OC}$ , respectively, when the TXD input changes state.
- Note 7: The short-circuit output current applies to the peak current just prior to current limiting.
- **Note 8:** CMTI is the maximum sustainable common-mode voltage slew rate while maintaining the correct output states. CMTI applies to both rising and falling common-mode voltage edges. Tested with the transient generator connected between GNDA and GNDB.
- Note 9: Capacitive load includes test probe and fixture capacitance.

### **Insulation Characteristics**

PARAMETER	SYMBOL	CONDITIONS	VALUE	UNITS
Partial DischargeTest Voltage	V <sub>PR</sub>	Method B1 = V <sub>IORM</sub> x 1.875 (t = 1s, partial discharge < 5pC)	1182	V <sub>P</sub>
Maximum Repetitive Peak Isolation Voltage	VIORM	(Note 10)	630	V <sub>P</sub>
Maximum Working Isolation Voltage	VIOWM	(Note 10)	445	V <sub>RMS</sub>
Maximum Transient Isolation Voltage	VIOTM	t = 1s	4600	VP
Maximum Withstand Isolation Voltage	V <sub>ISO</sub>	t = 60s, f = 60Hz (Notes 10, 11)	2750	V <sub>RMS</sub>
Maximum Surge Isolation Voltage	VIOSM	Basic insulation	10	kV
Insulation Resistance	R <sub>S</sub>	T <sub>A</sub> = +150°C, V <sub>IO</sub> = 500V	>109	Ω
Barrier Capacitance Input-to-Output	CIO	f = 1MHz	2	pF
Minimum Creepage Distance	CPG	Wide SO	8	mm
Minimum Clearance Distance	CLR	Wide SO	8	mm
Internal Clearance		Distance through insulation	0.015	mm
Comparative Tracking Resistance Index	СТІ	Material Group II (IEC 60112)	575	
Climatic Category			40/125/21	
Pollution Degree (DIN VDE 0110, Table 1)			2	

Note 10:  $V_{IORM}$ ,  $V_{IOWM}$ , and  $V_{ISO}$  are defined by the IEC 60747-5-5 standard. Note 11: Product is qualified  $V_{ISO}$  for 60 seconds. 100% production tested at 120% of  $V_{ISO}$  for 1s.

## **Safety Regulatory Approvals (Pending)**

UL					
The MAX14853/MAX14855 is certified under UL1577. For more details, see file E351759.					
Rate up to 2750V <sub>RMS</sub> isolation voltage for basic insulation.					
cUL					
Pending					
VDE					
Pending					
TUV					
Pending					

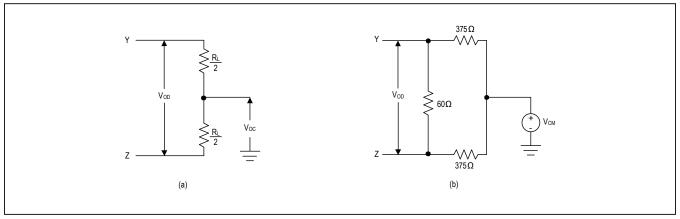


図 1. ドライバの DC 試験負荷

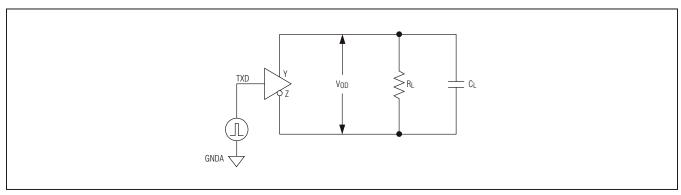


図 2. ドライバのタイミング試験回路

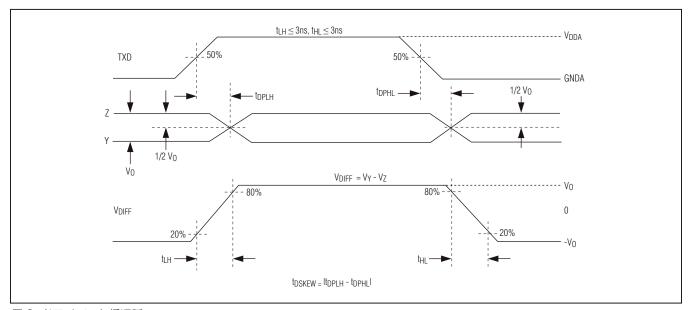


図3. ドライバの伝播遅延

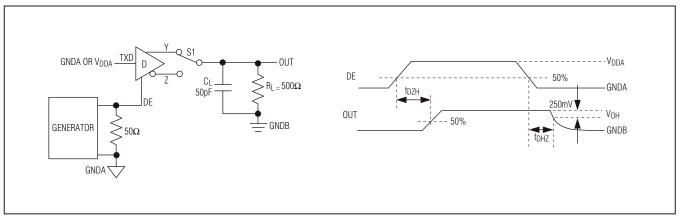


図 4. ドライバのイネーブルおよびディセーブル時間 (t<sub>DZH</sub>、t<sub>DHZ</sub>)

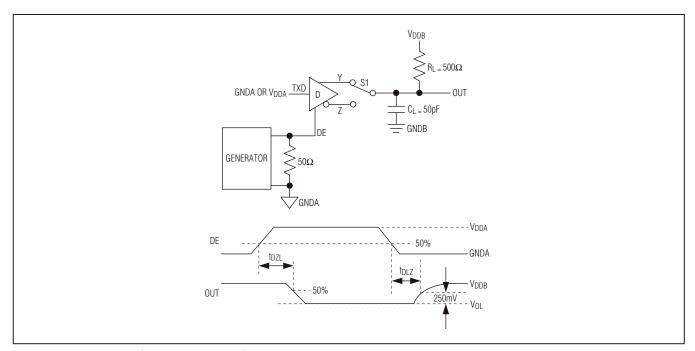


図 5. ドライバのイネーブルおよびディセーブル時間 (tdzl、tdlz)

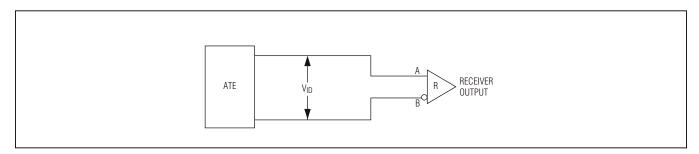


図 6. レシーバの伝播遅延試験回路

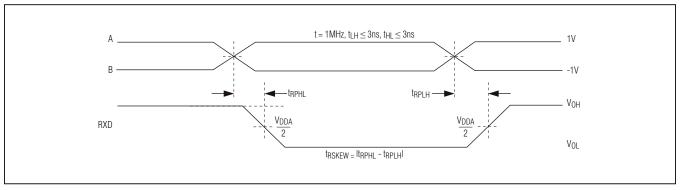


図 7. レシーバの伝播遅延

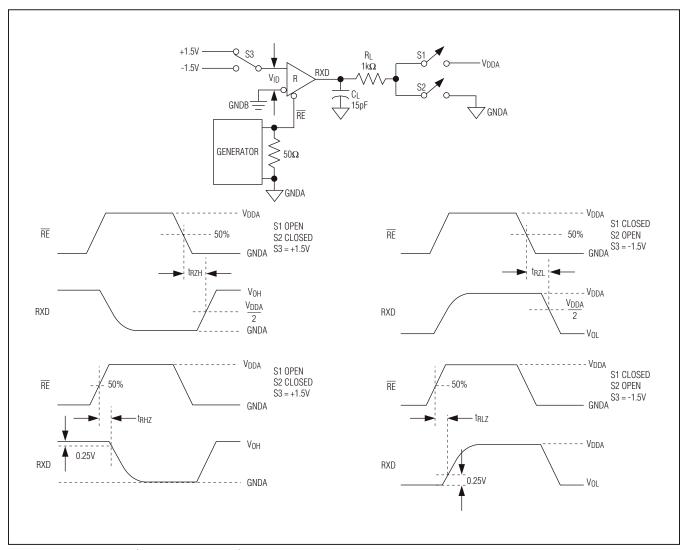
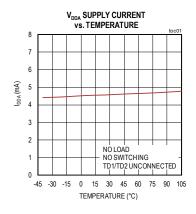
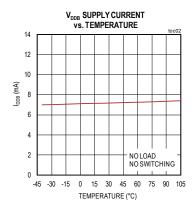


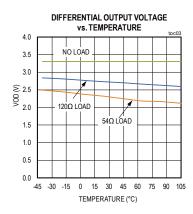
図8. レシーバのイネーブルおよびディセーブル時間

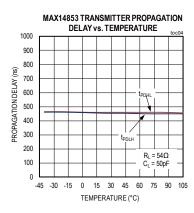
## 標準動作特性

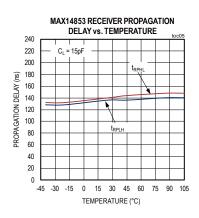
(VDDA - VGNDA = 3.3V, VDDB - VGNDB = 3.3V, VGNDA = VGNDB, and TA = +25°C, unless otherwise noted.)

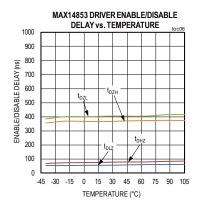


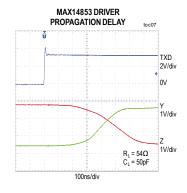


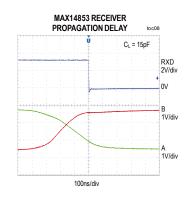


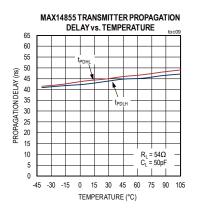






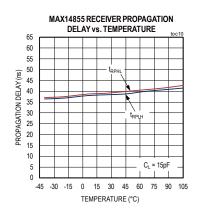


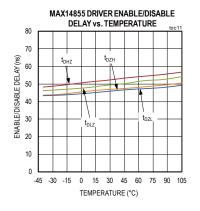


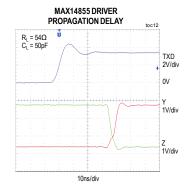


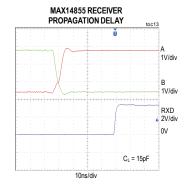
### 標準動作特性(続き)

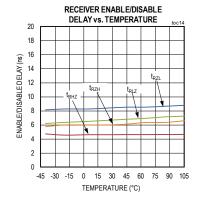
 $(V_{DDA}-V_{GNDA}=3.3V,\ V_{DDB}-V_{GNDB}=3.3V,\ V_{GNDA}=V_{GNDB},\ \text{and}\ T_{A}=+25^{\circ}C,\ \text{unless otherwise noted.})$ 

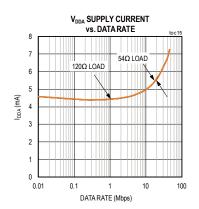






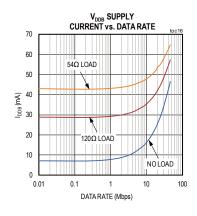


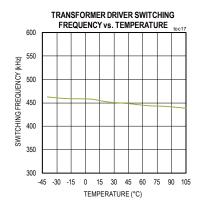


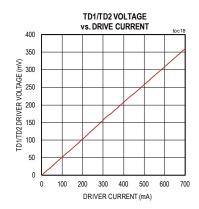


## 標準動作特性(続き)

 $(V_{DDA} - V_{GNDA} = 3.3V, V_{DDB} - V_{GNDB} = 3.3V, V_{GNDA} = V_{GNDB}, and T_{A} = +25$ °C, unless otherwise noted.)



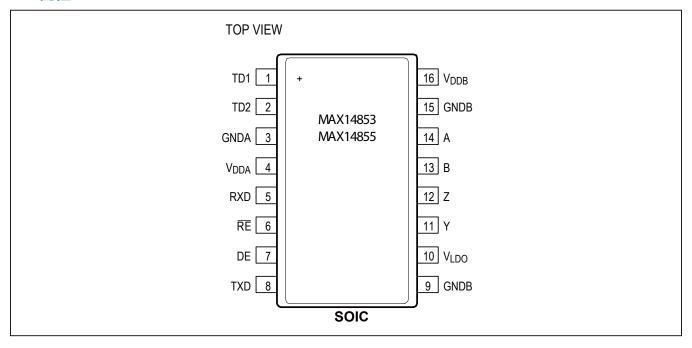






# 2.75kV<sub>RMS</sub>絶縁型500kbps/25Mbpsフルデュプレックス RS-485/RS-422トランシーバ、±35kV ESD 保護およびトランスドライバ内蔵

## ピン配置



## 端子説明

端子	名称	基準	機能
1	TD1	GNDA	トランスドライバ出力1
2	TD2	GNDA	トランスドライバ出力2
3	GNDA	_	UART/ロジック側グランド。GNDAはデジタル信号およびトランスドライバのグランド基準です。
4	V <sub>DDA</sub>	GNDA	UART/ロジック側電源入力。できる限りデバイスの近くに配置した0.1µFと1µFの両方のコンデンサで、V <sub>DDA</sub> をGNDAに接続してください。
5	RXD	GNDA	レシーバデータ出力。RXDをイネーブルする場合は、 $\overline{\text{RE}}$ をローに駆動してください。 $\overline{\text{RE}}$ がローの場合、RXDは( $V_A$ - $V_B$ ) > -10mVのときハイになり、( $V_A$ - $V_B$ ) < -200mVのときローになります。 $V_{\text{DDB}}$ が $V_{\text{UVLOB}}$ 以下の場合、RXDはハイです。 $\overline{\text{RE}}$ がハイの場合、RXDはハイインピーダンスです。
6	RE	GNDA	レシーバ出力イネーブル。RXDをイネーブルする場合は、REをローに駆動するか、GNDAに接続してください。RXDをディセーブルする場合は、REをハイに駆動してください。REがハイの場合、RXDはハイインピーダンスです。REはGNDAへの4.5µAのプルダウンを内蔵しています。

# 2.75kV<sub>RMS</sub>絶縁型500kbps/25Mbpsフルデュプレックス RS-485/RS-422トランシーバ、±35kV ESD 保護およびトランスドライバ内蔵

## 端子説明(続き)

端子	名称	基準	機能
7	DE	GNDA	ドライバ出力イネーブル。バスドライバ出力YおよびZをイネーブルする場合は、DEをハイに駆動してください。YおよびZをディセーブルする場合は、DEをローに駆動するか、GNDAに接続してください。DEがローの場合、YおよびZはハイインピーダンスです。DEはGNDAへの4.5μAのプルダウンを内蔵しています。
8	TXD	GNDA	ドライバ入力。DEがハイの場合、TXDをローにすると強制的に非反転出力(Y)がローになり反転出力(Z)がハイになります。同様に、TXDをハイにすると強制的に非反転出力がハイになり反転出力がローになります。TXDはV <sub>DDA</sub> への4.5µAのプルアップを内蔵しています。
9, 15	GNDB	_	ケーブル側グランド。GNDBは内蔵LDOおよびRS-485/RS-422バス信号のグランド基準です。
10	V <sub>LDO</sub>	GNDB	LDO電源入力。トランシーバのケーブル側に給電するため、3.18V (min)の電圧をV <sub>LDO</sub> に接続してください。できる限りデバイスの近くに配置した0.1µFと1µFの両方のコンデンサで、V <sub>LDO</sub> をGNDBに接続してください。内蔵LDOをディセーブルする場合は、V <sub>LDO</sub> を未接続のままにするか、GNDBに接続してください。
11	Υ	GNDB	非反転ドライバ出力
12	Z	GNDB	反転ドライバ出力
13	В	GNDB	反転レシーバ入力
14	Α	GNDB	非反転レシーバ入力
16	16 V <sub>DDB</sub> GNDB		ケーブル側電源入力/絶縁型LDO電源出力。できる限りデバイスの近くに配置した0.1µFと1µFの両方のコンデンサで、VDDBをGNDBに接続してください。VLDOに電力が印加されている場合、VDDBは内蔵LDOの出力です。内蔵LDOが未使用の場合(VLDOが未接続またはGNDBに接続されている場合)、VDDBはICのケーブル側の正の電源入力です。

# 2.75kV<sub>RMS</sub>絶縁型500kbps/25Mbpsフルデュプレックス RS-485/RS-422トランシーバ、±35kV ESD 保護およびトランスドライバ内蔵

### 機能表

	TRANSMITTING							
	INI	гио	PUTS					
V <sub>DDA</sub>	V <sub>DDB</sub>	DE	TXD	Y	Z			
≥ V <sub>UVLOA</sub>	≥ V <sub>UVLOB</sub>	1	1	1	0			
≥ V <sub>UVLOA</sub>	≥ V <sub>UVLOB</sub>	1	0	0	1			
≥ V <sub>UVLOA</sub>	≥ V <sub>UVLOB</sub>	0	X	High-Z	High-Z			
< V <sub>UVLOA</sub>	≥ V <sub>UVLOB</sub>	Х	X	High-Z	High-Z			
≥ V <sub>UVLOA</sub>	< V <sub>UVLOB</sub>	Х	Х	High-Z	High-Z			
< V <sub>UVLOA</sub>	< V <sub>UVLOB</sub>	Х	X	High-Z	High-Z			

注:トランスミッタ出力をディセーブルする場合は、DEをローに駆動してください。トランスミッタ出力をイネーブルする場合は、DEを ハイに駆動してください。DEはGNDAへのプルダウンを内蔵しています。

X = 任意。

	RECEIVING						
	IN	IPUTS	OUTPUTS				
V <sub>DDA</sub>	V <sub>DDB</sub>	RE	(V <sub>A</sub> - V <sub>B</sub> )	RXD			
≥ V <sub>UVLOA</sub>	≥ V <sub>UVLOB</sub>	0	> -10mV	1			
≥ V <sub>UVLOA</sub>	≥ V <sub>UVLOB</sub>	0	< -200mV	0			
≥ V <sub>UVLOA</sub>	≥ V <sub>UVLOB</sub>	0	Open/Short	1			
≥ V <sub>UVLOA</sub>	≥ V <sub>UVLOB</sub>	1	X	High-Z			
< V <sub>UVLOA</sub>	≥ V <sub>UVLOB</sub>	Х	X	High-Z			
≥ V <sub>UVLOA</sub>	< V <sub>UVLOB</sub>	0	Х	1			
< V <sub>UVLOA</sub>	< V <sub>UVLOB</sub>	Х	X	High-Z			

注:レシーバ出力をディセーブルする場合は、REをハイに駆動してください。レシーバ出力をイネーブルする場合は、REをローに駆動して ください。REはGNDAへのプルダウンを内蔵しています。 X = 任意。

### 詳細

絶縁型RS-485/RS-422トランシーバのMAX14853/ MAX14855は、トランシーバのRS-485/RS-422ケーブ ル側とUART側の間に2750V<sub>RMS</sub> (60s)のガルバニック絶 縁を提供します。これらのデバイスは、絶縁障壁のそれぞ れの側のグランド間に大きい電位差が存在する場合でも、 絶縁障壁越しに最大500kbps (MAX14853)または25Mbps (MAX14855)の通信を実現します。

#### 絶縁

データおよび電源の両方を絶縁障壁越しに送信することが できます。データ絶縁は内蔵の容量性絶縁を使用して実現 され、トランシーバのUART側とケーブル側間のデータ送 信が可能です。

電源の絶縁を実現するため、MAX14853/MAX14855は センタータップを備えた外付けトランスを駆動するための トランスドライバを内蔵し、UART側から絶縁障壁を超え てケーブル側に動作電源を伝送することができます。外付 けトランスの1次側を、MAX14853/MAX14855のトラン スドライバ出力(TD1およびTD2)に接続してください。

MAX14853は、EMIを最小限に抑え、ケーブルの不適切 な終端による反射を減少させるスルーレート制限されたド ライバを備えており、最大500kbpsのデータレートでエ ラーのないデータ転送が可能です。また、MAX14853は レシーバの信号経路に追加のデグリッチフィルタを備え、 差動信号の立上り/立下り時間が非常に低速の場合にノイ ズ耐性を強化しています。

#### 内蔵LDO

MAX14853/MAX14855は、ICのケーブル側への給電に 使用される、3.3V (typ)出力に設定された低ドロップア ウトレギュレータを内蔵しています。LDOの出力はVDDB です。LDOは300mA (typ)の電流制限を備えています。LDO を使用しない場合、VLDOをGNDBに接続し、VDDBに +3.3Vを直接印加してください。

#### 真のフェイルセーフ

MAX14853/MAX14855は、レシーバ入力が短絡または オープン状態の場合、または終端処理された伝送ライン に接続され全ドライバがディセーブルされている場合に、 レシーバ出力がロジックハイになることを保証します。レ シーバのスレッショルドは-10mV~-200mVの間に固定 されています。差動レシーバ入力電圧( $V_A - V_B$ )が-10mVまたはそれ以上の場合、RXDはロジックハイになります。 終端処理されたバスで全トランスミッタがディセーブルさ れている場合、レシーバの差動入力電圧は終端抵抗によっ てゼロにプルダウンされます。MAX14853/MAX14855 のレシーバスレッショルドによって、その結果RXDはロジッ クハイになります。

### ドライバ出力の保護

障害またはバス競合によって発生する過大な出力電流お よび消費電力を防ぐため、2つの仕組みを備えています。 第1の仕組みは出力段の電流制限で、全コモンモード電圧 範囲にわたつて短絡に対する保護を瞬時に提供します。第 2の仕組みはサーマルシャットダウン回路で、チップ温度 が+160℃ (typ)を超えるとドライバ出力を強制的にハイ インピーダンス状態にします。

### サーマルシャットダウン

MAX14853/MAX14855は、内蔵のサーマルシャットダ ウン回路によって過熱による損傷から保護されます。ジャン クション温度(T<sub>1</sub>)が+160℃ (typ)を超えると、ドライバ出 カはハイインピーダンスになります。T」が+145℃ (typ)を 下回ると、デバイスは通常動作に戻ります。

#### トランスドライバ

#### 過電流制限

MAX14853/MAX14855は過電流制限を備え、大きい容 量性負荷の充電時または短絡状態の駆動時に内蔵トランス ドライバを過大な電流から保護します。電流制限は、2段 階で実現されます。内部回路は出力電流を監視し、ピーク 電流が1.2Aを上回ったことを検出します。1.2Aのスレッショ ルドを超えると、内部回路は出力電流を730mAの電流制 限に低減します。MAX14853/MAX14855はサイクル単 位でドライバ電流を監視し、短絡が除去されるまで電流を 制限します。

MAX14853/MAX14855のトランスドライバは、過電流制 限時に大量の電力を消費し、ICがサーマルシャットダウン に移行する可能性があります。

#### トランスの選択

内蔵プッシュプルトランスドライバは、ロジック側から(絶 縁障壁越しに)デバイスの絶縁フィールド側への動作電源の 伝送を可能にします。450kHzのトランスドライバは、セン タータップを備えた1次側および2次側トランスとの組合せ で動作します。トランスが飽和状態に移行しないことを確 保するため、ET積がドライバのETと等しいかそれ以上の トランスを選択してください。Eはトランスに印加される電 圧で、Tは任意の1サイクル中にそれが印加される最大時 間です。トランス1次側の最小ET積は、次のように計算し ます。

#### $ET = V_{MAX}/(2 \times f_{MIN})$

ここで、VMAXはVDDAのワーストケースの最大電源電圧、 f<sub>MIN</sub>はその電源電圧での最小周波数です。たとえば、5.5V および350kHzを使用する場合、必要なET積は7.9Vµs (min)です。

## アプリケーション情報

### バス上の128のトランシーバ

標準RS-485レシーバの入力インピーダンスは1ユニット 負荷で、標準ドライバは最大32ユニット負荷を駆動するこ とができます。MAX14853/MAX14855トランシーバは 1/4ユニット負荷のレシーバを備えているため、1つの通 信ラインに最大128のトランシーバを並列に接続可能です。 最大32ユニット負荷までの範囲で、これらのデバイス(お よび/または他のRS-485デバイス)を任意に組み合わせて ラインに接続してください。

### 標準アプリケーション

フルデュプレックストランシーバのMAX14853/MAX14855は、マルチポイントバス伝送ライン上の双方向データ通信用に設計されています。図9および図10は、標準的なネットワークアプリケーション回路を示します。反射を最小限に抑えるため、レシーバ入力の位置でバスをその特性インピーダンスで終端処理し、主ラインから分岐するスタブ長をできる限り短くしてください。

#### レイアウトについて

絶縁またはキープアウトチャネルは、グランドプレーンおよび信号プレーンに接続されていないアイソレータの下に設計することが推奨されます。ケーブル側とUART側間に何らかのガルバニック接続または金属接続があると、絶縁が無効になります。

インダクタンスを最小限に抑えるため、 $V_{DDA}$ とGNDA間および $V_{LDO}/V_{DDB}$ とGNDB間のデカップリングコンデンサができる限りICの近くに配置されていることを確認してください。

外部の影響の可能性を最小限に抑えるため、重要な信号ラインはグランドプレーンの近くに配線してください。MAX14853/MAX14855のケーブル側では、バスコネクタおよび終端抵抗をできる限りAおよびB端子の近くに配置するのが良い手法です。

#### 拡張ESD保護

取扱い中や組立て中に発生する静電気放電に対する保護のため、全端子にESD保護構造が組み込まれています。 MAX14853/MAX14855のドライバ出力およびレシーバ入力は、静電気に対する保護が強化されています。このESD構造は、通常動作時およびパワーダウン時に高ESDに耐えることができます。ESDの発生後、これらのデバイスはラッチアップや損傷なしで動作を継続します。

最大のESD保護を確保するため、 $0.1\mu$ Fと $1\mu$ Fの両方のコンデンサで $V_{DDA}$ をGNDAに接続し、 $V_{DDB}$ および $V_{LDO}$ をGNDBに接続してください。

ESD保護は、さまざまな方法による試験が可能です。 MAX14853/MAX14855のトランスミッタ出力およびレシーバ入力は、ケーブル側グランド(GNDB)に対して以下の限界値までの保護特性となっています。

- ±35kV HBM
- ±18kV (IEC 61000-4-2で規定されている気中放電法を使用した場合)
- ±8kV (IEC 61000-4-2で規定されている接触放電法を使用 した場合)

また、トランスミッタ出力およびレシーバ入力は、UART 側グランド(GNDA)に対して以下の限界値までの拡張ESD 保護も内蔵しています。

• ±8kV HBM

### 表1. 推奨トランス

MANUFACTURER PART NUMBER	APPLICATION	CONFIGURATION	ISOLATION (V <sub>RMS</sub> )	DIMENSIONS (L x W x H) (mm)
HALO TGMS-1440V6LF	5V to 5V	1CT: 1.33CT	2750	9.45 x 10.87 x 10.03
HALO TGMS-1464V6LF	3.3V to 5V	1CT: 2.4CT	2750	9.45 x 10.87 x 10.03
WURTH 750315225	5V to 5V	1CT: 1.1CT	2750	6.73 x 7.14 x 4.19
WURTH 750315226	5V to 5V	1CT: 1.3CT	2750	6.73 x 7.14 x 4.19
WURTH 750315227	3.3V to 5V	1CT: 1.7CT	2750	6.73 x 7.14 x 4.19
WURTH 750315228	3.3V to 5V	1CT: 2CT	2750	6.73 x 7.14 x 4.19

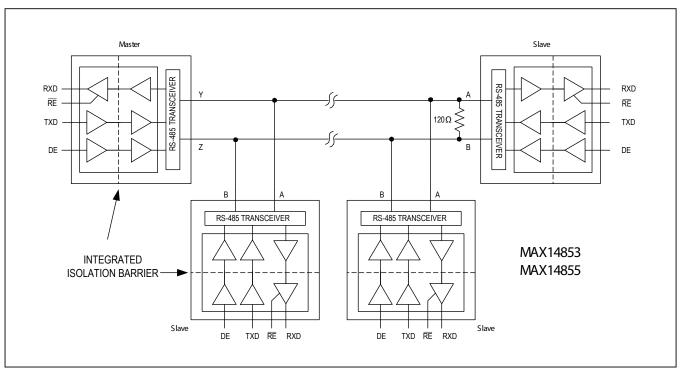


図 9. 標準的な絶縁型フルデュプレックス RS-485/RS-422 アプリケーション

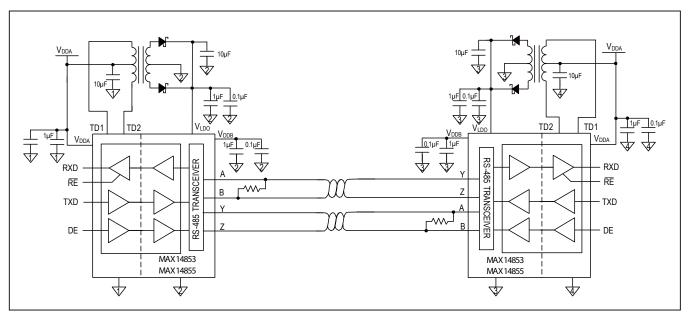


図 10. 内蔵トランスドライバを使用する標準的な絶縁型 RS-485/RS-422 アプリケーション

#### ESD試験条件

ESD性能は、各種の条件に依存します。試験のセットアッ プ、試験方法、および試験結果が記載された信頼性レポー トについては、マキシムまでお問い合わせください。

#### ヒューマンボディモデル(HBM)

図11はHBM試験モデルを示し、図12はローインピーダン ス状態に対して放電した場合に生成される電流波形を示し ます。このモデルは、目的のESD電圧まで充電された 100pFのコンデンサで構成され、それが1.5kΩの抵抗を 介して試験デバイスに放電されます。

#### IEC 61000-4-2

IEC 61000-4-2規格は、完成した機器のESD試験およ びESD性能を対象としています。しかし、ICについては特 に対象としていません。MAX14853/MAX14855は、 ESD保護部品を追加しなくてもIEC 61000-4-2に適合す る機器の設計に役立ちます。

HBMとIEC 61000-4-2を使用して行われた試験の主な 違いは、IEC 61000-4-2モデルの方が直列抵抗が小さい ため、IEC 61000-4-2のピーク電流が大きくなるという 点です。そのため、IEC 61000-4-2に従って測定された ESD耐電圧は、HBMを使用して測定された値よりも一般 的に低くなります。図13はIEC 61000-4-2のモデルを示し、 図14はIEC 61000-4-2 ESD接触放電試験の電流波形を 示します。

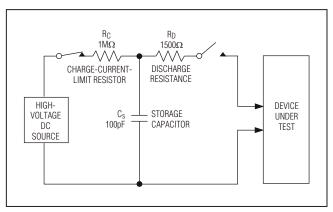


図 11. ヒューマンボディ ESD 試験モデル

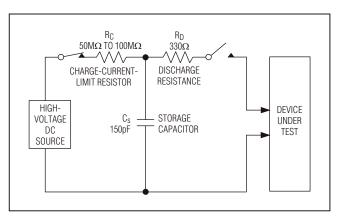


図 13. IEC 61000-4-2 ESD 試験モデル

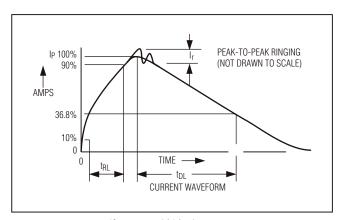


図 12. ヒューマンボディの電流波形

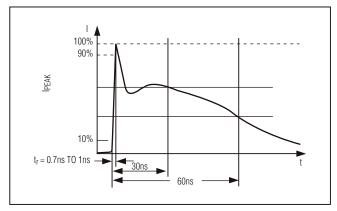
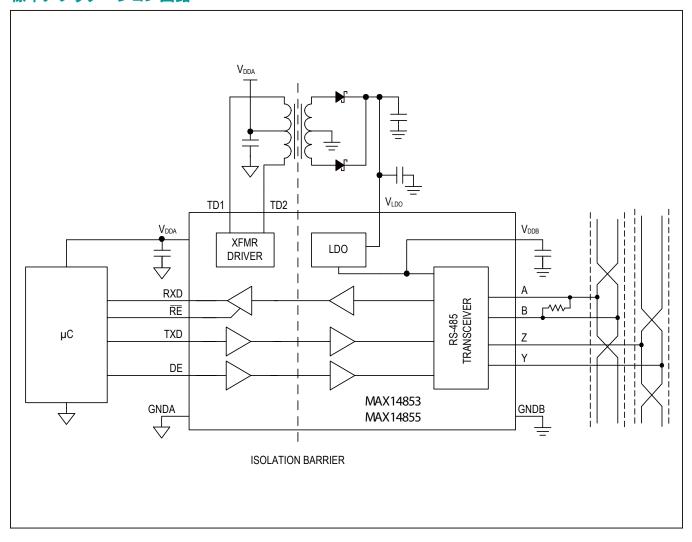


図 14. IEC 61000-4-2 ESD 発生器の電流波形

## 標準アプリケーション回路



# 2.75kV<sub>RMS</sub>絶縁型500kbps/25Mbpsフルデュプレックス RS-485/RS-422トランシーバ、±35kV ESD 保護およびトランスドライバ内蔵

### 型番

PART	DATA RATE (MAX)	DRIVER SLEW RATE LIMITED	RECEIVER DEGLITCHING	TEMP RANGE	PIN-PACKAGE
MAX14853GWE+	500kbps	YES	YES	-40°C to +105°C	16 SOIC (W)
MAX14853GWE+T	500kbps	YES	YES	-40°C to +105°C	16 SOIC (W)
MAX14855GWE+	25Mbps	NO	NO	-40°C to +105°C	16 SOIC (W)
MAX14855GWE+T	25Mbps	NO	NO	-40°C to +105°C	16 SOIC (W)

<sup>+</sup>は鉛(Pb)フリー/RoHS準拠パッケージを表します。

### チップ情報

PROCESS: BiCMOS

## パッケージ

最新のパッケージ図面情報およびランドパターン(フットプリント)は www.maximintegrated.com/jp/packaging を参照してください。なお、パッケージコードに含まれる[+]、「#]、または[-]はRoHS対応状況を表したものでしかありません。パッケージ図面はパッケージそのものに関するものでRoHS対応状況とは関係がなく、図面によってパッケージコードが異なることがある点を注意してください。

パッケージ	パッケージ	外形図	ランド	
タイプ	コード	No.	パターンNo.	
16 SOIC	W16M+10	21-0042		

T = テープ&リール

# 2.75kV<sub>RMS</sub>絶縁型500kbps/25Mbpsフルデュプレックス RS-485/RS-422トランシーバ、±35kV ESD 保護およびトランスドライバ内蔵

### 改訂履歴

版数	改訂日	説明	改訂ページ
0	3/15	初版	_
1	4/15	「Electrical Characteristics (電気的特性)」の注、「標準動作特性」のグラフ、および「ドライバ出力の保護」の項を更新	6, 13, 17
2	10/15	「利点と特長」および「絶縁」の項を更新、「推奨トランス」の表を追加	1, 17, 18, 22
3	1/16	誤植を修正、図1~4および図6を更新	1, 8, 9, 16, 17, 19, 22



マキシム・ジャパン株式会社 〒141-0032 東京都品川区大崎1-6-4 大崎ニューシティ 4号館 20F TEL: 03-6893-6600

Maxim Integratedは完全にMaxim Integrated製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。Maxim Integratedは随時予告なく回路及び仕様を変更する権利を留保します。「Electrical Characteristics (電気的特性)」の表に示すパラメータ値(min、maxの各制限値)は、このデータシートの他の場所で引用している値より優先されます。