

EVALUATION KIT
AVAILABLE

MAXIM

精度1%、デジタルトリミングの レイルトゥレイルセンサ信号コンディショナ

MAX1478

概要

MAX1478は、外付部品を使用せずにピエゾ抵抗性センサのキャリブレーション及び補償を行うために最適化された高度集積化アナログセンサ信号プロセッサです。本製品は、センサ励起用のプログラマブル電流ソース、3ビットのプログラマブルゲインアンプ(PGA)、128ビット内部EEPROM及び4つの12ビットDACで構成されています。MAX1478は全エラー係数がセンサの再現性エラーの1%以下という性能を備えており、シリコンピエゾ抵抗性センサのオフセット、オフセット温度係数、フルスパン出力(FSO)、FSO温度係数(FSO TC)及びFSO非直線性を補償します。

MAX1478は、デジタルアナログコンバータ(DAC)で入力信号のオフセットとスパンを調節することによって一次温度エラーのキャリブレーションと補償を行うため、デジタル経路解決法に伴う数値化ノイズが排除されます。MAX1478はテスト能力を内蔵しているため、従来の3つのセンサ製造作業を1つの自動化プロセスに統合できます。

- 予備テスト：ホストテストコンピュータの制御下でセンサ性能のデータを収集。
- キャリブレーション及び補償：テストコンピュータによって計算されてMAX1478にダウンロードされたキャリブレーション及び補償係数を計算し、(内部EEPROMに)保存。
- 最終テスト動作：予備テストソケットから外すことなく、トランスデューサキャリブレーション及び補償を確認。

MAX1478はピエゾ抵抗性センサ用に最適化されていますが、部品を追加することによってその他の抵抗性センサ(加速計及び歪みゲージ)に使用することもできます。

カスタム化

大量生産アプリケーションの場合、マキシム社は特性の必要条件に合せてMAX1478をカスタム化することができます。90以上の特定センサ用機能ブロックからなる専用セルライブラリにより、マキシム社はカスタム化されたMAX1478解決法を迅速に供給します。

アプリケーション

- ピエゾ抵抗性圧力及び加速度
- トランスデューサ及びトランスミッタ
- マニフォールド絶対圧力(MAP)センサ
- 自動車機器
- 水圧機器
- 工業用圧力センサ
- 歪みゲージセンサ
- 工業用温度センサ

特長

- ◆ 中精度($\pm 1\%$)、シングルチップセンサ信号コンディショニング
- ◆ レイルトゥレイル[®]出力
- ◆ 内部EEPROMに保存された補正係数を使用してセンサエラーをトリミング(レーザトリミング及びポテンショメータを排除)
- ◆ オフセット、オフセットTC、FSO、FSO TC及びFSO直線性を補償
- ◆ センサ励起用のプログラマブル電流ソース：0.1mA ~ 2.0mA
- ◆ 信号経路セトリング時間が高速： $< 1\text{ms}$
- ◆ 単一電源： $+5\text{V}$
- ◆ 10mV/V ~ 40mV/Vのセンサ出力を許容
- ◆ 完全アナログ信号経路

パイロット生産システム

圧力センサの設計をシンプルにするため、マキシム社はプロトタイプから生産への移行の難しさを緩和する完全自動化パイロット生産システムを開発しました。詳細は最後に記載されています。

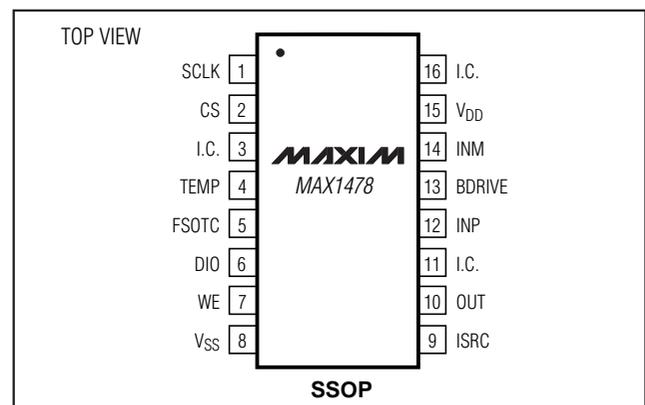
型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX1478C/D	0°C to +70°C	Dice*
MAX1478AAE	-40°C to +125°C	16 SSOP

*Dice are tested at $T_A = +25^\circ\text{C}$, DC parameters only.

ファンクションダイアグラムは、データシートの最後に記載されています。

ピン配置



レイルトゥレイルは日本モトローラの登録商標です。

MAXIM

Maxim Integrated Products 1

精度1%、デジタルトリミングの レイルトゥレイルセンサ信号コンディショナ

MAX1478

ABSOLUTE MAXIMUM RATINGS

Supply Voltage, V_{DD} to V_{SS}-0.3V to +6V
 All Other Pins($V_{SS} - 0.3V$) to ($V_{DD} + 0.3V$)
 Short-Circuit Duration, FSOTC, OUT, BDRIVE.....Continuous
 Continuous Power Dissipation ($T_A = +70^\circ\text{C}$)
 16-Pin SSOP (derate 8.00mW/ $^\circ\text{C}$ above $+70^\circ\text{C}$)640mW

Operating Temperature Range
 MAX1478AAE-40 $^\circ\text{C}$ to +125 $^\circ\text{C}$
 Storage Temperature Range-65 $^\circ\text{C}$ to +150 $^\circ\text{C}$
 Lead Temperature (soldering, 10sec)+300 $^\circ\text{C}$

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

($V_{DD} = +5V$, $V_{SS} = 0$, $T_A = +25^\circ\text{C}$, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
GENERAL CHARACTERISTICS						
Supply Voltage	V_{DD}		4.5	5.0	5.5	V
Supply Current	I_{DD}	(Note 1)		3	6	mA
ANALOG INPUT (PGA)						
Input Impedance	R_{IN}			1		$M\Omega$
Input-Referred Offset Tempco		(Notes 2, 3)		± 0.5		$\mu\text{V}/^\circ\text{C}$
Amplifier Gain Nonlinearity				0.01		% V_{DD}
Output Step Response		63% of final value		1		ms
Common-Mode Rejection Ratio	CMRR	From V_{SS} to V_{DD}		90		dB
Input-Referred Adjustable Offset Range		At minimum gain (Note 4)		± 150		mV
Input-Referred Adjustable FSO Range		(Note 5)		10 to 40		mV/V
ANALOG OUTPUT (PGA)						
Differential-Signal Gain Range		Selectable in eight steps		41 to 230		V/V
Minimum Differential Signal Gain		$T_A = T_{MIN}$ to T_{MAX}	36	41	45	V/V
Differential-Signal Gain Tempco				± 50		ppm/ $^\circ\text{C}$
Output Voltage Swing		No load	$V_{SS} + 0.05$		$V_{DD} - 0.05$	V
Output Current Range		$V_{OUT} = (V_{SS} + 0.25V)$ to $(V_{DD} - 0.25V)$	-0.45 (sink)		0.45 (source)	mA
Output Noise		DC to 10Hz (gain = 41, source impedance = 5k Ω)		500		μVRMS

精度1%、デジタルトリミングの レイルトゥレイルセンサ信号コンディショナ

MAX1478

ELECTRICAL CHARACTERISTICS (continued)

(V_{DD} = +5V, V_{SS} = 0, T_A = +25°C, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
CURRENT SOURCE						
Bridge Current Range	I _{BDRIVE}		0.1	0.5	2.0	mA
Bridge Voltage Swing	V _{BDRIVE}		V _{SS} + 1.3		V _{DD} - 1.3	V
Reference Input Voltage Range (ISRC)	V _{ISRC}		V _{SS} + 1.3		V _{DD} - 1.3	V
DIGITAL-TO-ANALOG CONVERTERS						
DAC Resolution					12	Bits
Differential Nonlinearity	DNL			±1.5		LSB
Offset DAC Bit Weight	$\frac{\Delta V_{OUT}}{\Delta Code}$	DAC reference = V _{DD} = 5.0V		2.8		mV/bit
Offset TC DAC Bit Weight	$\frac{\Delta V_{OUT}}{\Delta Code}$	DAC reference = V _{BDRIVE} = 2.5V		1.4		mV/bit
FSO DAC Bit Weight	$\frac{\Delta V_{ISRC}}{\Delta Code}$	DAC reference = V _{DD} = 5.0V		1.22		mV/bit
FSO TC DAC Bit Weight	$\frac{\Delta V_{FSOTC}}{\Delta Code}$	DAC reference = V _{BDRIVE} = 2.5V		0.6		mV/bit
IRO DAC						
DAC Resolution				3		Bits
DAC Bit Weight		Input referred, V _{DD} = 5V (Note 6)		9		mV/bit
FSOTC BUFFER						
Output Voltage Swing		No load	V _{SS} + 0.3		V _{DD} - 1.3	V
Current Drive		V _{FSOTC} = 2.5V	-20		20	μA
INTERNAL RESISTORS						
Current-Source Reference Resistor	R _{ISRC}			75		kΩ
FSO Trim Resistor	R _{FTC}			75		kΩ
Temperature-Dependent Resistor	R _{TEMP}	Typically 4600ppm/°C tempco		100		kΩ

Note 1: Excludes the sensor or load current.

Note 2: All electronics temperature errors are compensated together with sensor errors.

Note 3: The sensor and the MAX1478 must always be at the same temperature during calibration and use.

Note 4: This is the maximum allowable sensor offset.

Note 5: This is the sensor's sensitivity normalized to its drive voltage, assuming a desired full-span output of 4V and a bridge voltage of 2.5V.

Note 6: Bit weight is ratiometric to V_{DD}.

精度1%、デジタルトリミングの レイルトゥレイルセンサ信号コンディショナ

MAX1478

端子説明

端子	名称	機能
1	SCLK	データクロック入力。プログラミング/テストの際にのみ使用。内部の1M (typ)抵抗でV _{SS} に引きつけられています。データはクロックの立ち上がりエッジで同期入力されます。最大SCLK周波数は10kHzです。
2	CS	チップセレクト入力。このピンがハイの時、MAX1478が選択されます。ローの時、OUTとDIOがハイインピーダンスになります。内部の1M (typ)抵抗でV _{DD} に引きつけられています。無接続のままにすると通常動作になります。
3, 11, 16	I.C.	内部接続されています。接続しないで下さい。
4	TEMP	温度センサ出力。温度依存電圧を提供できる内部温度センサ(100k、TCが4600ppm/°Cの抵抗)。
5	FSOTC	バッファ付FSOTC DAC出力。内部75k 抵抗(R _{FTC})を通じてFSOTCとISRCが接続されています(「ファンクションダイアグラム」を参照)。別方法として、R _{FTC} とR _{ISRC} の代わりに、あるいはこれらと並列に外部抵抗を使用することもできます。
6	DIO	データ入力/出力。プログラミング/テストの際にのみ使用。内部の1M (typ)抵抗でV _{SS} に引きつけられています。CSがローだとハイインピーダンスになります。
7	WE	デュアル機能入力ピン。EEPROMの消去/書込み動作をイネーブルするために使用されます。また、DACリフレッシュ速度モードを設定するためにも使用されます。内部の1M (typ)抵抗でV _{DD} に引きつけられています。「チップセレクト(CS)及び書込みイネーブル(WE)」を参照して下さい。
8	V _{SS}	負電源入力
9	ISRC	電流ソースリファレンス。内部75k 抵抗(R _{ISRC})を通じてISRCがV _{SS} に接続されています。(「ファンクションダイアグラム」を参照)。別方法として、R _{FTC} とR _{ISRC} の代わりに、あるいはこれらと並列に外部抵抗を使用することもできます。
10	OUT	PGA出力電圧
12	INP	正センサ入力。入力インピーダンス > 1M Ω 。レイルトゥレイル入力範囲。
13	BDRIVE	センサ励起電流出力。この電流ソースがブリッジを駆動します。
14	INM	負センサ入力。入力インピーダンス > 1M Ω 。レイルトゥレイル入力範囲。
15	V _{DD}	正電源入力。V _{DD} とV _{SS} の間に0.1 μ Fコンデンサを接続して下さい。

詳細

MAX1478はセンサ信号のアナログ増幅経路を提供します。キャリブレーション及び温度補償は、プログラマブルゲインアンプ(PGA)のオフセットと利得を変更し、センサブリッジ電流を変更することによって実現されます。PGAはスイッチトキャパシタCMOS技術を使用しており、入力換算粗オフセットトリミング範囲が約 $\pm 63\text{mV}$ (9mVステップ)です。オフセットDACによって、出力換算微オフセットトリミングも提供されています(約2.8mVステップ)。PGAは+41V/V ~ +230V/Vの範囲で8つの利得値を提供しています。ブリッジ電流ソースは0.1mA ~ 2mAの範囲で設定可能です。

MAX1478は4つの12ビットDACと1つの3ビットDACを使用しており、キャリブレーション係数はユーザが

内部128ビットEEPROMに保存します。このメモリは以下の情報を12ビット幅のワードとして含んでいます。

- コンフィギュレーションレジスタ
- オフセットキャリブレーション係数
- オフセット温度エラー補償係数
- FSO(フルスパン出力)キャリブレーション係数
- FSO温度エラー補償係数
- 24個のユーザ定義ビット：これは製造データのカスタムプログラミング用(例えば製造番号及び日付)。

図1に標準的な圧力センサ出力を示し、またオフセット、フルスケール及びフルスパン出力値を電圧の関数として示します。

精度1%、デジタルトリミングの レイルトゥレイルセンサ信号コンディショナ

FSO TC補償

シリコンピエゾ抵抗性トランスデューサ(PRT)は、大きな正の入力抵抗温度係数(TCR)を示すため、一定電流で励起している場合ブリッジ電圧(V_{BDRIVE})は温度とともに増加します。 V_{BDRIVE} がこのようにセンサ温度に依存することを利用して、センサの温度エラーを補償することができます。PRTは大きな負のフルスパン出力感度温度係数(TCS)も持っているため、一定電圧で励起している場合フルスパン出力(FSO)は温度とともに減少し、このためフルスパン出力温度係数(FSO TC)エラーを生じます。しかし、TCSが温度とともに減少すると同じ割合でブリッジ電圧を温度とともに増加させることができれば、FSOは一定に維持されます。

FSO TC補償は抵抗 R_{FTC} とFSOTC DACによって行われます。これらはISRCにおける励起リファレンス電流を温度の関数として変調します(図3)。FSOTCの電圧が温度に依存して変化するのに対して、FSO DACは V_{ISRC} を設定し、温度に依存せず一定に留まります。FSOTCはFSOTC DACのバッファ付出力です。リファレンスDAC電圧は V_{BDRIVE} で、これは温度に依存します。FSOTC DACは電流ソースの温度係数を変えます。ブリッジ電圧の温度係数がTCSと同じ絶対値で極性が逆の時、FSO TCエラーは補償され、FSOは温度が変化しても一定になります。

OFFSET TC補償

オフセットTCエラーの補償は、まず補償されていないオフセットTCエラーを測定し、次にエラーを補正するために出力加算ジャンクションに加える必要のある温度依存性の電圧 V_{BDRIVE} のパーセント比率を求めます。

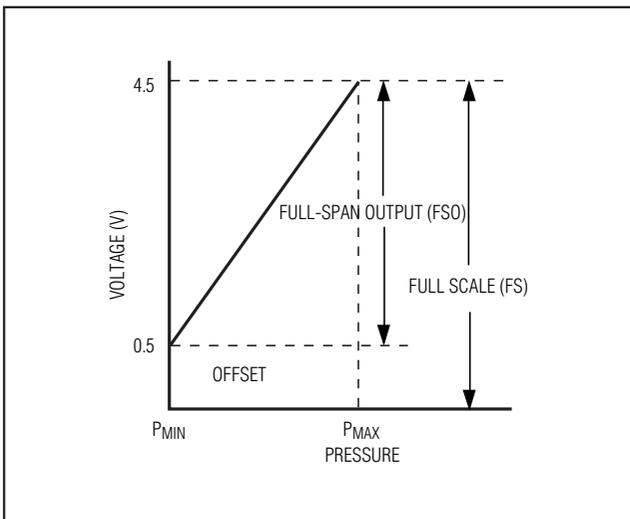


図1. 標準圧力センサ出力

オフセットTC DACを使って、出力加算ジャンクションに加えられる $BDRIVE$ 電圧の量を調節して下さい(図2)。

アナログ信号経路

完全差動アナログ信号経路は次の4段からなっています。

- 粗オフセット補正用のフロントエンド加算ジャンクション
- 41~230の範囲で8つの選択可能な利得を持つ3ビットPGA
- 3入力チャンネルの加算ジャンクション
- 差動からシングルエンドへの出力バッファ(図2)

粗オフセット補正

センサ出力はまず $CMRR > 90\text{dB}$ 、入力インピーダンス約 $1\text{M}\Omega$ 、同相入力電圧範囲 $V_{SS} \sim V_{DD}$ の差動加算ジャンクション(INM(負入力)及びINP(正入力))に供給されます。この加算ジャンクションにおいて、粗オフセット補正電圧が加えられ、その結果得られる電圧がPGAに供給されます。3ビット(プラス符号)の入力換算オフセットDAC(IRO DAC)が粗オフセット補正電圧を発生します。DAC電圧リファレンスは V_{DD} の1.25%であるため、 V_{DD} が5Vの時にはフロントエンドオフセット補正電圧が $-63\text{mV} \sim +63\text{mV}$ (9mVステップ)の範囲になります(表1)。入力信号にオフセットを加えるには、IROの符号ビットをハイに設定して下さい。入力信号からオフセットを差し引くには、IROの符号ビットをローに設定して下さい。IRO DACビット(C2、C1、C0及びIRO符号ビット)はコンフィギュレーションレジスタで設定されます(「内部EEPROM」を参照)。

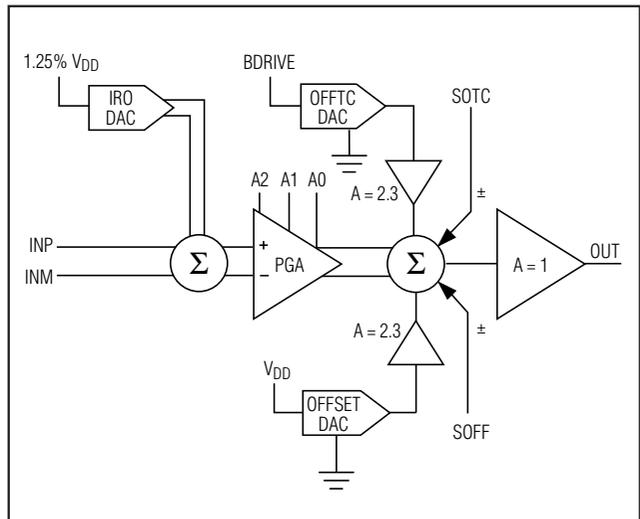


図2. 信号経路ブロック図

精度1%、デジタルトリミングの レイルトゥレイルセンサ信号コンディショナ

表1. 入力を基準とするオフセット
DAC補正值

IRO DAC					OFFSET CORREC- TION % of V _{DD} (%)	OFFSET CORREC- TION AT V _{DD} = 5V (mV)
VALUE	SIGN	C2	C1	C0		
+7	1	1	1	1	+1.25	+63
+6	1	1	1	0	+1.08	+54
+5	1	1	0	1	+0.90	+45
+4	1	1	0	0	+0.72	+36
+3	1	0	1	1	+0.54	+27
+2	1	0	1	0	+0.36	+18
+1	1	0	0	1	+0.18	+9
+0	1	0	0	0	0	0
-0	0	0	0	0	0	0
-1	0	0	0	1	-0.18	-9
-2	0	0	1	0	-0.36	-18
-3	0	0	1	1	-0.54	-27
-4	0	1	0	0	-0.72	-36
-5	0	1	0	1	-0.90	-45
-6	0	1	1	0	-1.08	-54
-7	0	1	1	1	-1.25	-63

プログラマブルゲインアンプ

粗FSOの設定に使用されるプログラマブルゲインアンプ (PGA)は、スイッチトキャパシタCMOS技術を使用しており、41~230の範囲で8つ(27きざみ)の選択可能な利得レベルを備えています(表2)。PGAの出力は出力加算ジャンクションに供給されます。3つのPGA利得ビットA2、A1及びA0はコンフィギュレーションレジスタに保存されます。

出力加算ジャンクション

アナログ信号経路の第3段はPGA出力の加算ジャンクション、オフセット補正及びオフセットTC補正からなっています。加算ジャンクションに供給される前に、オフセット及びオフセットTC補正電圧の両方が2.3倍されます。これによりオフセット及びオフセットTC補正範囲が増大します。オフセット符号ビット及びオフセットTC符号ビットは、コンフィギュレーションレジスタに保存されます。オフセット符号ビットは、オフセット補正電圧がPGA出力に加えられるのか(符号ビットがハイ)あるいはPGA出力から差し引かれるのか(符号ビットがロー)を決定します。オフセットTCエラーが負の場合は、オフセットTC符号ビットがロジックハイであることが要求されます。同様に、オフセットTCエラーが正の場合はオフセットTC符号ビットがロジックローであることが要求されます。加算ジャンクションの出力は出力バッファに供給されます。

表2. PGA利得設定及びIRO DACステップ
サイズ

PGA VALUE	A2	A1	A0	PGA GAIN (V/V)	OUTPUT- REFERRED IRO DAC STEP SIZE (V _{DD} = 5V) (V)
0	0	0	0	41	0.369
1	0	0	1	68	0.612
2	0	1	0	95	0.855
3	0	1	1	122	1.098
4	1	0	0	149	1.341
5	1	0	1	176	1.584
6	1	1	0	203	1.827
7	1	1	1	230	2.070

出力バッファ

OUTは0.1µFの容量を駆動できます。出力は電流制限されており、V_{DD}又はV_{DD}に短絡し続けても大丈夫です。OUTは電流のソース及びシンクにすることができます。負荷は両方の電源電圧まで駆動できます。出力は両電源電圧の非常に近くまでスイングしても精度と安定性を保ちます。ノイズの大きな環境では、OUTピンに0.1µFコンデンサを取り付けることを推奨します。

ブリッジドライブ

FSOの微補正は、センサ励起電流を12ビットFSO DACで変えることによって行います(図3)。センサブリッジの励起は、最大2mAまで供給できるプログラマブル電流ソースによって行われます。ISRCにおけるリファレンス電流は、抵抗R_{ISRC}及びISRC(FSO DACにより制御)によって決まります。このピンを流れるリファレンス電流は電流ミラー(電流ミラー利得AA ≅ 14)によって増倍され、BDRIVEから供給されてセンサ励起に使用することができます。この電流の温度による変調を使用してFSOTCエラーを補正することができ、また出力電圧(V_{OUT})による変調を使用してFSO直線性エラーを補正することができます。

デジタルアナログコンバータ

4つの12ビットシグマ・デルタDACは、100ms以下(typ)でセットリングします。4つのDACは、補正係数を保存するためにEEPROM内にそれぞれ対応するメモリレジスタを持っています。

FSOの微調整にはFSO DACを使用して下さい。FSO DACはV_{DD}からリファレンスを取って、V_{ISRC}を制御します。V_{ISRC}及びR_{ISRC}がセンサ励起電流のベースラインを設定します。オフセットDACもリファレンスもV_{DD}から取っており、V_{DD}が5Vの時に1.22mVの分解能を提供しています。オフセットDACの出力は出力加算

精度1%、デジタルトリミングの レイルトゥレイルセンサ信号コンディショナ

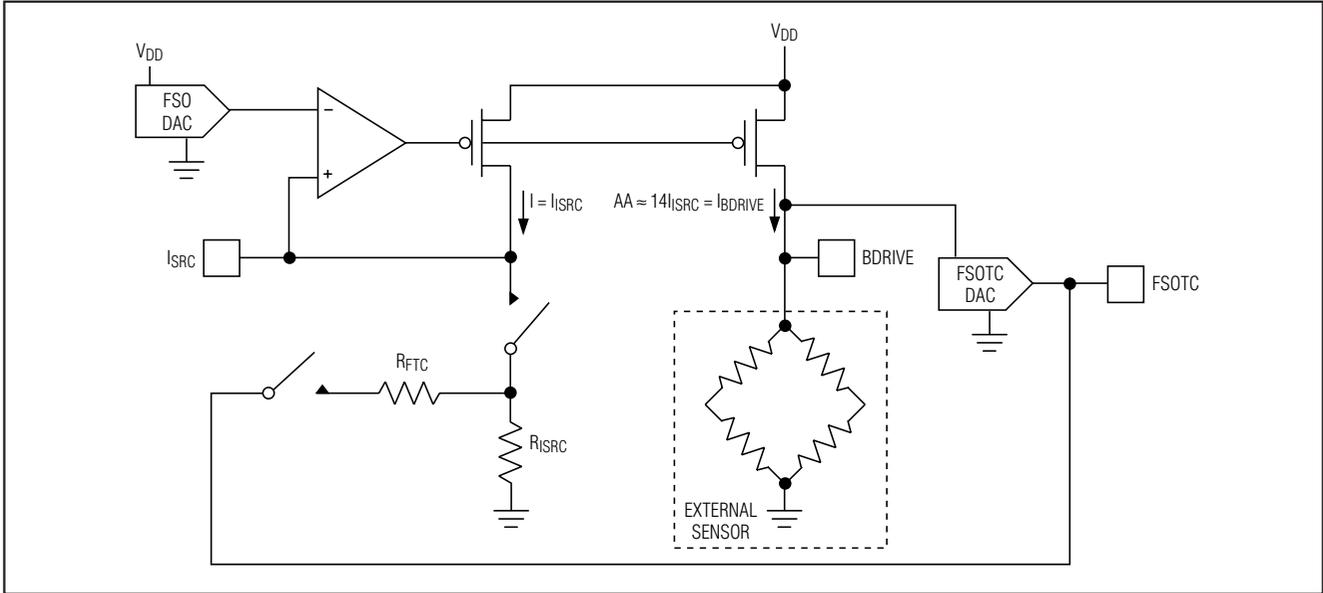


図3. ブリッジ励起回路

ジャンクションに供給され、そこで約2.3の利得を与えられるため、出力を基準とするオフセット補正分解能は2.8mVとなります。

オフセットTCとFSOTC DACはいずれもリファレンスをBDRIVEから取っています(BDRIVEは温度に依存する電圧です)。V_{BDRIVE}が公称値の2.5Vの場合に、ステップサイズが0.6mVになります。オフセットTC DACの出力は出力加算ジャンクションに供給され、そこで約2.3倍されるため、オフセットTC補正範囲が増大します。バッファ付FSOTC DAC出力はFSOTCに出てきて、FSO TCエラーを補正するためにR_{FTC}を通じてI_{SRC}に接続されます。

内部リファレンス

MAX1478は、一般的なシリコンPRT用に最適化された3つの内部抵抗(R_{ISRC}、R_{FTC}及びR_{TEMP})を備えています。R_{ISRC}(及びFSO DAC)は公称センサ励起電流を設定します。R_{FTC}(及びFSOTC DAC)はFSO TCエラーを補償します。R_{ISRC}及びR_{FTC}の公称値はいずれも75k です。外部抵抗を使用する場合は、コンフィギュレーションレジスタの該当するビットをリセット(アドレス07hをゼロにリセット)することによってR_{ISRC}とR_{FTC}をディセーブルすることができます(表3)。

R_{TEMP}は、+25 における公称抵抗が100k で、TCが+4600ppm/ の高温係数抵抗です。この抵抗は、外部温度センサを必要とする一部のセンサタイプに対して使用することができます。

表3. コンフィギュレーションレジスタ

EEPROM ADDRESS (hex)	DESCRIPTION
00h	Offset TC Sign Bit, SOTC (+ = 1)
01h	Offset Sign Bit, SOFF (+ = 1)
02h	PGA Gain (MSB), A2
03h	PGA Gain, A1
04h	PGA Gain (LSB), A0
05h	Reserved "0"
06h	Reserved "0"
07h	Internal Resistor (R _{FTC} and R _{ISRC}) Selection
08h	Input-Referred Offset (IRO) Sign Bit
09h	Input-Referred Offset (MSB)
0Ah	Input-Referred Offset
0Bh	Input-Referred Offset (LSB)

内部EEPROM

MAX1478は、16ビットワードとして構成された128ビットの内部EEPROMを持っています。各レジスタの4つの最上位ビットはリザーブされています。この内部EEPROMは、以下の内容(表4のメモリマップにも示す)を保存するために使用されています。

精度1%、デジタルトリミングの レイルトゥレイルセンサ信号コンディショナ

MAX1478

表4. EEPROMメモリマップ

EE Address	0F	0E	0D	0C	0B	0A	09	08	07	06	05	04	03	02	01	00
Contents	1	0	0	0	Configuration											
EE Address	1F	1E	1D	1C	1B	1A	19	18	17	16	15	14	13	12	11	10
Contents	1	0	0	1	MSB	Offset										LSB
EE Address	2F	2E	2D	2C	2B	2A	29	28	27	26	25	24	23	22	21	20
Contents	1	0	1	0	MSB	Offset TC										LSB
EE Address	3F	3E	3D	3C	3B	3A	39	38	37	36	35	34	33	32	31	30
Contents	1	0	1	1	MSB	FSO										LSB
EE Address	4F	4E	4D	4C	4B	4A	49	48	47	46	45	44	43	42	41	40
Contents	1	1	0	0	MSB	FSOTC										LSB
Reserved*	5F	5E	5D	5C	5B	5A	59	58	57	56	55	54	53	52	51	50
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
EE Address	6F	6E	6D	6C	6B	6A	69	68	67	66	65	64	63	62	61	60
Contents	0	0	0	0	User-Defined Bits											
EE Address	7F	7E	7D	7C	7B	7A	79	78	77	76	75	74	73	72	71	70
Contents	0	0	0	0	User-Defined Bits											

= Reserved Bits

Note: The MAX1478 processes the Reserved Bits in the EEPROM. If these bits are not properly programmed, the configuration and DAC registers will not be updated correctly.

*The contents of the Reserved EE Address 50–5F must all be reset to zero.

- コンフィギュレーションレジスタ(表3)
 - オフセット及びFSO DAC用の12ビットキャリブレーション係数
 - オフセットTC及びFSOTC DAC用の12ビット補償係数
 - 製造番号、バッチ日付及びチェックサム等のプロセス情報をユーザが保存するための2つの汎用レジスタ
- EEPROMは1度に1ビットずつ設定して下さい。ビットのアドレスは0 ~ 127(7F hex)です。

コンフィギュレーションレジスタ

コンフィギュレーションレジスタ(表3)は、PGA利得、オフセット及びオフセットTC係数の極性及び粗オフセット補正(IRO DAC)を決定します。また、内部抵抗(R_{FTC} 及び R_{ISRC})のイネーブル/ディセーブルも行います。

DACレジスタ

オフセット、オフセットTC、FSO及びFSOTCレジスタは、対応するキャリブレーション/補償DACが使用する係数を保存します。

精度1%、デジタルトリミングの レイルトゥレイルセンサ信号コンディショナ

デジタルラインの詳細

チップセレクト(CS)及び書込みイネーブル(WE)

CSは、OUTのイネーブル、シリアル通信の制御及びコンフィギュレーションとDACレジスタの強制更新に使用されます。

- CSがローになると、シリアル通信がディセーブルされます。
- CSがローからハイに遷移すると、Uビットがゼロの場合にEEPROMの内容を使用してコンフィギュレーション及びDACレジスタが更新されます。
- CSがハイからローに遷移すると、プログラミングモードが終了します。
- CSがロジックハイの時に、OUT及びシリアル通信がイネーブルされます(「通信プロトコル」を参照)。

WEは、内部コンフィギュレーション及びDACレジスタをEEPROMの内容でリフレッシュする速度を制御し、消去/書込み動作をイネーブルします。通信が始まっていると(「通信プロトコル」を参照)内部レジスタのリフレッシュがディセーブルされます。

- WEがローの時に消去/書込み動作がディセーブルされ、EEPROMでレジスタをリフレッシュする動作がディセーブルされます。
- WEがハイの時にリフレッシュ速度として約400回/秒が選択され、EEPROMの消去/書込み動作がイネーブルされます。
- MAX1478のEEPROMがプログラムされた後は、WEをV_{SS}に接続することをお勧めします。

シリアルクロック

シリアルクロック(SCLK)は、外部から駆動する必要があります。このクロックは、MAX1478にコマンドを入力してEEPROMの内容を読み取るために使用されます。DIOの入力データはSCLKの立上がりエッジでラッチされます。SCLKにノイズが乗っていると通信が乱れます。ノイズの大きな環境においては、SCLKとV_{SS}の間にコンデンサ(0.01μF)を取り付けて下さい。

データ入力/出力

データ入力/出力(DIO)ラインは、MAX1478にコマンドを送るため(入力モード)あるいはEEPROMの内容を読み取るため(出力モード)に使用されます。

入力モード(デフォルトモード)においては、DIOのデータはSCLKの各立上がりエッジでラッチされます。このため、DIOにおけるデータはSCLKの立上がりエッジで安定している必要があり、SCLKの立下がりエッジで遷移するべきです。

DIOはREAD EEPROMコマンドを受け取ると出力モードに切り替わり、READ EEPROMコマンドのデジタル値でアドレス指定されたデータビットを返します。CSがローからハイに遷移した後、DIOは入力モードに戻り、次のコマンドを受け取ることができます。

通信プロトコル

通信を開始するためには、CSのローからハイへの遷移後のDIOの最初の6つのビットが1010U0(INIT SEQUENCEと定義)であることが必要です。MAX1478は、次に16ビット制御ワードを受け付け始めます(図4)。

INIT SEQUENCEが検出されないと、DIO上のその後の全てのデータが無視されます。この状態はCSが再びローからハイに遷移して、正しいINIT SEQUENCEが受信されるまで続きます。

INIT SEQUENCEのUビットはDAC及びコンフィギュレーションレジスタの内部EEPROMによる更新を制御します。このビットがロー(U=0)の時は、次のCSの立上がりエッジで4つの内部DACの全て及びコンフィギュレーションレジスタが更新されます(これがパワーアップ時のデフォルトです)。Uビットがハイの場合は、DAC及びコンフィギュレーションレジスタは内部EEPROMから更新されず、その後でCSの立上がりエッジがあってもその時の値を保持します。MAX1478はCSがローになるまで制御ワードを受け付け続けます。

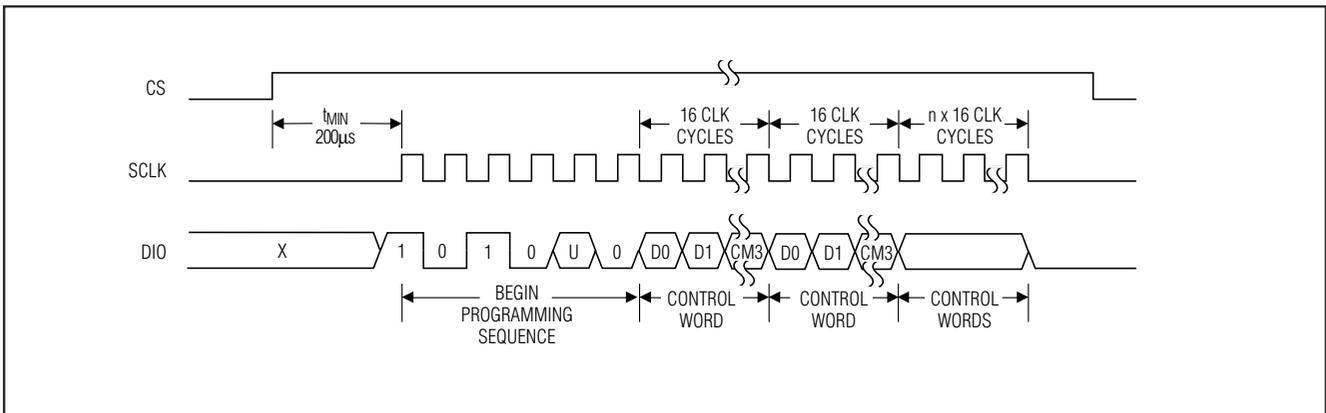


図4. 通信シーケンス

精度1%、デジタルトリミングの レイルトゥレイルセンサ信号コンディショナ

制御ワード

DIOにINIT SEQUENCEを受信した後、MAX1478は16ビットのコマンドワードを(LSBを先にして)ラッチし始めます(図5)。最初の12ビット(D0~D11)は、データフィールドを表します。制御ワードの最後の4ビット(MSBであるCM0~CM3)はコマンドフィールドです。MAX1478は、表5に記載されているコマンドをサポートします。

ERASE EEPROMコマンド

ERASE EEPROMが発信されると、EEPROMの全てのメモリ位置がロジック0にリセットされます。16ビットワードのデータフィールドは無視されます。

重要：内部チャージポンプはEEPROMプログラミング動作中に20Vを超える電圧を発生します。EEPROM制御ロジックは、EEPROMを消去するために50msを要します。WRITE又はERASEコマンドを送った後、別のコマンドを出す前に50ms待たないと、EEPROMに間違ってデータが書き込まれることがあります。ERASE EEPROMサイクルの最大数が100を超えないようにして下さい。

BEGIN EEPROM WRITEコマンド

BEGIN EEPROM WRITEは、データフィールドの下位7ビット(A0~A6)で指定されたメモリ位置にロジックハイを保存します。データフィールドの上位ビット(A7~

表5. MAX1478コマンド

FUNCTION	HEX CODE	CM3	CM2	CM1	CM0
ERASE EEPROM	1h	0	0	0	1
BEGIN EEPROM WRITE at Address	2h	0	0	1	0
READ EEPROM at Address	3h	0	0	1	1
Maxim Reserved	4h	0	1	0	0
END EEPROM WRITE at Address	5h	0	1	0	1
WRITE Data to Configuration Register	8h	1	0	0	0
WRITE Offset DAC	9h	1	0	0	1
WRITE Offset TC DAC	Ah	1	0	1	0
WRITE FSO DAC	Bh	1	0	1	1
WRITE FSOTC DAC	Ch	1	1	0	0
No Operation	0h	0	0	0	0
Load Register	6h,	0	1	1	0
	7h,	0	1	1	1
	Dh,	1	1	0	1
	Eh,	1	1	1	0
	Fh	1	1	1	1

A11)は無視されます(図6)。内部EEPROMに書き込むには、WEとCSがハイでなければならないことに注意して下さい。さらに、EEPROMは $T_A = +25$ 、 $V_{DD} = 5V$ の条件でのみ書き込むようにして下さい。

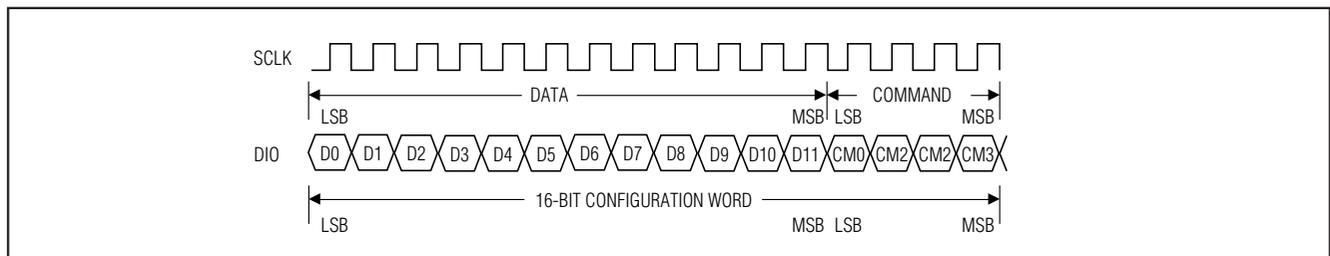


図5. コントロールワードタイミング図

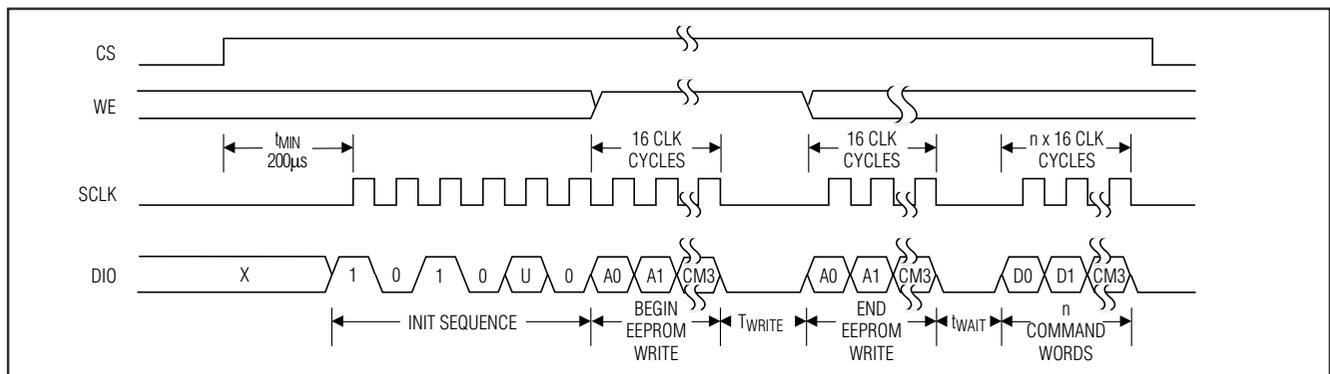


図6. WRITE EEPROM動作のタイミング図

精度1%、デジタルトリミングの レイルトゥレイルセンサ信号コンディショナ

内部EEPROMへの書込みは時間のかかるプロセスであり、1度しか必要としません。全てのキャリブレーション/補償係数は、DAC及びコンフィギュレーションレジスタに直接書き込むことによって決定されます。これらのキャリブレーション/補償係数をEEPROMに書き込む時は、以下の手順に従ってください。

- 1) ERASE EEPROMコマンドを出します。
- 2) 50ms(t_{WRITE})の間待ちます。
- 3) アドレス00hにおいてEND EEPROM WRITEコマンドを出します。
- 4) 1ms(t_{WAIT})の間待ちます。
- 5) セットすべきビットのアドレスでBEGIN EEPROM WRITEコマンドを出します(図7)。
- 6) 50msの待ちます。
- 7) ステップ5と同じアドレスを使用して、END EEPROM WRITEコマンドを出します(図7)。
- 8) 1msの間待ちます。

- 9) ステップ5に戻ります。必要な全てのビットがセットされるまでこれを繰り返します。
- 10) 正しいキャリブレーション/補償係数が保存されていることを確認するために、EEPROMを読み取ります。

READ EEPROMコマンド

READ EEPROMコマンドは、データフィールドの下位7ビット(A0~A6)ビットでアドレス指定されたメモリ位置に保存されているビットを返します。データフィールドの上位ビット(A7~A11)は無視されます。読取りコマンドが出るとDIOラインは出力となり、アドレス指定されたEEPROM位置は16個目のSCLKサイクルの立下がりエッジの200 μ s(t_{READ})後でDIOに出てきます(図8)。READ EEPROMコマンドを出した後、DIOはCSの立下がりエッジで入力モードに戻ります。EEPROM全体を読むには、READ EEPROMコマンドを128回出す必要があります。

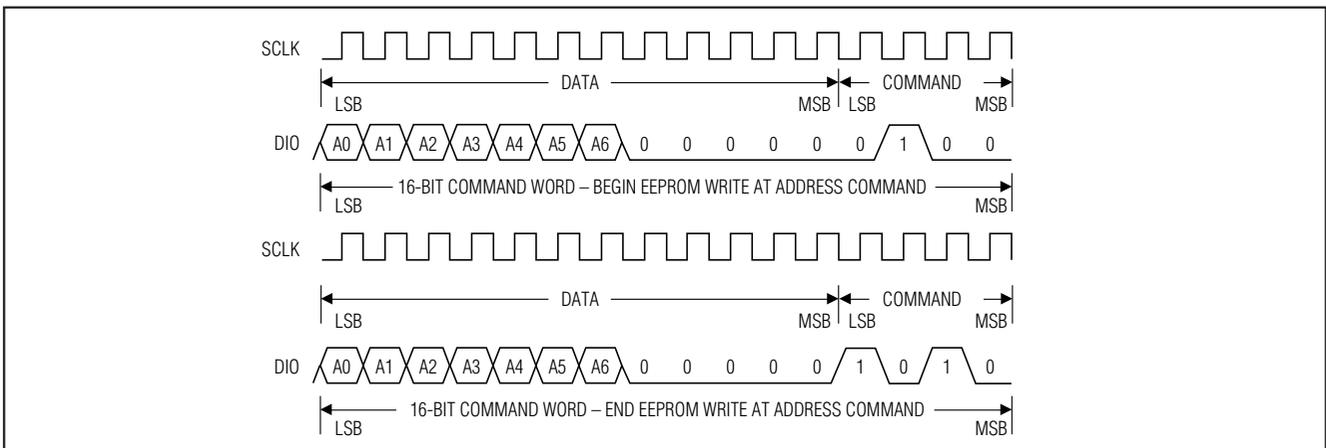


図7. WRITE EEPROM開始及びWRITE EEPROM終了のタイミング図

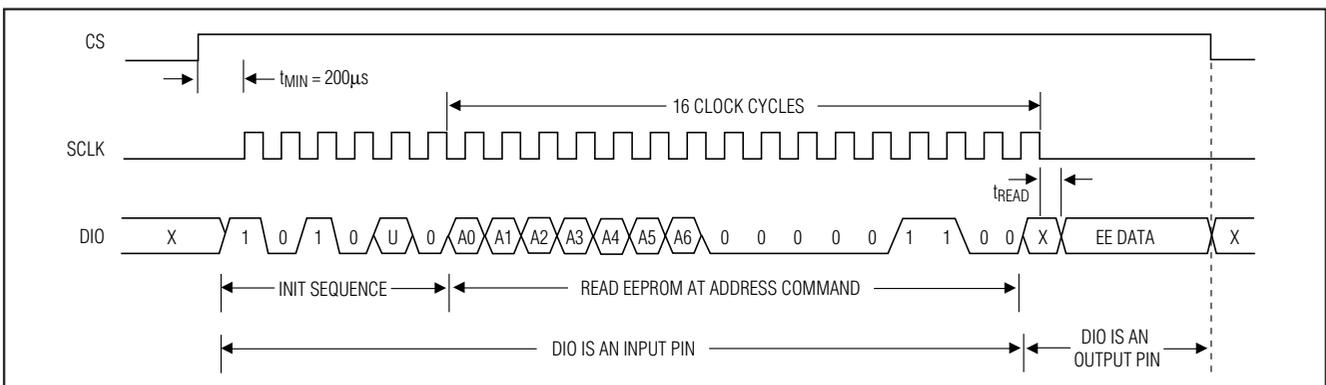


図8. READ EEPROMのタイミング図

精度1%、デジタルトリミングの レイルトウレイルセンサ信号コンディショナ

コンフィギュレーション及びDACレジスタへの書込み
コンフィギュレーションレジスタ、あるいは直接内部
12ビットDACに書き込む場合、データフィールド(D0~
D11)がそれぞれのレジスタに書き込むべきデータ
を含んでいます。4つのDAC全てとコンフィギュレーション
レジスタは、CSラインをトグルすることなく更新でき
ることに注意して下さい。各レジスタ書込みコマンド
の後でLOAD REGISTERコマンドを出す必要があります。

アプリケーション情報 _____

パワーアップ

パワーアップ時には以下のことが起こります。

- 1) DAC及びコンフィギュレーションレジスタがゼロにリセットされます。
- 2) パワーアップの後でCSがローからハイに遷移します (CSが接続されていないなくても、内部プルアップ抵抗がこの遷移を保証します)。そしてEEPROMの内容が読み取られ、処理されます。
- 3) DAC及びコンフィギュレーションレジスタが1回あるいは約400回/秒(WEの状態に依存)更新されます。
- 4) MAX1478は、INIT SEQUENCEを受信した直後から、DIOでシリアルフォーマットのコマンドを受け付け始めます。

MAX1478は、内部EEPROMの全てのメモリ位置が初期化されていない状態で出荷されています。このため、適正動作のためにはMAX1478をプログラムする必要があります。

補償手順

図9及び表8に示す結果を得るために、以下の補償手順が使用されています。+5V電源付で出力電圧が電源電圧と比例関係になっている圧力トランスデューサを想定しています。希望のオフセット電圧(P_{MIN}におけるV_{OUT})は0.5Vで、希望のFSO電圧(V_{OUT}(P_{MAX}) - V_{OUT}(P_{MIN}))は4Vです。このため、フルスケール出力電圧(P_{MAX}におけるV_{OUT})は4.5Vになります(図1を参照)。この手順は、任意の2つのテスト温度T₁及びT₂において、少なくとも2つのテスト圧力(例えばゼロとフルスケール)を必要とします。T₁とT₂としては、最良の直線フィットによる補償を実行する2つのポイントが理想的です。以下に標準的な補償手順を示します。

- 1) 係数初期化の実行
- 2) FSOキャリブレーションの実行
- 3) FSOTC補償の実行
- 4) オフセットTC補償の実行
- 5) オフセットキャリブレーション

係数の初期化

PGA及びブリッジ電流ソースの過負荷を防ぐ抵抗値及びPGA利得を選んで下さい。これらの値は、センサの挙動に依存するため、センサの特性データ(センサのメーカーから入手して下さい)が必要です。もし特性データが入手できない場合は、2温度、2圧力のセンサ評価作業を行うとデータを得ることができます。必要なセンサ情報は表6に示してありますが、これを基に表7に記載されているパラメータの値を得ることができます。

表6. 標準PRT用のセンサ情報

PARAMETER	SENSOR DESCRIPTION	TYPICAL VALUES
R _b (T)	Bridge Impedance	5kΩ at +25°C
TCR	Bridge Impedance Tempco	2600ppm/°C
S(T)	Sensitivity	+1.5mV/V per PSI at +25°C
TCS	Sensitivity Tempco	-2100ppm/°C
O(T)	Offset	+12mV/V at +25°C
OTC	Offset Tempco	-1000ppm/°C of FSO
S(p)	Sensitivity Linearity Error as % FSO, BSLF (Best Straight-Line Fit)	0.1% FSO, BSLF
P _{MIN}	Minimum Input Pressure	0 psi
P _{MAX}	Maximum Input Pressure	10 psi

R_{ISRC}の選択

外部抵抗を使用する場合は、下の式を使ってR_{ISRC}の値を求め、ISRCとV_{SS}の間に取り付けて下さい。12ビットFSO DACはダイナミックレンジがかなり広いので、R_{ISRC}の値は正確でなくてもかまいません。一般に、計算値の±50%以内の抵抗値であれば大丈夫です。内部抵抗R_{ISRC}とR_{FTC}の両方を使用する場合は、EEPROMのアドレスビット7のIRSビットをハイに設定して下さい。使用しない場合は、IRSをローに設定して、図10に示すようにして外部抵抗を接続して下さい。

$$R_{ISRC} \approx 14 \cdot R_b(T1) \\ \approx 14 \cdot 5k\Omega = 70k\Omega$$

ここで、R_b(T)は温度T1(この例では+25)におけるセンサ入力インピーダンスです。

R_{FTC}の選択

外部抵抗を使用する場合は、下の式を使ってR_{FTC}の値を求め、ISRCとFSOTCの間に取り付けて下さい。12ビットFSOTC DACはダイナミックレンジがかなり広い

精度1%、デジタルトリミングの レイルトゥレイルセンサ信号コンディショナ

MAX1478

表7. 補償部品及び部品定数

PARAMETER	DESCRIPTION
R _{ISRC}	Internal (approximately 75kΩ) or user-supplied resistor that programs the nominal sensor excitation current
R _{FTC}	Internal (approximately 75kΩ) or user-supplied resistor that compensates FSO TC errors
APGA	Programmable-gain amplifier gain
IRO	Input-referred offset correction DAC value
IRO Sign	Input-referred offset sign bit
IRS	Internal resistor selection bit
OFF COEF	Offset-correction DAC coefficient
OFF Sign	Offset sign bit
OFFTC COEF	Offset TC compensation DAC coefficient
OFFTC Sign	Offset TC sign bit
FSO COEF	FSO trim DAC coefficient
FSOTC COEF	FSO TC compensation DAC coefficient

ため、R_{FTC}の値は正確でなくてもかまいません。一般に、計算値の±50%以内の抵抗値であれば大丈夫です。

$$R_{FTC} \cong \frac{R_{ISRC} \cdot 500\text{ppm}/^{\circ}\text{C}}{\text{TCR} - |\text{TCS}|}$$

$$\cong \frac{70\text{k}\Omega \cdot 500\text{ppm}/^{\circ}\text{C}}{2600\text{ppm}/^{\circ}\text{C} - |-2100\text{ppm}/^{\circ}\text{C}|} = 70\text{k}\Omega$$

この近似はバルクでマイクロマシンのシリコンPRTに最もよく合います。R_{FTC}が負になる場合は、センサの挙動が通常のものとは異なることを意味します。この場合は外部回路を追加しないと、MAX1478による補償ができません。

PGA利得設定の選択

PGAの利得設定を選択するには、まずT1におけるSensorFSO(センサのフルスパン出力電圧)を計算して下さい。

$$\text{SensorFSO} = S \cdot V_{BDRIVE} \cdot \Delta P$$

$$= 1.5\text{mV/V per PSI} \cdot 2.5\text{V} \cdot 10\text{ PSI}$$

$$= 0.0375\text{V}$$

ここで、SはT1におけるセンサの感度、V_{BDRIVE}はセンサ励起電圧(初期には2.5V)及び Pは最大圧力差です。

次に、下の式を使って理想的な利得を計算し、表2からそれに一番近い利得設定を選択して下さい。

$$A_{PGA} = \frac{\text{OUTFSO}}{\text{SensorFSO}}$$

$$= \frac{4\text{V}}{0.0375\text{V}} = +106\text{V/V}$$

ここで、OUTFSOは希望のキャリブレーション済みトランスデューサフルスパン出力電圧、SensorFSOはT1におけるセンサのフルスパン出力電圧です。

この例ではPGAの値として2(利得+95V/V)が最適です。

入力換算OFFSETの決定

PGAによる増幅の前にフロントエンドセンサオフセットエラーをヌル化するために、入力換算オフセット(IRO)レジスタが使用されます。これにより、(特に利得が高い場合に)PGAが飽和する可能性が少なくなり、PGAの使用可能なダイナミックレンジが最大限になります。

まず、下の式を使って理想的なIRO補正電圧を計算し、表1からそれに一番近い設定を選択して下さい。

$$\text{IRO}_{\text{ideal}} = -\left[O(T1) \cdot V_{BDRIVE}(T1)\right]$$

$$= -(0.012\text{V/V}) \cdot 2.5\text{V}$$

$$= -30\text{mV}$$

ここで、IRO_{ideal}はセンサを完全にヌル化するために必要な電圧の正確な値、O(T1)は+25におけるセンサオフセット電圧(V/V単位)、そしてV_{BDRIVE}(T1)は+25における公称センサ励起電圧です。この例においては、センサを完全にヌル化するためにはアンプのフロントエンドから30mVを差し引く必要があります。表1からIRO値として3を選べると、IRO DACが27mVになります。これが理想値に一番近い値です。この値を差し引くには、IROの符号ビットを0にして下さい。残りの出力換算オフセットエラーは後でオフセットDACによって補正されます。

OFFTC COEFの初期値の決定

一般に、OFFTC COEFは最初に0に設定できます。これはTCエラーが後で補償されるためです。しかし、オフセットTCエラーの大きなセンサの場合は、補償手順中に温度を上げた時にPGAが飽和しないように初期粗オフセットTC調整が必要です。初期粗オフセットTC調整が必要なのは、オフセットTCがFSOの約10%よりも大きなセンサです。初期粗オフセットTC調整が必要な場合は、以下の式を使用して下さい。

$$\text{OFFTC COEF} = \frac{4096 \cdot \Delta V_{\text{OUT}}(T)}{\Delta V_{BDRIVE}(T) \cdot 2.3}$$

$$\cong \frac{4096 (OTC \cdot FSO) \cdot \Delta T}{\text{TCS} \cdot V_{BDRIVE} \cdot 2.3 \cdot \Delta T}$$

$$= \frac{4096 (-1000\text{ppm}/^{\circ}\text{C} \cdot 4\text{V})}{-2100\text{ppm}/^{\circ}\text{C} \cdot 2.5\text{V} \cdot 2.3} = 1357$$

精度1%、デジタルトリミングの レイルトゥレイルセンサ信号コンディショナ

MAX1478

ここで、OTCはOUTFSOに対するppm/ 単位で表したセンサオフセットTCエラー(表6)、Tは動作温度範囲()、OFFTC COEFはDACにロードすべき10進法の数値です。正の値の場合はOFFTCの符号ビットをハイに設定して下さい。負の値の場合はOFFTCの符号ビットをローに設定して下さい。OFFTC COEFの絶対値が4096より大きい場合、センサは非常に大きなオフセットTCエラーを持っていることになり、MAX1478はこのエラーを完全に補正することができません。

FSOキャリブレーション

FSOキャリブレーションは室温においてフルスケールのセンサ励起状態で行って下さい。

- 1) FSOTC COEFを1000に設定します。
- 2) T1において、 V_{BDRIVE} が約2.5VになるまでFSO DACを調節します。
- 3) T1オフセット電圧が0.5Vになるまで、オフセットDAC(必要に応じてOFFSET符号ビットも)を調節します(「OFFSETキャリブレーション」を参照)。
- 4) フルスパン出力(measured V_{FSO})を測定します。
- 5) 下の式を使って理想的なブリッジ電圧 $V_{BIDEAL}(T1)$ を計算します。

$$V_{BIDEAL}(T1) = V_{BDRIVE} \cdot \left(1 + \frac{\text{desired}V_{FSO} - \text{measured}V_{FSO}(T1)}{\text{measured}V_{FSO}(T1)} \right)$$

注記： $V_{BIDEAL}(T1)$ が許容ブリッジ電圧スイング($V_{SS} + 1.3V$) ~ ($V_{DD} - 1.3V$)の外側にある時は、PGAの利得設定を再び調節して下さい。 $V_{BIDEAL}(T1)$ が低すぎる時は、PGAの利得設定を1ステップ減らして、ステップ2に戻して下さい。 $V_{BIDEAL}(T1)$ が高すぎる時は、PGAの利得設定を1ステップ増やして、ステップ2に戻して下さい。

- 6) FSO DACを調節することにより $V_{BIDEAL}(T1)$ を設定します。
- 7) オフセット電圧が0.5VになるまでオフセットDACを再調節します(「OFFSETキャリブレーション」を参照)。

3ステップのFSOTC補償

ステップ1

以下の手順でFSOTC COEFを決定して下さい。4つの変数A~Dが使用されます。

- 1) 既存のFSO DAC係数をAと名づけます。
- 2) FSOTC DACを3000に変更します。
- 3) $V_{BDRIVE}(T1)$ が $V_{BIDEAL}(T1)$ に等しくなるまでFSO DACを調節します。
- 4) 既存のFSO DAC係数をBと名づけます。
- 5) (オフセットDACを調節することにより)オフセット電圧を0.5Vに再調節します(必要な場合)。

この後、オフセットTC補償ステップが完了するまではオフセットやオフセットTC DACを変更しないことが重要です。

ステップ2

リニアFSOTC補償を完了するには、第2の温度 $T2(T2 > T1)$ でデータを測定します。以下のステップを実行して下さい。

- 1) フルスパン出力(measured $V_{FSO}(T2)$)を測定します。
- 2) 下の式を使って理想的なブリッジ電圧 $V_{BIDEAL}(T2)$ を計算します。

$$V_{BIDEAL}(T2) = V_{BDRIVE} \cdot \left(1 + \frac{\text{desired}V_{FSO} - \text{measured}V_{FSO}(T2)}{\text{measured}V_{FSO}(T2)} \right)$$

- 3) FSO DACを調節することにより $V_{BIDEAL}(T2)$ を設定します。
- 4) その時のFSOTC DAC係数をDと名づけます。
- 5) FSOTC DACを1000に変更します。
- 6) $V_{BDRIVE}(T2)$ が $V_{BIDEAL}(T2)$ に等しくなるまでFSO DACを調節します。
- 7) FSO DAC係数をCと名づけます。

ステップ3

ステップ1及び2で得られたデータを下の式に代入してFSOTC COEFを計算して下さい。

$$\text{FSOTC COEF} = \frac{1000(B-D) + 3000(C-A)}{(B-D) + (C-A)}$$

- 1) このFSOTC COEF値をFSOTC DACにロードします。
- 2) $V_{BDRIVE}(T2)$ が $V_{BIDEAL}(T2)$ に等しくなるまでFSO DACを調節します。

これでFSOキャリブレーションとFSO TC補償の両方が完了しました。

精度1%、デジタルトリミングの レイルトゥレイルセンサ信号コンディショナ

MAX1478

オフセットTC補償

T1におけるオフセット電圧は以前に0.5Vに設定されていますから、T2においてこの電圧からずれた分はオフセットTCエラーです。以下の手順を実行して下さい。

- 1) T2におけるオフセット電圧を測定します。
- 2) 以下の式を使って必要な補正を計算します。

$$\text{NewOFFTC COEF} = \text{CurrentOFFTC COEF} - \left(\frac{4096 \left[V_{\text{OFFSET}}(T1) - V_{\text{OFFSET}}(T2) \right]}{2.3 \left[V_{\text{BDRIVE}}(T1) - V_{\text{BDRIVE}}(T2) \right]} \right)$$

注記：CurrentOFFTC COEFはオフセットTC DACに保存されているその時の値です。オフセットTCの符号ビット(SOTC)がローであればこの数は負です。

- 3) この値をオフセットTC DACにロードします。
 - 4) NewOFFTC COEFが負である場合は、SOTCビットをローに設定します。正であればハイに設定します。
- これでオフセットTC補償が完了しました。

OFFSETキャリブレーション

この時点で、センサはまだ温度T2であるはずですが、最終的なオフセット調整はT2又はT1において、入力圧力ゼロで出力(V_{OUT}(P_{MIN}))の読取り値が0.5VになるまでオフセットDAC(場合によってはオフセット符号ビットSOFFも)を調節することにより達成されます。以下の手順を使って下さい。

- 1) オフセットDACをゼロに設定します(オフセットCOEF = 0)。
- 2) OUTにおける電圧を測定します。
- 3) V_{OUT}が希望のオフセット電圧(この例では0.5V)よりも大きい場合は、SOFFをローに設定し、小さい場合はハイに設定します。
- 4) V_{OUT}が希望のオフセット電圧に等しくなるまでオフセットCOEFを増やします。

オフセットキャリブレーションはこれで完了です。表8と図9に、補償なしの入力と標準的な補償済みのトランスデューサ出力の比較を示します。

表8. MAX1478のキャリブレーションと補正

Typical Uncompensated Input (Sensor)	Typical Compensated Transducer Output
Offset	±80% FSO
FSO	+15mV/V
Offset TC	-17% FSO
Offset TC Nonlinearity	0.7% FSO
FSO TC	-35% FSO
FSO TC Nonlinearity	0.5% FSO
Temperature Range	-40°C to +125°C
	V _{OUT}
	Ratiometric to V _{DD} at 5.0V
	Offset at +25°C
	0.500V ±5mV
	FSO at +25°C
	4.000V ±5mV
	Offset Accuracy Over Temp Range
	±28mV (±0.7% FSO)
	FSO Accuracy Over Temp Range
	±20mV (±0.5% FSO)

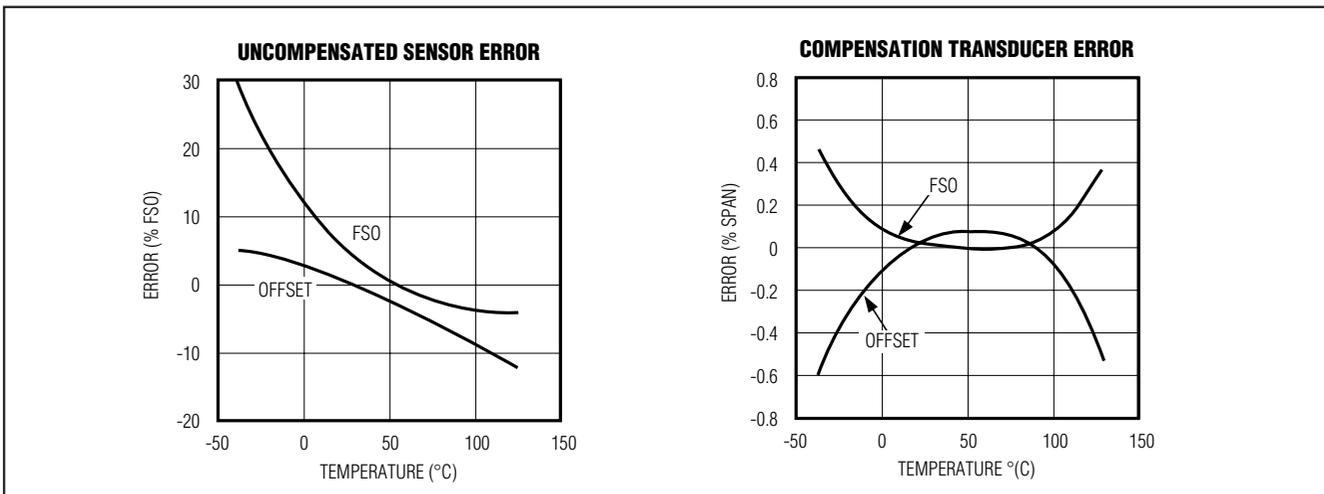


図9. キャリブレーションなしのセンサと温度補償済みトランスデューサの比較

精度1%、デジタルトリミングの レイルトゥレイルセンサ信号コンディショナ

MAX1478

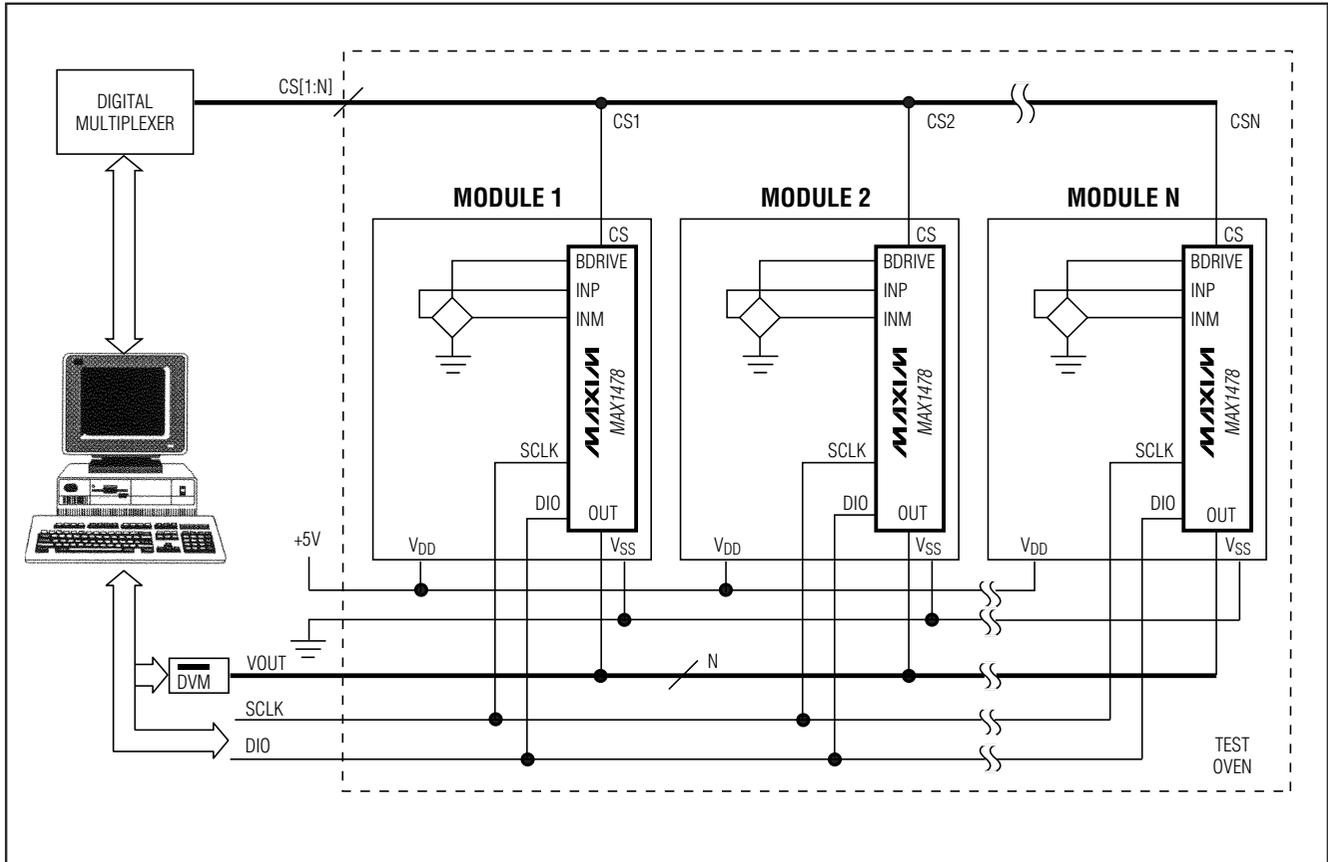


図11. 自動化テストシステムの概念図

MAX1478評価 開発キット

MAX1478を使ったトランスデューサ及びテストシステムの開発を支援するため、マキシム社はMAX1478評価キット(EVキット)を開発しました。MAX1478を初めて使用するユーザはこのキットを使用されることを強く推奨します。MAX1478 EVキットはMAX1478の手動プログラミング作業を容易にするために設計されており、以下の構成になっています。

- 1) シリコン圧力センサ付の評価基板。
- 2) 設計/アプリケーションマニュアル。このマニュアルではMAX1478の構造と機能が詳しく説明されています。センサデータのデータ収集について詳しいテストエンジニア向けに作成されており、センサ補償アルゴリズム及びテスト手順を提供しています。

- 3) MAX1478通信ソフトウェア。コンピュータ(IBMコンパチブル)でMAX1478のプログラミングを(1モジュールずつ)行うことを可能にします。
- 4) インタフェースアダプタ及びケーブル。評価基板をPCパラレルポートに接続するために使用します。

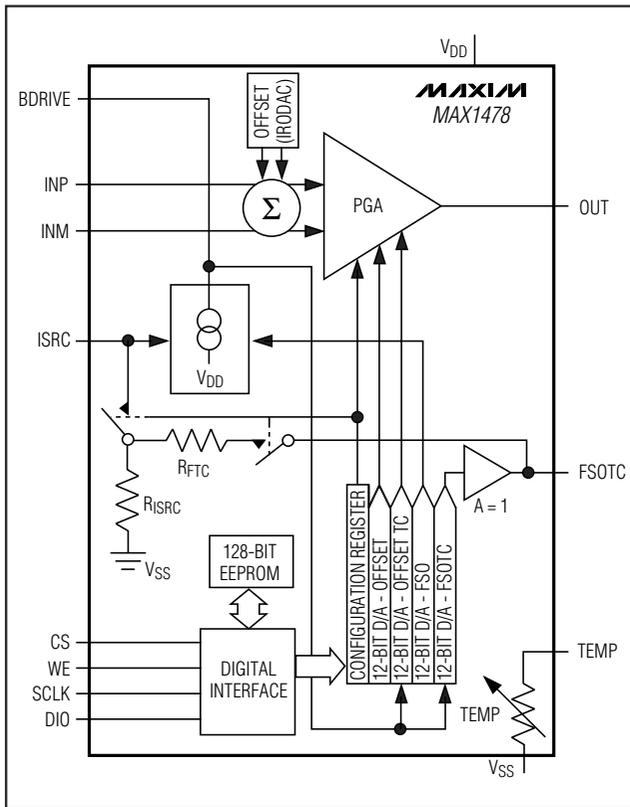
MAX1478パイロット 生産システム

大量生産アプリケーション用に、マキシム社は完全自動化パイロット生産システムを開発しました。本システムは、マキシム14XXDASBOARD及び1個以上の14XXMUXBOARDモジュール、DVM、環境試験箱及び圧力コントローラからなっています。14XXDASBOARD及び14XXMUXBOARDモジュールのみがマキシム社から供給されます。DVM、環境試験箱及び圧力コントローラは、ユーザが他のメーカーから入手する必要があります。

精度1%、デジタルトリミングの レイルトゥレイルセンサ信号コンディショナ

MAX1478

ファンクションダイアグラム

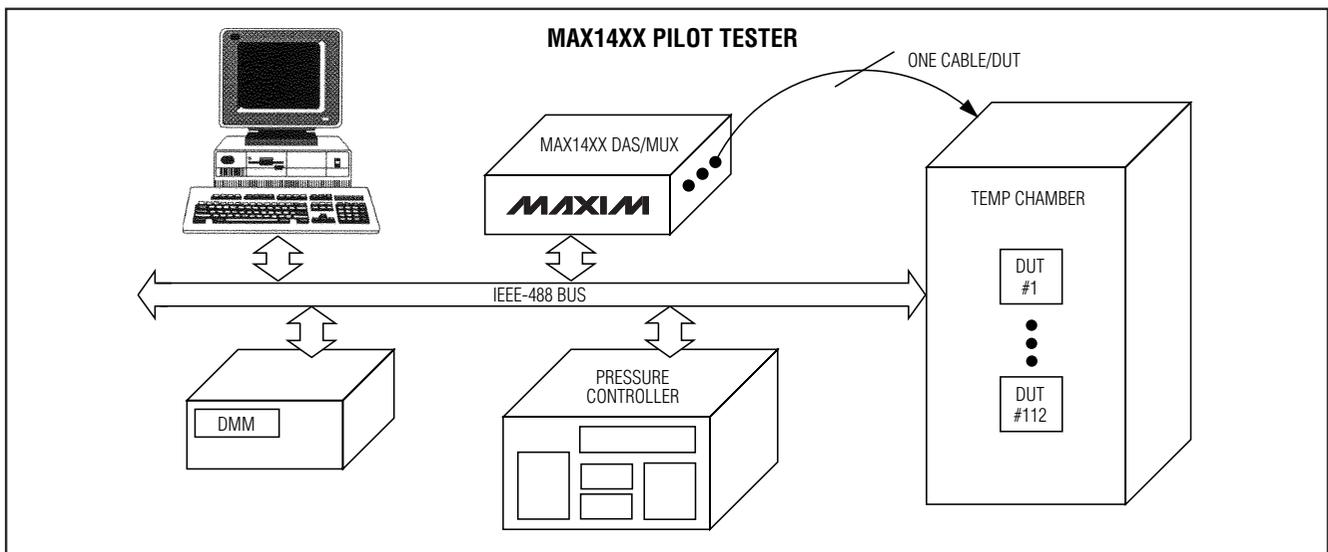


14XXDASBOARD及び14XXMUXBOARDモジュールにより、ユーザは最大112ユニットを補償することができます。IEEE-488コマンドがアクティブなDUTを選択し、MAX14XXアプリケーション回路と通信します。全てのシステム電圧測定値は、1つの外部DVM用に多重化されます。各DUTは、汎用トランジション基板を通じて14XXMUXBOARDとインタフェースします。この基板はインタフェース信号と低ノイズアナログ入力を提供します。14XXMUXBOARDを動作させるには14XXDASBOARDが必要です。全てのドライバソフトウェアは、14XXDASBOARDファームウェアに組み込まれています。センサ補償手順はNational InstrumentsのLabViewプログラムを採用して実施されています。使用する圧力コントローラ、オープン又はDVMが本システムの設計で想定されているものと異なるタイプの場合は、カスタマが補償手順の一部を改変する必要があります。本システムは、MAX14XXを注文された全てのお客様の皆様無料で提供しています。最小注量が必要とされます。詳細についてはお問い合わせ下さい。

チップ情報

TRANSISTOR COUNT: 7708
SUBSTRATE CONNECTED TO V_{SS}.

ブロック図



精度1%、デジタルトリミングの レイトウレイルセンサ信号コンディショナ

パッケージ

MAX1478

SSOP EFS

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.068	0.078	1.73	1.99
A1	0.002	0.008	0.05	0.21
B	0.010	0.015	0.25	0.38
C	0.004	0.008	0.09	0.20
D	SEE VARIATIONS			
E	0.205	0.209	5.20	5.38
e	0.0256	BSC	0.65	BSC
H	0.301	0.311	7.65	7.90
L	0.025	0.037	0.63	0.95
α	0°	8°	0°	8°

D	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
D	0.239	0.249	6.07	6.33
D	0.239	0.249	6.07	6.33
D	0.278	0.289	7.07	7.33
D	0.317	0.328	8.07	8.33
D	0.397	0.407	10.07	10.33

NOTES:

1. D&E DO NOT INCLUDE MOLD FLASH.
2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED .15mm (.006")
3. CONTROLLING DIMENSION: MILLIMETER

MAXIM			
PROPRIETARY INFORMATION			
TITLE:			
PACKAGE OUTLINE, SSOP, 5.3X.65mm			
APPROVAL	DOCUMENT CONTROL NO.	REV	1/1
	21-0056	A	

精度1%、デジタルトリミングの レイルトゥレイルセンサ信号コンディショナ

MAX1478

NOTES

販売代理店

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

20 _____ **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

© 1999 Maxim Integrated Products

MAXIM is a registered trademark of Maxim Integrated Products.