

# 36V Hブリッジトランスドライバ、絶縁型電源用

#### 概要

HブリッジトランスドライバMAX13256は、最大10Wの 絶縁型電源を供給するためのシンプルなソリューションを 提供します。このデバイスはトランスの1次コイルを広範囲の8V~36V DC電源から最大300mAの電流で駆動します。トランスの2次と1次間の巻き数比は出力電圧を決めるため、実質上あらゆる絶縁型出力電圧の選択も可能になります。

このデバイスは可変電流制限を特長としており、間接的な2次側負荷電流の制限が可能です。MAX13256の電流制限は外付け抵抗で設定されます。デバイスが過熱または過電流状態を検出するとFAULT出力がアサートします。さらに、低電力モードを備え、ドライバの未使用時には全体の消費電流を0.65mA (typ)まで抑えます。

このデバイスは内部発振器を使用した動作または外部クロックによる駆動が可能であるため、複数のMAX13256 デバイスを同期させてスイッチング周波数を正確に設定することができます。内部回路は50%固定のデューティサイクルを保証しており、どのクロックソースが使われていてもDC電流がトランスに流れることを防ぎます。

このデバイスは小型10ピンTDFNパッケージ(3mm x 3mm)で提供され、-40  $\mathbb{C}$   $\sim$  +125  $\mathbb{C}$  の自動車用温度範囲での動作が保証されています。

### 利点および特長

- ◆ シンプルかつフレキシブルな設計
  - ◆電源範囲:8V~36V
  - 令高効率:90% (max)
  - ◆トランスに最大10Wを供給
  - ◇低電圧ロックアウト
  - ◇ロジックインタフェース対応:2.5V~5V
  - ◇内部または外部クロックソース
  - ◇可変過電流スレッショルド
- ♦ システム保護内蔵
  - ◇フォルト検出および表示
  - ◇過電流制限
  - ◇過熱保護
- ◆ 基板スペースを節約
- ◆小型10ピンTDFNパッケージ(3mm x 3mm)

### アプリケーション

パワーメーター

絶縁型フィールドバスインタフェース

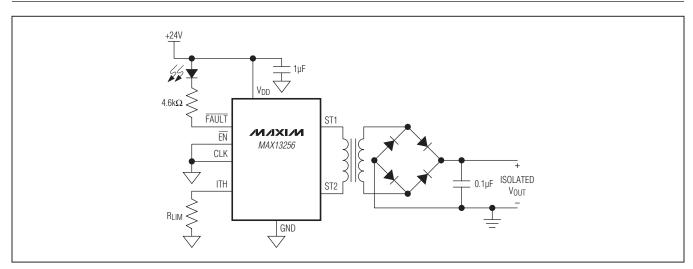
24V PLC電源絶縁

医療用機器

モータ制御

型番はデータシートの最後に記載されています。

#### 標準動作回路



関連部品およびこの製品とともに使用可能な推奨製品については、japan.maxim-ic.com/MAX13256.relatedを参照してください。

Maxim Integrated Products 1

# 36V Hブリッジトランス ドライバ、絶縁型電源用

#### **ABSOLUTE MAXIMUM RATINGS**

(Voltages referenced to GND.)		TDFN (Single-Layer Board)	
V <sub>DD</sub> , <del>FAULT</del> 0.3V to	+40V	(derate 18.5mW/°C above +70°C)	1481.5mW
ST1, ST20.3V to (V <sub>DD</sub> +	- 0.3V)	Operating Temperature Range	40°C to +125°C
CLK, ITH, EN0.3V	to +6V	Junction Temperature	+150°C
FAULT Continuous Current ±	-50mA	Storage Temperature Range	65°C to +150°C
ST1, ST2 Continuous Current ±8	350mA	Lead Temperature (soldering, 10s)	+300°C
Continuous Power Dissipation (T <sub>A</sub> = +70°C)		Soldering Temperature (reflow)	+260°C
TDFN (Four-Layer Board)			
(derate 24.4mW/°C above +70°C)195	1.2mW		

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

#### PACKAGE THERMAL CHARACTERISTICS (Note 1)

TDFN (Four-Layer Board)	TDFN (Single-Layer Board)
Junction-to-Ambient Thermal Resistance (θJA)41°C/W	Junction-to-Ambient Thermal Resistance (θ <sub>JA</sub> )54°C/W
Junction-to-Case Thermal Resistance (θ <sub>JC</sub> )9°C/W	Junction-to-Case Thermal Resistance (θ <sub>JC</sub> )9°C/W

Note 1: Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7. For detailed information on package thermal considerations, refer to japan.maxim-ic.com/thermal-tutorial.

#### **ELECTRICAL CHARACTERISTICS**

 $(V_{DD} = 8V \text{ to } 36V, V_{\overline{EN}} = 0V, T_A = -40^{\circ}\text{C to } +125^{\circ}\text{C}, \text{ unless otherwise noted. Typical values are at } T_A = +25^{\circ}\text{C.})$  (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DC CHARACTERISTICS						
Supply Voltage Range	V <sub>DD</sub>	(Note 3)	8		36	V
120000 (1000)		$V_{\overline{EN}}$ = 0V, $V_{CLK}$ = 0V, $R_{LIM}$ = 1000 $\Omega$ , ST1/ST2 not connected		6	9	mA
Disable Supply Current	I <sub>DIS</sub>	$V_{\overline{EN}} = 3.3V, V_{CLK} = 0V$		0.65	1.1	mA
Driver Outrout Decistors	R <sub>OH</sub>	ST1 = ST2 = high, $I_{ST1, ST2}$ = +300mA, $R_{LIM}$ = 1000 $\Omega$		1	1.5	
Driver Output Resistance	R <sub>OL</sub>	ST1 = ST2 = low, $I_{ST1}$ , $ST2$ = -300mA, $R_{LIM}$ = 1000 $\Omega$		0.6	1.0	Ω
Undervoltage-Lockout Threshold	V <sub>UVLO</sub>	V <sub>DD</sub> rising	5.9	6.3	6.9	V
Undervoltage-Lockout Threshold Hysteresis	V <sub>UVLO_HYST</sub>			300		mV

# **ELECTRICAL CHARACTERISTICS (continued)**

 $(V_{DD} = 8V \text{ to } 36V, V_{\overline{EN}} = 0V, T_A = -40^{\circ}\text{C} \text{ to } +125^{\circ}\text{C}, \text{ unless otherwise noted.}$  Typical values are at  $T_A = +25^{\circ}\text{C}.)$  (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
CT4		$R_{LIM} = 1000\Omega$	500	650	800	^	
ST1, ST2 Current Limit	ILIM	$R_{LIM} = 3010\Omega$	165	215	265	mA	
ST1, ST2 Leakage Current	I <sub>LKG</sub>	$V_{\overline{EN}} = 3.3V$ , $V_{CLK} = 0V$ , $V_{ST1} = V_{ST2} = 0V$ or $V_{DD}$	-1		+1	μΑ	
LOGIC SIGNALS (CLK, EN, FA	ULT)						
Input Logic-High Voltage	V <sub>IH</sub>		2			V	
Input Logic-Low Voltage	V <sub>IL</sub>				0.8	V	
Input Leakage Current	I <sub>IL</sub>	$V_{CLK} = V_{\overline{EN}} = 5.5V \text{ or } 0V$	-1		+1	μΑ	
FAULT Output Logic-Low Voltage	V <sub>OL</sub>	IFAULT = 10mA			1	V	
FAULT Leakage Current	I <sub>LKGF</sub>	V <sub>FAULT</sub> = 36V, FAULT deasserted			10	μΑ	
AC CHARACTERISTICS	·						
Switching Frequency	f <sub>SW</sub>	V <sub>CLK</sub> = 0V, measured at ST1/ST2 outputs	255	425	700	kHz	
CLK Input Frequency	f <sub>EXT</sub>	External clocking	200		2000	kHz	
ST1/ST2 Duty Cycle	D <sub>TC</sub>	Internal or external clocking	49	50	51	%	
ST1/ST2 Rise Time t <sub>RISE</sub>		ST1/ ST2 = 20% to 80% of $V_{DD}$ , $R_L = 1k\Omega$ , $C_L = 50pF$ , Figure 1a			100	ns	
ST1/ST2 Fall Time	t <sub>FALL</sub>	ST1/ST2 = 80% to 20% of $V_{DD}$ , $R_L$ = 1k $\Omega$ , $C_L$ = 50pF, Figure 1a			100	ns	
Crossover Dead Time	t <sub>DEAD</sub>	$R_L = 200\Omega$ , Figure 1b		30		ns	
Watchdog Timeout	twdog	(Note 4)	20	32	55	μs	
Current-Limit Blanking Time	t <sub>BLANK</sub>	Figure 2	0.73	1.2	2.0	ms	
Current-Limit Autoretry Time	t <sub>RETRY</sub>	Figure 2	23.4	38.4	64.0	ms	
PROTECTION							
Thermal-Shutdown Threshold	T <sub>SHDN</sub>			+160		°C	
Thermal-Shutdown Hysteresis	T <sub>SHDN_HYS</sub>			10		°C	

**Note 2:** All units are production tested at  $T_A = +25^{\circ}C$ . Specifications over temperature are guaranteed by design. **Note 3:** If  $V_{DD}$  is greater than 27V, see the <u>Snubber</u> section.

Note 4: See the Watchdog section.

# 36V Hブリッジトランス ドライバ、絶縁型電源用

### テスト回路/タイミング図

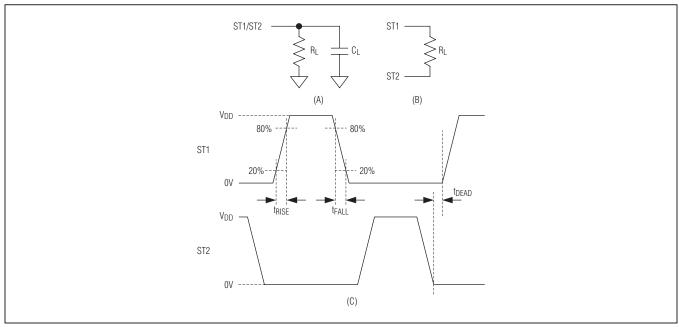


図1. テスト回路(AおよびB)および立上り時間、立下り時間、およびデッドタイムのタイミング図(C)

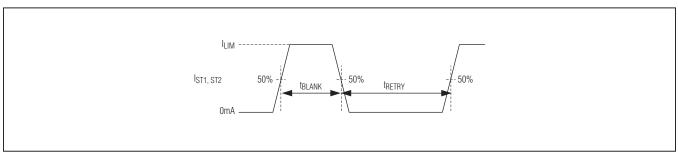
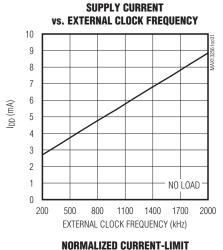


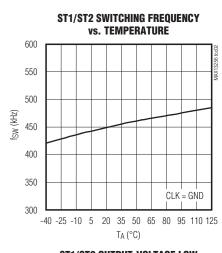
図2. 電流制限のタイミング図

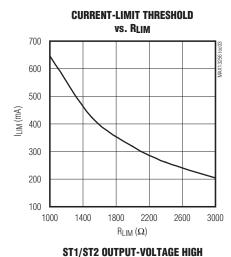
# 36V Hブリッジトランス ドライバ、絶縁型電源用

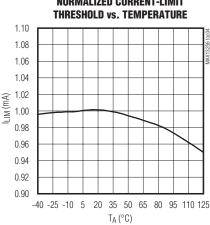
#### 標準動作特性

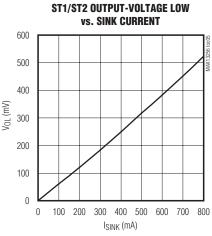
 $(V_{DD} = 24V, T_A = +25^{\circ}C, \text{ unless otherwise noted.})$ 

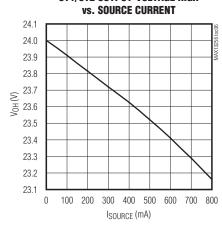


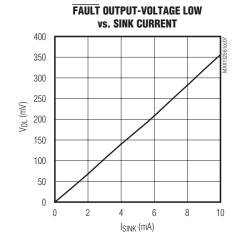


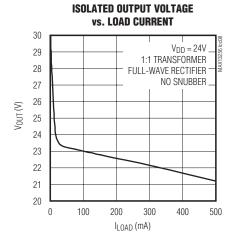








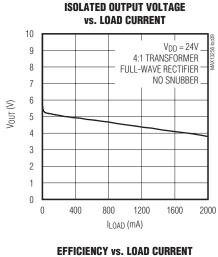


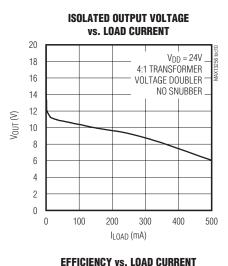


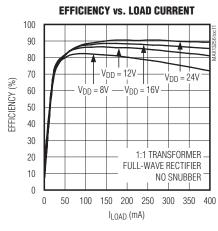
# 36V Hブリッジトランス ドライバ、絶縁型電源用

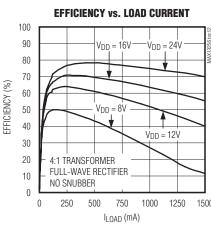
### 標準動作特性(続き)

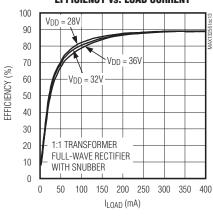
 $(V_{DD} = 24V, T_A = +25^{\circ}C, \text{ unless otherwise noted.})$ 

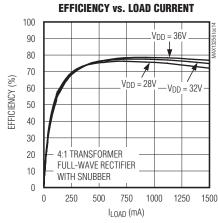


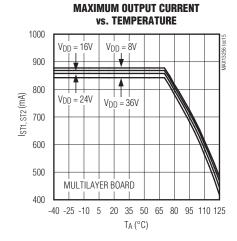


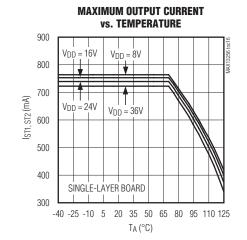




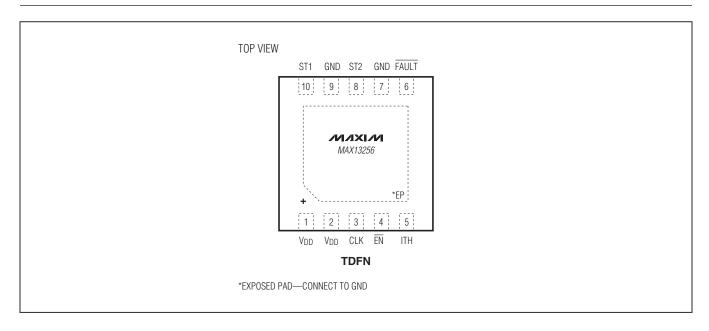








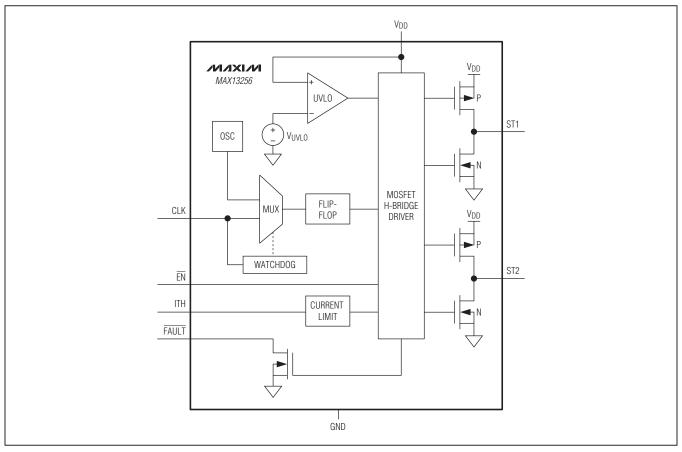
### ピン配置



### 端子説明

端子	名称	機能	
1, 2	V <sub>DD</sub>	電源。できる限りデバイスの近くに配置した1µFのコンデンサでVDDをグランドにバイパスしてください。	
3	CLK	クロック入力。内部クロックをイネーブルするには、CLKをGNDに接続してください。外部クロックをイネーブルするには、クロック信号をCLKに印加してください。	
4	EN	イネーブル入力。デバイスをイネーブルするには、 $\overline{\text{EN}}$ をローに駆動してください。デバイスをディセーブルするには、 $\overline{\text{EN}}$ をハイに駆動してください。	
5	ITH	過電流スレッショルド調整入力。ITHとGNDの間に抵抗(R <sub>LIM</sub> )を接続して、ST1およびST2出力の過電流スショルドを設定してください。ITHとGNDの間の容量が10pFを超えないようにしてください。	
6	FAULT	オープンドレインのフォルト出力。オープンドレインのフォルトのトランジスタは、過熱または過電流状態が存する場合にオンになります。	
7, 9	GND	グランド	
8	ST2	トランス駆動出力2	
10	ST1	トランス駆動出力1	
_	EP	エクスポーズドパッド。内部でGNDに接続されています。放熱性能を最大化するために、EPを大面積のグランドプレーンに接続してください。電気的な接点として使用するためのものではありません。	

#### ファンクションダイアグラム



#### 詳細

MAX13256は、絶縁型電源回路用の集積化1次側コント ローラおよびHブリッジドライバです。このデバイスは、 内部発振器、保護回路、および内蔵MOSFETを備え、 トランスの1次側巻線に最大300mAの電流を供給します。 このデバイスは、内部発振器を使用して動作するか、また は外部クロックによって駆動して複数のMAX13256デバ イスを同期化し、EMIの振る舞いを制御することができ ます。どちらのクロックソースを使用する場合も、内部の フリップフロップ段が50%固定のデューティサイクルを 保証し、クロックの周期が一定である限りトランス内に DC電流が流れるのを防止します。

このデバイスは8V~36Vの広範囲の単一電源電圧で動作 し、制御された起動のための低電圧ロックアウトを内蔵 しています。このデバイスは、HブリッジMOSFETの交差 導通を防止するブレークビフォアメークスイッチングを 特長としています。外付け抵抗で過電流制限を設定するこ とによって、トランスの2次側の負荷電流を1次側で制限 することができます。サーマルシャットダウン回路により、 さらに過度の電力消費から守ります。

#### 絶縁型電源

MAX13256は、各種の2次側整流回路を使用することが 可能です(図3を参照)。1次と2次間のトランス巻き数比の 選択によって、絶縁型出力電圧を調整することができます。 このデバイスは、最大+36Vの電源から最大300mAの 電流をトランスに供給します。

MAX13256は、複数の絶縁型出力、ステップアップ/ ステップダウンまたは反転出力、フィルタに必要な条件の 緩和、および低出力リップルを含む、Hブリッジコンバータ 構成に優位性があります。

#### クロックソース

内部発振器または外部クロックのいずれかで、MAX13256 のスイッチング信号を供給します。内部発振器を選択する 場合は、CLKをグランドに接続してください。クロック信号 をCLKに供給することによって、自動的に外部クロックが 選択されます。

#### 内部発振器モード

MAX13256は、CLKのウォッチドッグタイムアウトが検出 された場合にHブリッジを駆動する内部発振器を内蔵して います。内部発振器モードでは、出力は425kHz (typ)で スイッチングし、50%のデューティサイクルが保証されます。

#### 外部クロックモード

MAX13256は外部クロックモードを備えています。外部 クロックソースがCLKに印加された場合、その外部クロック がHブリッジを駆動します。50%のデューティサイクルが 保証されたスイッチング信号を生成するために、内部 フリップフロップが外部クロックを2分周します。結果と して、デバイスの出力は外部クロック周波数の2分の1で スイッチングします。デバイスは、外部クロック信号の 立上りエッジでスイッチングします。

#### ウォッチドッグ

クロックが停止した場合、トランスの1次巻線に過度のDC 電流が流れる可能性があります。MAX13256は、この 状態による損傷を防止するための内部ウォッチドッグ回路 を備えています。CLKのエッジ間の時間がウォッチドッグ のタイムアウト時間である20µs (min)を超えた場合、内部 発振器がHブリッジにスイッチング信号を供給します。

#### tDEAD中のST1/ST2の過渡

MAX13256のスイッチング時にHブリッジに貫通電流が 流れないことを保証するために、ST1とST2の両方がハイ インピーダンスになる時間が存在します。このデッドタイム 中に、トランスによって生じる誘導性負荷が原因で、これ らの端子の電圧が一時的に絶対最大定格を超える可能性 があります。この過渡電圧がデバイスに損傷を与えること はありません。

#### ディセーブルモード

MAX13256は、電流消費を低減するためのディセーブル モードを備えています。ディセーブルモードでは、ST1およ びST2出力はハイインピーダンスになります。

#### パワーアップおよび低電圧ロックアウト

MAX13256は、制御されたパワーアップ状態を保証する とともに発振器が安定する前の動作を防止するための低電 圧ロックアウト機能を備えています。 パワーアップ 時および 通常動作中に電源電圧がVIVIOを下回った場合、低電圧 ロックアウト回路がデバイスを強制的にディセーブルモード にします。ディセーブルモードでは、ST1およびST2出力 はハイインピーダンスになります。

#### 過電流制限

MAX13256はST1/ST2の出力電流を制限します。ITHに 外付け抵抗(RIIM)を接続して電流制限を設定してください。 1.2ms (typ)のブランキング時間より長時間にわたって 電流が制限値に達した場合、ドライバがディセーブルされ FAULTがローにアサートされます。38.4ms (typ)の自動 リトライ時間の後、ドライバが再イネーブルされます。継続的 なフォルト状態が存在する場合、フォルト電流のデューティ サイクルは約3%になります。

電流制限スレッショルドの設定には、次式を使用してくだ さい。

$$R_{LIM}(k\Omega) = \frac{650}{I_{LIM}(mA)}$$

ここで、ILIMは目的の電流スレッショルドで、範囲は215mA < I<sub>IIM</sub> < 650mA (typ)です。たとえば、1kΩの抵抗によって 電流制限が650mAに設定されます。精度を高めるために、 R<sub>LIM</sub>には1%の抵抗を使用してください。

過電流スレッショルドを、確実に予想される最大動作電流の 少なくとも2倍に設定してください。予想される最大動作 電流が300mAの場合、ILIMを650mAに設定してくだ さい。予想される最大動作電流が100mAの場合、IIIMを 215mAに設定してください。

#### FAULT出力

FAULT出力は、フォルト状態が原因でデバイスがディセー ブルされたときローにアサートされます。過電流フォルトに 続く自動リトライ時間のあとでデバイスがイネーブルされ たときFAULTは自動的にデアサートされるため、継続的 な過電流状態の間はFAULTがトグルすることになります。 FAULTは過熱フォルトの期間全体にわたってアサートされ ます。FAULTはオープンドレイン出力です。

#### サーマルシャットダウン

MAX13256はサーマルシャットダウン回路によって過熱 の損傷から保護されます。接合部温度(T」)が+160℃を超 えた場合、デバイスはディセーブルされFAULTがローに アサートされます。FAULTは過熱フォルトの期間にわたって ローのままになります。T」が+150℃を下回った時点で デバイスは通常動作に戻ります。

### アプリケーション情報

#### スナバ

VDDが27V以上の場合、スイッチング中のピーク電圧が 40V以下であることを保証するためにST1およびST2に 簡単なRCスナバ回路を使用してください(図4)。スナバの 推奨値は、 $R = 91\Omega$ およびC = 330pFです。

#### 消費電力

デバイスの消費電力は、次式によって概算することができ ます。

$$P_D = (R_{OHI} \times I_{PRI}^2) + (I_{DD} \times V_{DD})$$

ここで、ROHI は内蔵FETドライバのハイサイドとローサイド のオン抵抗の組合せ、IPRIはST1およびST2に流れる負荷 電流です。

#### 高温動作

MAX13256を高い周囲温度下で動作させる場合、パッ ケージ内の電力消費によって接合部温度がサーマル シャットダウン付近まで上昇する可能性があります。その ような温度条件下では、接合部温度が一定のセーフティ マージンを維持するように消費電力を十分に低く抑えてく ださい。最大接合部温度は+140℃以下にしてください。 パッケージの熱抵抗を使用して接合部温度を計算してくだ さい。あるいは、「標準動作特性」の項に示されている Maximum Output Current vs. Temperature (最大出力電流 と温度の関係)のグラフを使用して、ST1/ST2の最大負荷 電流を決定してください。

#### ホットインサーション

MAX13256を通電中のバックプレーンに挿入する場合、 デバイスが損傷する可能性があります。絶対最大定格を超 えるVDDのオーバーシュートが損傷の原因になります。 外付けの保護デバイスを使用してMAX13256への過渡入力 電圧を制限してください。

#### 出力リップルのフィルタリング

出力電圧リップルは、ローパスLCフィルタによって低減する ことができます(図5を参照)。図に示した部品の値の場合、 次式によって21.5kHzのカットオフ周波数となります。

$$f_{3dB} = \frac{1}{2\pi\sqrt{IC}}$$

フィルタの消費電力を最小限に抑えるために、低DC抵抗 および十分な飽和電流定格を備えたインダクタを使用して ください。

### 電源デカップリング

できる限りデバイスの近くに配置した1µFのセラミックコン デンサで、VDDをグランドにバイパスしてください。

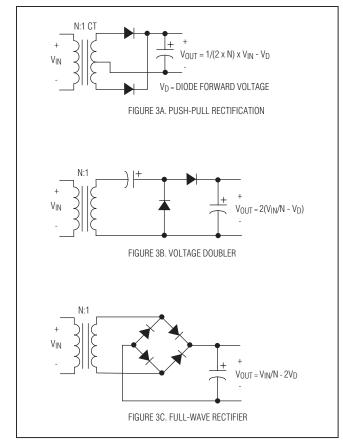


図3.2次側整流の構成

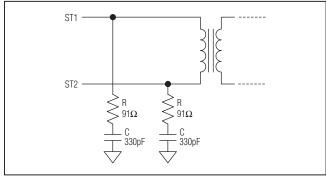


図4. 出力スナバ

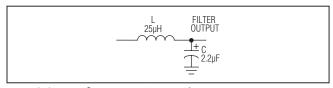


図5. 出力リップルのフィルタリング

#### 出力電圧のレギュレーション

多くのアプリケーションでは、レギュレートされていない MAX13256の出力で、出力電圧の許容範囲に適合します。 この構成が、このデバイスで可能な最高の効率になります。

レギュレートされた出力電圧を必要とするアプリケーション の場合、Maximはいくつかのソリューションを用意してい ます。以下の例では、入力電圧の許容範囲を±10%と想定 しています。

トランスの2次側の負荷電流が小さい場合、出力電圧が 大幅に上昇する可能性があります。低負荷電流下での動作 が予想される場合、出力電圧制限を使用して電圧を後続 の回路の許容範囲内に維持してください。最小出力負荷 電流が約5mA以下の場合、図6に示すように出力端子と

グランドの間にツェナーダイオードを接続して出力電圧を 安全な値に制限してください。

例1: +24Vから絶縁型の、レギュレートされた+3.3Vへ 図6において、MAX13256はTGMR-502V6LF 4:1 トランスおよび4ダイオードブリッジ整流器を介して約 +4.4VをLDOの入力に供給します(図3Cを参照)。ここ から、MAX604 LDOが最大500mAのレギュレートされた +3.3V出力を生成します。

例2: +24Vから絶縁型の、レギュレートされた+12Vへ 図7の回路において、MAX13256は1.5:1トランスお よび4ダイオードブリッジ整流器を介して約+14.2Vを供給 します(図3Cを参照)。ここから、MAX1659 LDOが最大 350mAのレギュレートされた+12V出力を生成します。

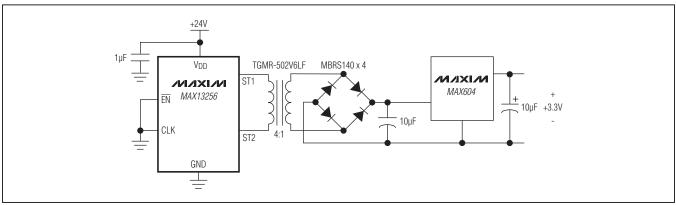


図6. +24Vから絶縁型の、レギュレートされた+3.3Vへ

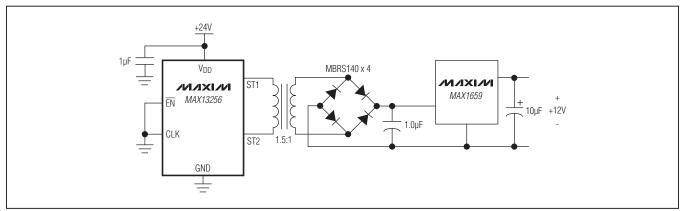


図7. +24Vから絶縁型の、レギュレートされた+12Vへ

# 36V Hブリッジトランス ドライバ、絶縁型電源用

例3:+24Vから絶縁型の、レギュレートされた±15Vへ

図8において、MAX13256はセンタータップを備えた 1:1.5トランスおよび4ダイオードブリッジ整流器回路と ともに使用され(図3Cを参照)、MAX8719 LDOおよび 7915 LDOに±17.1Vを供給します。この回路は、最大 100mAのレギュレートされた±15V出力を生成します。

#### 産業用プロセス制御向け 絶縁型DAC/ADCインタフェース

MAX13256は、産業用プロセス制御アプリケーションの データコンバータに絶縁型電源を提供します(図9を参照)。 300mAの出力電流能力によって、絶縁バリア越しに複数 のデータコンバータを動作させることが可能です。電力 出力機能は、信号コンディショニングおよび多重化用の回路 もサポートします。

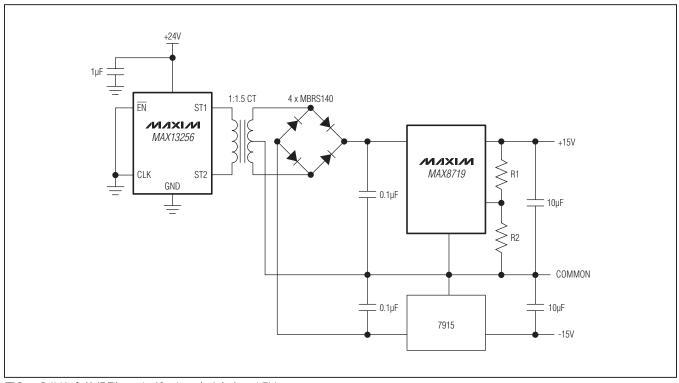


図8. +24Vから絶縁型の、レギュレートされた±15Vへ

# 36V Hブリッジトランス ドライバ、絶縁型電源用

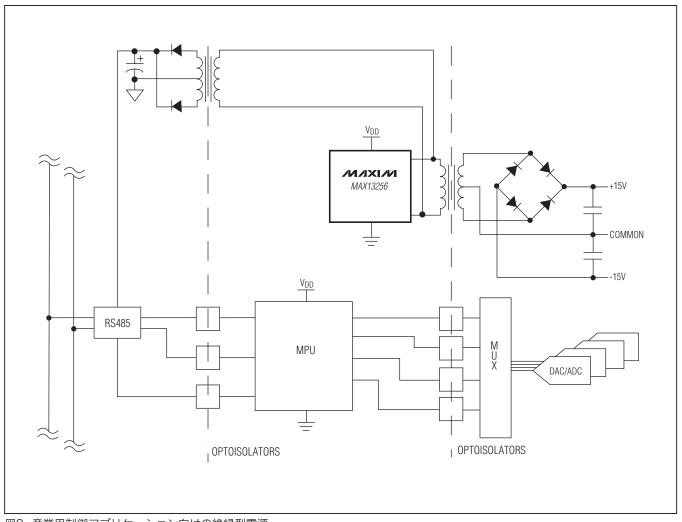


図9. 産業用制御アプリケーション向けの絶縁型電源

#### 絶縁型RS-485/RS-232データインタフェース

MAX13256は、絶縁型RS-485/RS-232データインタ フェースアプリケーションの複数のトランシーバに電力を 供給します。MAX13256の300mAの出力電流能力に よって、複数のRS-485/RS-232トランシーバを同時に 動作させることが可能です。

#### PCBレイアウトのガイドライン

すべての電源回路と同様に、低いスイッチング損失と安定 した動作を実現するためには注意深いPCBレイアウトが 重要です。放熱性能を高めるために、エクスポーズド パッドをソリッド銅グランドプレーンに接続してください。

ST1およびST2からトランスへのトレースは、低抵抗かつ 低インダクタンスの経路とする必要があります。トランスは できる限りMAX13256の近くに配置して、短く太いトレース を使用してください。

デバイスが内部発振器で動作している場合、ST1および ST2の高周波数スイッチング成分がPCBの寄生容量を介し てCLK回路に混入する可能性があります。この容量性結合 によって発振器のデューティサイクルに誤差が発生し、そ の結果トランスにDC電流が流れる可能性があります。 正常な動作を保証するために、CLKのグランド接続が十分 であることを確認してください。

#### エクスポーズドパッド

最良の放熱性能を実現するために、エクスポーズドパッド とグランドプレーンの接続が十分であることを確認してく ださい。グランドプレーンへの低熱インピーダンスの経路 が提供されない場合、最大出力の供給時に接合部温度が 過度に上昇します。

#### 部品の選択

#### トランスの選択

MAX13256用のトランスの選択は、ET積という設計上の 測定基準を使用することによって簡素化することができ ます。ET積は、トランスのコアの最大許容磁束密度を巻線 両端の電圧およびスイッチング時間との関係で示すもの です。1次巻線のインダクタ磁化電流は、デバイスのスイッ チング期間中、時間とともにリニアに変化します。トランス のメーカーは、個々のトランスの最小ET積を規定しています。 トランスのET積は、次式より大きい必要があります。

 $ET = V_{DD}/(2 \times f_{SW})$ 

ここでfSWは、内部発振器を使用する場合はST1/ST2出力 の最小スイッチング周波数(255kHz (min))で、外部クロッ クソースを使用する場合はクロック周波数の2分の1です。

動作中にトランスが飽和しないことを保証するために、 1次巻線のET積が十分な大きさのトランスを選択してくだ さい。磁気コアの飽和は1次側インダクタンスの大幅な低下 につながり、そのために電流の流れが大幅に増大します。 これが原因で、負荷が大きくないにも関わらず電流制限に 達する可能性があります。

たとえば、内部発振器を使用してHブリッジを駆動する場合、  $V_{DD}(max) = 36Vのアプリケーションに必要なトランスの$ ET積は70.6 $V\mu$ sです。 $V_{DD}(max) = 8.8Vのアプリケーション$ の場合、トランスのET積の要件は17.3Vµsになります。

ET積の制約に加えて、DC巻線抵抗が低いトランスを選択 してください。銅損によるトランスの消費電力は、次式で 概算することができます。

 $P_{D} TX = I_{LOAD}^2 x (R_{PRI}/N^2 + R_{SEC})$ 

ここで、RPRIは1次側のDC巻線抵抗で、RSFCは2次側の DC巻線抵抗です。ほとんどの場合、RSFC = RPRI/N2のとき 最適条件に達します。この条件では、1次巻線と2次巻線 の消費電力が等しくなります。

すべての電源設計と同様に、効率を最適化することが重要 です。小型のトランスを採用した設計では、熱暴走の可能性 があるためトランスの効率が低いと問題になります。トラン スの損失によって温度の上昇が発生し、トランスの効率が 低下します。そして効率が低いほど、さらに温度の上昇が 拡大します。

すべての動作条件下でトランスがこれらの要件に適合する ことを保証するために、ワーストケースの条件を重視した 設計としてください。ET積についての最も厳しい要求は、 最小の入力電圧、スイッチング周波数、および最大の温度 と負荷電流の場合に発生します。さらに、トランスおよび 整流器の損失についてワーストケースの値を考慮してくだ さい。

1次側は単一巻線としてください。しかし、2次側は目的 の整流回路に応じてセンタータップを設けることができ ます。ほとんどのアプリケーションでは、1次巻線と2次 巻線の間の位相整合は重要ではありません。MAX13256 で半波整流アーキテクチャを使用することは可能ですが、 これらは推奨されません。負荷の不均衡が原因で正味の DC電流が発生した場合、コアの平均磁束が増大します。 これによって実効ET積が減少し、トランスのコアが飽和 する可能性があります。

# 36V Hブリッジトランス ドライバ、絶縁型電源用

このデバイスとともに使用されるトランスは、通常は高透 磁率の磁気コアを使用しています。電磁放射を最小限に 抑えるために、トロイダルコア、ポットコア、E/I/Uコア、 または同等品を選択してください。

#### 低電圧動作

MAX13256は、トランスの巻き数比を減少させるか、ま たは図3Bに示すような電圧ダブラ回路を設計することに よって、+8V電源で動作させることが可能です。

ET積の要件が+24V電源の場合より低いため、+8Vでは1 次巻線の巻き数が少ない場合に最高の性能が得られます。 しかし、+24V電源で使用される任意のトランスが+8V 電源でも正常に動作可能です。同じ電力レベルで比較した 場合、+8V電源の方が+24V電源の場合よりトランスの 電流が大きくなります。そのため、トランスの巻線のDC 抵抗が回路の効率に与える影響も大きくなります。

#### ダイオードの選択

MAX13256はスイッチング速度が高速のため、高速の 整流器を必要とします。低い出力電流レベル(50mA以下) の場合は、1N914や1N4148などの通常のシリコン信号 ダイオードを使用することができます。しかし、より高い 出力電流レベルでは、それらの逆回復時間によって効率 が低下する可能性があります。より高い出力電流の場合 は、効率を向上させるために低順電圧のショットキーダイ オードを選択してください。整流ダイオードの平均順方向

電流定格が回路の最大負荷電流を上回っていることを確認 してください。表面実装アプリケーションの場合、BAT54、 MBRS140、およびMBRS340などのショットキーダイ オードが推奨されます。

#### コンデンサの選択

#### 入力バイパスコンデンサ

できる限りデバイスの近くに配置した1uFのセラミック コンデンサで、電源端子をGNDにバイパスしてください。 入力コンデンサの等価直列抵抗(ESR)は、出力フィルタコン デンサの場合ほど重要ではありません。通常はX7Rのセラ ミックコンデンサで十分です。

#### 出力フィルタコンデンサ

ほとんどのアプリケーションでは、出力フィルタコンデンサ の実際の容量定格は、コンデンサのESRに比べて重要で はありません。出力電圧リップルに敏感なアプリケーション の場合、出力フィルタコンデンサは低ESRである必要があ ります。最高の性能を得るために、動作温度範囲全体にわ たって容量が仕様値に適合またはそれを上回るものを使用 してください。コンデンサのESRは通常は低温で増大しま すが、OS-CONコンデンサは0℃以下の温度で使用すること ができ、敏感なアプリケーションにおける出力電圧リップル の低減に役立ちます。低出力電圧リップルが重要でない アプリケーションの場合は、標準的な0.1µFのセラミック コンデンサで十分です。

#### 推奨外付け部品メーカー

#### 表1. 部品メーカー

MANUFACTURER	COMPONENT	WEBSITE	
Central Semiconductor	Diodes	www.centralsemi.com	
Halo Electronics	Transformers	ers www.haloelectronics.com	
Kemet	Capacitors	www.kemet.com	
Sanyo	Capacitors	www.sanyo.com	
Taiyo Yuden	Capacitors	www.t-yuden.com	
TDK	Capacitors www.component.tdk.com		

# 36V Hブリッジトランス ドライバ、絶縁型電源用

#### 型番

PART	TEMP RANGE	PIN-PACKAGE
MAX13256ATB+	-40°C to +125°C	10 TDFN-EP*

+は鉛(Pb)フリー/RoHS準拠パッケージを表します。 \*EP = エクスポーズドパッド

### チップ情報

PROCESS: BICMOS

# パッケージ

最新のパッケージ図面情報およびランドパターン(フットプリント) はjapan.maxim-ic.com/packagesを参照してください。なお、 パッケージコードに含まれる[+]、[#]、または[-]はRoHS対応 状況を表したものでしかありません。パッケージ図面はパッケージ そのものに関するものでRoHS対応状況とは関係がなく、図面に よってパッケージコードが異なることがある点を注意してください。

パッケージ タイプ	パッケージ コード	外形図No.	ランド パターンNo.
10 TDFN-EP	T1033+1	21-0137	90-0003

# 36V Hブリッジトランスドライバ、絶縁型電源用

#### 改訂履歴

版数	改訂日	説明	改訂ページ
0	6/11	初版	_
1	8/11	「Electrical Characteristics (電気的特性)」の「Watchdog Timeout (ウォッチドッグのタイムアウト)」の項にNote 4 (注4)を追加。「過電流制限」の項の本文および式を更新。	3, 9

マキシム・ジャパン株式会社 〒141-0032 東京都品川区大崎1-6-4 大崎ニューシティ 4号館 20F TEL: 03-6893-6600

Maximは完全にMaxim製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。Maximは随時 予告なく回路及び仕様を変更する権利を留保します。「Electrical Characteristics (電気的特性)」の表に示すパラメータ値(min、maxの各制限値)は、このデータ シートの他の場所で引用している値より優先されます。