

2mm×2mm LQFN 収納の 5V、2A デュアル同期 整流式降圧 DC/DC コンバータ

特長

- デュアル出力: 各 2A 出力電流
- 高効率: 19mΩ の NMOS と 75mΩ の PMOS
- 広い帯域幅、高速過渡応答
- 同期可能なスイッチング周波数: 最大 3MHz
- V_{IN} の範囲: 2.25V ~ 5.5V
- V_{OUT} の範囲: 0.5V ~ V_{IN}
- V_{OUT} の精度: $\pm 1\%$
- 低リップルの Burst Mode[®] 動作
- ピーク電流モード制御
- 最小オン時間: 25ns
- 過負荷時にインダクタの飽和を安全に許容
- シャットダウン電流: 1.2μA
- 高精度のイネーブル閾値: 400mV
- 内部ソフトスタートおよび内部補償
- パワーグッド出力
- 低背型で熱特性に優れた 12ピンの 2mm×2mm×0.74mm LQFN パッケージ

アプリケーション

- サーバー、テレコム電源、光ネットワーク
- 分散 DC 電源システム (POL)
- FPGA、ASIC、μP コアの電源
- 産業 / 車載 / 通信

概要

LTC[®]3315A は、厳しい性能要件とスペース制約のあるアプリケーション向けに、2.25V ~ 5.5V の入力電源で動作するデュアル 2A のモノリシック同期整流式降圧コンバータを 1 パッケージに収納しています。最大 3MHz のスイッチング周波数と最少 25ns のオン時間で、固定周波数のピーク電流モード制御を使用して、これらの降圧コンバータは、非常に小さいアプリケーション・フットプリントで、高効率、高速過渡応答を実現します。

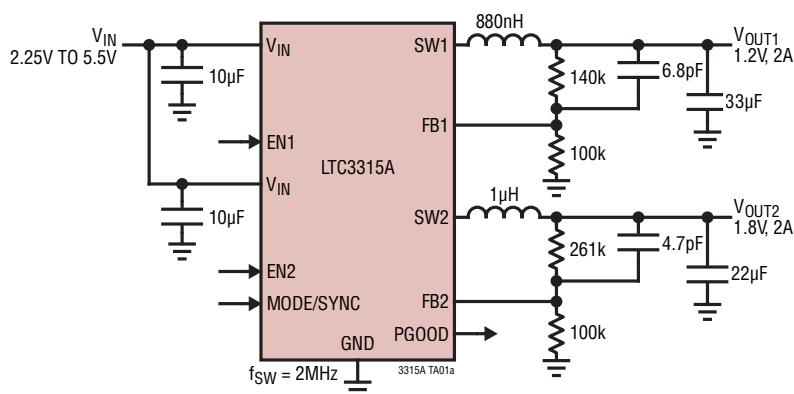
LTC3315A を強制連続モードまたはパルス・スキップ・モードで動作させると低ノイズを実現でき、Burst Mode[®] で動作させると軽負荷で高効率を達成できます。共通の降圧スイッチング周波数は 2MHz で、MODE/SYNC ピンを介して外部発振器に同期できます。

LTC3315A は最低 500mV の出力電圧を安定化できます。その他の機能には、高精度のイネーブル閾値、PGOOD 信号、出力過電圧保護、サーマル・シャットダウン、出力短絡保護、最大 100% のデューティ・サイクル動作による低ドロップアウトが含まれます。LTC3315A は、小型の 2mm×2mm LQFN パッケージを採用しています。

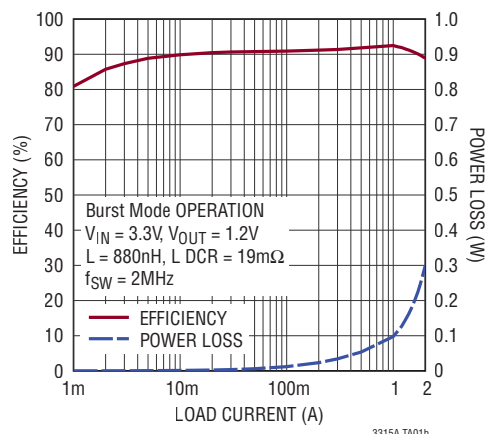
全ての登録商標および商標の所有権は、それぞれの所有者に帰属します。

標準的応用例

デュアル 2MHz、2A の降圧レギュレータ



効率と負荷電流



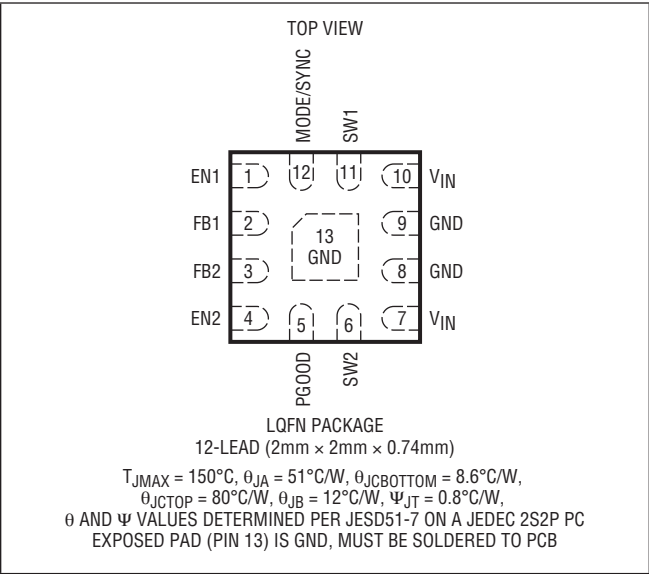
LTC3315A

絶対最大定格

(Note 1)

V_{IN}	$-0.3V \sim 6V$
EN1, EN2	$-0.3V \sim (V_{IN} + 0.3V)$ または $6V$ の低い方
FB1, FB2	$-0.3V \sim (V_{IN} + 0.3V)$ または $6V$ の低い方
MODE/SYNC	$-0.3V \sim (V_{IN} + 0.3V)$ または $6V$ の低い方
PGOOD	$-0.3V \sim 6V$
I_{PGOOD}	$5mA$
動作ジャンクション温度 (Note 2、3)	
LTC3315AE	$-40^{\circ}C \sim 125^{\circ}C$
LTC3315AI	$-40^{\circ}C \sim 125^{\circ}C$
LTC3315AH	$-40^{\circ}C \sim 150^{\circ}C$
LTC3315AMP	$-55^{\circ}C \sim 150^{\circ}C$
保存温度範囲	$-65^{\circ}C \sim 150^{\circ}C$
最大リフロー (パッケージ本体) 温度	$260^{\circ}C$

ピン配置



発注情報

製品番号	パッド仕上げ	製品マーキング*		パッケージ・タイプ	MSL 定格	温度範囲 (Note 2 参照)
		デバイス	仕上げコード			
LTC3315AEV#TRPBF	Au (RoHS)	LHFY	e4	LQFN	MSL 3	$-40^{\circ}C$ to $125^{\circ}C$
LTC3315AEV#TRMPBF		LHFY				$-40^{\circ}C$ to $125^{\circ}C$
LTC3315AIV#TRPBF		LHFY				$-40^{\circ}C$ to $125^{\circ}C$
LTC3315AIV#TRMPBF		LHFY				$-40^{\circ}C$ to $125^{\circ}C$
LTC3315AHV#TRPBF		LHFY				$-40^{\circ}C$ to $150^{\circ}C$
LTC3315AHV#TRMPBF		LHFY				$-40^{\circ}C$ to $150^{\circ}C$
LTC3315AMPV#TRPBF		LHFY				$-55^{\circ}C$ to $150^{\circ}C$
LTC3315AMPV#TRMPBF		LHFY				$-55^{\circ}C$ to $150^{\circ}C$

- 更に広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。*パッドまたはボールの仕上げコードはIPC/JEDEC J-STD-609に準拠しています。
- デバイスの温度グレードは出荷時のコンテナのラベルで示してあります。
- TRM = 500個。
- 推奨されるLGA/BGAのPCBアセンブリおよび製造方法
- LGA/BGAパッケージおよびトレイの図面
- テープ&リールの仕様。一部のパッケージは、#TRMPBF接尾部の付いた指定の販売経路を通じて500個入りのリールで供給可能です。

電気的特性

●は全動作ジャンクション温度範囲の規格値を意味する。それ以外は $T_A = 25^{\circ}C$ の値 (Note 2、3)。注記がない限り、 $V_{IN} = 3.3V$ 。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
入力電源					
Operating Supply Voltage (V_{IN})		● 2.25		5.5	V
V_{IN} Undervoltage Lockout	V_{IN} Rising	● 2.05	2.15	2.25	V
V_{IN} Undervoltage Lockout Hysteresis			150		mV
V_{IN} Quiescent Current in Shutdown			1.2	2	μA

Rev. 0

電気的特性

●は全動作ジャンクション温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ の値 (Note 2、3)。注記がない限り、 $V_{IN} = 3.3\text{V}$ 。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{IN} Quiescent Current with One Buck Enabled	Burst Mode, Buck in Regulation, Sleeping All Modes, Not Sleeping (Note 4)		45 1.5	70 2.3	μA mA
V_{IN} Quiescent Current with Both Bucks Enabled	Burst Mode, Bucks in Regulation, Sleeping All Modes, Not Sleeping (Note 4)		70 2.8	110 4.2	μA mA
Enable Threshold	V_{EN} Rising	● 375	400	425	mV
Enable Threshold Hysteresis			50		mV
EN Pin Leakage	$V_{EN} = 5.5\text{V}$			± 20	nA

電圧レギュレーション、降圧レギュレータ1および降圧レギュレータ2

Regulated Feedback Voltage (V_{FB})		● 495	500	505	mV
Feedback Voltage Line Regulation	$2.25\text{V} \leq V_{IN} \leq 5.5\text{V}$		0.015	0.05	$\%/V$
Feedback Pin Input Current	$V_{FB} = 500\text{mV}$			± 20	nA
PMOS Current Limit (I_{LIM})	Current out of SW, $V_{OUT}/V_{IN} \leq 0.2$	2.9	3.2	3.5	A
NMOS Current Limit (I_{VALLEY})	Current out of SW	2.4	2.7	3.0	A
NMOS Reverse Current Limit	Current into SW, Forced Continuous	0.5	1	1.5	A
PMOS ON-Resistance			75		$\text{m}\Omega$
NMOS ON-Resistance			19		$\text{m}\Omega$
SW Leakage Current	Shutdown, $V_{IN} = 5.5\text{V}$			± 200	nA
Minimum On Time	$V_{IN} = 5.5\text{V}$	●	25	45	ns
Maximum Duty Cycle		● 100			%
Overtemperature Shutdown (OT)	Temperature Rising (Note 5)		165		$^\circ\text{C}$
Overtemperature Shutdown Hysteresis			5		$^\circ\text{C}$

パワーグッド/ソフトスタート

PGOOD Rising Threshold	As a Percentage of the Regulated V_{OUT}	● 97	98	99	%
PGOOD Hysteresis		● 0.6	1.1	1.6	%
Overshoot Rising Threshold	As a Percentage of the Regulated V_{OUT}	● 107	110	114	%
Overshoot Hysteresis		● 1	2.2	3.5	%
PGOOD Delay			120		μs
PGOOD Leakage Current	$V_{PGOOD} = 5.5\text{V}$			20	nA
PGOOD Pull-Down Resistance	$V_{PGOOD} = 0.1\text{V}$		10	20	Ω
Soft-Start Time	(Note 6)	● 0.25	1	3	ms

発振器と MODE/SYNC

Internal Oscillator Frequency (f_{SW})		● 1.85	2	2.15	MHz
Synchronization Frequency Range		● 1		3	MHz
Minimum SYNC High or Low Pulse Width		● 40			ns
SYNC Level High on MODE/SYNC		● 1.2			V
SYNC Level Low on MODE/SYNC		●		0.4	V
MODE/SYNC No Clock Detect Time			10		μs
MODE/SYNC Pin Threshold	For Programming Pulse Skipping Mode For Programming Burst Mode	● ●	$V_{IN} - 0.1$	0.1	V V

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: LTC3315Aは T_J が T_A にほぼ等しいパルス負荷条件でテストされる。LTC3315AEは $0^\circ\text{C} \sim 85^\circ\text{C}$ のジャンクション温度範囲で仕様に適合することが確認されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作ジャンクション温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTC3315AIは $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作ジャンクション温度範囲で確認されており、LTC3315AHは $-40^\circ\text{C} \sim 150^\circ\text{C}$ の動作ジャンクション温度範囲で確

認されており、LTC3315AMPは $-55^\circ\text{C} \sim 150^\circ\text{C}$ の動作ジャンクション温度範囲で確認されている。ジャンクション温度が高いと動作寿命が短くなる。 125°C を超えるジャンクション温度では動作寿命はディレーティングされる。これらの仕様を満たす最大周囲温度は、基板レイアウト、パッケージの定格熱抵抗および他の環境要因と関連した特定の動作条件によって決まることに注意。ジャンクション温度 ($T_J (^\circ\text{C})$) は周囲温度 ($T_A (^\circ\text{C})$) および消費電力 ($P_D (W)$) から次式に従って計算される。

$T_J = T_A + (P_D \cdot \theta_{JA})$ 、ここで、 θ_{JA} (単位: $^\circ\text{C/W}$) はパッケージの熱抵抗。詳細については、高温に関する検討事項のセクションを参照。

電気的特性

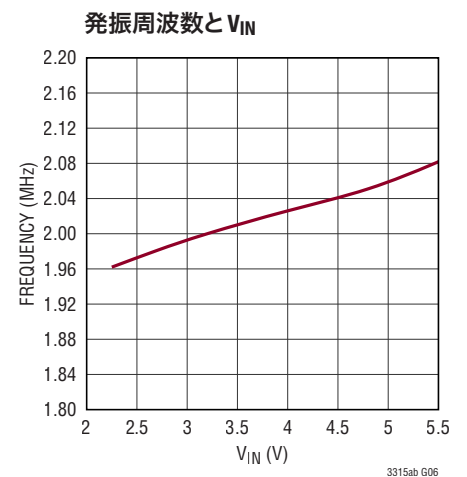
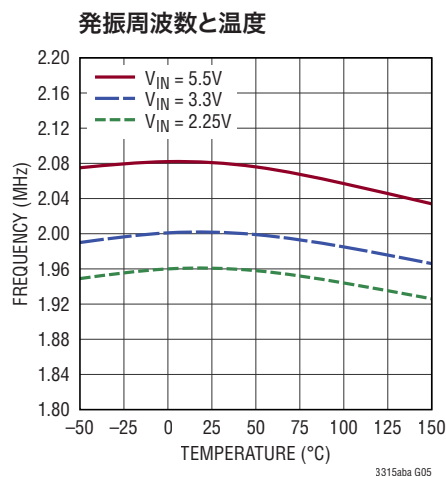
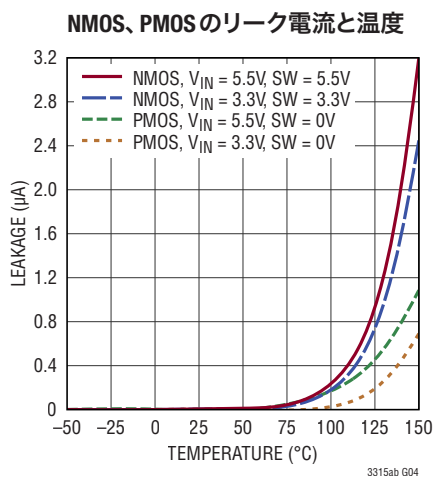
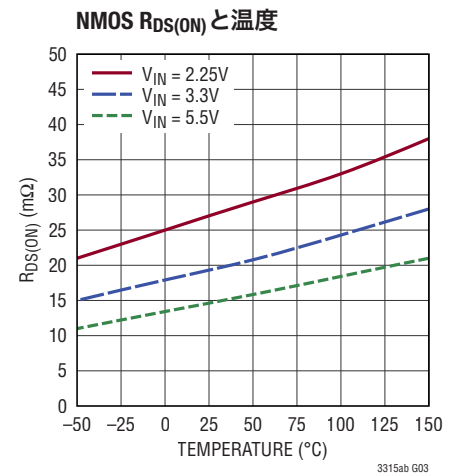
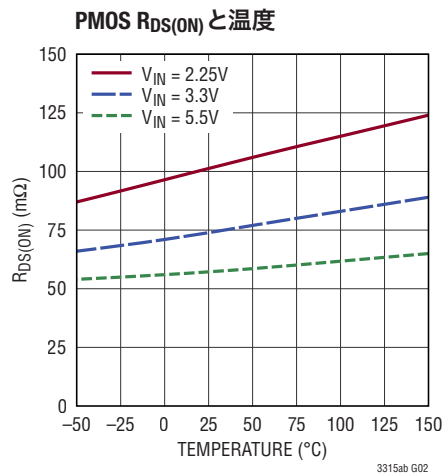
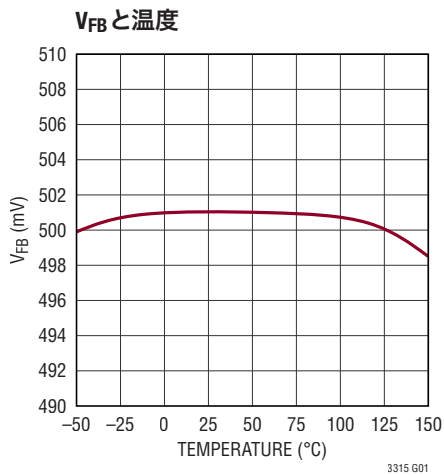
Note 3: LTC3315Aは、瞬間的な過負荷状態時にデバイスを保護する過熱保護機能を備えている。過熱保護機能がアクティブなときジャンクション温度は150°Cを超える。規定された最大動作ジャンクション温度を超えた状態で動作が継続すると、デバイスの信頼性を損なう可能性がある。

Note 4: 静止電流、スイッチは切替えを行わない。実際の電流はスイッチング周波数でのゲート充電損失により更に高くなる。

Note 5: 過熱シャットダウンは製造時にテストされない。

Note 6: ソフトスタート時間は、スイッチングの開始からFBピンが475mVに達するまでの時間である。

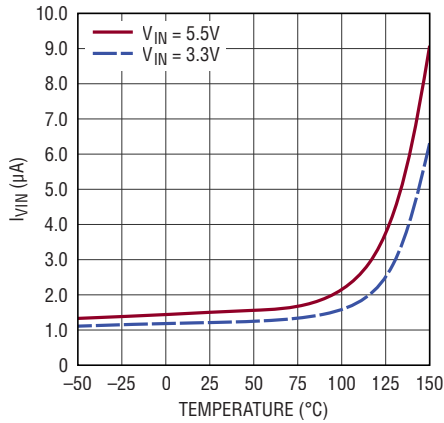
代表的な性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 3.3\text{V}$ 。



代表的な性能特性

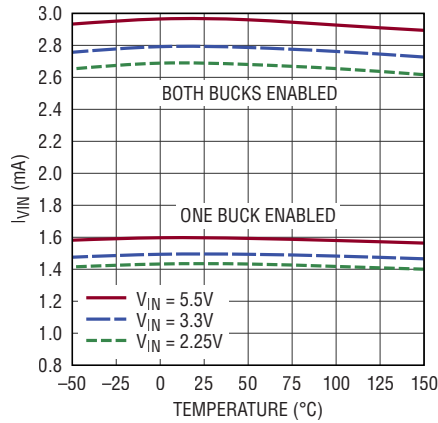
注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 3.3\text{V}$ 。

V_{IN} のシャットダウン静止電流と温度



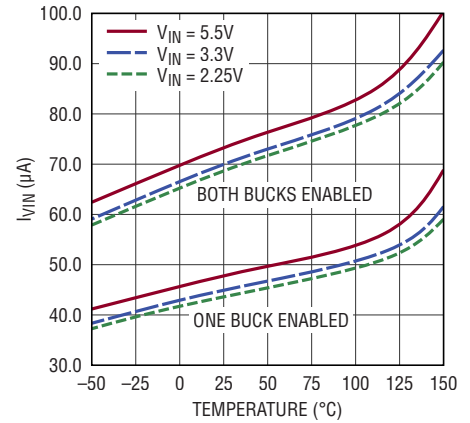
3315ab G7

V_{IN} の静止電流と温度
(全モード、非スリープ状態)



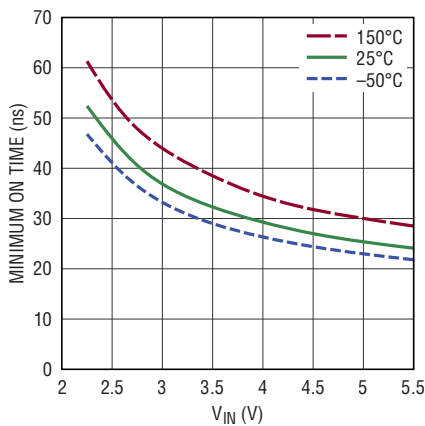
3315ab G8

V_{IN} の静止電流と温度
(Burst Mode、スリープ状態)



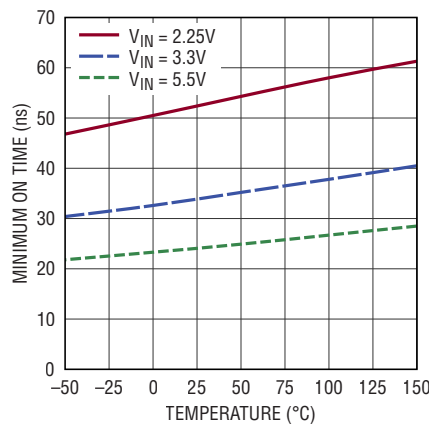
3315ab G9

最小オン時間と V_{IN}



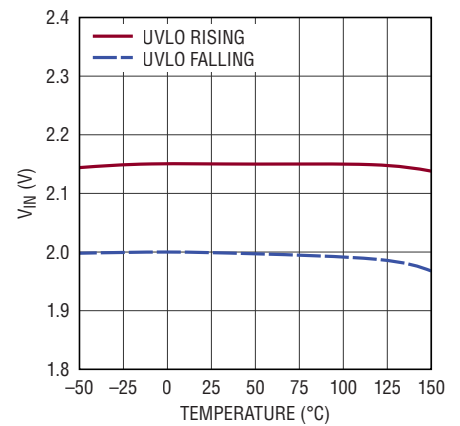
3315ab G10

最小オン時間と温度



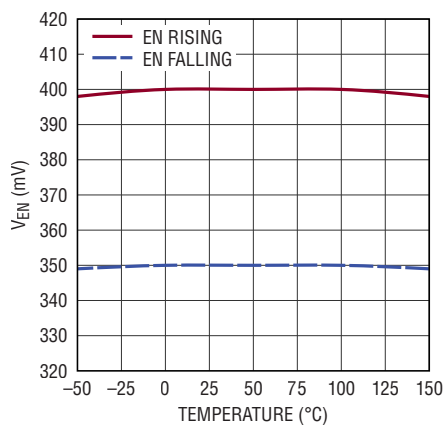
3315ab G11

UVLO の閾値と温度



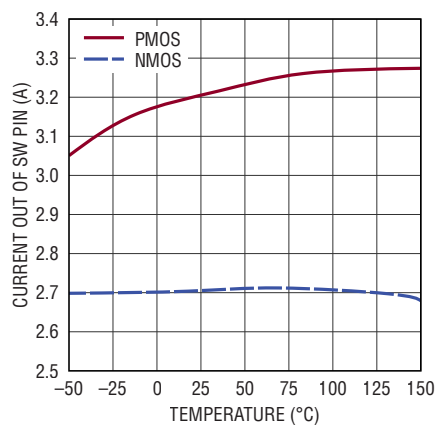
3315 G12

EN の閾値と温度



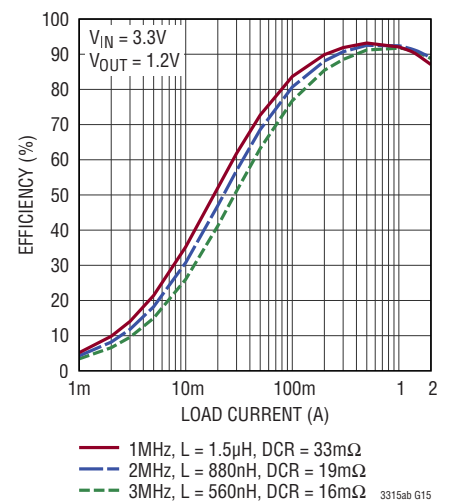
3315ab G13

電流制限値と温度



3315ab G14

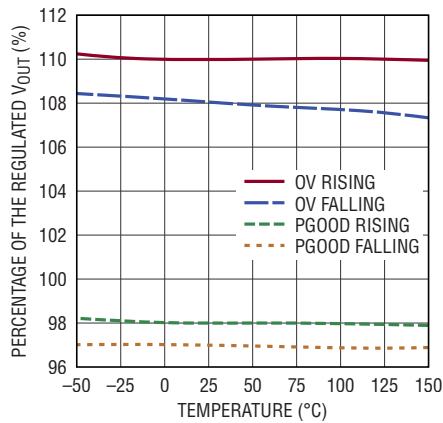
効率と同期 I_{LOAD} 、強制連続モード



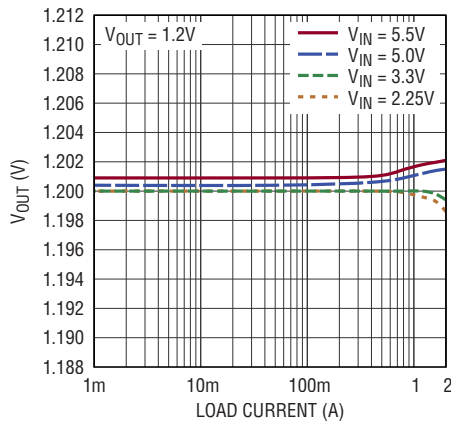
3315ab G15

代表的な性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 3.3\text{V}$ 。

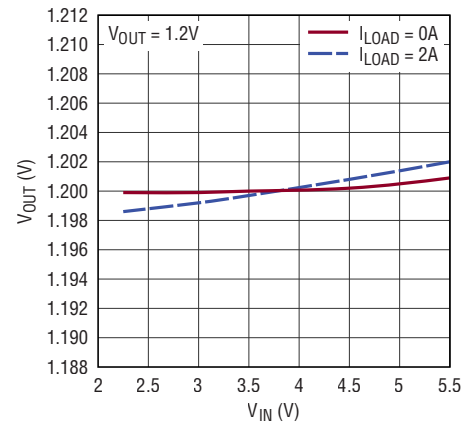
PGOOD、OVと温度



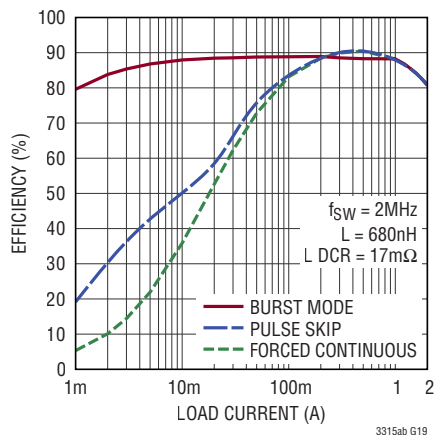
V_{OUT} の負荷レギュレーション



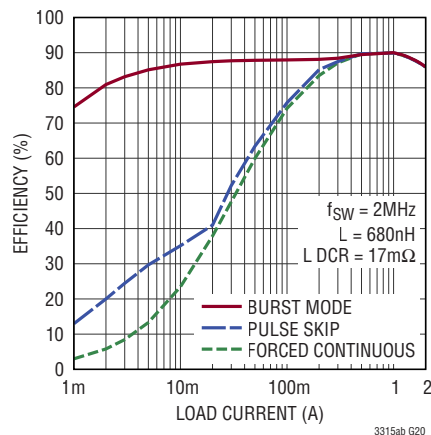
V_{OUT} のラインレギュレーション



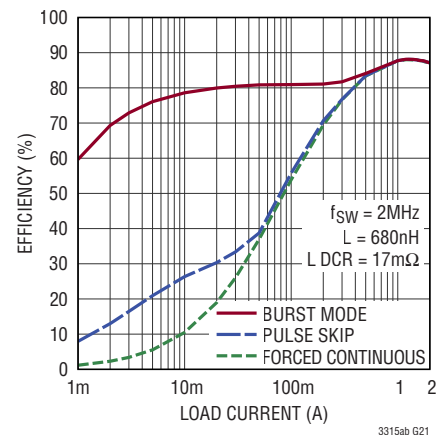
効率と I_{LOAD} 、
 $V_{OUT} = 0.8\text{V}$ 、 $V_{IN} = 2.25\text{V}$



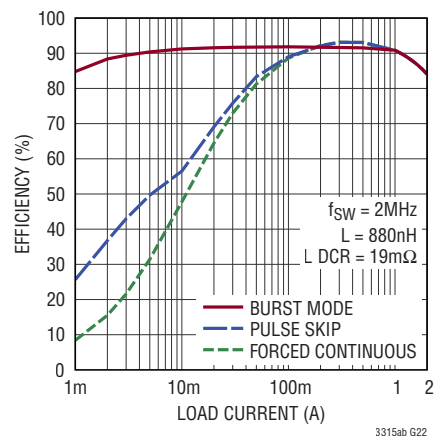
効率と I_{LOAD} 、
 $V_{OUT} = 0.8\text{V}$ 、 $V_{IN} = 3.3\text{V}$



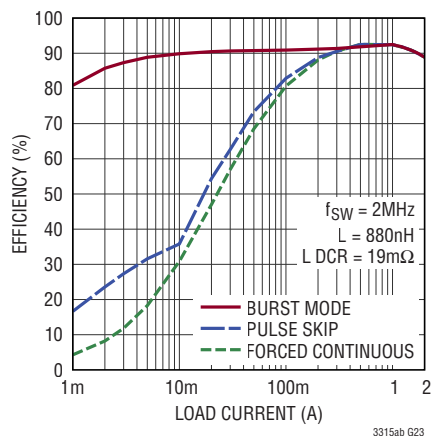
効率と I_{LOAD} 、
 $V_{OUT} = 0.8\text{V}$ 、 $V_{IN} = 5.5\text{V}$



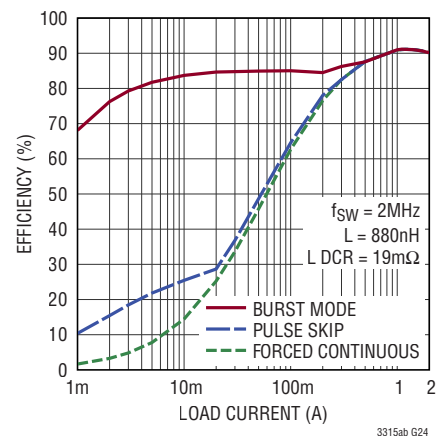
効率と I_{LOAD} 、
 $V_{OUT} = 1.2\text{V}$ 、 $V_{IN} = 2.25\text{V}$



効率と I_{LOAD} 、
 $V_{OUT} = 1.2\text{V}$ 、 $V_{IN} = 3.3\text{V}$



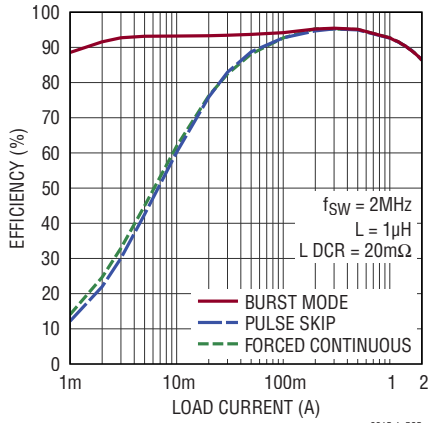
効率と I_{LOAD} 、
 $V_{OUT} = 1.2\text{V}$ 、 $V_{IN} = 5.5\text{V}$



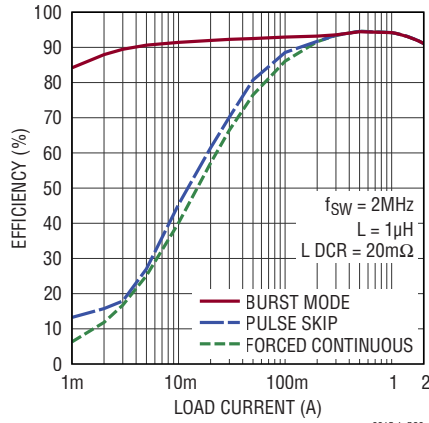
代表的な性能特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 3.3\text{V}$ 。

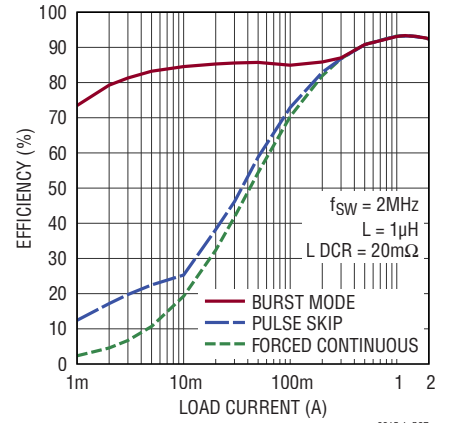
効率と I_{LOAD} 、
 $V_{OUT} = 1.8\text{V}$ 、 $V_{IN} = 2.25\text{V}$



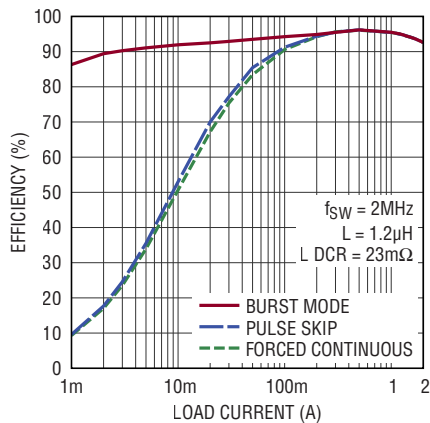
効率と I_{LOAD} 、
 $V_{OUT} = 1.8\text{V}$ 、 $V_{IN} = 3.3\text{V}$



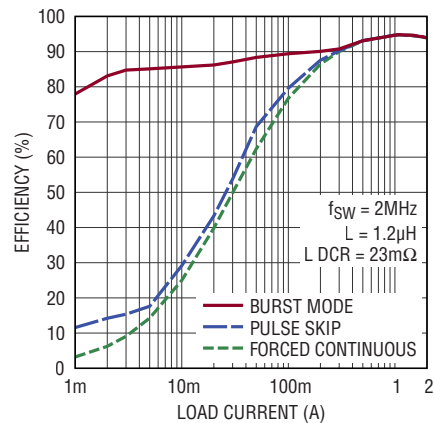
効率と I_{LOAD} 、
 $V_{OUT} = 1.8\text{V}$ 、 $V_{IN} = 5.5\text{V}$



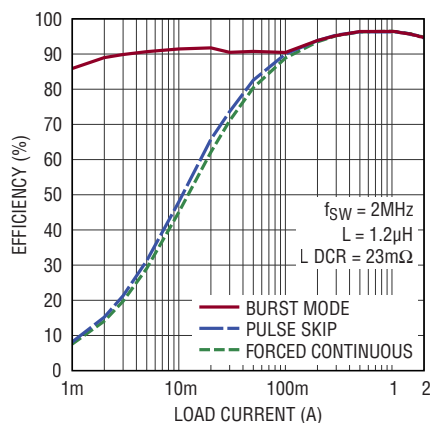
効率と I_{LOAD} 、
 $V_{OUT} = 2.5\text{V}$ 、 $V_{IN} = 3.3\text{V}$



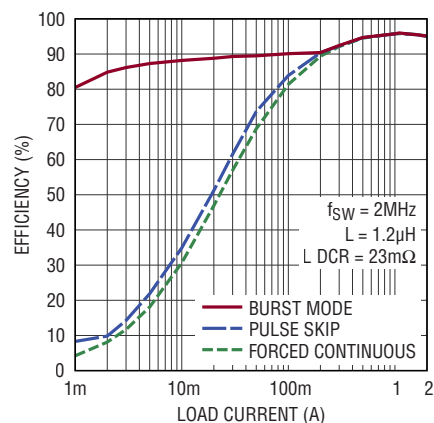
効率と I_{LOAD} 、
 $V_{OUT} = 2.5\text{V}$ 、 $V_{IN} = 5.5\text{V}$



効率と I_{LOAD} 、
 $V_{OUT} = 3.3\text{V}$ 、 $V_{IN} = 4.2\text{V}$

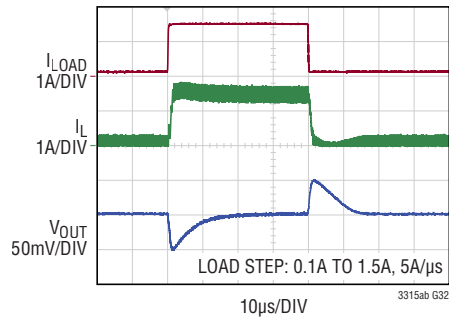


効率と I_{LOAD} 、
 $V_{OUT} = 3.3\text{V}$ 、 $V_{IN} = 5.5\text{V}$



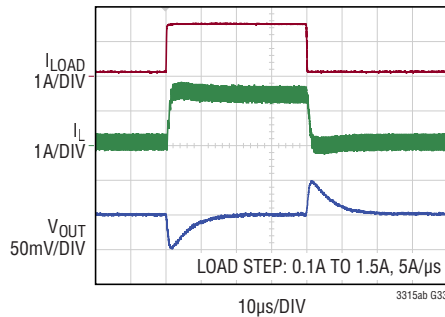
代表的な性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 3.3\text{V}$ 。

過渡応答、パルス・スキップ・モード



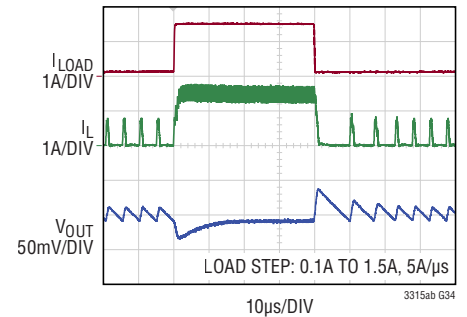
REFER TO BUCK 1 IN TYPICAL APPLICATION:
DUAL 1.2V AND 0.8V 2MHz, 2A BUCK
REGULATORS, $V_{IN} = 3.3\text{V}$

過渡応答、強制連続モード



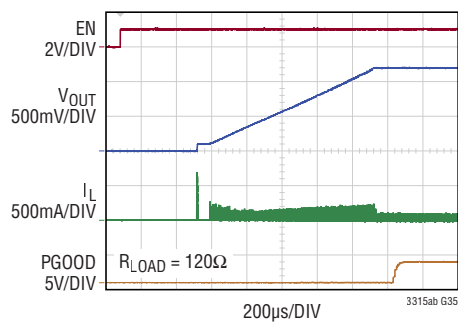
REFER TO BUCK 1 IN TYPICAL APPLICATION:
DUAL 1.2V AND 0.8V 2MHz, 2A BUCK
REGULATORS, $V_{IN} = 3.3\text{V}$

過渡応答、Burst Mode動作



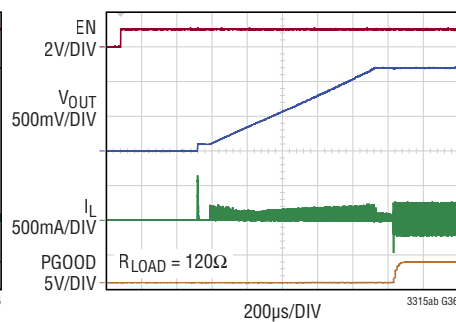
REFER TO BUCK 1 IN TYPICAL APPLICATION:
DUAL 1.2V AND 0.8V 2MHz, 2A BUCK
REGULATORS, $V_{IN} = 3.3\text{V}$

起動トランジェント、パルス・スキップ・モード



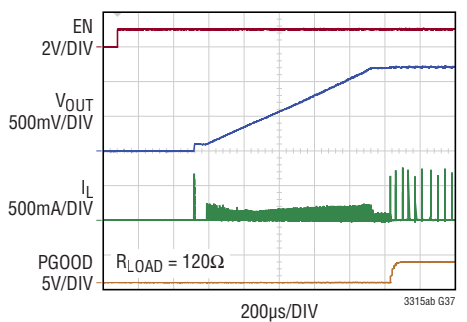
REFER TO BUCK 1 IN TYPICAL APPLICATION:
DUAL 1.2V AND 0.8V 2MHz, 2A BUCK
REGULATORS, $V_{IN} = 3.3\text{V}$

起動トランジェント、強制連続モード



REFER TO BUCK 1 IN TYPICAL APPLICATION:
DUAL 1.2V AND 0.8V 2MHz, 2A BUCK
REGULATORS, $V_{IN} = 3.3\text{V}$

起動トランジェント、Burst Mode



REFER TO BUCK 1 IN TYPICAL APPLICATION:
DUAL 1.2V AND 0.8V 2MHz, 2A BUCK
REGULATORS, $V_{IN} = 3.3\text{V}$

ピン機能

EN1 (ピン1) : 降圧レギュレータ1のイネーブル入力。アクティブ・ハイ。EN1ピンは高精度閾値を備えており、 V_{IN} または他の電源からオプションの外付け抵抗分圧器を接続して降圧レギュレータ1をイネーブルにする閾値を設定できます。高精度の閾値が必要ない場合は、このピンに V_{IN} を印加することでイネーブルします。フロート状態にしないでください。

FB1 (ピン2) : 降圧レギュレータ1の帰還入力。出力電圧を設定して制御ループを閉じるには、出力とグラウンドを接続した抵抗分圧器の中間ノードにこのピンを接続します。LTC3315AはFB1を500mV (代表値) に安定化します。 V_{OUT1} とFB1の間に位相進みコンデンサを接続すると、過渡応答を最適化できます。

FB2 (ピン3) : 降圧レギュレータ2の帰還入力。出力電圧を設定して制御ループを閉じるには、出力とグラウンドを接続した抵抗分圧器の中間ノードにこのピンを接続します。LTC3315AはFB2を500mV (代表値) に安定化します。 V_{OUT2} とFB2の間に位相進みコンデンサを接続すると、過渡応答を最適化できます。

EN2 (ピン4) : 降圧レギュレータ2のイネーブル入力。アクティブ・ハイ。EN2ピンは高精度閾値を備えており、 V_{IN} または他の電源からオプションの外付け抵抗分圧器を接続して降圧レギュレータ2をイネーブルにする閾値を設定できます。高精度の閾値が必要ない場合は、このピンに V_{IN} を印加することでイネーブルします。フロート状態にしないでください。

PGOOD (ピン5) : パワーグッド出力。オープンドレイン出力。イネーブルされたどちらかのスイッチング・レギュレータの安定化出力電圧がPGOOD閾値を下回るか、過電圧閾値を上回ると、このピンはローになります。両方の降圧レギュレータがディスエーブルされている場合、PGOODはローになります。

SW2 (ピン6) : 降圧レギュレータ2のスイッチ・ノード。幅が広く短いパターンで、このピンにインダクタを接続します。

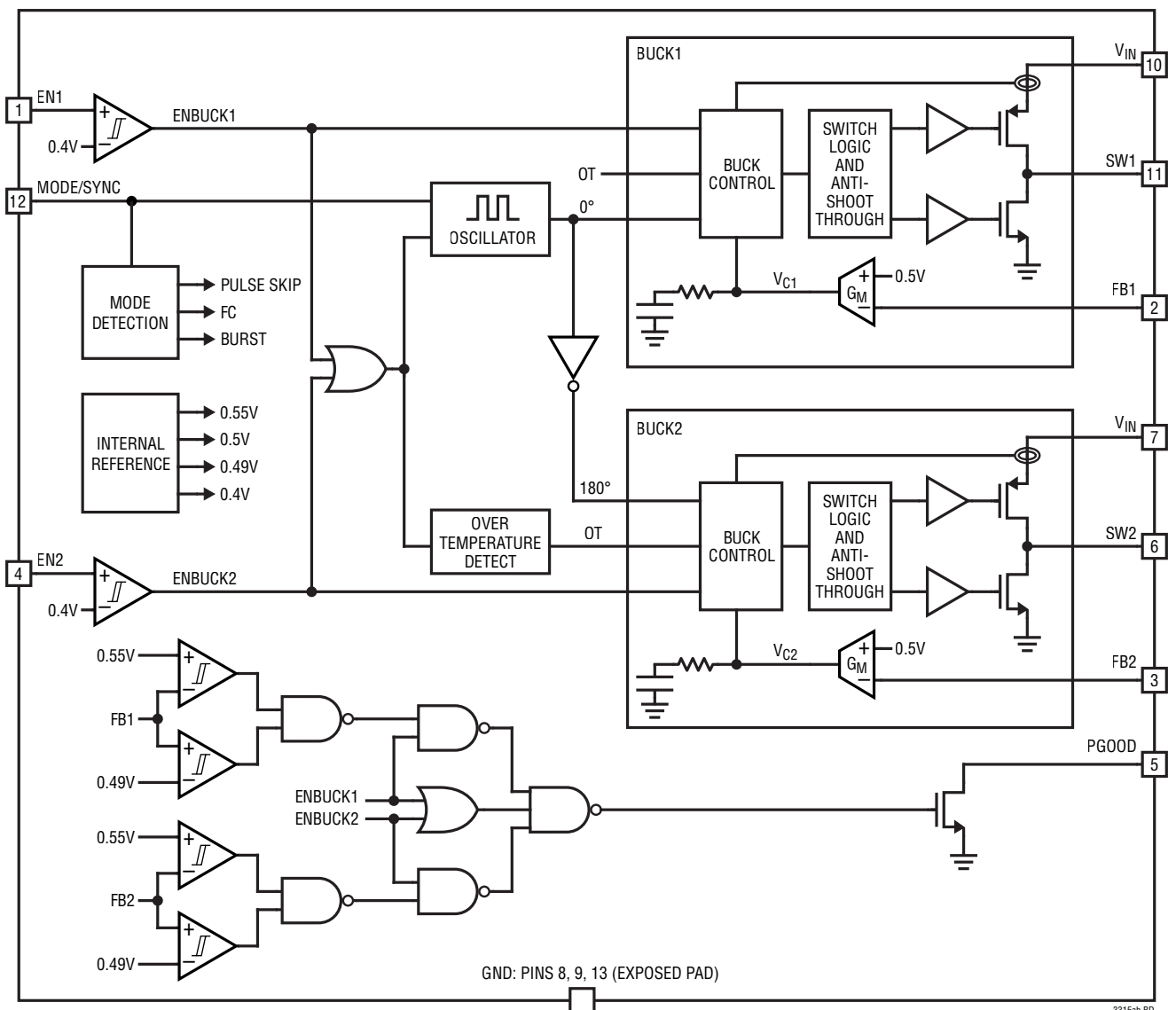
V_{IN} (ピン7、ピン10) : 入力電源ピン。 V_{IN} ピンは、内部回路と各降圧レギュレータのPMOSパワー・スイッチに電流を供給します。両方の V_{IN} ピンを幅が広く短いパターンで互いに接続し、ピンのできるだけ近くに低ESRのコンデンサを配置してGNDにバイパスします。

GND (ピン8、ピン9、露出パッド・ピン13) : グラウンド。電氣的接触と定格熱性能のため、LTC3315Aの真下にあるPCB上の連続したグラウンド・プレーンに露出パッドを接続します。更に、幅が広いトレースでピン8およびピン9を露出パッドに短絡させます。

SW1 (ピン11) : 降圧レギュレータ1のスイッチ・ノード。幅が広く短いパターンでこのピンにインダクタを接続します。

MODE/SYNC (ピン12) : モードの選択および外部クロックの同期入力。このピンを接地すると、パルス・スキップ・モードになります。軽負荷時の効率を上げるには、このピンに V_{IN} を接続してBurst Modeをイネーブルします。広い負荷範囲で高速過渡応答と固定周波数動作を実現するには、このピンをフロート状態にして強制連続モードにします。MODE/SYNCピンを外部クロックで駆動すると、両方の降圧コンバータが印加された周波数に同期します。同期中の動作モードは強制連続モードです。スロープ補償は外部クロック周波数に自動的に適合します。外部クロックがない場合、両方の降圧コンバータはデフォルトのスイッチング周波数でスイッチします。

ブロック図



3315ab BD

動作

降圧スイッチング・レギュレータ

LTC3315Aは、5Vデュアル2Aのモノリシック、固定周波数、ピーク電流モードの降圧DC/DCコンバータです。同期整流式降圧スイッチング・レギュレータは内部補償されているので、必要になるのは出力電圧を設定する外付け帰還抵抗のみです。

外部から同期できる内部発振器により、各クロック・サイクルの開始時に内蔵のPMOSパワー・スイッチがオンします。インダクタを流れる電流が増加してPMOS電流コンパレータが作動し、PMOSがオフします。PMOSがオフするときのピーク・インダクタ電流 I_{PEAK} は、内部電圧 V_C によって制御されます。 V_C は、エラー・アンプが帰還(FB)ピンの電圧と500mVの内部リファレンスを比較することで安定化されます。負荷電流が増加すると、帰還電圧はリファレンスと比較して低くなるので、エラー・アンプによって V_C の電圧(および I_{PEAK})が上昇し、平均インダクタ電流が新たな負荷電流に釣り合うまで上昇し続けます。PMOSがオフすると、NMOSがオンし、残りのクロック・サイクルの間インダクタ電流が減少します。パルス・スキップ・モードまたはBurst Modeの場合は、インダクタ電流がゼロになるまで減少します。過負荷状態によってNMOSに過剰な電流が流れると、電流が安全なレベルに戻るまで次のクロック・サイクルはスキップされます。

それぞれの降圧スイッチング・レギュレータに固有のSW、FB、ENピンがあります。降圧入力電源は内部接続されていますが、各 V_{IN} ピンに固有の入力バイパス・コンデンサが必要です(アプリケーション情報を参照)。イネーブル・ピンは高精度の400mV閾値を備えており、これを使用すると、抵抗分圧器を介してイネーブル・ピンを別の降圧レギュレータの出力に接続することで、イベントベースのパワーアップ・シーケンスを提供できます。降圧レギュレータのENピンがローの場合、この降圧レギュレータはシャットダウンし、低静止電流状態になります。両方のENピンがローの場合、両方の降圧レギュレータがシャットダウンし、SWピンは高インピーダンスになり、LTC3315Aの静止電流は1 μ A(代表値)になります。どちらかのENピンが400mVのイネーブル閾値より高い場合、該当する降圧レギュレータがイネーブルします。

両方の降圧レギュレータに順方向および逆方向のインダクタ電流制限、起動中の突入電流を制限するためのソフトス

タート、短絡保護が備わっています。両方の降圧レギュレータがディスエーブルされた後にどちらかの降圧レギュレータがイネーブルされた場合、内部回路がパワーアップする間に400 μ s(代表値)の遅延が発生し、その後にスイッチングが行われ、ソフトスタート・ランプが開始するまでに100 μ s(代表値)のノー・スタート時間があります。その後、2番目の降圧レギュレータがイネーブルされると、更に100 μ s(代表値)のノー・スタート時間が発生します。2番目の降圧レギュレータが、1番目の降圧レギュレータのイネーブル後400 μ s以内にイネーブルされると、400 μ sが経過するまで待機してからノー・スタート時間が始まります。

降圧スイッチング・レギュレータは互いに180°Cの位相差でスイッチします。この位相により、PMOSがオンするスイッチング・シーケンスの固定エッジが決まります。PMOSがオフする(NMOSがオンする)位相は、各降圧レギュレータの調整されたデューティ・サイクルで決まります。

モード選択

降圧スイッチング・レギュレータは、MODE/SYNCピンにより設定される次の3種類のモードで動作します。パルス・スキップ・モード(MODE/SYNCピンをローに設定)、強制連続PWMモード(MODE/SYNCピンをフロート状態にする)、Burst Mode(MODE/SYNCピンをハイに設定)。MODE/SYNCピンにより、両方の降圧スイッチング・レギュレータの動作モードが設定されます。

パルス・スキップ・モードでは、発振器が連続して動作し、スイッチング波形の正の遷移がクロックに揃えられます。負のインダクタ電流が流れなくなり、軽負荷時のスイッチ・パルスがスキップされて出力が安定化されます。

強制連続モードでは、発振器が連続して動作し、パルスはスキップされないため、各サイクルでスイッチングが発生します。レギュレーションを維持するため、軽負荷状態でインダクタ電流を反転できます。このモードでは、出力リップルを最低限に抑え、固定周波数で降圧レギュレータを動作できます。強制連続モードでは、インダクタ電流が-1A(代表値、SWピンに1Aを供給)に達すると、残りのサイクルの間NMOSがオフされて電流を制限します。

Burst Mode動作では、軽負荷状態で、出力コンデンサがレギュレーション・ポイントよりもわずかに高い電圧に充電されます。次にレギュレータがスリープ状態になり、この間は

動作

出力コンデンサが負荷電流を供給します。スリープ状態では、レギュレータの回路の大半がパワー・ダウンするので、入力電力の節約に役立ちます。出力電圧がプログラムされた値を下回ると、回路が再びオンされて新しいバースト・サイクルが開始します。負荷電流が大きくなると、スリープ時間が短くなります。Burst Mode動作では、レギュレータは軽負荷状態でバーストしますが、負荷がより高い状態では固定周波数PWMモードで動作します。

発振器の外部クロックへの同期

動作周波数の選択は、効率と部品サイズのための兼ね合いによって決まります。動作周波数が高いと、小型のインダクタと値の小さいコンデンサを使用でき、過渡応答が改善されます。低い周波数で動作させるとスイッチング損失が減り、効率が改善されますが、低い出力電圧リップルを維持するには、インダクタンスや容量の値を大きくする必要があります。LTC3315Aはデフォルトで2MHzの周波数で動作します。

LTC3315Aの内部発振器は、方形波のクロック信号をMODE/SYNCピンに入力することにより、内部のPLL回路を通じて外部周波数に同期します。同期中、降圧レギュレータ1のPMOSのターンオンは外部周波数発生源の立上がりエッジに固定されます。降圧レギュレータ2と降圧レギュレータ1の位相差は180°になります。同期中、降圧スイッチング・レギュレータは強制連続モードで動作します。同期周波数範囲は1MHz～3MHzです。

SYNCピンに外部クロックが検出された後、内部PLLがデフォルト周波数で開始されます。次に、内部PLLは動作周波数を徐々に調整して、SYNC信号の周波数および位相と一致させます。

外部クロックが取り外されると、LTC3315Aは外部クロックがなくなったことを約10 μ s以内に検出します。この間、クロック・サイクルを供給し続けます。外部クロックの取り外しが検出されると、発振器はその動作周波数を徐々に調整して、デフォルトの周波数に戻します。

PGOODピンを介した電源障害の通知

電源障害はPGOODピンを介して通知されます。両方の降圧スイッチング・レギュレータに内部パワー・グッド(PGOOD)信号が備わっており、どちらか一方がイネーブルされた場合、PGOODピンをハイにするにはその内部

PGOOD信号がハイである必要があります。イネーブルされた降圧スイッチング・レギュレータの安定化出力電圧が設定値の98%より高くなると、PGOOD信号がハイに遷移します。その後、安定化出力電圧が設定値の97%を下回ると、PGOOD信号がローになります。イネーブルされたどちらかの降圧スイッチング・レギュレータ内部のPGOOD信号が、120 μ s以上ローのままである場合、PGOODピンがローになり、マイクロプロセッサに電源障害の発生が通知されます。この120 μ sのフィルタ時間により、トランジェント中にピンがローにならないように防止します。また、PGOODがハイに遷移するときは必ず120 μ sのアサーション遅延が発生します。

LTC3315Aは、過電圧状態の通知にもPGOODピンを使用します。どちらかのイネーブルされた降圧レギュレータの出力電圧が設定値の110%より高くなると、120 μ s経過後にPGOODピンがローになります。同様に、その後、イネーブルされた全ての過電圧出力が設定値の107.8%を下回ると、120 μ s経過後にPGOODピンがもう一度ハイに遷移します。

PGOODピンをローにするエラー状態はラッチされません。エラー状態がなくなるとPGOODピンは解放され、その他のエラー状態がない場合はハイになります。PGOODがローになるその他のシナリオには、どちらの降圧スイッチング・レギュレータもイネーブルされていない場合、 V_{IN} がUVLO閾値より低い場合、LTC3315Aが過熱状態になった場合があります(下記参照)。

出力過電圧保護

出力が過電圧になっているときにFBピンの電圧が安定化された値の110%より高くなると、LTC3315AのPMOSは即座にオフになります。

通常の動作条件では、出力が過電圧状態になることはありません。

過熱保護

熱による損傷を防ぐため、LTC3315Aは過熱(OT)検出機能を備えています。LTC3315Aのダイ温度が165°C(代表値、未テスト)に達すると、全てのイネーブルされた降圧スイッチング・レギュレータがシャットダウンし、ダイ温度が160°C(代表値、未テスト)に低下するまでシャットダウン状態に保たれます。

動作

出力電圧のソフトスタート

出力をソフトスタートさせて入力電源の電流サージや出力電圧のオーバーシュートを防止できます。ソフトスタート中、出力電圧は内部の電圧ランプに比例して追従します。障害状態が発生した場合は、アクティブ・プルダウン回路が内部電圧を放電します。障害が解消されると、電圧の上昇が再開されます。ソフトスタート・ランプを開始する障害状態になるのは、 V_{IN} の電圧が低下しすぎた場合、またはサーマル・シャットダウンが発生した場合です。

FBの電圧がレギュレーションよりも120mV（代表値）以上低くなると、出力の短絡（下記参照）から回復するために、次のソフトスタート・サイクルが必要になる場合があります。この回復中にFB電圧が120mV（代表値）まで素早く充電され、その後、レギュレーションに達するまでソフトスタート・ランプに追従します。

ドロップアウト動作

入力電源電圧が出力電圧に近づくにつれて、デューティ・サイクルが100%近くまで高くなります。電源電圧が更に低下すると、PMOSがオンのままの状態が1サイクルを超え、最終的にはデューティ・サイクルが100%になります。すると、出力電圧は、内部のPMOSの両端とインダクタ両端のDC電圧降下を入力電圧から引いた値によって決まります。

低電源電圧動作

LTC3315Aは入力電源電圧が2.25Vまで低下しても動作するよう設計されています。放熱設計上の重要な考慮事項は、入力が低いときにパワー・スイッチの $R_{DS(ON)}$ が増大することです。入力電圧が最小になるときのLTC3315Aの消費電力とダイ・ジャンクション温度の最も厳しい値を考慮に入れます。

出力短絡保護と回復

インダクタ電流のピーク・レベルは、電流コンパレータがPMOSをオフするときのレベルであり、エラー・アンプによって制御されます。出力電流が増加すると、平均インダクタ電流が負荷電流に一致するまで、エラーアンプが内部 V_C の電圧を高くします。LTC3315Aは内部 V_C の最大電圧をクランプするので、インダクタ電流のピーク値は制限されます。

出力がグラウンドに短絡したとき、インダクタ両端の電圧は小さいため、ダウンスロープ中のインダクタ電流の減衰は非常に緩やかです。インダクタ電流を制御された状態に維持するため、インダクタ電流の谷に2次的な制限がかかります。NMOSを通じて測定されるインダクタ電流が、サイクルが終了するまで I_{VALLEY} より高い場合、PMOSはオフに保持されます。インダクタ電流が I_{VALLEY} より低くなるまで、その後のスイッチング・サイクルはスキップされます。

アプリケーション情報

降圧スイッチング・レギュレータの出力電圧と帰還ネットワーク

降圧スイッチング・レギュレータの出力電圧はスイッチング・レギュレータの出力からグラウンドに接続された抵抗分圧器によって設定され、次式で与えられます。

$$V_{OUT} = V_{FB} \left(1 + \frac{R_2}{R_1} \right) \quad (1)$$

図1に示すように、 $V_{FB} = 500\text{mV}$ です。R1の標準値は40k Ω ～1M Ω です。出力電圧の精度を保つため、誤差1%の抵抗を推奨します。降圧レギュレータの過渡応答は、帰還抵抗とFBピンの入力容量によって形成されるポールのキャンセルに役立つオプションの位相進みコンデンサ C_{FF} を

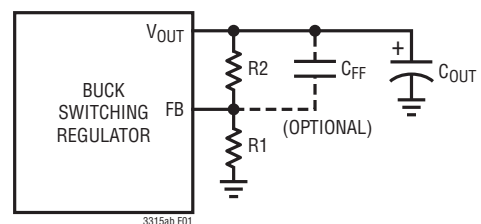


図1. 帰還部品

使って改善することができます。2pF～22pFの容量のコンデンサで実験すると過渡応答が改善される場合があります。代表的なアプリケーション回路で使用されている値が妥当な初期値となります。

アプリケーション情報

動作周波数の選択と交換条件

動作周波数の選択には、効率、部品サイズ、過渡応答、および入力電圧範囲の間の交換条件が存在します。LTC3315Aは1MHz～3MHzの周波数で動作します。

高周波数動作の利点は、小さな値のインダクタとコンデンサを使用できることです。スイッチング周波数が高いほど制御ループの帯域幅を広くすることが可能であり、したがって過渡応答をより高速化できます。スイッチング周波数が高くなると、スイッチング損失が増えるために効率が低くなり、またスイッチの最小オン時間の制限のために入力電圧範囲が狭くなるのが欠点です。

降圧レギュレータの最小オン時間によって動作デューティ・サイクルの最小値が設定されます。与えられたアプリケーションでの最大スイッチング周波数($f_{SW(MAX)}$)は、次のように計算することができます。

$$f_{SW(MAX)} = \frac{V_{OUT}}{t_{ON(MIN)} \cdot V_{IN(MAX)}} \quad (2)$$

ここで、 $V_{IN(MAX)}$ は最大入力電圧、 V_{OUT} は出力電圧、 $t_{ON(MIN)}$ は上側スイッチの最小オン時間です。この式は、高い V_{IN}/V_{OUT} 比に対応するには、場合によってスイッチング周波数を下げる必要があることを示しています。

LTC3315Aは100%の最大デューティ・サイクルに対応できるので、 $V_{IN}-V_{OUT}$ 間のドロップアウト電圧はPMOSの $R_{DS(ON)}$ 、インダクタのDCR、および負荷電流によって制限されます。

インダクタの選択と最大出力電流

インダクタを選択するときの検討事項は、インダクタンス、実効値電流定格、飽和電流定格、DCR、およびコア損失です。

次式に基づいて、インダクタ値を選択します。

$$L \geq \frac{V_{OUT}}{0.6A \cdot f_{SW}} \cdot \left(1 - \frac{V_{OUT}}{V_{IN(MAX)}}\right) \text{ for } \frac{V_{OUT}}{V_{IN(MAX)}} \leq 0.5 \quad (3)$$

$$L \geq \frac{V_{IN(MAX)}}{2.4A \cdot f_{SW}} \text{ for } \frac{V_{OUT}}{V_{IN(MAX)}} > 0.5 \quad (4)$$

ここで、 f_{SW} はスイッチング周波数、 $V_{IN(MAX)}$ は印加される最大入力電圧です。

インダクタの過熱を防ぐため、実効値電流定格がアプリケーションの予想最大出力負荷より大きいインダクタを選択します。過負荷状態や短絡状態を考慮に入れる必要があります。

更に、飽和電流定格(通常 I_{SAT} とラベル付け)は、LTC3315Aの最大電流制限である3.5Aより高いか、または、予想される最大負荷電流にインダクタのリップル電流の1/2を加えた値より高くなければなりません。

$$I_{SAT} > I_{LOAD(MAX)} + \frac{1}{2} \Delta I_L \quad (5)$$

ここで、 $I_{LOAD(MAX)}$ はアプリケーションの最大出力負荷電流であり、 ΔI_L は次のように計算されるインダクタのリップル電流です。

$$\Delta I_L = \frac{V_{OUT}}{L \cdot f_{SW}} \cdot \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \quad (6)$$

高い効率を維持するため、直列抵抗(DCR)が最も小さいインダクタを選択します。コアの材質は高周波アプリケーション向けのものにしてください。表1に、推奨されるインダクタおよびメーカーを示します。

入力コンデンサ

2個以上のセラミック・コンデンサにより、LTC3315Aの入力をバイパスします。最大の性能を得るために、それぞれを各 V_{IN} の近くに配置します。露出パッドでピン8およびピン9を接続したPCBの最上層にある幅の広いPCBパターンに、各コンデンサのグラウンドを接続します。これらのコンデンサのサイズは0603または0805にします。サイズの小さい0201コンデンサをできるだけLTC3315Aに近づけて、 V_{IN} (ピン7)とGND(ピン8)をつなぐパターンと、 V_{IN} (ピン10)とGND(ピン9)をつなぐパターンに直接配置すると、アプリケーション・フットプリントの増加を最小限(またはゼロ)に抑えながら入力ノイズを低減することができます。詳細についてはレイアウトのセクションを参照してください。温度変動と入力電圧の変化に対して最高の性能を得るために、X7RまたはX5Rコンデンサを推奨します(表2を参照)。低いスイッチング周波数を使用すると、大きな入力容量が必要になることに注意してください。入力ソース・インピーダンスが高い場合や、長い配線やケーブルによる大きなインダクタンスが存在する場合、追加のバルク容量が必要になることがあります。これには電

アプリケーション情報

表1. 推奨インダクタ

メーカー	ファミリ	L (nH)	最大 IDC (A)	最大 DCR (mΩ)	サイズ (L×W×H, 単位:mm)
Murata	DFE18SAN_GO	240 - 470	3.6 - 4.9	30 - 54	1.6 × 0.8 × 1.0
Murata	DFE252010F	330 - 680	3.5 - 4.8	21 - 37	2.5 × 2.0 × 1.0
Vishay	IHLP-1212BZ-11	220 - 1500	4.0 - 7.5	11.4 - 32	3.0 × 3.0 × 2.0
Vishay	IHHP-0806AB-01	220 - 470	3.6 - 5.0	16 - 35	2.0 × 1.6 × 1.2
Würth Elektronik	WE-MAPI	330 - 1500	3.7 - 5.5	17 - 39	3.0 × 3.0 × 2.0
Würth Elektronik	WE-PMCI	250 - 470	3.6 - 4	12.5 - 31	3.2 × 2.5 × 1.2
Coilcraft	XEL3515	72 - 560	3.2 - 23.7	6.5 - 16	3.5 × 3.2 × 1.5

解コンデンサを使用することができます。セラミックの入力コンデンサは、トレースやケーブルのインダクタンスと結合して、品質の高い(減衰しにくい)タンク回路を形成します。LTC3315Aの回路を通電中の電源に差し込むと、入力電圧に公称値の2倍のリングングが生じて、定格電圧を超える恐れがあります。ただし、この状況は簡単に回避できます(弊社のアプリケーション・ノート88を参照)。

表2. セラミック・コンデンサのメーカー

メーカー	URL
AVX	www.avxcorp.com
Murata	www.murata.com
TDK	www.tdk.com
Taiyo Yuden	www.t-yuden.com
Samsung	www.samsungsem.com
Würth Elektronik	www.we-online.com

出力コンデンサ、出力リップル、ループ応答

出力コンデンサには2つの基本的な機能があります。出力コンデンサは、インダクタと共に、LTC3315AのSWピンで発生する方形波をフィルタに通してDC出力を生成します。この機能では出力コンデンサが出力リップルを決定するので、スイッチング周波数でのインピーダンスが低いことが重要です。2番目の機能は、トランジェント負荷を満たしてLTC3315Aの制御ループを安定化するためにエネルギーを蓄えることです。

LTC3315Aは、高速過渡応答性能を得るため、広い帯域幅で動作するように内部補償および設計されています。C_{OUT}の選択はシステムの帯域幅に影響を与えますが、過渡応答はV_{OUT}、V_{IN}、f_{SW}、およびその他の要因の影響も受けけます。

およそ以下の出力容量値を出発点に検討を開始することを推奨します。

$$C_{OUT} = \frac{80\mu F \cdot MHz}{f_{SW}} \sqrt{\frac{500mV}{V_{OUT}}} \quad (7)$$

ここで、C_{OUT}は推奨される出力容量値で、f_{SW}がスイッチング周波数です。値の小さい出力コンデンサによってスペースとコストを節約できますが、トランジェント性能が低下し、ループ安定性の検証が必要になります。セラミック・コンデンサは、等価直列抵抗(ESR)が非常に小さいので最良の出力リップル性能と過渡性能が得られます。X5RまたはX7Rセラミック・コンデンサの使用を推奨します(表2を参照)。反転形状の低ESLセラミック・コンデンサまたは3端子セラミック・コンデンサを使用すると、更に優れた出力リップルと過渡性能を達成できます。

負荷ステップ発生時には、帰還ループがスイッチ電流を十分増加させて負荷を支えるまで、出力コンデンサが即座に電流を供給して負荷を支える必要があります。帰還ループが応答するのに要する時間は補償部品と出力コンデンサのサイズに依存します。負荷ステップに応答するには標準で3〜4サイクルを要しますが、最初のサイクルだけ出力が直線的に低下します。V_{OUT}、V_{IN}、f_{SW}、t_{ON(MIN)}、出力コンデンサの等価直列インダクタンス(ESL)、その他の要因に影響されるものの、出力ドロップV_{DROOP}は通常、最初のサイクルの直線的な低下の約3倍になります。

$$V_{DROOP} = \frac{3 \cdot \Delta I_{OUT}}{C_{OUT} \cdot f_{SW}} \quad (8)$$

ここで、ΔI_{OUT}は負荷ステップです。

アプリケーション情報

大きな値の C_{OUT} を使用するか、 V_{OUT} と FB の間にフィードフォワード・コンデンサ C_{FF} を追加することにより、過渡性能と制御ループの安定性を改善することができます。コンデンサ C_{FF} は、高周波のゼロ点を発生させることで位相進み補償を提供し、位相マージンと高周波応答を改善します。代表的なアプリケーション回路で使用されている値が妥当な初期値となります。LTpowerCAD[®] は、 C_{FF} と C_{OUT} を最適化して目的の過渡性能を達成するために役立つツールです。

過渡的な負荷をかけてシステムの応答を監視する方法と、ネットワーク・アナライザを使用して実際のループ応答を測定する方法が、過渡性能と制御ループの安定性を実験的に検証し、 C_{FF} および C_{OUT} を最適化する2つの方法です。

負荷過渡応答手法を使用して制御ループを安定化する場合は、立上がり時間が非常に高速で、全負荷電流の20%~100%の出力電流パルスを入力します。これにより、出力電圧にトランジェントが発生します。 V_{OUT} を監視して、安定性の問題を示すオーバーシュートやリングングが発生していないか確認します(アプリケーション・ノート149を参照)。

高精度イネーブル閾値の使用

LTC3315A は各降圧レギュレータ用の高精度閾値のイネーブル・ピンを備えており、それぞれの降圧レギュレータをイネーブルまたはディスエーブルできます。両方のピンを強制的にローにすると、デバイスは低電流のシャットダウン・モードに入ります。

両方の EN コンパレータの立上がり閾値は400mV で、50mV のヒステリシスがあります。シャットダウン機能を使用しない場合は、EN ピンを V_{IN} に接続してかまいません。抵抗分圧器を V_{IN} 、EN ピン、グラウンドの間に追加すると、LTC3315A は、 V_{IN} が目的の電圧より高くなった場合にのみ出力を安定化するように設定されます。

通常、この閾値 ($V_{IN(EN)}$) は、入力電源が電流制限されているか、または入力電源のソース抵抗が比較的高い状況で使用されます。スイッチング・レギュレータは入力電源からほぼ一定の電力を引き出すため、電源電圧が低下するにつれ、電源電流が増加します。この現象は電源からは負の抵抗負荷のように見えるため、電源電圧が低い状態では、電源が電流を制限するか、または低電圧にラッチする原因になることがあります。 $V_{IN(EN)}$ 閾値は、問題が発生する恐れのある電源電圧でレギュレータが動作するのを防ぎます。図2に示すように、この閾値は、次式を満足するように $R3$ と $R4$ の値を設定することにより調整できます。

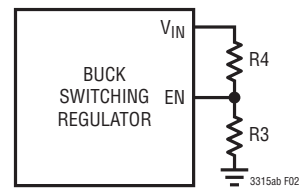


図2. EN 分圧器

$$V_{IN(EN)} = 400\text{mV} \cdot \left(1 + \frac{R4}{R3}\right) \quad (9)$$

V_{IN} が $V_{IN(EN)}$ を超えるまで降圧レギュレータはオフのままです。 V_{IN} が $0.875 \cdot V_{IN(EN)}$ まで低下し、EN が350mV になるまで、降圧レギュレータはイネーブルのままです。

または、一方の降圧レギュレータの出力、もう一方の降圧レギュレータの EN ピン、グラウンドの間の抵抗分圧器により、イベント・ベースのパワーアップ・シーケンスが提供され、最初の降圧レギュレータがレギュレーションに達すると2番目の降圧レギュレータがイネーブルされます。この場合、2番目の降圧レギュレータをイネーブルするための最初の降圧レギュレータの目的の出力電圧(例: 安定値の90%)で、式9の $V_{IN(EN)}$ を置き換えます。

PCB に関する考慮事項

LTC3315A は高効率と高速過渡応答を実現するように設計された高性能 IC です。最適な結果を得るには、PCB のレイアウトを慎重に検討し、以下の事項に従って LTC3315A が正しく動作するようにします。PCB の推奨レイアウトについては、図3を参照してください。

1. パッケージの露出パッド(ピン13)は、アプリケーション回路の下表面層に最も近い層にある、面積が大きく切れ目のないグラウンド・プレーンに直接接続し、熱的および電氣的インピーダンスを最小限に抑えます。更に、露出パッドを最上層のグラウンド・ピン8および9に短絡させます。サーマル・ビアおよびハンダ・ステンシルの適切なサイズおよびレイアウトについては、アナログ・デバイセズのアプリケーション・ノート Application Notes for Thermally Enhanced Leaded Plastic Packages を参照してください。
2. 両方の入力電源ピンを接地する際は、ピン8、ピン9、露出パッド周辺の最上層のグラウンド・プレーンとの間に、デカップリング・コンデンサを設置します。これらのコンデンサは内蔵のパワー MOSFET とそれらのドライバに AC

アプリケーション情報

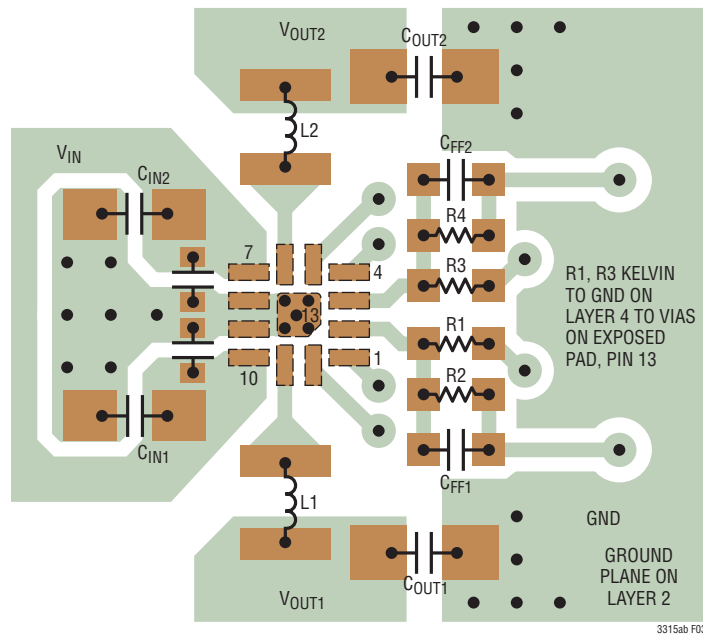


図3. 推奨される LTC3315A の PCB レイアウト

電流を供給します。これらのコンデンサには大きいスイッチド電流が流れるため、0603 などの小さいケース・サイズを選んで LTC3315A の V_{IN} ピンの近くに配置することで、これらのコンデンサのインダクタンスを最小限に抑えることが重要です。インダクタンスと入力ノイズを更に低減するには、よりサイズの小さい 0201 コンデンサをできるだけ LTC3315A に近づけて、 V_{IN} (ピン 7) と GND (ピン 8) をつなぐパターンと、 V_{IN} (ピン 10) と GND (ピン 9) をつなぐパターンに直接配置すると、アプリケーション・フットプリントの増加を最小限(またはゼロ)に抑えることができます。

3. SW1 および SW2 とそれぞれのインダクタを接続するスイッチング電源のパターンを最小限に抑えて、放射 EMI と寄生結合を低減します。スイッチング・ノードの電圧振幅が大きいので、帰還ノードなどの高入力インピーダンスに敏感なノードはスイッチング・ノードから遠ざけるかまたはシールドします。そうしないと性能が低下する可能性があります。
4. スwitchング・レギュレータの出力コンデンサの GND 側はデバイスの放熱用グラウンド・プレーンに直接接続します。出力コンデンサからインダクタおよびピンまでのパターン長は最小限に抑えます。

高温に関する検討事項

LTC3315A の優れた熱特性を持つ LQFN パッケージの熱に関する図を図 4 に示し、シリコン・ダイと熱に関する項目を記載します。電流源はダイ上の電力損失 P_D を表し、ノード電圧は温度を表し、電気的インピーダンスは伝導による熱抵抗 $\theta_{JCBOTTOM}$ 、 θ_{JCTOP} 、 θ_{VIA} 、 θ_{CB} と対流による熱抵抗 θ_{CA} および θ_{BA} を表します。ジャンクション温度 T_J は、次式に従って、周囲温度 T_A から計算されます。

$$T_J = T_A + P_D \cdot \theta_{JA} \quad (11)$$

ここで、 $\theta_{JCTOP} + \theta_{CA}$ パスは無視します。

$$\theta_{JA} \approx \theta_{JCB} + \left(\frac{\theta_{CB} + \theta_{BA}}{2} \right) \parallel \left(\frac{\theta_{CB} + \theta_{BA}}{2} + \theta_{VIA} \right) \quad (12)$$

ここで、 $\theta_{JCB} = \theta_{JCBOTTOM} = 10^\circ\text{C/W}$ です。ピン配置セクションに示した $\theta_{JA} = 51^\circ\text{C/W}$ は、JEDEC 規格 2S2P テストの PCB に相当しますが、これには適切なサーマル・ビアがないため θ_{VIA} は比較的高くなります。多少恣意的ではあっても無理のない範囲で $\theta_{VIA} \sim (\theta_{CB} + \theta_{BA})/2$ と仮定し逆算すると、このような基板では、 $(\theta_{CB} + \theta_{BA})/2 = \theta_{VIA} \approx 60^\circ\text{C/W}$ となります。テスト用 PCB で熱抵抗が低いビアが使用されていたとすると、 θ_{JA} の最大 10°C/W の低下が見込め、これは最大 20% の改善になることから、サーマル・ビアの重要性が明

アプリケーション情報

確になります。同様に、このパッケージの $\theta_{JCBOTTOM}$ 値は低い
ため、銅重量が大きく、切れ目がなく大きいグラウンド・プ
レーンの数を増やせば、 θ_{JA} を左右する $\theta_{CB} + \theta_{BA}$ を改善す
ることができます。周囲温度が最大ジャンクション温度の定
格に近づくにつれ、最大負荷電流をデレーティングします。

LTC3315A 内部の消費電力は、効率の測定結果から全消
費電力を計算し、それからインダクタの損失を減じることに
よって推定されます。

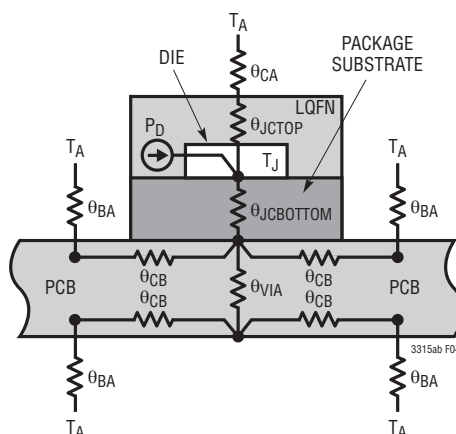
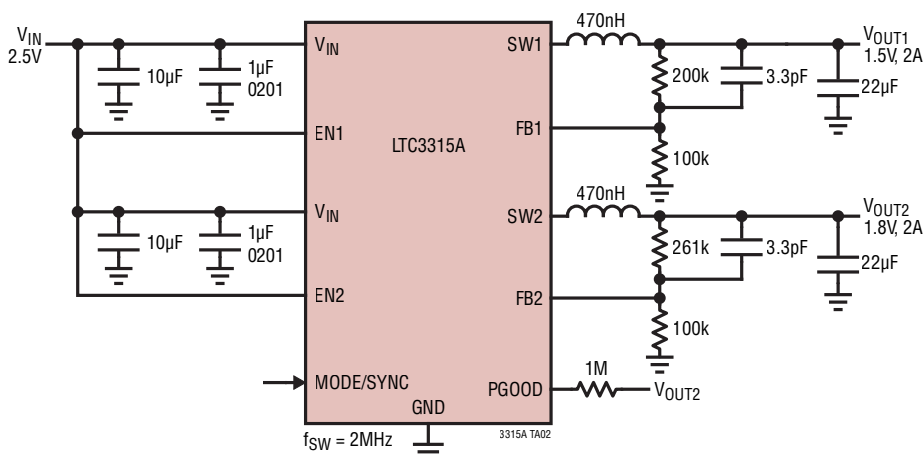


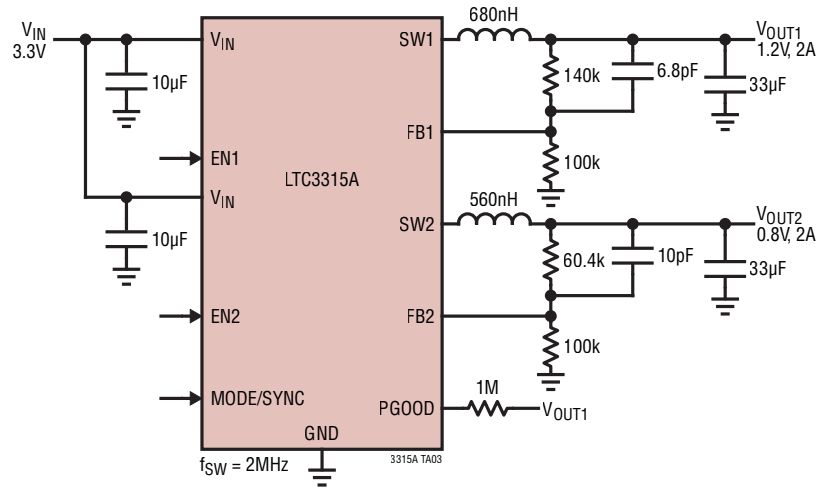
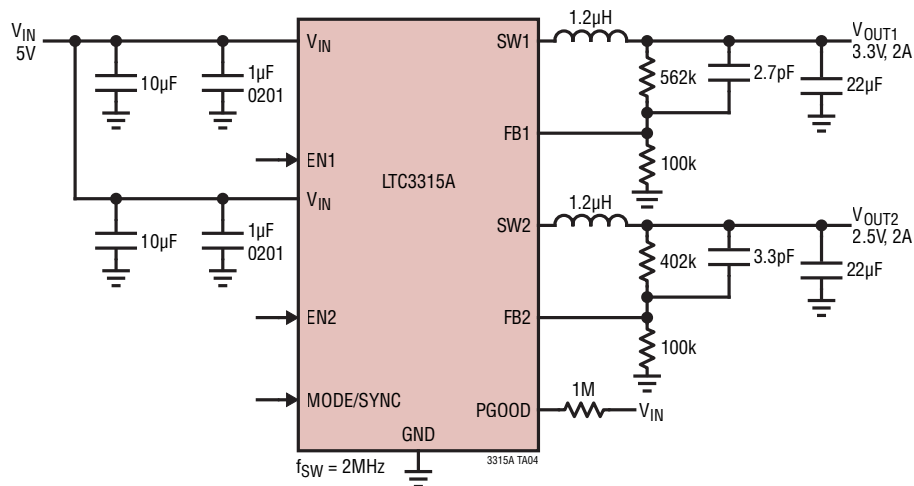
図4. サーマル・ビアがヒート・シンクの役割を果たす多層PCB

標準的応用例

1.5Vおよび1.8V 2MHz、2Aのデュアル降圧レギュレータ、 $V_{IN} = 2.5V$

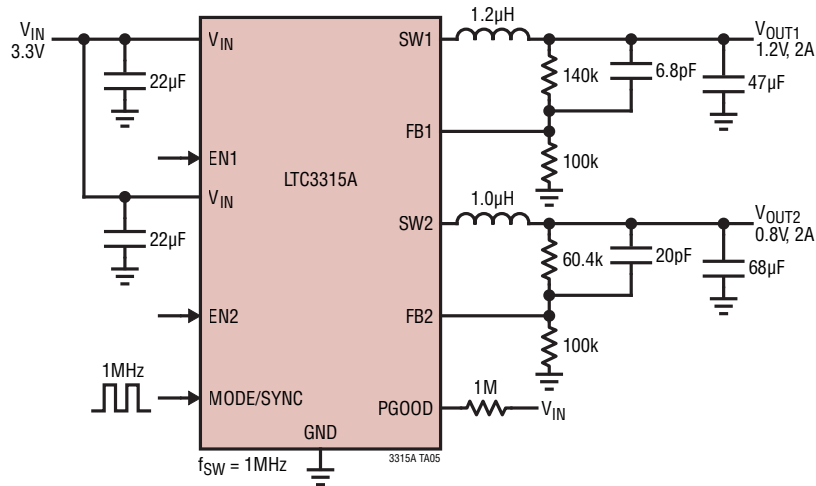


標準的応用例

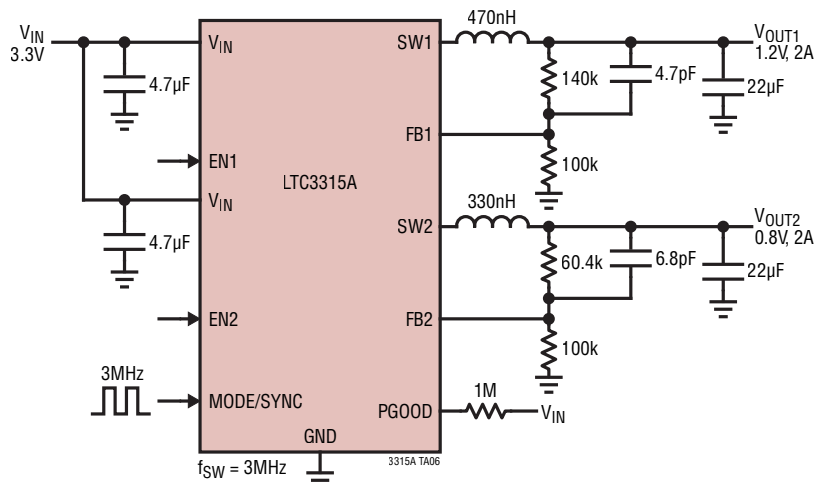
1.2V および 0.8V 2MHz、2A のデュアル降圧レギュレータ、 $V_{IN} = 3.3V$ 3.3V および 2.5V 2MHz、2A のデュアル降圧レギュレータ、 $V_{IN} = 5V$ 

標準的応用例

1.2V および 0.8V 1MHz、2A のデュアル降圧レギュレータ、 $V_{IN} = 3.3V$

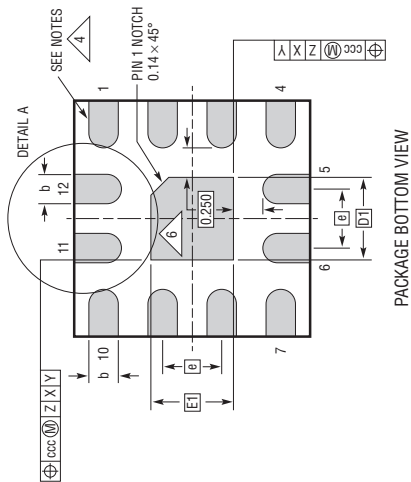


1.2V および 0.8V 3MHz、2A のデュアル降圧レギュレータ、 $V_{IN} = 3.3V$



パッケージ

LQFN Package
12-Lead (2mm × 2mm × 0.74mm)
(Reference LTC DWG # 05-08-1530 Rev B)



PACKAGE BOTTOM VIEW

注記:

1. 寸法と許容誤差は ASME Y14.5M-1994 による

2. 全ての寸法はミリメートル

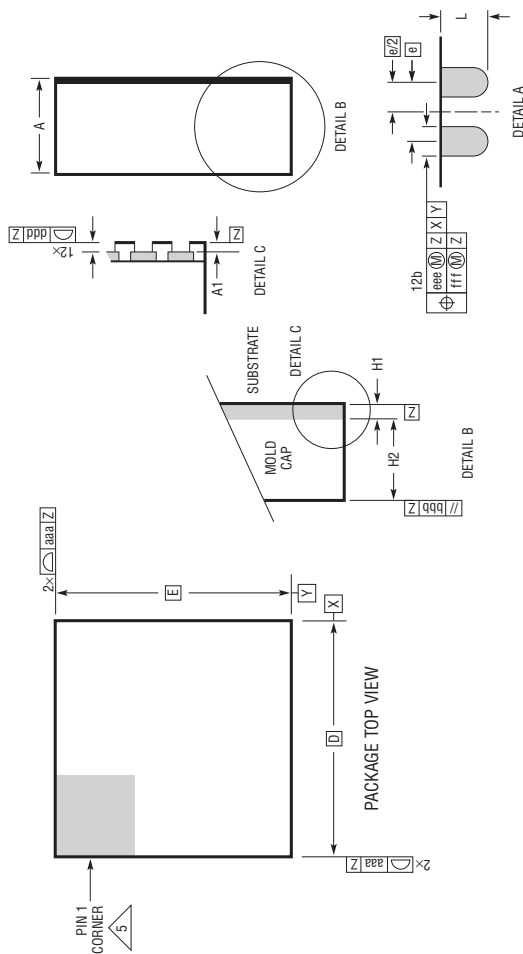
3. 主データム-Zはシーディング・プレーン

これらの端子と放熱部が見えにくくならないように、ハンダ・マスク開口部の下にある金属部は表示されていない

1 番ピンの識別マークはオプションだが、表示の領域内に設ける必要がある。

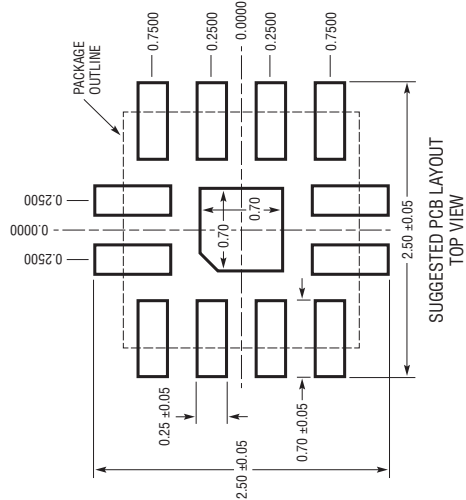
1 番ピンの識別マークはモールドでもマーキングでもかまわない

放熱用露出部の角にはオプションで丸みを付けることができる



DIMENSIONS

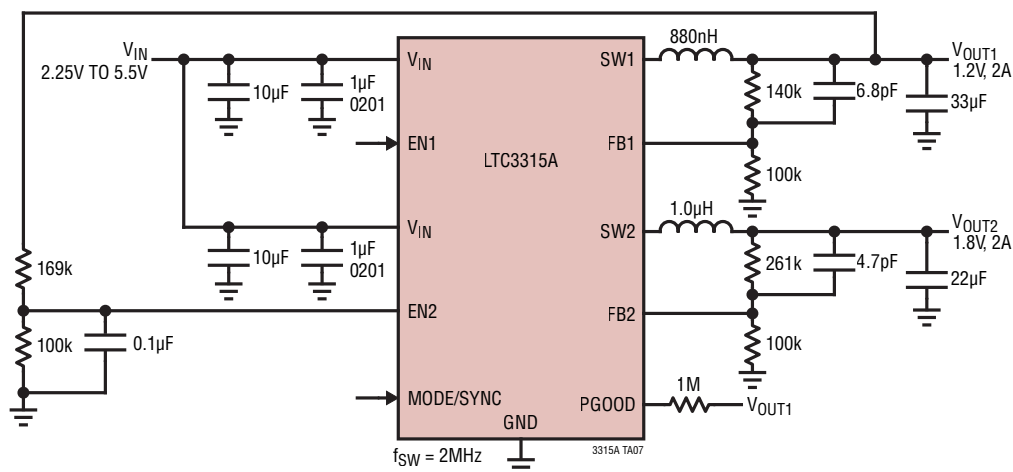
SYMBOL	MIN	NOM	MAX	NOTES
A	0.65	0.74	0.83	
A1	0.01	0.02	0.03	
L	0.30	0.40	0.50	
b	0.22	0.25	0.28	
D		2.00		
E		2.00		
D1		0.70		
E1		0.70		
e		0.50		
H1		0.24 REF		SUBSTRATE THK
H2		0.50 REF		MOLD CAP HT
aaa			0.10	
bbb			0.10	
ccc			0.10	
ddd			0.10	
eee			0.15	
fff			0.08	



LQFN 12 0618 REV B

標準的応用例

電源シーケンス付きデュアル降圧レギュレータ



関連製品

製品番号	説明	注釈
LTC3309A	6A、低電圧、同期整流式降圧 DC/DC、2mm × 2mm LQFN パッケージ	モノリシック同期整流式降圧 DC/DC、最大 3MHz のスイッチング周波数で 6A を供給。入力動作電圧範囲: 2.25V ~ 5.5V。出力電圧範囲: 0.5V ~ V _{IN} 、±1% 精度。PGOOD インジケータ、RT プログラミング、同期入力。2mm × 2mm LQFN パッケージ。
LTC3310S	10A、低電圧、同期整流式降圧 Silent Switcher® (サイレント・スイッチャ)、3mm × 3mm LQFN パッケージ	モノリシック同期整流式降圧 DC/DC、最大 5MHz のスイッチング周波数で 10A を供給。Silent Switcher アーキテクチャによる超低 EMI 放射。入力動作電圧範囲: 2.25V ~ 5.5V。出力電圧範囲: 0.5V ~ V _{IN} 、±1% 精度。PGOOD インジケータ、RT プログラミング、同期入力。パワー段の並列接続を構成可能。3mm × 3mm LQFN パッケージ。
LTC3370/ LTC3371	4 チャンネル 8A 構成が可能な 1A 降圧 DC/DC コンバータ	8 × 1A のパワー段を備えた 4 つの同期整流式降圧レギュレータ。最大 4 つのパワー段を並列接続して単一インダクタで高電流出力 (最大 4A) を供給可能。8 種類の出力構成が可能。高精度 PGOOD インジケータ。LTC3371 はウォッチドッグ・タイマーを搭載。LTC3370: 32 ピン 5mm × 5mm QFN パッケージ。LTC3371: 38 ピン 5mm × 7mm QFN および TSSOP パッケージ。
LTC3374/ LTC3374A	並列接続可能な 8 チャンネル 1A 降圧 DC/DC コンバータ	8 つの 1A 同期整流式降圧レギュレータ。最大 4 つのパワー段を並列接続して単一インダクタで高電流出力 (最大 4A) を供給可能。15 種類の出力構成が可能。高精度イネーブル入力と PGOOD_ALL による通知。38 ピン 5mm × 7mm QFN および TSSOP パッケージ。
LTC3375	並列接続可能な 8 チャンネル 1A 降圧 DC/DC コンバータ	8 つの 1A 同期整流式降圧レギュレータ。最大 4 つのパワー段を並列接続して単一インダクタで高電流出力 (最大 4A) を供給可能。15 種類の出力構成が可能。高精度イネーブル入力と PGOOD_ALL による通知。I ² C プログラミング、ウォッチドッグ・タイマーおよびプッシュボタン付き。48 ピン 7mm × 7mm QFN パッケージ。
LT8614	自己消費電流が 2.5μA の 42V、4A 同期整流式降圧 Silent Switcher®	Silent Switcher アーキテクチャを備えた同期整流式マイクロパワー降圧 DC/DC コンバータ。1MHz、12V 入力、5V 出力時の効率: 最大 96%。2MHz、12V 入力、5V 出力時の効率: 最大 94%。V _{IN} : 3.4V ~ 42V、V _{OUT(MIN)} = 0.97V、I _Q = 2.5μA、I _{SD} < 1μA、18 ピン 3mm × 4mm QFN パッケージ。