

2mm x 2mm LQFN パッケージの 5V、 6A 同期整流式降圧 Silent Switcher

特長

- 高効率: 8mΩ の NMOS、31mΩ の PMOS
- プログラマブルな周波数: 最大 3MHz
 - 小型のインダクタとコンデンサ
- ピーク電流モード制御
 - 最小オン時間: 22ns
 - 広い帯域幅、高速過渡応答
- Silent Switcher™ (サイレント・スイッチャ) アーキテクチャ
 - 超低 EMI 放射
- 40μA I_Q の低リップル Burst Mode® 動作
- 過負荷時にインダクタの飽和を安全に許容
- V_{IN} 範囲: 2.25V ~ 5.5V
- V_{OUT} の電圧範囲: 0.5V ~ V_{IN}
- V_{OUT} の精度: 全温度範囲で ±1%
- 高精度のイネーブル閾値: 400mV
- シャットダウン電流: 1μA
- 内部補償機能とソフト・スタート機能
- パワーグッド出力
- 熱特性が改善された 2mm x 2mm LQFN パッケージ

アプリケーション

- 光ネットワーク、サーバー、テレコム
- オートモーティブ、産業機器、通信機器
- 分散 DC 電源システム (POL)
- FPGA、ASIC、μP コアの電源

概要

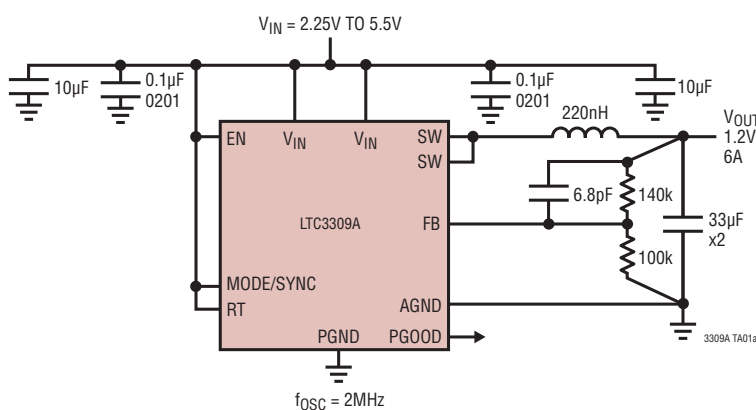
LTC®3309A は非常に小さく、高効率かつ低ノイズのモノリシック同期整流式 6A 降圧 DC/DC コンバータであり、2.25V ~ 5.5V の入力電源で動作します。固定周波数、最大 3MHz のスイッチング周波数でのピーク電流モード制御、わずか 22ns の最小オン時間を特長とするこのレギュレータは、わずかな外付け部品で高速の過渡応答を実現します。Silent Switcher アーキテクチャにより、EMI 放射が最小限に抑えられます。

LTC3309A は、低ノイズの強制連続モードまたはパルス・スキップ・モード、または軽負荷で高効率の低リップル Burst Mode で動作するため、バッテリー駆動システムに最適です。出力電圧は最低 500mV に安定化されます。この他に、出力の過電圧／短絡保護、サーマル・シャットダウン、クロック同期、100% デューティ・サイクルまでの低ドロップアウト動作などを特長としています。このデバイスは、熱抵抗を低く抑えるための露出パッドが付いた、低背型 12 ピン 2mm x 2mm x 0.74mm LQFN パッケージを採用しています。

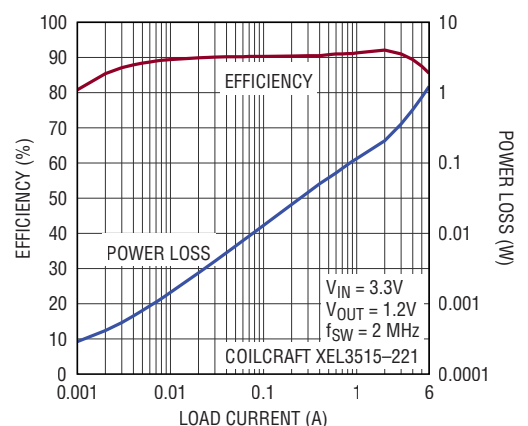
全ての登録商標および商標の所有権は、それぞれの所有者に帰属します。

標準的応用例

高効率、2MHz、1.2V 6A 降圧コンバータ



Burst Mode 動作での
効率および電力損失



LTC3309A

絶対最大定格

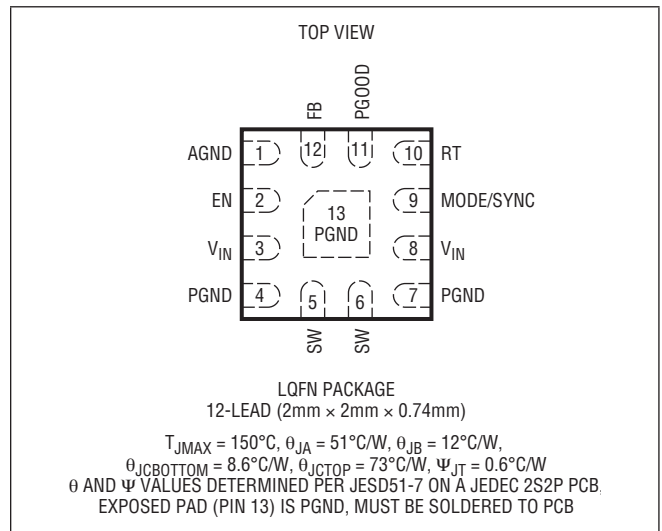
(Note 1)

V_{IN}	-0.3V~6V
EN	-0.3V~($V_{IN} + 0.3V$) または 6V の低い方
FB	-0.3V~($V_{IN} + 0.3V$) または 6V の低い方
MODE/SYNC	-0.3V~($V_{IN} + 0.3V$) または 6V の低い方
RT	-0.3V~($V_{IN} + 0.3V$) または 6V の低い方
AGND~PGND	-0.3V~+0.3V
PGOOD	-0.3V~6V
I_{PGOOD}	5mA

動作ジャンクション温度範囲 (Note 2):

LTC3309AE	-40°C~+125°C
LTC3309AI	-40°C~+125°C
LTC3309AH	-40°C~+150°C
LTC3309AMP	-55°C~+150°C
保存温度範囲	-65°C~+150°C
最大リフロー (パッケージ本体) 温度	260°C

ピン配置



発注情報

製品番号	パッド/ ボール仕上げ	製品マーキング*		パッケージ・ タイプ	MSL 定格	温度範囲
		デバイス	仕上げコード**			
LTC3309AEV#TRPBF	Au (RoHS)	LHFP	e4	LQFN (Laminate Package with QFN Footprint)	3	-40°C to 125°C
LTC3309AIV#TRPBF		LHFP				-40°C to 125°C
LTC3309AHV#TRPBF		LHFP				-40°C to 150°C
LTC3309AMPV#TRPBF		LHFP				-55°C to 150°C
LTC3309AEV#TRMPBF		LHFP				-40°C to 125°C
LTC3309AIV#TRMPBF		LHFP				-40°C to 125°C
LTC3309AHV#TRMPBF		LHFP				-40°C to 150°C
LTC3309AMPV#TRMPBF		LHFP				-55°C to 150°C

更に広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。*温度グレードは出荷時のコンテナのラベルで識別されます。

**パッドまたはボールの仕上げコードはIPC/JEDEC J-STD-609に準拠しています。

テープ&リールの仕様一部のパッケージは、#TRMPBF接尾部の付いた指定の販売経路を通じて500個入りのリールで供給可能です。

電気的特性

●は規定動作ジャンクション温度範囲での規格値を意味する (Note 2)。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 3.3\text{V}$ 、 $V_{EN} = V_{IN}$ 、 $\text{MODE}/\text{SYNC} = \text{Float}$ 。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
入力電源						
Operating Supply Voltage (V_{IN})		●	2.25		5.5	V
V_{IN} Undervoltage Lockout	V_{IN} Rising	●	2.0	2.1	2.2	V
V_{IN} Undervoltage Lockout Hysteresis				150		mV
V_{IN} Quiescent Current in Shutdown	$V_{EN} = 0.1\text{V}$			1	2	μA
V_{IN} Quiescent Current (Note 3)	Burst Mode Operation, Sleeping All Modes, Not Sleeping			40 1.2	60 2	μA mA
Enable Threshold	V_{EN} Rising	●	0.375	0.4	0.425	V
Enable Threshold Hysteresis				50		mV
EN Pin Leakage	$V_{EN} = 0.5\text{V}$				± 20	nA
電圧レギュレーション						
Regulated Feedback Voltage (V_{FB})		●	0.495	0.5	0.505	V
Feedback Voltage Line Regulation	$V_{IN} = 2.25\text{V}$ to 5.5V			0.015	0.05	%/V
FB Pin Input Current	$V_{FB} = 0.5\text{V}$				± 20	nA
Minimum On Time ($t_{ON,min}$)	$V_{IN} = 5.5\text{V}$	●		22	42	ns
Maximum Duty Cycle		●	100			%
Top Switch ON-Resistance				31		m Ω
Bottom Switch ON-Resistance				8		m Ω
Top Switch Current Limit (I_{LIM})	$V_{OUT}/V_{IN} \leq 0.2$		9.1	9.6	10.1	A
Bottom Switch Current Limit (I_{LIMN})			7	7.8	8.3	A
Bottom Switch Reverse Current Limit (I_{LIMR})	Forced Continuous Mode		-1.5	-3.0	-4.5	A
SW Leakage Current	$V_{EN} = 0.1\text{V}$			± 100		nA
パワーグッドとソフトスタート						
PGOOD Rising Threshold	As a Percentage of the Regulated V_{OUT}	●	97	98	99	%
PGOOD Hysteresis		●	0.7	1.2	1.7	%
Overvoltage Rising Threshold	As a Percentage of the Regulated V_{OUT}	●	107	110	114	%
Overvoltage Hysteresis		●	1	2.2	3.5	%
PGOOD Delay				120		μs
PGOOD Pull Down Resistance	$V_{PGOOD} = 0.1\text{V}$			10	20	Ω
PGOOD Leakage Current	$V_{PGOOD} = 5.5\text{V}$				20	nA
Soft-Start Duration	V_{OUT} rising from 0V to PGOOD Threshold	●	0.25	1	3	ms
発振器と MODE/SYNC						
Default Oscillator Frequency		●	1.9	2	2.1	MHz
Oscillator Frequency with $R_T = 34.8\text{k}\Omega$		●	1.9	2	2.1	MHz
Frequency Range	R_T Programming and Synchronization	●	1		3	MHz
Minimum SYNC High or Low Pulse Width		●	40			ns
SYNC Pulse Voltage Levels	Level High Level Low	● ●	1.2		0.4	V V
MODE/SYNC No Clock Detect Time				10		μs
MODE/SYNC Pin Threshold	For Programming Pulse Skip Mode For Programming Forced Continuous Mode For Programming Burst Mode Operation	● ● ●	1.0 $V_{IN} - 0.1$	Float	0.1 $V_{IN} - 1.0$	V V V

電気的特性

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: LTC3309Aは T_J が T_A にほぼ等しいパルス負荷条件でテストされる。LTC3309AEは 0°C ～ 85°C のジャンクション温度範囲で仕様に適合することが確認されている。 -40°C ～ 125°C の動作ジャンクション温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTC3309AIは -40°C ～ 125°C の動作ジャンクション温度範囲での動作が確認されている。LTC3309AHは -40°C ～ 150°C の動作ジャンクション温度範囲での動作が確認されている。LTC3309AMPは -55°C ～ 150°C の動作ジャンクション温度範囲での動作が確認されている。ジャンクション温度が高いと動作寿命が短くなる。 125°C を超えるジャンクション温度では動作寿命はデレーティングされる。これらの仕様を満たす最大周囲温度は、基板レイアウト、パッケージの定格熱抵抗および他の環境要因と関連し

た特定の動作条件によって決まることに注意。ジャンクション温度($T_J (^{\circ}\text{C})$)は周囲温度($T_A (^{\circ}\text{C})$)および消費電力($P_D (\text{W})$)から次式に従って計算される。

$T_J = T_A + (P_D \cdot \theta_{JA})$ 、ここで、 θ_{JA} (単位: $^{\circ}\text{C}/\text{W}$)はパッケージの熱抵抗。詳細については、高温に関する検討事項のセクションを参照。

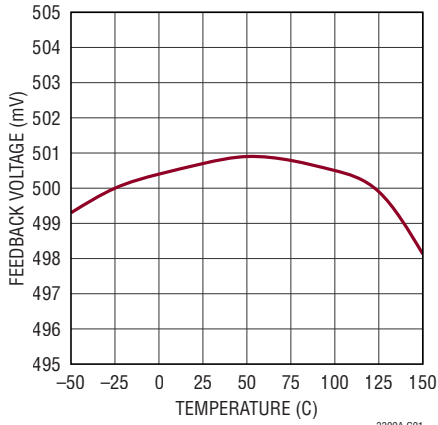
LTC3309Aは、瞬間的な過負荷状態時にデバイスを保護する過熱保護機能を備えている。過熱保護機能が作動しているときジャンクション温度は 150°C を超える。規定された最大動作ジャンクション温度を超えた状態で動作が継続すると、デバイスの信頼性を損なう可能性がある。

Note 3: 電源電流の仕様にはスイッチング電流は含まれない。実際の電源電流はこれより大きくなる。

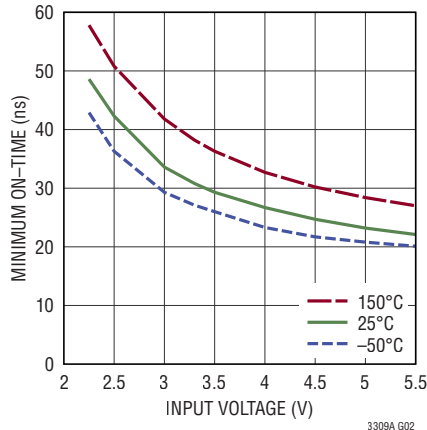
代表的な性能特性

特に指定のない限り、 $V_{IN} = 3.3V$ 、 $T_A = 25^\circ C$ 。

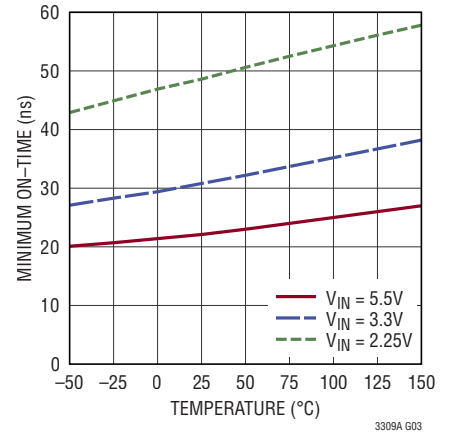
帰還電圧



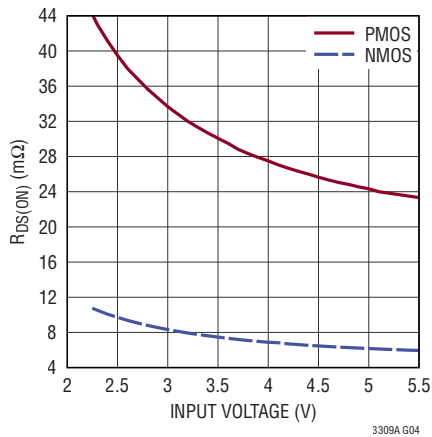
最小オン時間



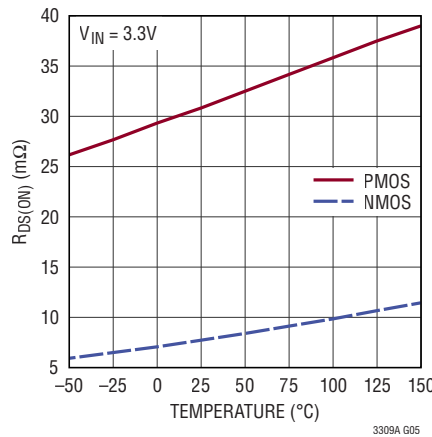
最小オン時間



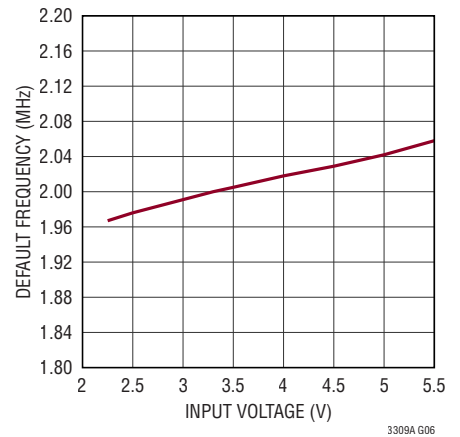
スイッチのオン抵抗



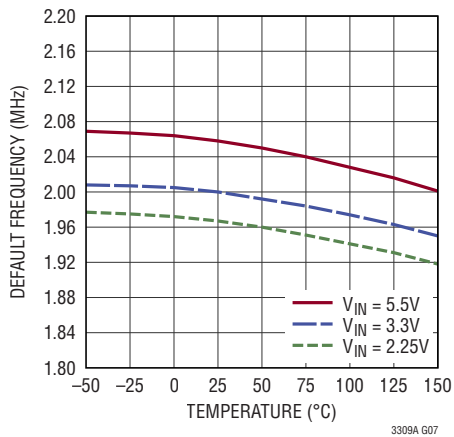
スイッチのオン抵抗



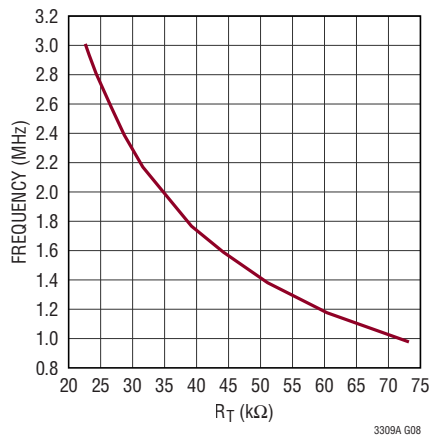
デフォルトのスイッチング周波数



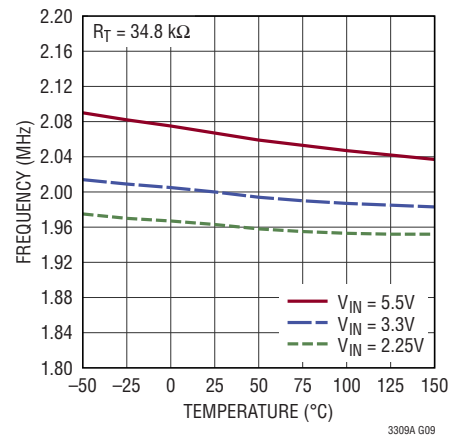
デフォルトのスイッチング周波数



スイッチング周波数

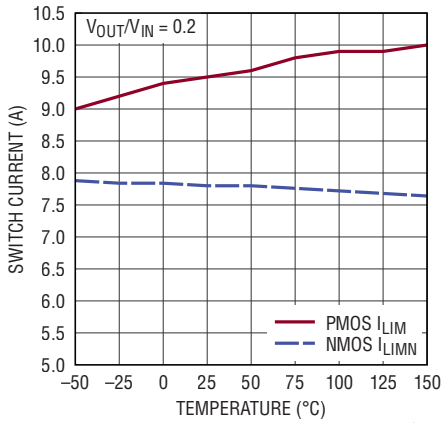


RTのスイッチング周波数

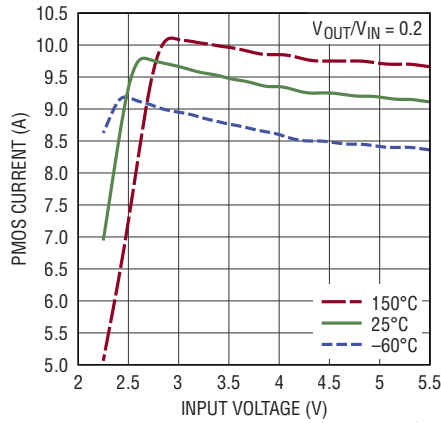


代表的な性能特性 特に指定のない限り、 $V_{IN} = 3.3V$ 、 $T_A = 25^\circ C$ 。

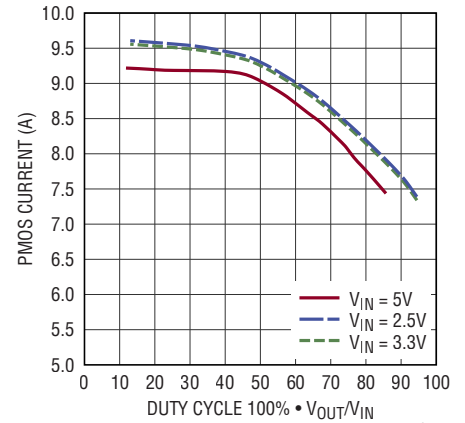
スイッチの電流制限



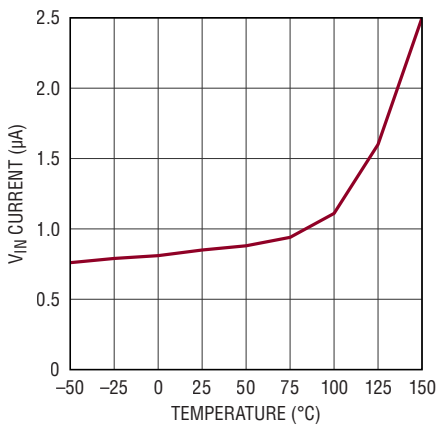
PMOSの電流制限



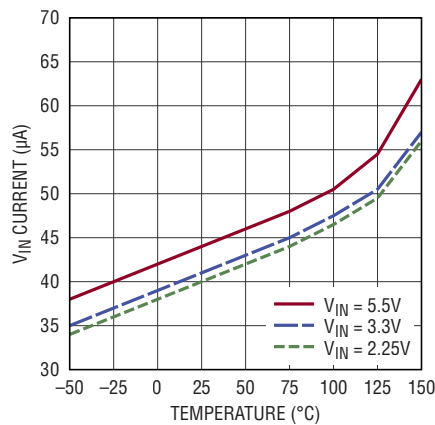
PMOSの電流制限



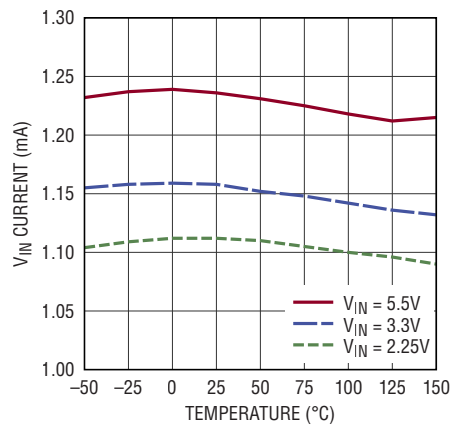
V_{IN} のシャットダウン電流



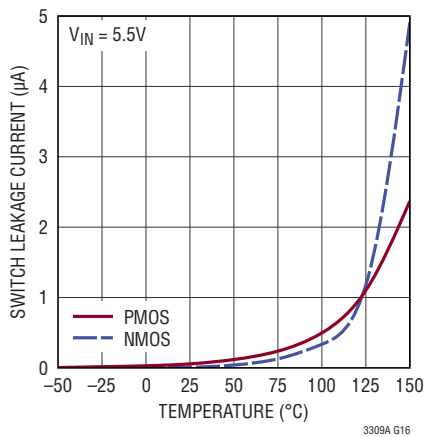
V_{IN} の静止電流
(Burst Mode動作、スリープ状態)



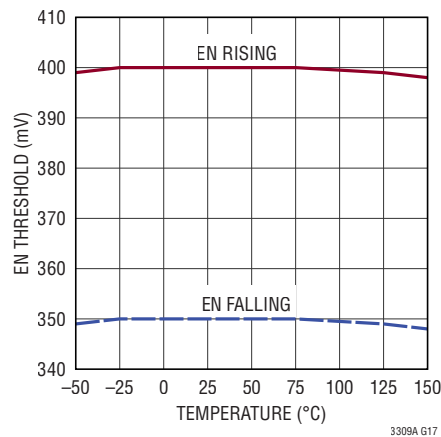
V_{IN} の静止電流
(全モード、非スリープ状態)



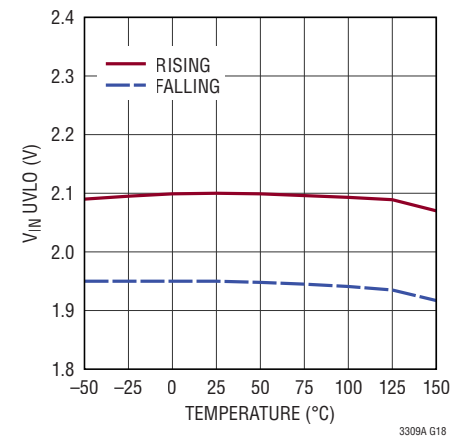
スイッチのリーク電流



EN 閾値



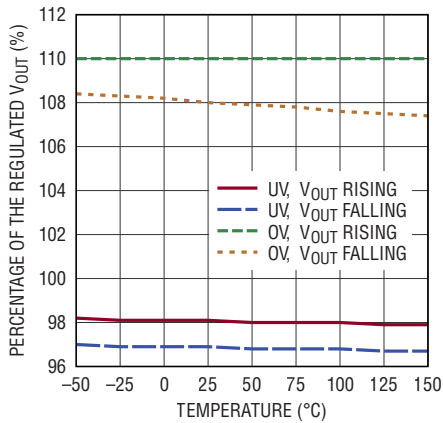
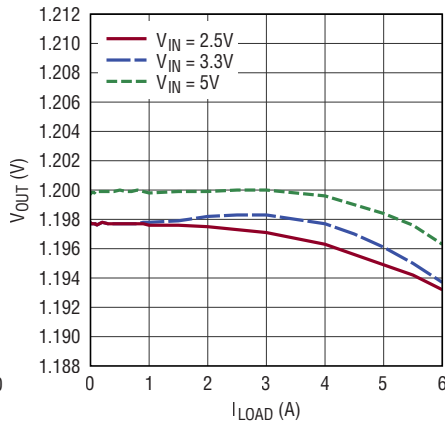
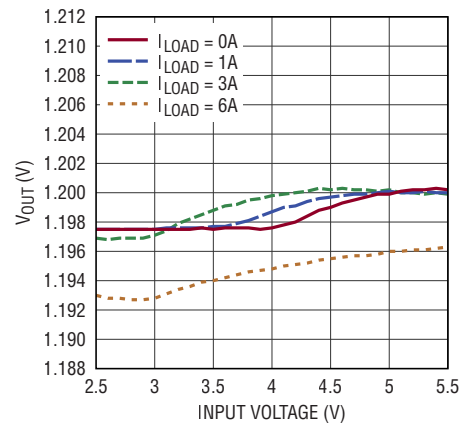
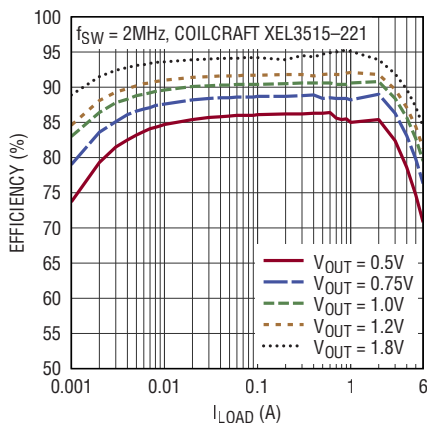
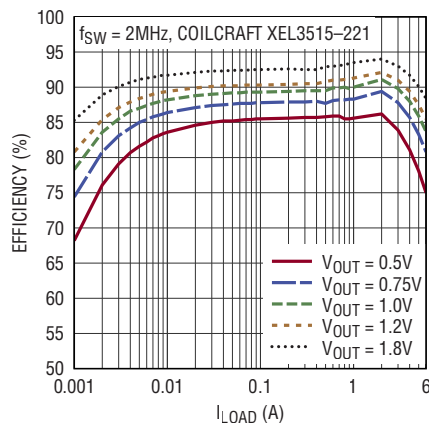
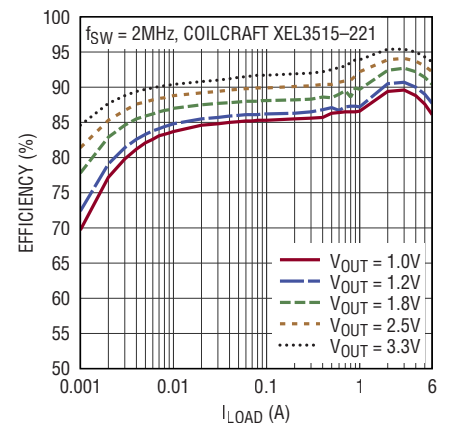
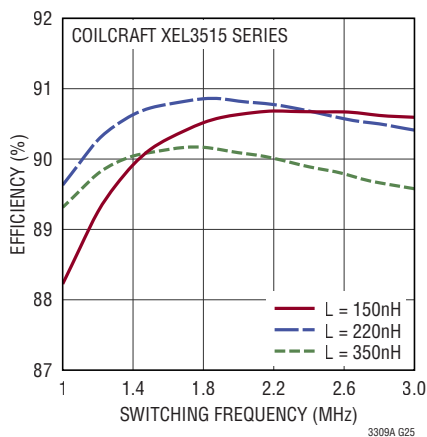
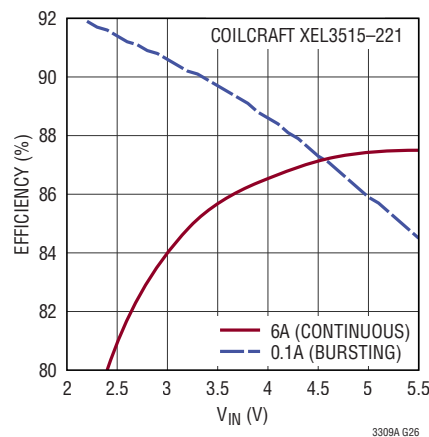
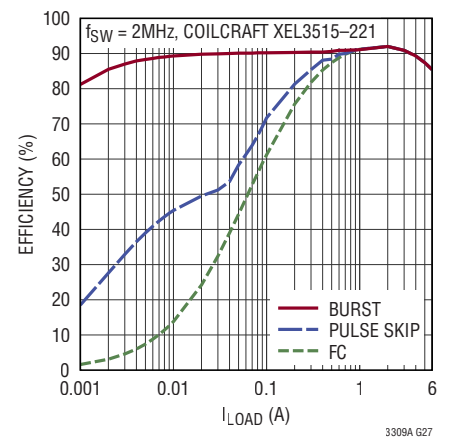
V_{IN} のUVLO 閾値



代表的な性能特性

特に指定のない限り、 $V_{IN} = 3.3V$ 、 $T_A = 25^\circ C$ 。

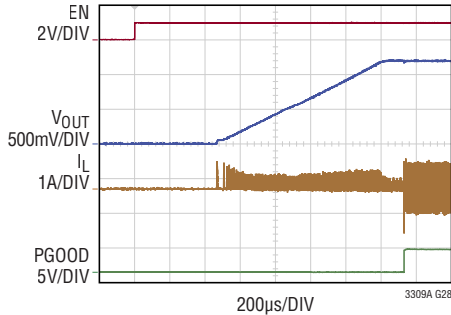
UV、OVのPGOOD 閾値

 $V_{OUT} = 1.2V$ のアプリケーションにおける V_{OUT} の負荷レギュレーション $V_{OUT} = 1.2V$ のアプリケーションにおける V_{OUT} のラインレギュレーション効率、 $V_{IN} = 2.5V$
Burst Mode 動作効率、 $V_{IN} = 3.3V$
Burst Mode 動作効率、 $V_{IN} = 5.0V$
Burst Mode 動作効率と f_{SW} 、3.3Vの V_{IN} から1.2Vの
 V_{OUT} 、 $I_{LOAD} = 3A$ 効率と V_{IN} 、 $V_{OUT} = 1.2V$ 、
 $f_{SW} = 2MHz$ 、Burst Mode 動作効率と負荷、3.3Vから1.2V、
 $f_{SW} = 2MHz$ 

代表的な性能特性

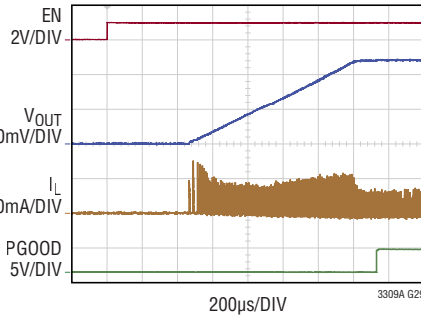
特に指定のない限り、 $V_{IN} = 3.3V$ 、 $T_A = 25^\circ C$ 。

起動波形
強制連続モード



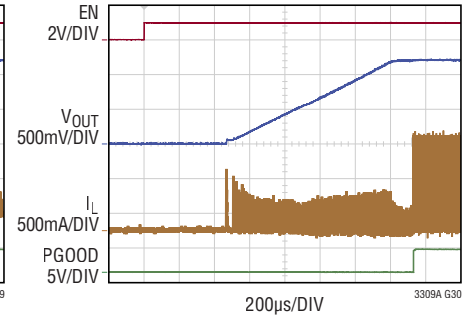
3.3V_{IN} TO 1.2V_{OUT}, 2MHz TYPICAL APPLICATION
R_{LOAD} = 120Ω

起動波形
パルス・スキップ・モード



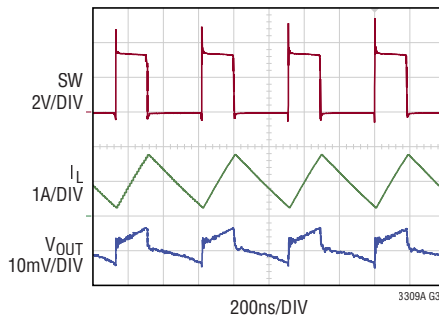
3.3V_{IN} TO 1.2V_{OUT}, 2MHz TYPICAL APPLICATION
R_{LOAD} = 120Ω

起動波形
Burst Mode 動作



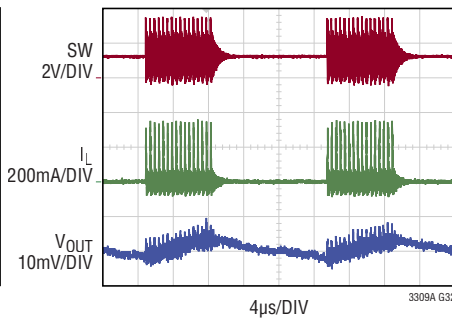
3.3V_{IN} TO 1.2V_{OUT}, 2MHz TYPICAL APPLICATION
R_{LOAD} = 120Ω

スイッチング波形
強制連続モード



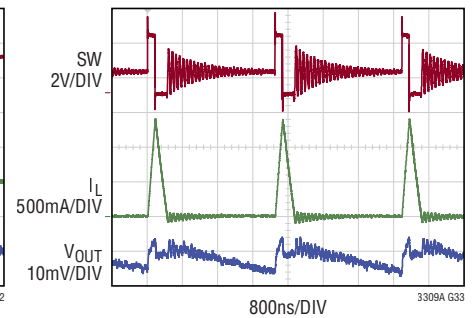
3.3V_{IN} TO 1.2V_{OUT}, 2MHz TYPICAL APPLICATION
I_{LOAD} = 1A

スイッチング波形、
パルス・スキップ・モード



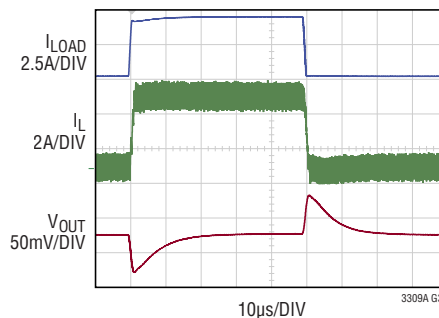
3.3V_{IN} TO 1.2V_{OUT}, 2MHz TYPICAL APPLICATION
I_{LOAD} = 10mA

スイッチング波形、
Burst Mode 動作



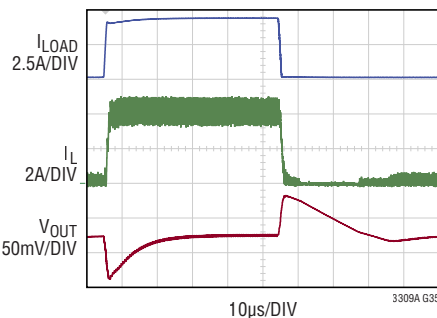
3.3V_{IN} TO 1.2V_{OUT}, 2MHz TYPICAL APPLICATION
I_{LOAD} = 100mA

負荷過渡応答、
強制連続モード



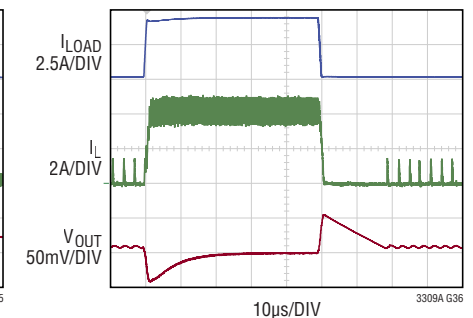
3.3V_{IN} TO 1.2V_{OUT}, 2MHz TYPICAL APPLICATION
C_{OUT} = 66µF, L = 220nH
LOAD STEP: 0.1A TO 4.5A IN 1µs

負荷過渡応答、
パルス・スキップ・モード



3.3V_{IN} TO 1.2V_{OUT}, 2MHz TYPICAL APPLICATION
C_{OUT} = 66µF, L = 220nH
LOAD STEP: 0.1A TO 4.5A IN 1µs

負荷過渡応答、
Burst Mode 動作



3.3V_{IN} TO 1.2V_{OUT}, 2MHz TYPICAL APPLICATION
C_{OUT} = 66µF, L = 220nH
LOAD STEP: 0.1A TO 4.5A IN 1µs

ピン機能

AGND (ピン1) : AGNDピンは、出力電圧のリモート・グラウンド検出点です。AGNDピンは、負荷の出力コンデンサの負端子に直接接続します。AGNDピンは、内部アナログ回路のグラウンド・リファレンスでもあります。小さいアナログ・バイパス1nF (0201または0402) セラミック・コンデンサを、 V_{IN} (ピン3) とAGNDピンのできるだけ近くに配置します。RTとFBのリターンもAGNDに接続します。

EN (ピン2) : ENピンのIC イネーブル閾値は高精度で、ヒステリシスがあります。(V_{IN} または他の電源からの) 外付け抵抗分圧器を使用して、特定の値より低くなるとLTC3309Aがシャットダウンする閾値を設定できます。高精度の閾値が必要ない場合は、ENを V_{IN} に直接接続します。ENピンがローになると、LTC3309Aは低電流シャットダウン・モードに移行し、全ての内部回路がディスエーブルされます。このピンはフロート状態にしないでください。

V_{IN} (ピン3、8) : V_{IN} ピンからは内部回路と上側パワー・スイッチに電流が供給されます。両方の V_{IN} ピンを幅が広く短いパターンで互いに接続し、ピンのできるだけ近くに低ESRのコンデンサを配置してPGNDとAGNDにバイパスします。

PGND (ピン4、7、露出パッド・ピン13) : PGNDピンは内蔵の下側パワー・スイッチの帰還路です。入力コンデンサの負端子はPGNDピンのできるだけ近くに接続してください。寄生インダクタンスを低く抑え、熱性能を向上させるために、ピン4とピン7はLTC3309Aの直下でプリント基板上の大きな連続するグラウンド・プレーンに接続します。PGNDの露出パッドは主要な電気的および熱的放散経路であり、多数のビアを使って広いPCBグラウンド・プレーンに接続する必要があります。

SW (ピン5、6) : SWピンは内部パワー・スイッチのスイッチング出力です。これらのピンは、短く幅の広いパターンでまとめてインダクタに接続します。

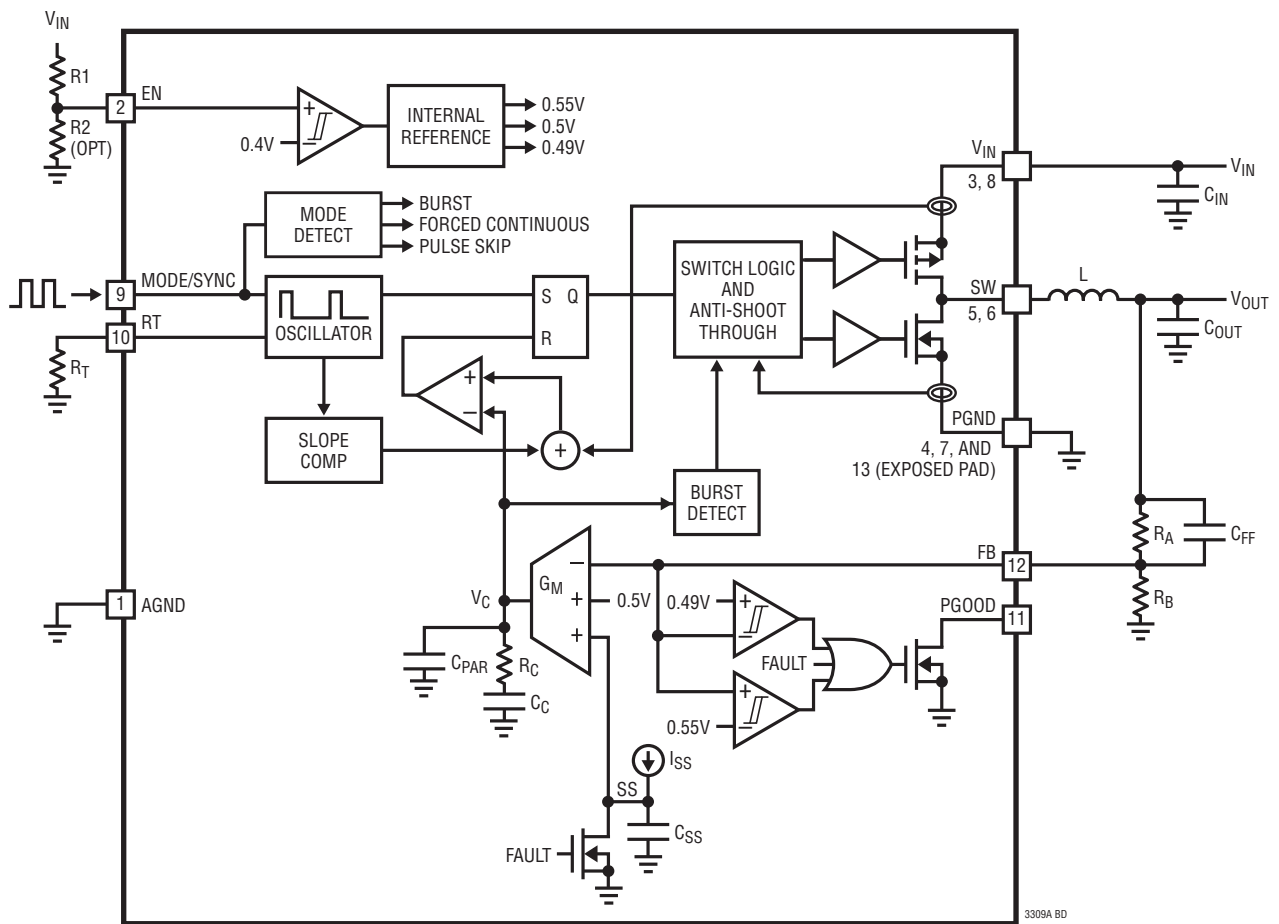
MODE/SYNC (ピン9) : MODE/SYNCピンは、モード選択および外部クロック同期入力です。このピンをグラウンドに接続すると、軽負荷時にパルス・スキップ・モードがイネーブルになります。軽負荷時の効率を上げるには、このピンを V_{IN} に接続して低リップルのBurst Mode動作をイネーブルにします。広い負荷範囲で高速過渡応答、低ノイズ、および全周波数動作を実現するには、このピンをフロート状態にして強制連続モードをイネーブルにします。MODE/SYNCピンを外部クロックで駆動すると、スイッチャは印加された周波数に同期します。同期中、デバイスは強制連続モードで動作します。スローブ補償は外部クロック周波数に自動的に適合します。外部クロックがない場合、スイッチング周波数はRTピンによって決まります。

RT (ピン10) : RTピンとAGNDの間に接続した外付け抵抗を使用して、スイッチング周波数を設定します。このピンを V_{IN} に接続すると、降圧コンバータはデフォルトの発振周波数でスイッチングします。外部クロックでMODE/SYNCピンを駆動している場合は、RTピンは無視されます。

PGOOD (ピン11) : PGOODピンは内部パワーグッド・コンパレータのオープン・ドレイン出力です。安定化出力電圧がPGOOD閾値を下回るか、過電圧閾値を上回ると、このピンはローになります。 V_{IN} が V_{IN} のUVLOより高く、デバイスがシャットダウン状態である場合も、このピンはローになります。

FB (ピン12) : 出力電圧を設定して制御ループを閉じるには、 V_{OUT} とAGNDの間の抵抗分圧器の中間ノードにこのピンを接続します。LTC3309AはFBを500mV (代表値) に安定化します。FBと V_{OUT} の間に位相進みコンデンサを接続して、過渡応答を最適化します。

ブロック図



3309A BD

動作

電圧レギュレーション

LTC3309Aは、5V、6Aのモノリシック、固定周波数、ピーク電流モード制御の降圧DC/DCコンバータです。同期整流式降圧スイッチング・レギュレータは内部補償されているので、必要になるのは出力電圧を設定する外付け帰還抵抗のみです。RTピンに接続する抵抗を使用して周波数が設定されるか、または外部クロックに同期する内部発振器により、各クロック・サイクルの開始時に内蔵の上側パワー・スイッチがオンします。次に、インダクタを流れる電流が増加して上側スイッチの電流コンパレータが作動し、上側のパワー・スイッチがオフします。上側スイッチがオフするときのピーク・インダクタ電流は、内部 V_C の電圧によって制御されます。エラーアンプは、FBピンの電圧を500mVの内部リファレンスと比較することにより、 V_C を安定化します。負荷電流が増加すると、帰還電圧はリファレンスと比較して低くなるので、エラーアンプによって V_C の電圧が上昇し、平均インダクタ電流が新たな負荷電流に釣り合うまで上昇し続けます。上側パワー・スイッチがオフすると、同期パワー・スイッチがオンし、残りのクロック・サイクルの間インダクタ電流が減少します。パルス・スキップ・モードまたはBurst Modeの場合は、インダクタ電流がゼロになるまで減少します。過負荷状態によって下側スイッチに過剰な電流が流れると、スイッチ電流が安全なレベルに戻るまで次のクロック・サイクルはスキップされます。

イネーブル・ピンは高精度の400mV閾値を備えており、これを使用すると、抵抗分圧器を介してENピンを別の降圧レギュレータの出力に接続することで、イベントベースのパワーアップ・シーケンスを提供できます。ENピンがローの場合、デバイスはシャットダウンし、低静止電流状態になります。ENピンの電圧が閾値を超えると、スイッチング・レギュレータはイネーブルされます。

LTC3309Aは、順方向および逆方向のインダクタ電流制限、短絡保護、出力過電圧保護、(起動中または短絡からの回復中に突入電流を制限するための)ソフト・スタート機能を備えています。

モード選択

LTC3309Aは、MODE/SYNCピンによって設定される3種類のモード、すなわちパルス・スキップ・モード(MODE/SYNCピンをローに設定)、強制連続モード(MODE/SYNCピンがフロート状態)、Burst Mode動作(MODE/SYNCピンをハイに設定)で動作します。

パルス・スキップ・モードでは、発振器が連続して動作し、スイッチング波形の正の遷移がクロックに揃えられます。負のインダクタ電流が流れなくなり、軽負荷時にはスイッチ・パルスがスキップされて出力電圧が安定化されます。

強制連続モードでは、発振器は連続して動作します。上側スイッチは各サイクルでオンになり、軽負荷状態ではインダクタ電流の反転を許すことでレギュレーションを維持します。このモードでは、出力リップルを最低限に抑え、固定周波数で降圧レギュレータを動作できます。強制連続モードでは、(SWピンに流れる)インダクタ電流が I_{LIMR} に達すると、残りのサイクルの間下側スイッチがオフされて電流を制限します。

Burst Mode動作では、軽負荷状態で、出力コンデンサがレギュレーション・ポイントよりもわずかに高い電圧に充電されます。次にレギュレータがスリープ状態になり、この間は出力コンデンサが負荷電流を供給します。スリープ状態では、レギュレータの回路の大半がパワー・ダウンするので、入力電力の節約に役立ちます。出力電圧が設定された値を下回ると、回路がオンされて新しいバースト・サイクルが開始します。負荷電流が大きくなると、スリープ時間が短くなります。Burst Mode動作では、軽負荷状態ではレギュレータはバーストし、負荷が高い状態では固定周波数PWMモードで動作します。

動作

発振器の外部クロックへの同期

LTC3309Aの内部発振器は、方形波のクロック信号をMODE/SYNCピンに入力することにより、内部のPLL回路を通じて外部周波数に同期させることができます。

同期中、上側パワー・スイッチのターンオンは外部の周波数発生源の立上がりエッジに固定されます。同期中、スイッチは強制連続モードで動作します。スロープ補償は外部クロック周波数に自動的に適合します。同期周波数範囲は1MHz～3MHzです。

MODE/SYNCピンの最初の立上がりエッジで外部クロックを検出後、内部PLLはその動作周波数を徐々に調整して、MODE/SYNCピンでの信号の周波数と位相に一致させます。外部クロックが取り外されると、LTC3309Aは外部クロックがなくなったことを約10 μ s以内に検出します。この間、PLLはクロック・サイクルを供給し続けます。外部クロックの取り外しが検出されると、発振器は動作周波数を徐々に調整して、RTピンによって設定された周波数に戻します。

出力パワーグッド

LTC3309Aの出力電圧が公称レギュレーション電圧の-2%/+10%の範囲内にある場合、出力は良好な状態であるとみなされ、オープンドレインのPGOODピンは高インピーダンスになり、通常は外付け抵抗によってハイになります。そうでない場合は、内部のプルダウン・デバイスにより、PGOODピンはローになります。また、PGOODピンは、以下の障害状態の間もローになります。それは、ENピンがローのとき、 V_{IN} が低すぎるとき、またはサーマル・シャットダウン時です。ノイズを除去し、出力電圧トランジェントの持続時間を短くするために、下側の閾値には1.2%のヒステリシスがあり、上側の閾値には2%のヒステリシスがあります。いずれにもPGOODの通知までの遅延(通常は120 μ s)が組み込まれています。

出力過電圧保護

出力が過電圧状態になると(FBピンの電圧が公称値の110%より高くなると)、LTC3309Aの上側のパワー・スイッチはオフになります。出力がレギュレーションを外れた状態が120 μ s以上続くと、PGOODピンはローになります。

通常の動作条件では、出力が過電圧状態になることはありません。

過熱保護

LTC3309Aと周辺部品が熱によって損傷するのを防ぐため、LTC3309Aは過熱(OT)保護機能を備えています。ダイ温度が165°C(代表値、未テスト)に達すると、スイッチはシャットダウンし、ダイ温度が160°C(代表値、未テスト)に低下するまでシャットダウン状態に保たれます。

出力電圧のソフトスタート

出力をソフトスタートさせて入力電源の電流サージや出力電圧のオーバーシュートを防止できます。ソフトスタートの間、出力電圧は内部ノードの電圧上昇に比例して追従します。障害状態が発生した場合は、アクティブ・プルダウン回路が内部ノードを放電します。障害が解消されると、電圧の上昇が再開されます。ソフトスタート・ランプが開始される障害状態になるのは、ENピンがローへ遷移した場合、 V_{IN} の電圧が低下しすぎた場合、またはサーマル・シャットダウンが発生した場合です。

ドロップアウト動作

入力電源電圧が出力電圧に近づくにつれて、デューティ・サイクルが100%近くまで高くなります。電源電圧が更に低下すると、主スイッチがオンのままの状態が1サイクルを超え、最終的にはデューティ・サイクルが100%になります。すると、出力電圧は、内部のPチャンネルMOSFETの両端とインダクタ両端のDC電圧降下を入力電圧から引いた値によって決まります。

低電源電圧動作

LTC3309Aは入力電源電圧が2.25Vまで低下しても動作するように設計されています。入力電源電圧が低い場合は、内部パワー・スイッチの $R_{DS(ON)}$ が大きくなることを考慮に入れる必要があります。入力電圧が最小のときは、LTC3309Aの消費電力とダイのジャンクション温度を最も厳しい条件で計算します。

出力短絡保護と回復

インダクタ電流のピーク・レベルは、電流コンパレータが上側パワー・スイッチをオフするときのレベルであり、内部 V_C の電圧によって制御されます。出力電流が増加すると、平均インダクタ電流が負荷電流に一致するまで、エラーアンプが V_C の電圧を上昇させます。LTC3309Aは V_C の最大電圧をクランプするので、インダクタ電流のピーク値は制限されます。

出力がグラウンドに短絡したとき、インダクタ両端の電圧は小さいため、下側パワー・スイッチがオンしたときのインダクタ電流の減衰は非常に緩やかです。インダクタ電流を制御された状態に維持するため、インダクタ電流の谷に2次的な制限がかかります。下側パワー・スイッチを通じて測定されるインダクタ電流が、サイクルが終了するまで I_{LIMN} より高い場合、上側パワー・スイッチはオフに保持されます。インダクタ電流が I_{LIMN} より低くなるまで、その後のスイッチング・サイクルはスキップされます。

V_{FB} の電圧がレギュレーションよりも約100mV以上低くなると、出力の短絡から回復するために、ソフトスタート・サイクルが必要になる場合があります。この回復中、 V_{FB} は約100mVまで素早く充電され、その後はレギュレーションに達するまでソフトスタート・ランプに追従します。

アプリケーション情報

参考情報については、ブロック図を参照してください。

出力電圧と帰還回路網

出力電圧は、出力とFBピンの間に接続した抵抗分圧器を使用して設定します。抵抗値は次式に従って選択します。

$$R_A = R_B \left(\frac{V_{OUT}}{500mV} - 1 \right) \quad (1)$$

次の図1を参照してください。

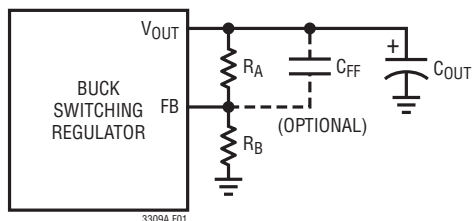


図1. 帰還抵抗回路網

参照名についてはブロック図を参照してください。 R_B の標準値は40k Ω ~400k Ω です。出力電圧の精度を保つため、誤差0.1%の抵抗を推奨します。降圧レギュレータの過渡応答は、帰還抵抗とFBピンの入力容量によって形成されるポールのキャンセルに役立つオプションの位相進みコンデンサ C_{FF} を使って改善することができます。2pF~22pFの容量のコンデンサで実験すると過渡応答が改善される場合があります。代表的なアプリケーション回路で使用されている値が妥当な初期値となります。

動作周波数の選択と交換条件

動作周波数の選択には、効率、部品サイズ、過渡応答、および入力電圧範囲の間の交換条件が存在します。

高周波数動作の利点は、小さな値のインダクタとコンデンサを使用できることです。スイッチング周波数が高いほど制御ループの帯域幅を広くすることが可能であり、したがって過渡応答をより高速化できます。スイッチング周波数が高くなると、スイッチング損失が増えるために効率が低くなり、また

アプリケーション情報

スイッチの最小オン時間の制限のために入力電圧範囲が狭くなるのが欠点です。

降圧レギュレータの最小オン時間によって動作デューティ・サイクルの最小値が設定されます。与えられたアプリケーションでの最大スイッチング周波数($f_{SW(MAX)}$)は、次のように計算することができます。

$$f_{SW(MAX)} = \frac{V_{OUT}}{t_{ON(MIN)} \cdot V_{IN(MAX)}} \quad (2)$$

ここで、 $V_{IN(MAX)}$ は最大入力電圧、 V_{OUT} は出力電圧、 $t_{ON(MIN)}$ は上側スイッチの最小オン時間です。この式は、高い $V_{IN(MAX)}/V_{OUT}$ 比に対応するには、スイッチング周波数を下げる必要があることを示しています。

LTC3309Aは100%の最大デューティ・サイクルに対応できるので、 $V_{IN}-V_{OUT}$ 間のドロップアウト電圧は上側スイッチの $R_{DS(ON)}$ 、インダクタのDCR、および負荷電流によって制限されます。

スイッチング周波数の設定

LTC3309Aには、固定周波数ピーク電流モード制御アーキテクチャが採用されています。スイッチング周波数を設定する方法は3種類あります。

第1の方法は、 R_T ピンを V_{IN} に接続して、スイッチング周波数を公称値2MHzの内部デフォルト値に設定します。

第2の方法は、 R_T ピンとグラウンドの間に抵抗(R_T)を接続します。周波数は1MHz～3MHzの範囲で設定できます。表1と式3に、目的のスイッチング周波数に必要な R_T の値を示します。

$$R_T = \frac{73.4}{f_{SW}} - 1.9 \quad (3)$$

ここで、 R_T の単位は $k\Omega$ 、 f_{SW} は1MHz～3MHzの範囲の目的のスイッチング周波数で単位はMHzです。

表1. R_T の値とスイッチング周波数

f_{SW} (MHz)	R_T ($k\Omega$)
1.0	71.5
1.2	59.0
1.4	49.9
1.6	43.2
1.8	38.3
2.0	34.8
2.2	30.9
2.4	28.7
2.6	26.1
2.8	24.3
3.0	22.6

スイッチング周波数を設定する第3の方法は、内部PLL回路を、MODE/SYNCピンに入力される外部方形波クロックに同期させる方法です。同期周波数範囲は1MHz～3MHzです。方形波の振幅には、0.4Vより低い谷と1.2Vより高い山が必要です。ハイ・パルス幅とロー・パルス幅は、いずれも少なくとも40ns必要です。

インダクタの選択と最大出力電流

インダクタを選択するときの検討事項は、インダクタンス、実効値電流定格、飽和電流定格、DCR、およびコア損失です。

次式に基づいて、インダクタ値を選択します。

$$L \geq \frac{V_{OUT}}{1.8A \cdot f_{SW}} \cdot \left(1 - \frac{V_{OUT}}{V_{IN(MAX)}} \right) \text{ for } \frac{V_{OUT}}{V_{IN(MAX)}} \leq 0.5 \quad (4)$$

$$L \geq \frac{0.25 \cdot V_{IN(MAX)}}{1.8A \cdot f_{SW}} \text{ for } \frac{V_{OUT}}{V_{IN(MAX)}} > 0.5 \quad (5)$$

ここで、 f_{SW} はスイッチング周波数、 $V_{IN(MAX)}$ は最大入力電圧です。

インダクタの過熱を防ぐため、実効値電流定格がアプリケーションの予想最大出力負荷より大きいインダクタを選択します。過負荷状態や短絡状態を考慮に入れる必要があります。

アプリケーション情報

更に、インダクタの飽和電流定格 (通常は I_{SAT} と表示) は、予想最大負荷電流にインダクタのリプル電流の 1/2 を加えた値より大きくなければなりません。

$$I_{SAT} > I_{LOAD(MAX)} + \frac{1}{2} \Delta I_L \quad (6)$$

ここで、 $I_{LOAD(MAX)}$ は与えられたアプリケーションの最大出力負荷電流であり、 ΔI_L は次のように計算されるインダクタのリプル電流です。

$$\Delta I_L = \frac{V_{OUT}}{L \cdot f_{SW}} \cdot \left(1 - \frac{V_{OUT}}{V_{IN}} \right) \quad (7)$$

LTC3309A の最大電流制限 (9.2A) より I_{SAT} 定格が大きいインダクタを選択するのが無難でしょう。

高い効率を維持するため、直列抵抗 (DCR) が最も小さいインダクタを選択します。コアの材質は高周波アプリケーション向けのものにしてください。表 2 に、推奨インダクタとメーカーを示します。

表 2. 推奨インダクタと代表的仕様

インダクタンス (nH)	I_{TEMP} (A)*	I_{SAT} (A)	DCR (mΩ)	W × L × H (mm)	メーカー	メーカーの製品番号
220-560	9.3-5.1	9.3-6.7	9.5-18.7	3.0 × 3.0 × 1.2	Vishay	IHLP-1212AB-11
330	5.2	6.8	16	2.7 × 2.2 × 1.0	Sumida	252010CDMCCDS-R33MC
330, 470	6.0, 4.9	8.5, 6.7	14, 23	2.5 × 2.0 × 1.2	Murata	DFE252012F
330	5.6	7.6	16	2.5 × 2.0 × 1.0	Murata	DFE252010F-R33M
330	6.4	7.5	14	2.5 × 2.0 × 1.2	Cyntec	HMLQ25201B-R33MSR-87
330	5.5	7.3	16	2.5 × 2.0 × 1.0	Cyntec	HMLQ25201T-R33MSR
330	5.5	8.3	14	3.0 × 3.0 × 2.0	Würth Elektronik	744383360033
250	5.5	12	10	3.2 × 2.5 × 1.5	Würth Elektronik	74479290125
240	6	9.5	18	2.5 × 2.0 × 1.0	NIC	NPIM20LP
240	6.5	7.5	15	2.0 × 1.6 × 1.0	NIC	NPIM26LP
240	5.2	6.5	19	2.2 × 1.8 × 1.0	Sumida	201610CDMCCDS-R24MC
240	6	7.8	13	2.0 × 1.6 × 1.2	Murata	DFE201612E-R24M
240	5.5	7	16	2.0 × 1.6 × 1.0	Murata	DFE201610E-R24M
220	5.9	7.0	9.4	2.5 × 2.0 × 1.0	Cyntec	HMLB25201T-R22MSR-01
220	7.4	7.1	8.4	2.5 × 2.0 × 1.2	Vishay	IHHP1008ABERR22M01
72-560	23.6-8.1	16.0-6.5	2.85-21.5	3.2 × 3.5 × 1.5	Coilcraft	XEL3515
110	6.3	11	8	2.0 × 1.2 × 1.0	Murata	DFE201210S-R11M
100	7.7	12.8	9	2.5 × 2.0 × 1.2	Cyntec	VCTA25201B-R10MSG-87
100	11.5	12.9	7.35	3.3 × 3.3 × 1.0	Vishay	IHLP1212AZEER10M5A
100	6	11	6	2.5 × 2.0 × 2.0	XFRMS	XF2520-R10M

*PCB の熱特性に強く依存

アプリケーション情報

入力コンデンサ

最高の性能が得られるように、2個以上のセラミック・コンデンサをデバイスの近くに配置して、LTC3309Aの入力をバイパスします。コンデンサはデバイスの両側に1個ずつ、 V_{IN} とPGNDの間に接続します。これらのコンデンサのサイズは0603または0805にします。サイズの小さいオプションの0201コンデンサをできるだけLTC3309Aに近づけて、 V_{IN} (ピン3)とPGND (ピン4)をつなぐパターンと、 V_{IN} (ピン8)とPGND (ピン7)をつなぐパターンに直接配置すると、アプリケーション・フットプリントの増加を最小限(またはゼロ)に抑えながら更に性能を向上させることができます。詳細についてはレイアウトのセクションを参照してください。温度変動と入力電圧の変化に対して最高の性能を得るために、X7RまたはX5Rコンデンサを推奨します(表3を参照)。低いスイッチング周波数を使用すると、大きな入力容量が必要になることに注意してください。入力ソース・インピーダンスが高かったり、長い配線やケーブルによる大きなインダクタンスが存在する場合、追加のバルク容量が必要になることがあります。これには電解コンデンサを使用することができます。

セラミック入力コンデンサは、パターンやケーブルのインダクタンスと結合して、質の良い(減衰の小さな)タンク回路を形成します。LTC3309Aの回路を通電中の電源に差し込むと、入力電圧に公称値の2倍のリングングが生じて、LTC3309Aの電圧定格を超える恐れがあります。ただし、この状況は簡単に回避できます(アプリケーション・ノート [AN88](#)を参照)。

表3. セラミック・コンデンサのメーカー

メーカー	URL
AVX	www.avxcorp.com
Murata	www.murata.com
TDK	www.tdk.com
Taiyo Yuden	www.t-yuden.com
Samsung	www.samsungsem.com
Würth Elektronik	www.we-online.com

出力コンデンサ、出力リップル、および過渡応答

出力コンデンサには2つの基本的な機能があります。出力コンデンサは、インダクタと共に、LTC3309AのSWピンで発生する方形波をフィルタに通してDC出力を生成します。この機能では出力コンデンサが出力リップルを決定するの

で、スイッチング周波数でのインピーダンスが低いことが重要です。2番目の機能は、トランジェント負荷を満たしてLTC3309Aの制御ループを安定化するためにエネルギーを蓄えることです。LTC3309Aは、高速過渡応答性能を得るため、広い帯域幅で動作するように内部補償および設計されています。 C_{OUT} の選択はシステムの帯域幅に影響を与えますが、過渡応答は V_{OUT} 、 V_{IN} 、 f_{SW} 、およびその他の要因の影響も受けます。およそ以下の出力容量値を出発点に検討を開始することを推奨します。

$$C_{OUT} = 40 \cdot \frac{I_{MAX}}{f_{SW}} \sqrt{\frac{0.5}{V_{OUT}}} \quad (8)$$

ここで、 C_{OUT} は推奨される出力コンデンサの値(μF)、 f_{SW} はスイッチング周波数(MHz)、 $I_{MAX} = 6A$ は定格出力電流(A)、 V_{OUT} は出力電圧(V)です。

出力コンデンサの値を小さくすると、スペースとコストを節約できますが、トランジェント性能が低下し、ループ安定性の検証が必要になります。

セラミック・コンデンサは、等価直列抵抗(ESR)が非常に小さいので最良の出力リップル性能と過渡性能が得られます。X5RまたはX7Rセラミック・コンデンサの使用を推奨します(表3を参照)。反転形状の低ESLセラミック・コンデンサまたは3端子セラミック・コンデンサを使用すると、更に優れた出力リップルと過渡性能を達成できます。

負荷ステップ発生時には、帰還ループがスイッチ電流を十分増加させて負荷を支えるまで、出力コンデンサが即座に電流を供給して負荷を支える必要があります。帰還ループが応答するのに要する時間は補償部品と出力コンデンサのサイズに依存します。負荷ステップに応答するには標準で3~4サイクルを要しますが、最初のサイクルだけ出力が直線的に低下します。 V_{OUT} 、 V_{IN} 、 f_{SW} 、 $t_{ON(MIN)}$ 、出力コンデンサの等価直列インダクタンス(ESL)、その他の要因に影響されるものの、出力ドループ V_{DROOP} は通常、最初のサイクルの直線的な低下の約3倍になります。

$$V_{DROOP} = \frac{3 \cdot \Delta I_{OUT}}{C_{OUT} \cdot f_{SW}} \quad (9)$$

ここで、 ΔI_{OUT} は負荷ステップです。

アプリケーション情報

大きな値の C_{OUT} を使用するか、 V_{OUT} とFBの間にフィードフォワード・コンデンサ C_{FF} を追加することにより、過渡性能と制御ループの安定性を改善することができます。コンデンサ C_{FF} は、高周波のゼロ点を発生させることで位相進み補償を提供し、位相マージンと高周波応答を改善します。代表的なアプリケーション回路で使用されている値が妥当な初期値となります。LTpowerCAD[®]は、 C_{FF} と C_{OUT} を最適化して目的の過渡性能を達成するために役立つツールです。

過渡的な負荷をかけてシステムの応答を監視する方法と、ネットワーク・アナライザを使用して実際のループ応答を測定する方法が、過渡性能と制御ループの安定性を実験的に検証し、 C_{FF} および C_{OUT} を最適化する2つの方法です。

負荷過渡応答手法を使用して制御ループを安定化する場合、立上がり時間が非常に高速で、全負荷電流の20%~100%の出力電流パルスを入力します。これにより、出力電圧にトランジェントが発生します。 V_{OUT} を監視して、安定性の問題を示すオーバーシュートやリングングが発生していないか確認します(アプリケーション・ノートAN149を参照)。

出力電圧の検出

LTC3309AのAGNDピンは、バンドギャップ電圧リファレンスを含む内部アナログ回路のグラウンド・リファレンスです。優れた負荷レギュレーションを実現するには、負荷に接続されている出力コンデンサ(C_{OUT})の負端子にAGNDピンを接続します。大電流の電源グラウンド帰還パスでの電圧降下は補償されなくなります。AGNDノードにはほとんど電流が流れないので、最小限のパターン・サイズでかまいません。小さいアナログ・バイパス1nF(0201または0402)セラミック・コンデンサを、LTC3309Aにできるだけ近づけて、 V_{IN} (ピン3)とAGNDピンをつなぐパターンに直接配置します。FBの抵抗分圧器や R_T 抵抗など、全ての信号部品はAGNDノードが基準になるようにしてください。詳細については、PCBレイアウトの例を参照してください。

イネーブル閾値のプログラミング

LTC3309Aは、スイッチングをイネーブルまたはディスエーブルするための高精度閾値イネーブル・ピンを備えています。このピンを強制的にローにすると、デバイスは低電流のシャットダウン・モードに入ります。

ENコンパレータの上昇時間閾値は400mVで、50mVのヒステリシスがあります。シャットダウン機能を使用しない場合は、ENピンを V_{IN} に接続してかまいません。抵抗分圧器を V_{IN} とENピンの間に追加すると、LTC3309Aは、 V_{IN} が目的の電圧より高くなった場合にのみ出力を安定化するように設定されます(図2を参照)。通常、この閾値($V_{IN(EN)}$)は、入力電源が電流制限されているか、または入力電源のソース抵抗が比較的高い状況で使用されます。スイッチング・レギュレータは入力電源からほぼ一定の電力を引き出すため、電源電圧が低下するにつれ、電源電流が増加します。この現象は電源からは負の抵抗負荷のように見えるため、電源電圧が低い状態では、電源が電流を制限するか、または低電圧にラッチする原因になることがあります。 $V_{IN(EN)}$ 閾値は、問題が発生する恐れのある電源電圧でレギュレータが動作するのを防ぎます。この閾値は、次式を満足するように $R1$ と $R2$ の値を設定すれば調整できます。

$$V_{IN(EN)} = \left(\frac{R1}{R2} + 1 \right) \cdot 400\text{mV} \quad (10)$$

次の図2を参照してください。

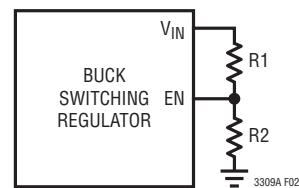


図2. EN分圧器

V_{IN} が $V_{IN(EN)}$ を超えるまで、LTC3309Aはオフのままになります。 V_{IN} が $0.875 \cdot V_{IN(EN)}$ まで低下し、ENが350mVになるまで、降圧レギュレータはイネーブルのままになります。

また、上流のレギュレータの出力とLTC3309AのENピンの間に抵抗分圧器を接続して、イベント・ベースの電源投入シーケンスを実現し、上流のレギュレータの出力が所定のレベル(例えば、安定化出力の90%)に達した時点でLTC3309Aをイネーブルすることもできます。式10の $V_{IN(EN)}$ を、この所定のレベルに置き換えてください。

アプリケーション情報

EMIを低く抑えるPCBレイアウト

LTC3309Aは、特にEMI/EMC放射を最小限に抑え、高周波数でのスイッチング時に効率を最大限に高め、過渡応答を改善するように設計されています。

PCBの推奨レイアウトについては、図3を参照してください。

最適な性能を得るには、LTC3309Aの両方の V_{IN} 入力電源ピン(ピン3、ピン8)がそれぞれローカル・デカップリング・コンデンサを持ち、各コンデンサのグラウンド端子がPGNDピン(ピン4、ピン7)の近くでトップ層のグラウンド・プレーンに直接ハンダ付けされている必要があります。これらのコンデンサは内蔵のパワーMOSFETとそれらのドライバにAC電流を供給します。 V_{IN} ピン、PGNDピン、および入力コンデンサに大きなスイッチング電流が流れます。入力コンデンサによって形成されるループは、入力コンデンサを V_{IN} ピンおよびPGNDピンの近くに配置することにより、できるだけ小さくしてください。ケース・サイズが小さい0603などのコンデンサ

は、寄生インダクタンスが小さいので最適です。更に小さい0201コンデンサを各 V_{IN} ピンとPGNDピンの近くに追加すると、アプリケーション・フットプリントの増加を最小限(またはゼロ)に抑えながら性能を向上させることができます。また、表面層に最も近い層のアプリケーション回路の下には、デバイス付近にある切れ目のないグラウンド・プレーンを配置します。

AGNDのデカップリングも非常に重要です。小さいアナログ・バイパス1nF(0201または0402)コンデンサを、LTC3309Aにできるだけ近づけて、 V_{IN} (ピン3)とAGND(ピン1)をつなぐパターンに直接配置します。

回路基板の同じ側にインダクタを配置します。SWピン(ピン5、ピン6)とインダクタを接続するパターンはできるだけ短くして、放射EMIと寄生結合を低減します。

FBノードとRTノードは小さくして、ノイズの多いSWノードから遠ざけるかシールドします。

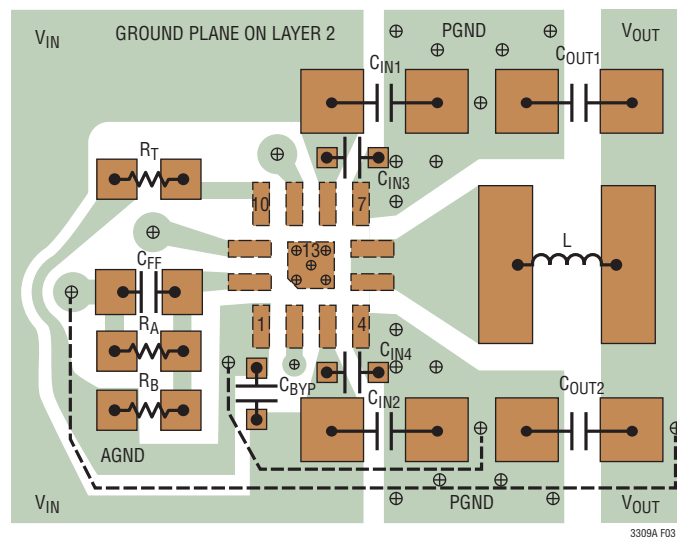


図3. LTC3309Aのプリント回路基板の推奨レイアウト

アプリケーション情報

高温に関する検討事項

PCBのレイアウトに注意を払い、LTC3309Aが十分放熱できるようにします。パッケージの下部の露出パッド(ピン13)は、表面層に最も近い層のアプリケーション回路の下にある、面積が大きく切れ目のないグラウンド・プレーンに接続します。多数のビアを配置して、熱抵抗と電気的インピーダンスを最小限に抑えます。PGNDピン(ピン4、ピン7)はトップ層のグラウンド・プレーンに直接ハンダ付けします。多数のサーマル・ビアを使用して、トップ層のグラウンド・プレーンを下位レベルのグラウンド・プレーンに接続します。これらの層はLTC3309Aから発生する熱を放散します。熱特性が改善された露出パッド付きLQFNパッケージの熱に関する簡略図を図4に示し、シリコン・ダイと熱評価基準を示します。電流源はダイ上の電力損失 P_D を表し、ノード電圧は温度を表し、電気的インピーダンスは伝導による熱抵抗 $\theta_{JCBOTTOM}$ 、 θ_{JCTOP} 、 θ_{VIA} 、 θ_{CB} と対流による熱抵抗 θ_{BA} および θ_{CA} を表します。ジャンクション温度 T_J は、次式に従って、周囲温度 T_A から計算されます。

$$T_J = T_A + P_D \cdot \theta_{JA} \quad (11)$$

ここで、 $\theta_{JCTOP} + \theta_{CA}$ パスは無視します。

$$\theta_{JA} \approx \theta_{JCBOTTOM} + \left(\frac{\theta_{CB} + \theta_{BA}}{2} \right) \parallel \left(\frac{\theta_{CB} + \theta_{BA}}{2} + \theta_{VIA} \right) \quad (12)$$

ここで、 $\theta_{JCBOTTOM} = 8.6^\circ\text{C/W}$ です。ピン配置セクションに示した $\theta_{JA} = 51^\circ\text{C/W}$ は、JEDEC規格2S2PテストのPCBに相当しますが、これには適切なサーマル・ビアがないため θ_{VIA} は比較的高くなります。多少恣意的ではあっても無理のない範囲で $\theta_{VIA} \sim (\theta_{CB} + \theta_{BA})/2$ と仮定して逆算すると、このような基板では、 $(\theta_{CB} + \theta_{BA})/2 = \theta_{VIA} \approx 60^\circ\text{C/W}$ となります。テスト用PCBで熱抵抗が低いビアが使用されていたとする

と、 θ_{JA} の最大 10°C/W の低下が見込め、これは最大20%の改善になることから、サーマル・ビアの重要性が明確になります。同様に、このパッケージの $\theta_{JCBOTTOM}$ 値は低いため、銅重量が大きく、切れ目がなく大きいグラウンド・プレーンの数を増やせば、 θ_{JA} を左右する $\theta_{CB} + \theta_{BA}$ を改善することができます。サーマル・ビアおよびハンダ・ステンシルの適切なサイズおよびレイアウトについては、アプリケーション・ノート [Application Notes for Thermally Enhanced Leaded Plastic Packages](#) を参照してください。周囲温度が最大ジャンクション温度の定格に近づくにつれ、最大負荷電流をデレーティングします。LTC3309A内部の消費電力は、効率の測定結果から全消費電力を計算し、それからインダクタの損失を減じることによって推定されます。

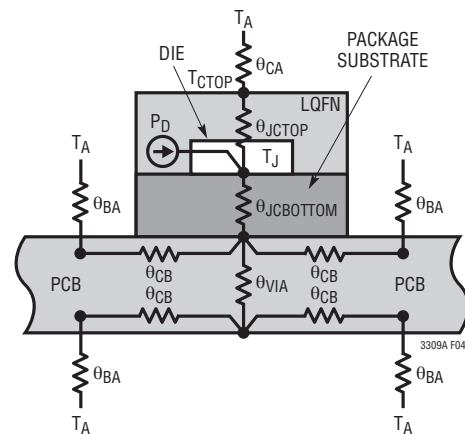
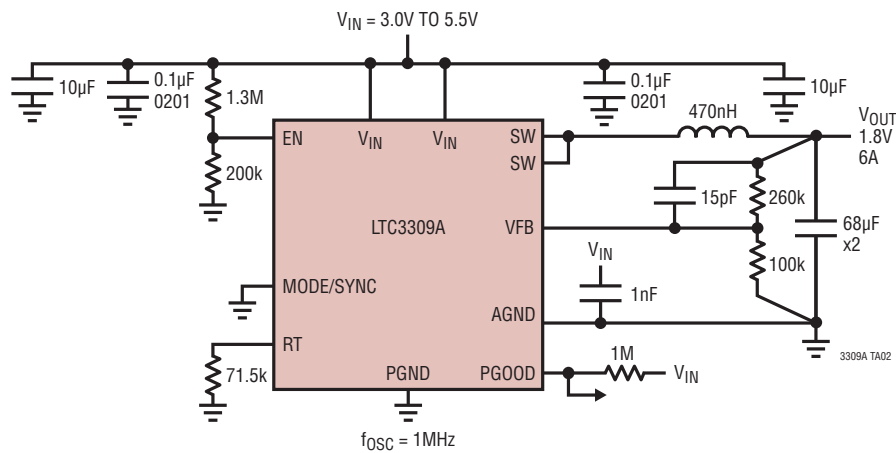


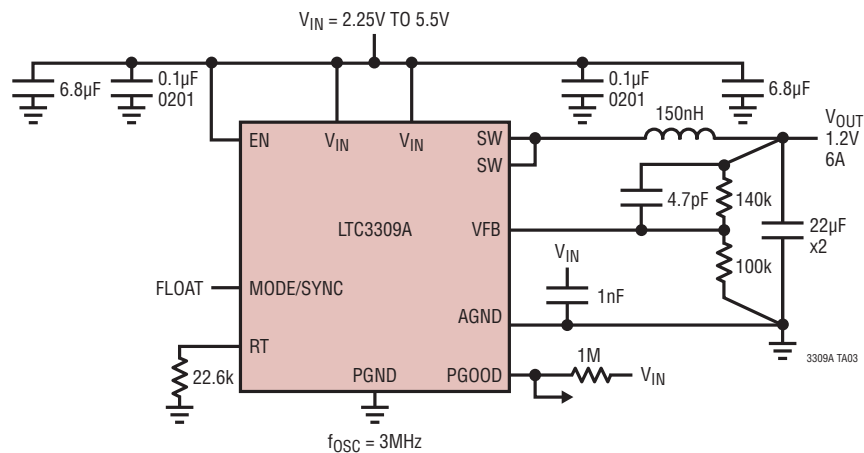
図4. サーマル・ビアがヒート・シンクの役割を果たす多層PCB

標準的応用例

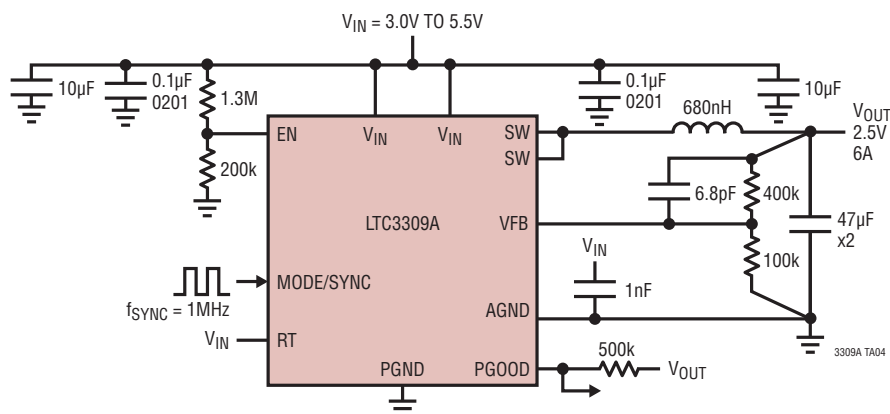
UVLO 3.0V、1MHz、1.8V、6A、パルス・スキップ・モード



小型ソリューション・サイズ、3MHz、1.2V、6A、強制連続モード

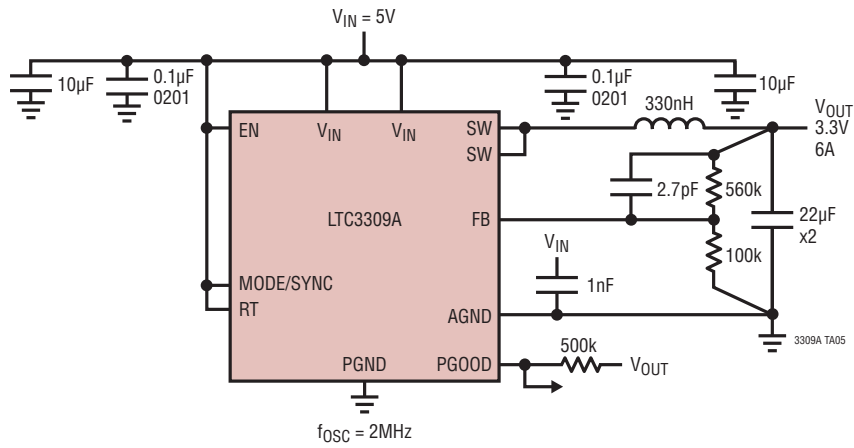


UVLO 3.0V、1MHz、2.5V、6A、1MHz に同期

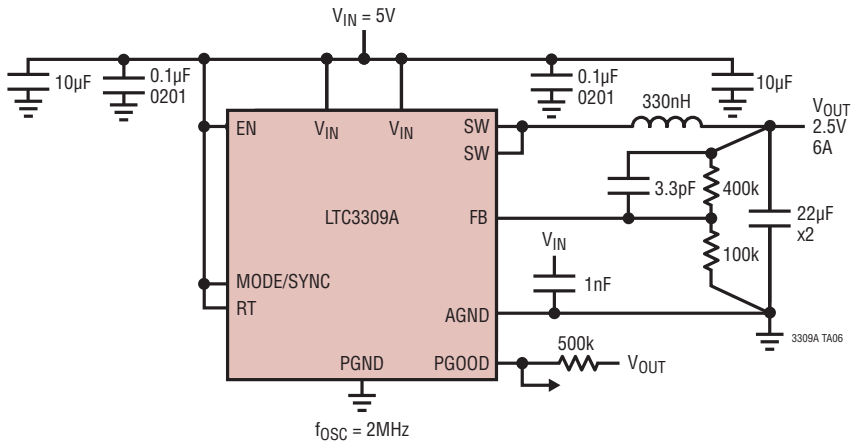


標準の応用例

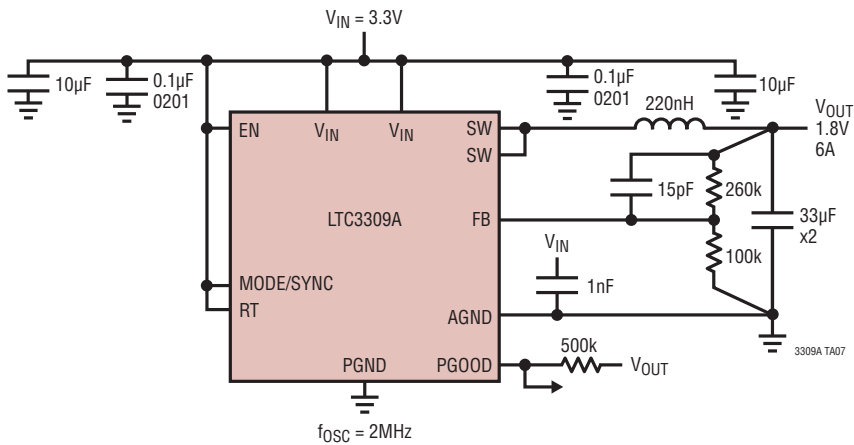
高効率、2MHz、6A、5Vから3.3V



高効率、2MHz、6A、5Vから2.5V

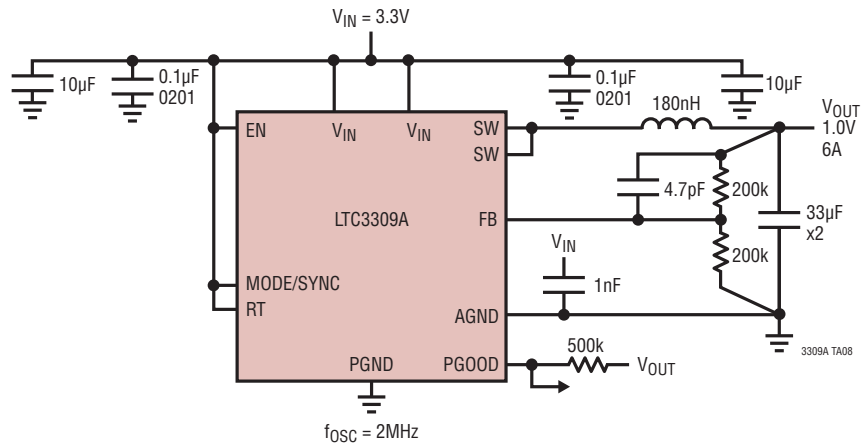


高効率、2MHz、6A、3.3Vから1.8V

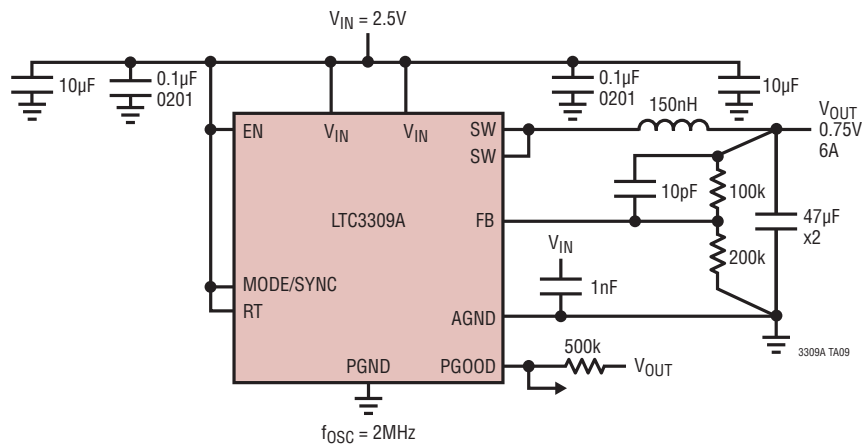


標準的応用例

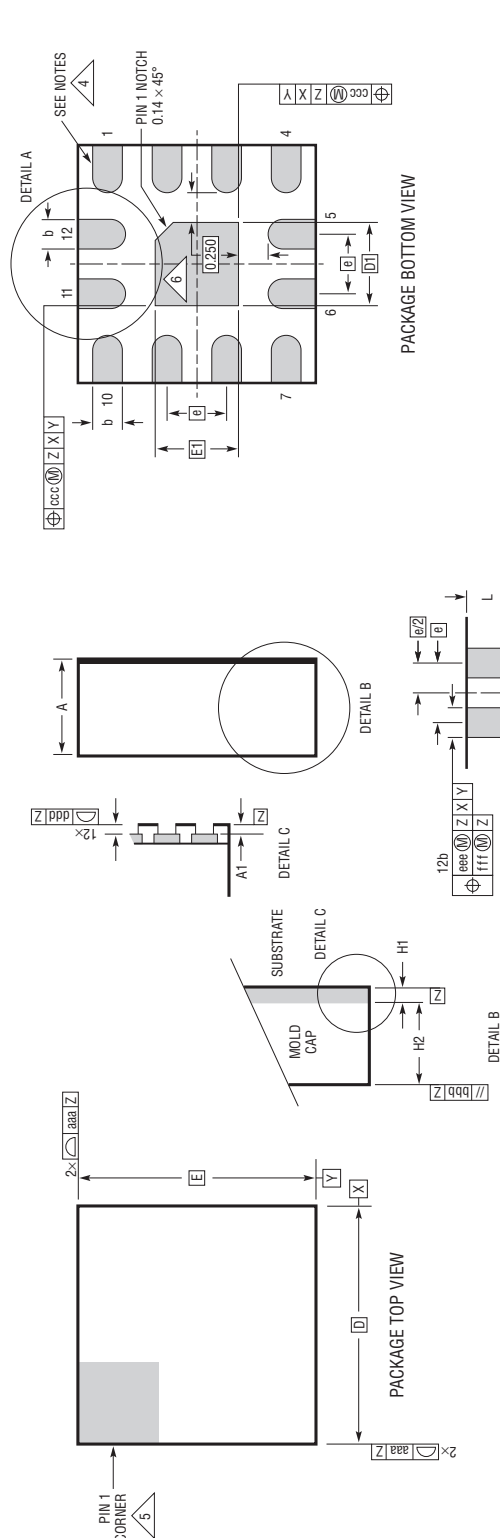
高効率、2MHz、6A、3.3Vから1.0V



高効率、2MHz、6A、2.5Vから0.75V



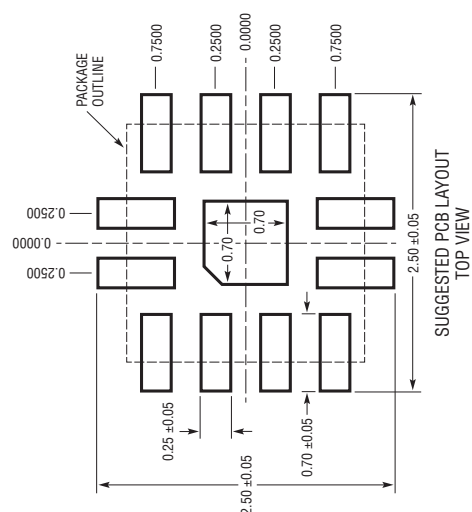
LQFN Package
12-Lead (2mm × 2mm × 0.74mm)
Reference LTC DWG # 05-08-1530 Rev B)



..
州

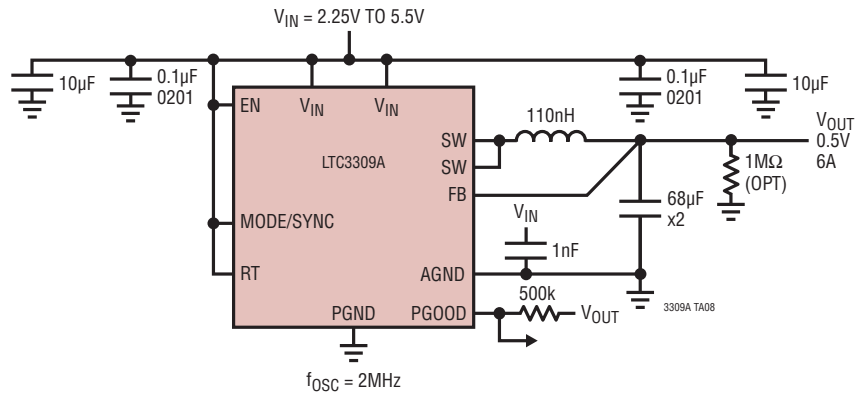
1. 寸法と許容誤差は ASME Y14.5M-1994 による
2. 全ての寸法はミリメートル
3. 主アーク・Z はシーティング・プレーン
4. これらの端子と放熱部が見えにくくならないように、ハンダ・マスク開口部の下にある金属部は表示されない
5. 1 番ピンは識別マークはオプションだが、表示の領域内に設ける必要がある。1 番ピンの識別マークはモデルでもマーキングでかまわない
6. 放熱用露出部の角にはオプションで丸みをつけることができる

DIMENSIONS				
SYMBOL	MIN	NOM	MAX	NOTES
A	0.65	0.74	0.83	
A1	0.01	0.02	0.03	
L	0.30	0.40	0.50	
b	0.22	0.25	0.28	
D	2.00			
E	2.00			
D1	0.70			
E1	0.70			
e	0.50			
H1	0.24 REF			SUBSTRATE THK
H2	0.50 REF			MOLD CAP HT
aaa			0.10	
bbb			0.10	
ccc			0.10	
ddd			0.10	
eee			0.15	
fff			0.08	



標準的応用例

高効率、2MHz、0.5V、6A



関連製品

製品番号	説明	注釈
LTC3307A	2mm × 2mm LQFN パッケージの 5V、3A 同期整流式降圧 Silent Switcher	モノリシック同期整流式降圧 DC/DC、最大 3MHz のスイッチング周波数で 3A を供給。Silent Switcher アーキテクチャによる超低 EMI 放射。入力動作電圧範囲: 2.25V ~ 5.5V。出力電圧範囲: 0.5V ~ V _{IN} 、±1% 精度。PGOOD インジケータ、RT プログラミング、SYNC 入力。2mm × 2mm LQFN。
LTC3308A	2mm × 2mm LQFN パッケージの 5V、4A 同期整流式降圧 Silent Switcher	モノリシック同期整流式降圧 DC/DC、最大 3MHz のスイッチング周波数で 4A を供給。Silent Switcher アーキテクチャによる超低 EMI 放射。入力動作電圧範囲: 2.25V ~ 5.5V。出力電圧範囲: 0.5V ~ V _{IN} 、±1% 精度。PGOOD インジケータ、RT プログラミング、SYNC 入力。2mm × 2mm LQFN。
LTC3315A	2mm × 2mm LQFN パッケージの 5V、2A デュアル同期整流式降圧 DC/DC コンバータ	デュアル・モノリシック同期整流式降圧電圧レギュレータ、各レギュレータが最大 3MHz のスイッチング周波数で 2A を供給。入力動作電圧範囲: 2.25V ~ 5.5V。出力電圧範囲: 0.5V ~ V _{IN} 、±1% 精度。PGOOD インジケータ、SYNC 入力。2mm × 2mm LQFN。
LTC3310S	3mm × 3mm LQFN パッケージの 5V、10A 同期整流式降圧 Silent Switcher 2 レギュレータ	モノリシック同期整流式降圧 DC/DC、最大 5MHz のスイッチング周波数で 10A を供給。Silent Switcher アーキテクチャによる超低 EMI 放射。入力動作電圧範囲: 2.25V ~ 5.5V。出力電圧範囲: 0.5V ~ V _{IN} 、±1% 精度。PGOOD インジケータ、RT プログラミング、同期入力。パワー段の並列接続を構成可能。3mm × 3mm LQFN。
LTC3370/ LTC3371	4 チャンネル 8A 構成が可能な 1A 降圧 DC/DC コンバータ	8 × 1A のパワー段を備えた 4 つの同期整流式降圧レギュレータ。最大 4 つのパワー段を並列接続して単一インダクタで大電流出力 (最大 4A) を供給可能、8 出力構成が可能、高精度 PGOOD インジケータ。LTC3371 はウォッチドッグ・タイマーを搭載。LTC3370: 32 ピン 5mm × 5mm QFN パッケージ。LTC3371: 38 ピン 5mm × 7mm QFN および TSSOP パッケージ。
LTC3374A	並列接続可能な 8 チャンネル 1A 降圧 DC/DC コンバータ	8 つの 1A 同期整流式降圧レギュレータ。最大 4 つのパワー段を並列接続して単一インダクタで大電流出力 (最大 4A) を供給可能、15 出力構成が可能。高精度イネーブル入力と PGOOD_ALL による通知。38 ピン 5mm × 7mm QFN および TSSOP パッケージ。
LTC3375	並列接続可能な 8 チャンネル 1A 降圧 DC/DC コンバータ	8 つの 1A 同期整流式降圧レギュレータ。最大 4 つのパワー段を並列接続して単一インダクタで大電流出力 (最大 4A) を供給可能、15 出力構成が可能。高精度イネーブル入力と PGOOD_ALL による通知。I ² C プログラミング、ウォッチドッグ・タイマーおよびブッシュボタン付き。48 ピン 7mm × 7mm QFN パッケージ。
LTC3616	5.5V、6A、4MHz、同期整流式降圧 DC/DC コンバータ	95% の効率、V _{IN} : 2.25 ~ 5.5V、V _{OUT(MIN)} = 0.6V、I _Q = 75µA、I _{SD} < 1µA、3mm × 5mm QFN-24 パッケージ
LTC3412A	3A、4MHz、モノリシック同期整流式降圧レギュレータ	95% の効率、V _{IN} : 2.25 ~ 5.5V、V _{OUT(MIN)} = 0.8V、I _Q = 64µA、I _{SD} < 1µA、4mm × 4mm QFN-16 パッケージ