



1.5W (34dBm) 以上 24GHz~34GHz、GaAs、pHEMT MMIC、パワー・アンプ

データシート

HMC943APM5E

特長

- 高飽和出力電力 (P_{SAT}) : 34dBm
- 高出力 IP3 : 39dBm
- 高ゲイン : 23dB
- DC 電源 : 5.5V/1300mA
- 外部マッチング不要
- 32ピン、5mm × 5mm LFCSP_CAV パッケージ

アプリケーション

- ポイント to ポイント無線
- ポイント to マルチポイント無線
- マイクロ波無線、超小型地球局 (VSAT)、衛星通信 (SATCOM)
- 防衛および宇宙

概要

HMC943APM5E は、4 段構成のガリウムヒ素 (GaAs) 擬格子整合型高電子移動度トランジスタ (pHEMT) 使用のモノリシック・マイクロ波集積回路 (MMIC) パワー・アンプで、出力は 1.5W 以上、動作範囲は 24GHz~34GHz です。このアンプは、5.5V 電源使用時に 23dB のゲイン、34dBm の飽和出力電力 (P_{SAT})、23% の電力付加効率 (PAE) を実現します。

機能ブロック図

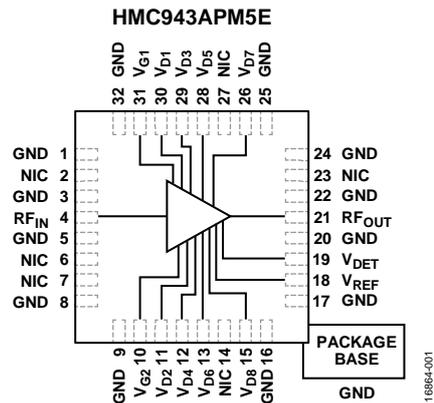


図 1.

HMC943APM5E は出力 3 次インターセプト (IP3) が 39dBm と高いので、マイクロ波無線アプリケーションに適しており、パワー・ディテクタ出力も使用できます。HMC943APM5E アンプの入出力 (I/O) は、内部で 50Ω に整合されています。このデバイスは 5mm × 5mm のリードレス表面実装 LFCSP_CAV パッケージを採用しており、外付けのマッチング部品は必要ありません。

目次

| | | | |
|------------------|---|----------------------|----|
| 特長 | 1 | ピン配置およびピン機能の説明 | 5 |
| アプリケーション | 1 | インターフェース回路図 | 6 |
| 機能ブロック図 | 1 | 代表的な性能特性 | 7 |
| 概要 | 1 | 動作原理 | 14 |
| 改訂履歴 | 2 | アプリケーション情報 | 15 |
| 仕様 | 3 | パワー検出 | 15 |
| 電気仕様 | 3 | 評価用ボード | 16 |
| 絶対最大定格 | 4 | 評価ボードの回路図 | 17 |
| 熱抵抗 | 4 | 外形寸法 | 18 |
| ESD に関する注意 | 4 | オーダー・ガイド | 18 |

改訂履歴

9/2018—Rev. 0 to Rev. A

Changes to Storage Temperature Range Parameter, Table 3

8/2018—Revision 0: Initial Version

仕様

電気仕様

$T_A = 25^\circ\text{C}$ 、 $V_{D1} \sim V_{D8} = 5.5\text{V}$ 、静止電流 (I_{DDQ}) = 1300mA、周波数範囲 = 24GHz~29GHz

表 1.

| Parameter | Symbol | Min | Typ | Max | Unit | Test Conditions/Comments |
|-----------------------------------|------------------|------|------|-----|-------|--|
| FREQUENCY RANGE | | 24 | | 29 | GHz | |
| GAIN | | 20.5 | 23 | | dB | |
| Gain Variation over Temperature | | | 0.04 | | dB/°C | |
| RETURN LOSS | | | | | | |
| Input | | | 12 | | dB | |
| Output | | | 12 | | dB | |
| POWER | | | | | | |
| Output Power for 1 dB Compression | P1dB | 29 | 33 | | dBm | |
| Saturated Output Power | P _{SAT} | | 34 | | dBm | |
| OUTPUT THIRD-ORDER INTERCEPT | IP3 | | 39 | | dBm | Output power (P _{OUT}) per tone = 22 dBm |
| SUPPLY VOLTAGE | V _{DD} | 4 | 5.5 | 6 | V | |
| QUIESCENT SUPPLY CURRENT | I _{DDQ} | | 1300 | | mA | Adjust V _{G1} or V _{G2} between -2 V and 0 V to achieve 1300 mA typical, V _{Gx} = -0.85 V typical to achieve I _{DDQ} = 1300 mA |

$T_A = 25^\circ\text{C}$ 、 $V_{D1} \sim V_{D8} = 5.5\text{V}$ 、 $I_{DDQ} = 1300\text{mA}$ 、周波数範囲 = 29GHz~34GHz

表 2.

| Parameter | Symbol | Min | Typ | Max | Unit | Test Conditions/Comments |
|-----------------------------------|------------------|------|------|-----|-------|--|
| FREQUENCY RANGE | | 29 | | 34 | GHz | |
| GAIN | | 20.5 | 23 | | dB | |
| Gain Variation over Temperature | | | 0.04 | | dB/°C | |
| RETURN LOSS | | | | | | |
| Input | | | 10 | | dB | |
| Output | | | 13 | | dB | |
| POWER | | | | | | |
| Output Power for 1 dB Compression | P1dB | 30 | 33 | | dBm | |
| Saturated Output Power | P _{SAT} | | 34 | | dBm | |
| OUTPUT THIRD-ORDER INTERCEPT | IP3 | | 37.5 | | dBm | P _{OUT} per tone = 22 dBm |
| SUPPLY VOLTAGE | V _{DD} | 4 | 5.5 | 6 | V | |
| QUIESCENT SUPPLY CURRENT | I _{DDQ} | | 1300 | | mA | Adjust V _{G1} or V _{G2} between -2 and 0 V to achieve 1300 mA typical, V _{Gx} = -0.85 V typical to achieve I _{DDQ} = 1300 mA |

絶対最大定格

表 3.

| Parameter ¹ | Rating |
|---|------------------------|
| Drain Bias Voltage (V_{Dx}) | 6.5 V |
| Gate Bias Voltage (V_{Gx}) | -2 V to 0 V dc |
| Radio Frequency (RF) Input Power (RF_{IN}) | 20 dBm |
| Output Load Standing Wave Ratio (VSWR) | 7:1 |
| Junction Temperature to Maintain 1 Million Hour Mean Time to Failure (MTTF) | 175°C |
| Maximum Peak Reflow Temperature (MSL3) ² | 260°C |
| Nominal Junction Temperature ($T_A = 85^\circ\text{C}$, $V_{Dx} = 5.5\text{ V}$) | 146.5°C |
| Continuous Power Dissipation, P_{DISS} ($T_A = 85^\circ\text{C}$, Derate 116.3 m W/°C Above 85°C) | 10.5 W |
| Storage Temperature Range | -65°C to +150°C |
| Operating Temperature Range | -40°C to +85°C |
| ESD Sensitivity (Human Body Model) | Class 0B, passed 150 V |

¹ パラメータの説明で、多機能ピンの特定の機能について示している箇所では、絶対最大定格に関するピン名のみを示しています。多機能ピンのすべての機能を含むピン名については、ピン配置およびピン機能の説明のセクションを参照してください。

² 詳細については、オーダー・ガイドのセクションを参照してください。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、プリント回路基板 (PCB) の設計と動作環境に直接関連しています。PCB の熱設計には、細心の注意を払う必要があります。

θ_{JC} は、ジャンクションからケースへの熱抵抗です。

表 4. 熱抵抗

| Package Type | θ_{JC} | Unit |
|----------------------|---------------|------|
| CG-32-2 ¹ | 8.6 | °C/W |

¹ 熱抵抗 (θ_{JC}) は、以下に示す条件のシミュレーションで決定されています。すなわち、伝熱はチャンネルからグラウンド・パッドを通して PCB に至る熱伝導だけによるものとし、グラウンド・パッドの動作温度は 85°C で一定に維持されるものとします。

ESD に関する注意



ESD (静電放電) の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

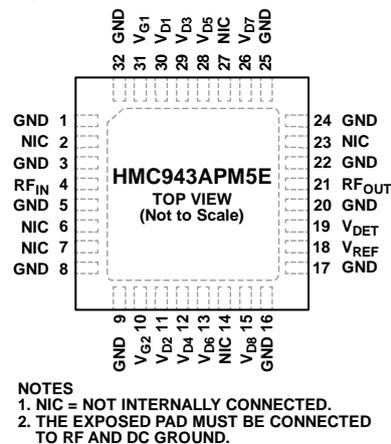


図 2. ピン配置

表 5. ピン機能の説明

| Pin No. | Mnemonic | 説明 |
|---|---|---|
| 1, 3, 5, 8, 9, 16, 17, 20, 22, 24, 25, 32 | GND | グラウンド。これらのピンは露出グラウンド・パッドで、RFおよびDCグラウンドに接続する必要があります。 |
| 2, 6, 7, 14, 23, 27 | NIC | 内部では未接続。これらのピンは内部で接続されていません。ただし、すべてのデータは、これらのピンを外部でRFおよびDCグラウンドに接続した状態で測定されています。 |
| 4 | RF _{IN} | RF入力。このピンはACカップリングされ、50Ωに整合されています。RF _{IN} インターフェース回路図については、図4を参照してください。 |
| 10, 31 | V _{G2} , V _{G1} | アンプのゲート制御。バイアス電流を推奨値にするにはV _{Gx} を調整します。100pF、10nF、4.7μFの外付けバイパス・コンデンサが必要です。V _{Gx} インターフェース回路図については、図7を参照してください。V _{G1} とV _{G2} は内部で接続されています。したがって、外部バイアスはV _{G1} またはV _{G2} のどちらにでも加えることができます。 |
| 11, 12, 13, 15, 26, 28, 29, 30 | V _{D2} , V _{D4} , V _{D6} , V _{D8} , V _{D7} , V _{D5} , V _{D3} , and V _{D1} | アンプのドレイン・バイアス。各ピンに100pF、0.01μF、4.7μFの外付けバイパス・コンデンサが必要です。V _{Dx} インターフェース回路図については、図5を参照してください。 |
| 18 | V _{REF} | V _{DET} RF出力パワー測定値の温度補償に使用するリファレンス・ダイオード。V _{DET} と組み合わせて使用することにより、この電圧でV _{DET} RF出力パワー測定値の温度補償を行うことができます。V _{REF} インターフェース回路図については、図8を参照してください。 |
| 19 | V _{DET} | RF出力パワーの測定に使用するディテクタ・ダイオード。このピンを介して検出を行うには、外付けの直列抵抗を通じてDCバイアス電圧をかける必要があります。V _{REF} と組み合わせて使用することで、電圧差V _{REF} - V _{DET} はRF出力パワーに比例した温度補償済みDC電圧になります。V _{DET} インターフェース回路図については、図9を参照してください。 |
| 21 | RF _{OUT} EPAD | RF信号出力。このパッドはACカップリングされ、全動作周波数範囲にわたり50Ωに整合されています。RF _{OUT} インターフェース回路図については、図6を参照してください。 露出パッド。露出パッドはRFおよびDCグラウンドに接続する必要があります。 |

インターフェース回路図



図 3. GND インターフェース回路図

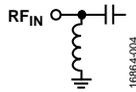


図 4. RF_{IN} インターフェース回路図

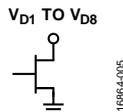


図 5. V_{D1}~V_{D8} インターフェース回路図

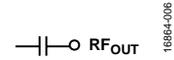


図 6. RF_{OUT} インターフェース回路図

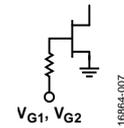


図 7. V_{G1}、V_{G2} インターフェース回路図

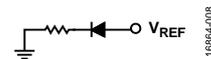


図 8. V_{REF} インターフェース回路図

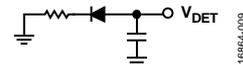


図 9. V_{DET} インターフェース回路図

代表的な性能特性

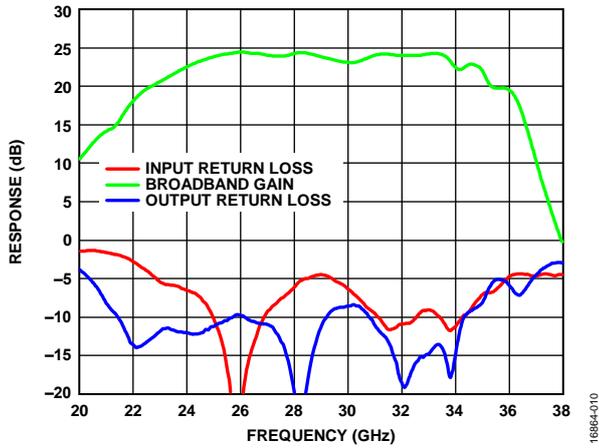


図 10. 広帯域ゲイン (S21)、入力リターン・ロス (S11)、出力リターン・ロス (S22) の応答と周波数の関係

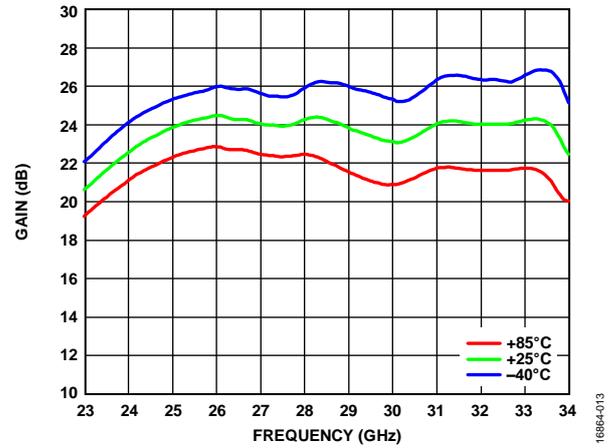


図 13. 様々な温度でのゲインと周波数の関係

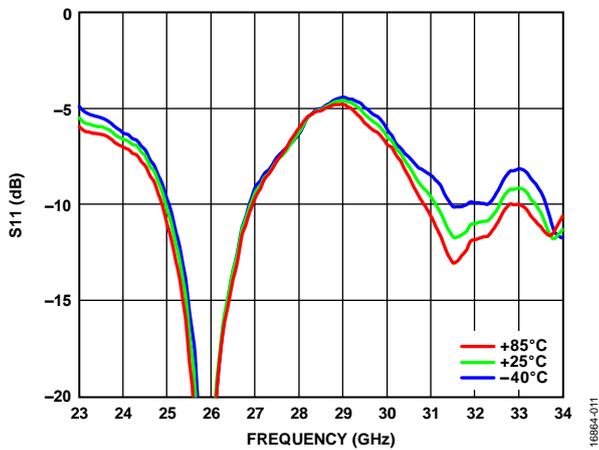


図 11. 様々な温度での入力リターン・ロス (S11) と周波数の関係

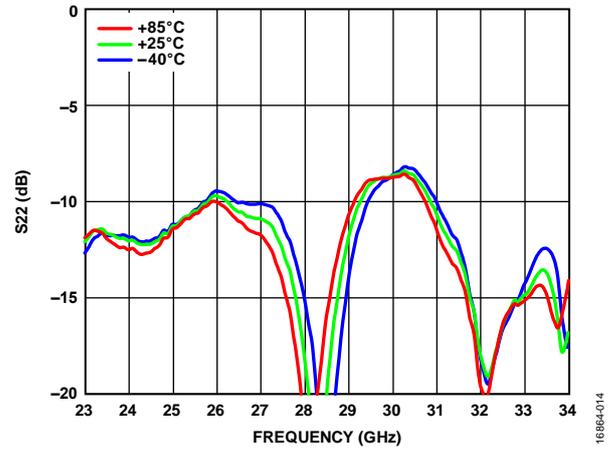


図 14. 様々な温度での出力リターン・ロス (S22) と周波数の関係

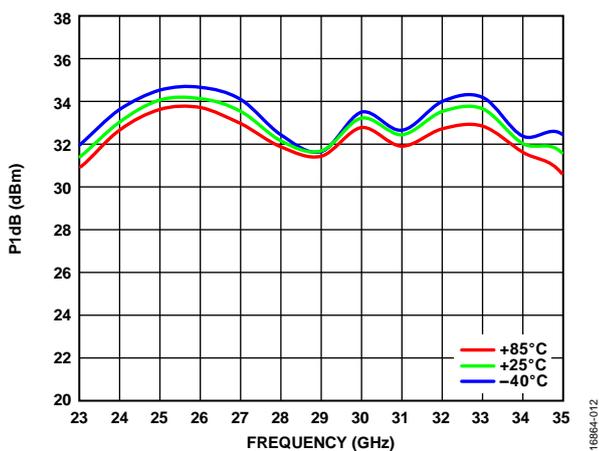


図 12. 様々な温度での P1dB と周波数の関係

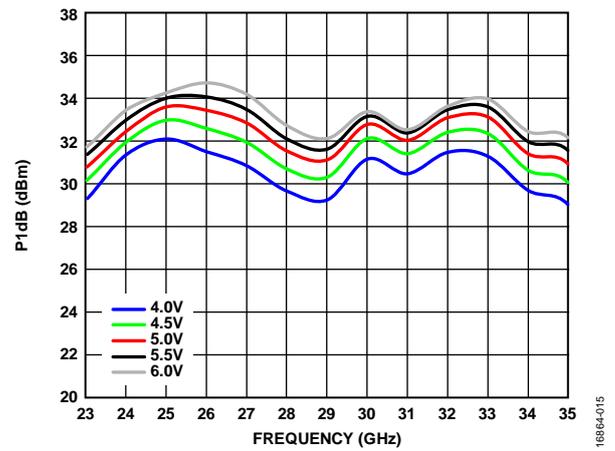


図 15. 様々な電源電圧での P1dB と周波数の関係

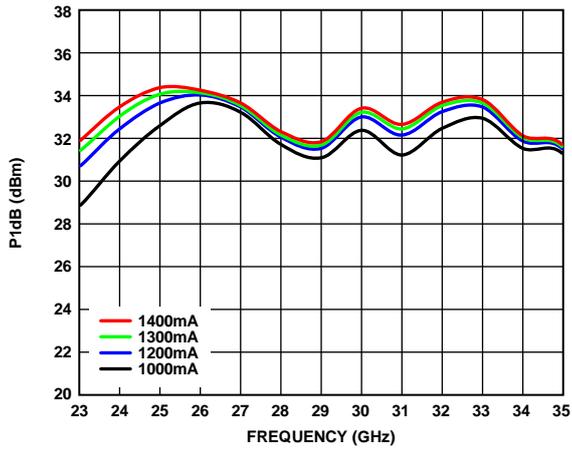


図 16. 様々な静止電流での P1dB と周波数の関係

16884-016

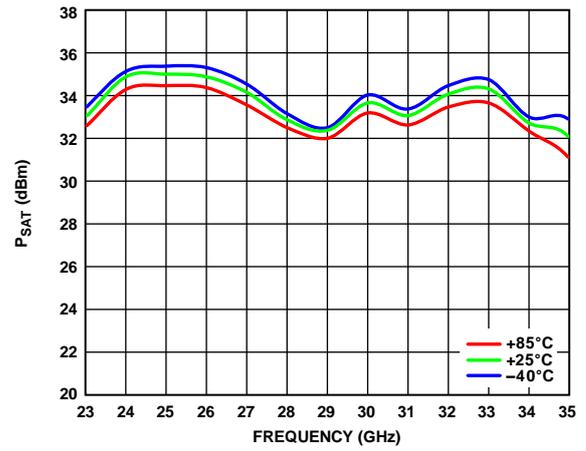


図 19. 様々な温度での Psat と周波数の関係

16884-019

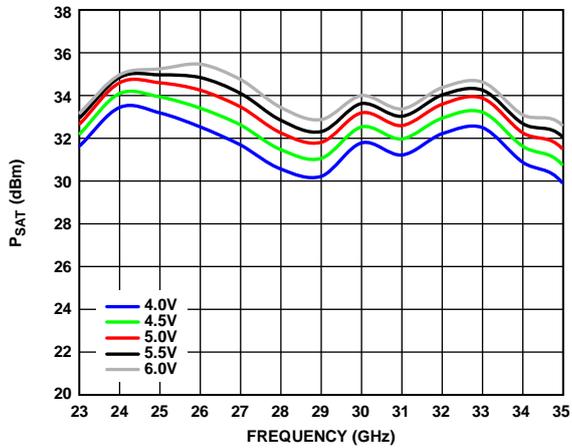


図 17. 様々な電源電圧での Psat と周波数の関係

16884-017

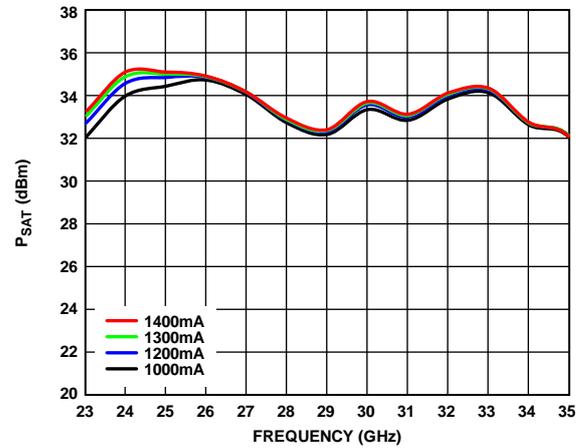


図 20. 様々な静止電流での Psat と周波数の関係

16884-020

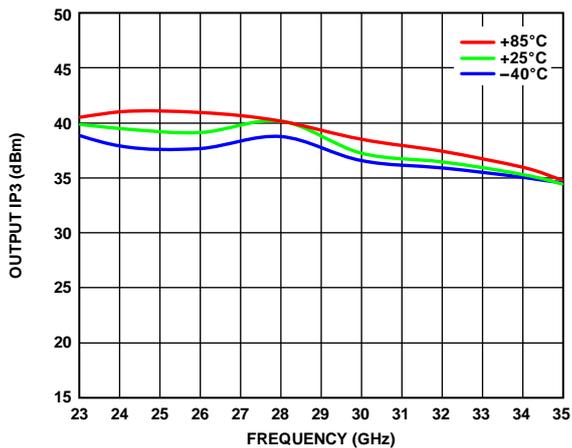


図 18. 様々な温度での出力 IP3 と周波数の関係、
トーンあたりの P_{OUT} = 22dBm

16884-018

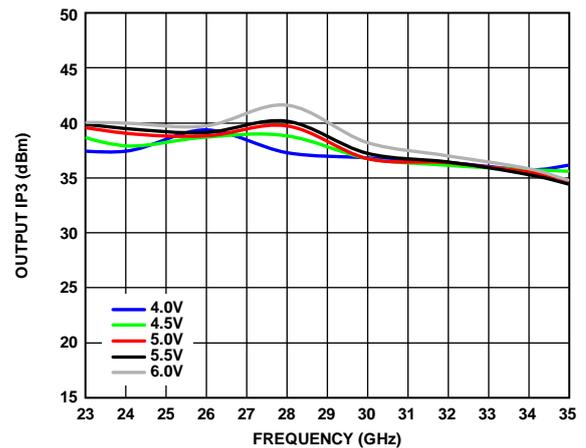


図 21. 様々な電源電圧での出力 IP3 と周波数の関係、
トーンあたりの P_{OUT} = 22dBm

16884-021

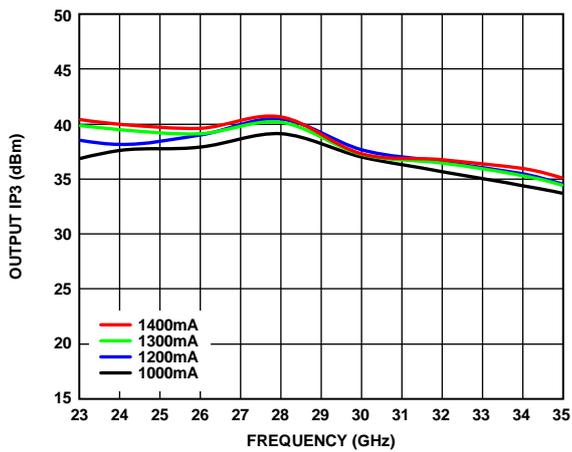


図 22. 様々な静止電流での出力 IP3 と周波数の関係、
トーンあたりの $P_{OUT} = 22\text{dBm}$

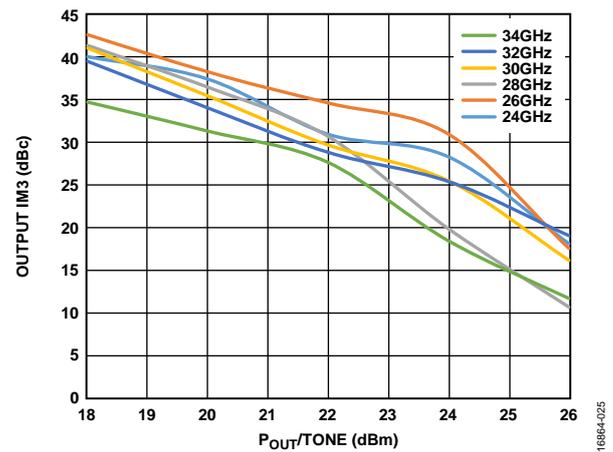


図 25. 出力 IM3 とトーンあたりの P_{OUT} の関係、 $V_{DD} = 4.0\text{V}$

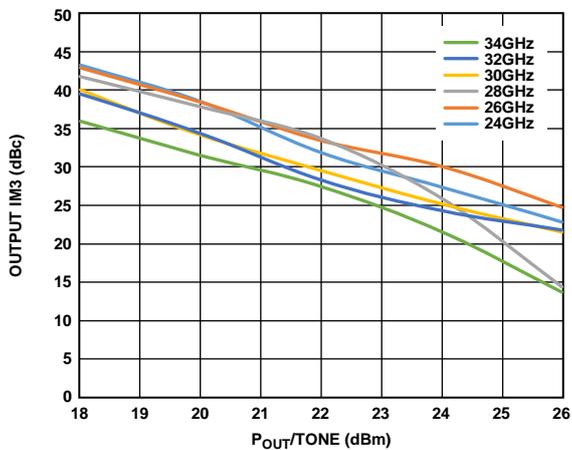


図 23. 出力 3 次相互変調歪み (IM3) と
トーンあたりの P_{OUT} の関係、 $V_{DD} = 4.5\text{V}$

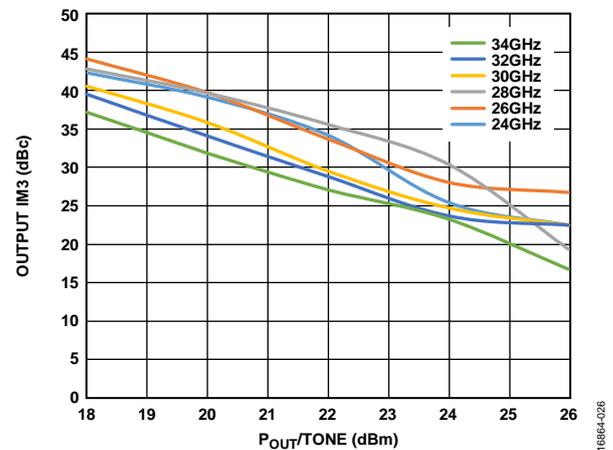


図 26. 出力 IM3 とトーンあたりの P_{OUT} の関係、 $V_{DD} = 5.0\text{V}$

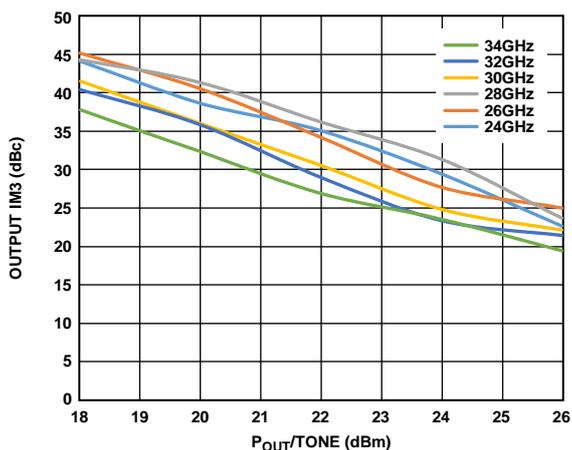


図 24. 出力 IM3 とトーンあたりの P_{OUT} の関係、 $V_{DD} = 5.5\text{V}$

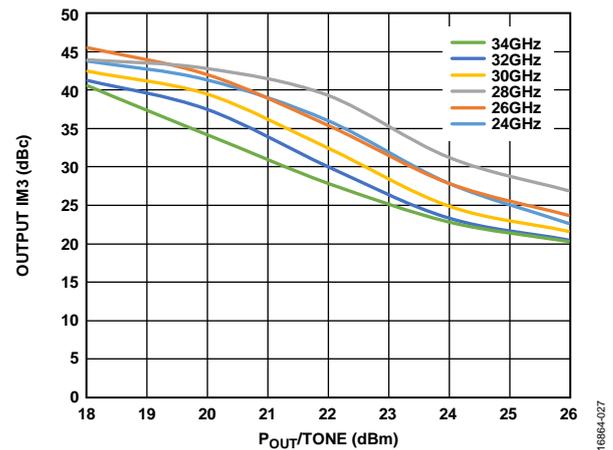


図 27. 出力 IM3 とトーンあたりの P_{OUT} の関係、 $V_{DD} = 6.0\text{V}$

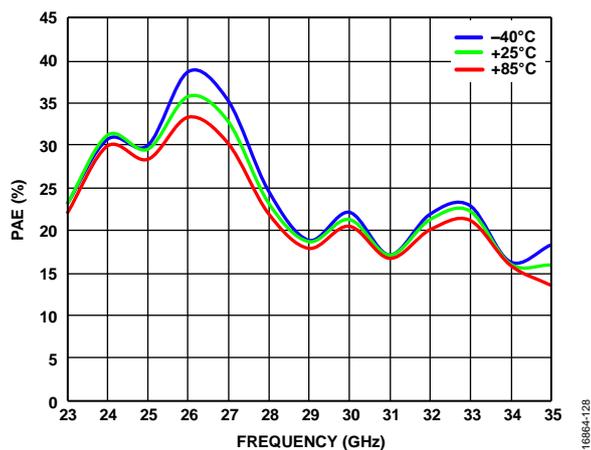


図 28. 様々な温度での PAE と周波数の関係、PAE は P_{SAT} で測定

16864-128

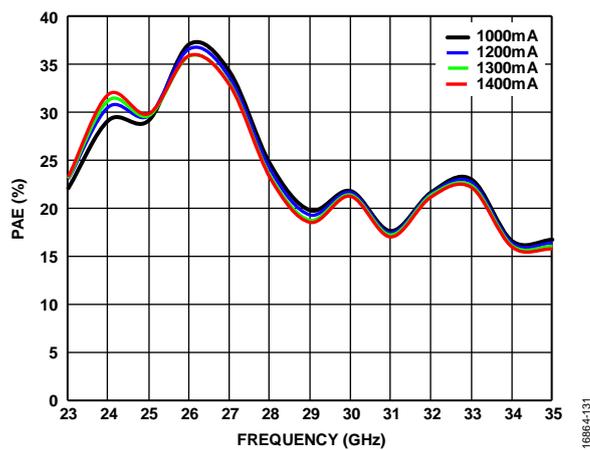


図 31. 様々な静止電流での PAE と周波数の関係、PAE は P_{SAT} で測定

16864-131

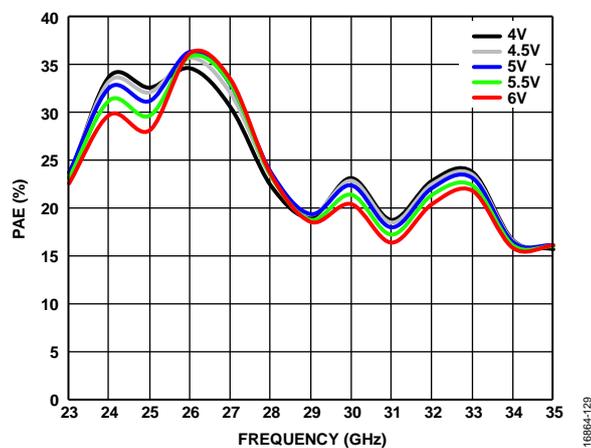


図 29. 様々な電源電圧での PAE と周波数の関係、PAE は P_{SAT} で測定

16864-129

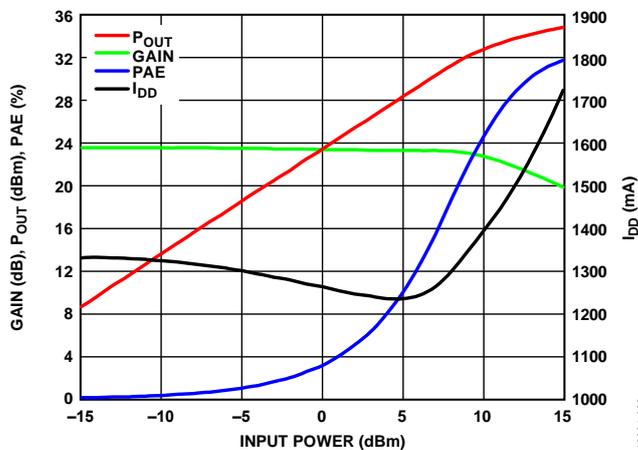


図 32. ゲイン、 P_{OUT} 、PAE、 I_{DD} と入力パワーの関係、24GHz でパワー圧縮

16864-028

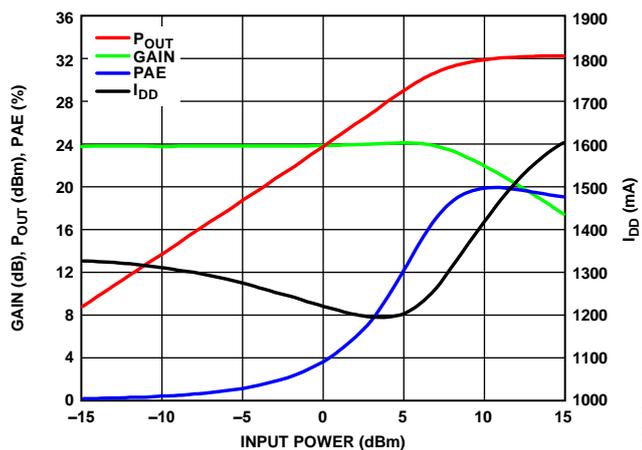


図 30. ゲイン、 P_{OUT} 、PAE、ドレイン電流 (I_{DD}) と入力パワーの関係、29GHz でパワー圧縮

16864-024

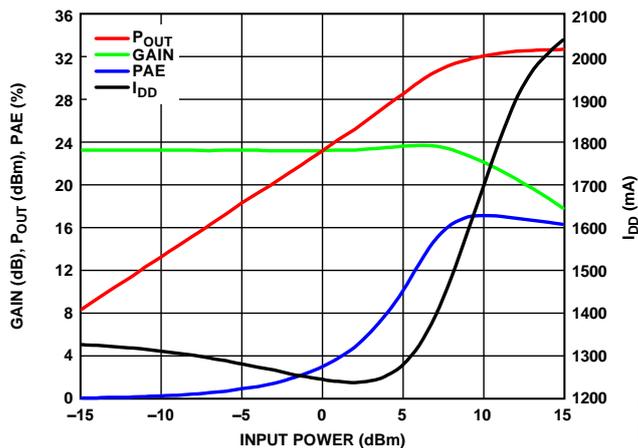


図 33. ゲイン、 P_{OUT} 、PAE、 I_{DD} と入力パワーの関係、34GHz でパワー圧縮

16864-029

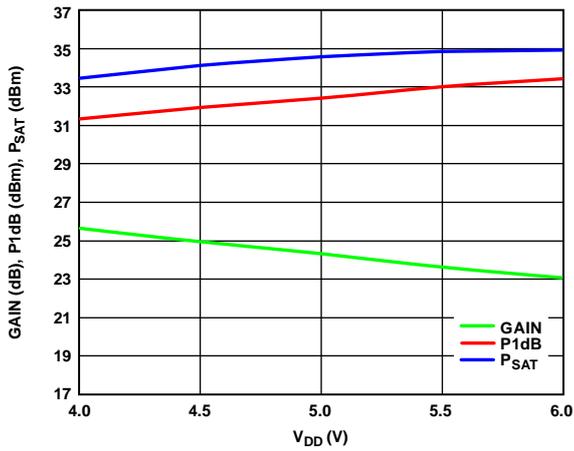


図 34. ゲイン、P1dB、P_{SAT}とV_{DD}の関係 (24GHz)

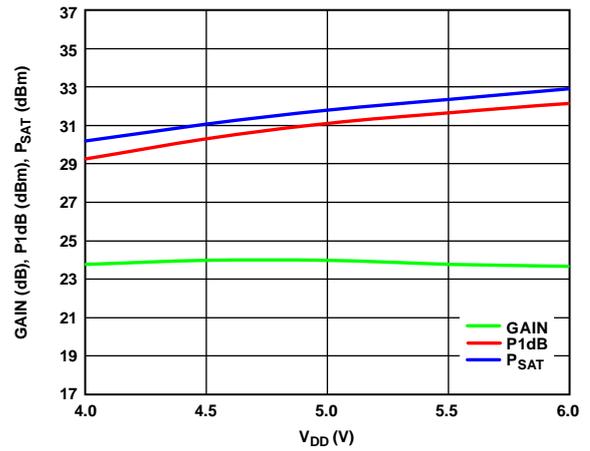


図 37. ゲイン、P1dB、P_{SAT}とV_{DD}の関係 (29 GHz)

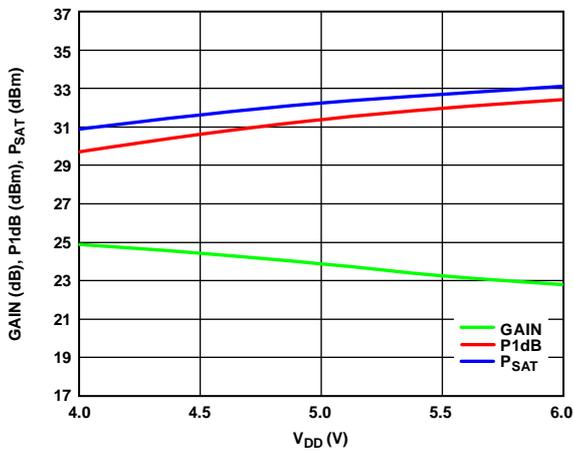


図 35. ゲイン、P1dB、P_{SAT}とV_{DD}の関係 (34 GHz)

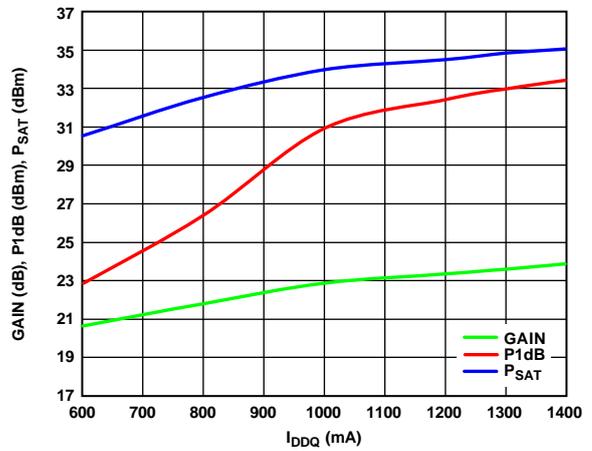


図 38. ゲイン、P1dB、P_{SAT}とI_{DDQ}の関係 (24 GHz)

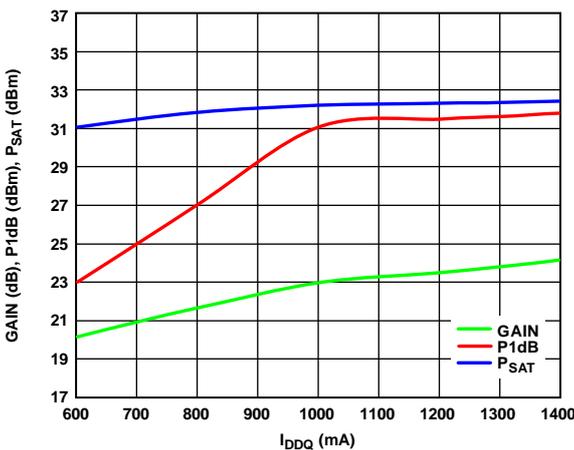


図 36. ゲイン、P1dB、P_{SAT}とI_{DDQ}の関係 (29GHz)

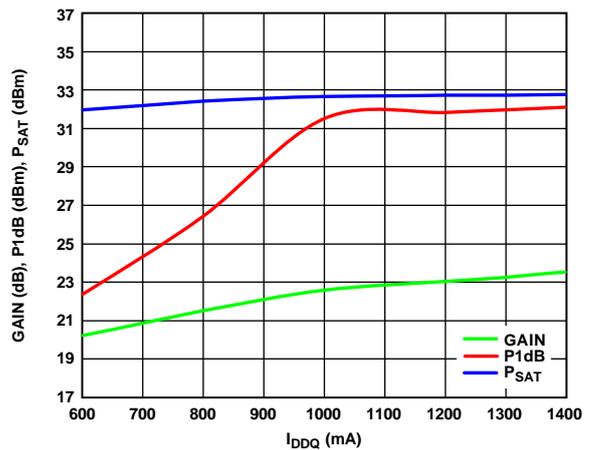


図 39. ゲイン、P1dB、P_{SAT}とI_{DDQ}の関係 (34 GHz)

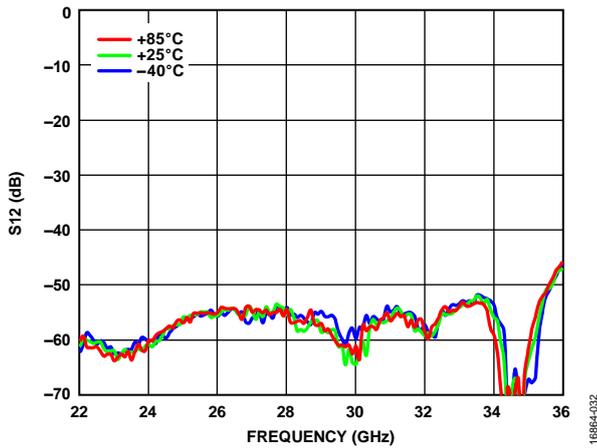


図 40. 様々な温度でのリバース・アイソレーション (S12) と周波数の関係

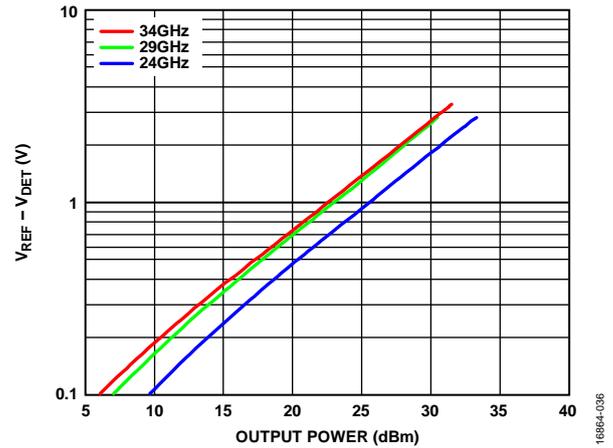


図 43. 様々な周波数での $V_{REF} - V_{DET}$ と出力パワーの関係

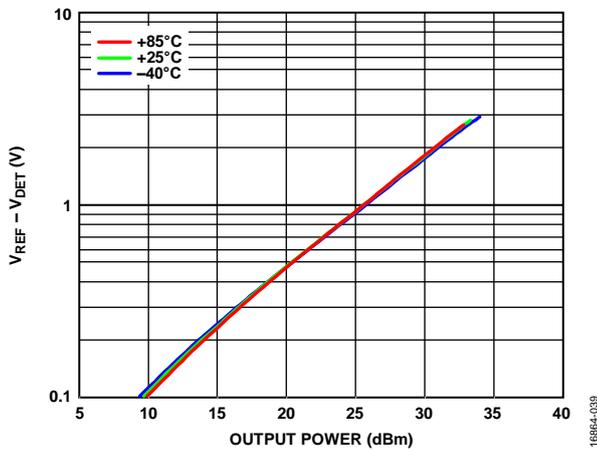


図 41. 様々な温度での $V_{REF} - V_{DET}$ と出力パワーの関係 (24GHz)

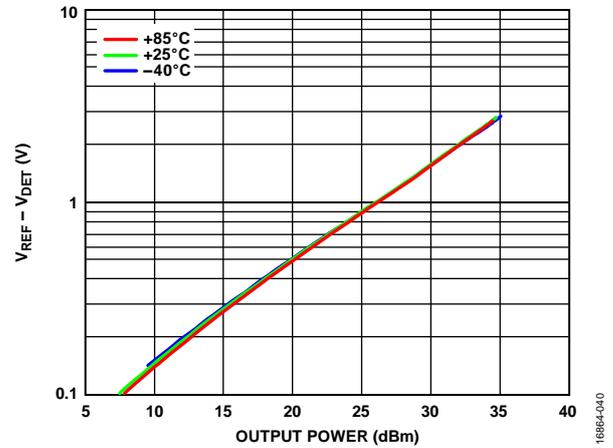


図 44. 様々な温度での $V_{REF} - V_{DET}$ と出力パワーの関係 (29GHz)

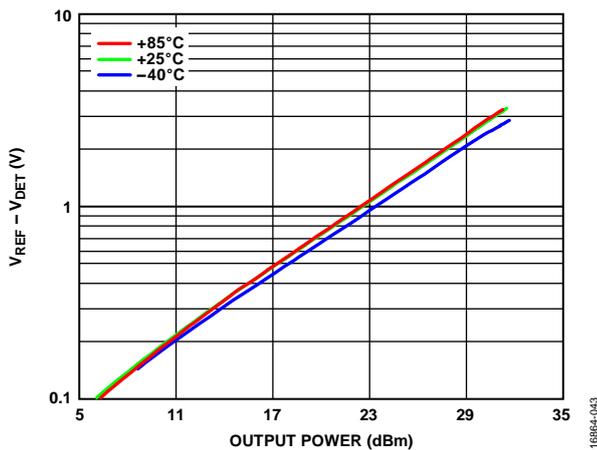


図 42. 様々な温度での $V_{REF} - V_{DET}$ と出力パワーの関係 (34GHz)

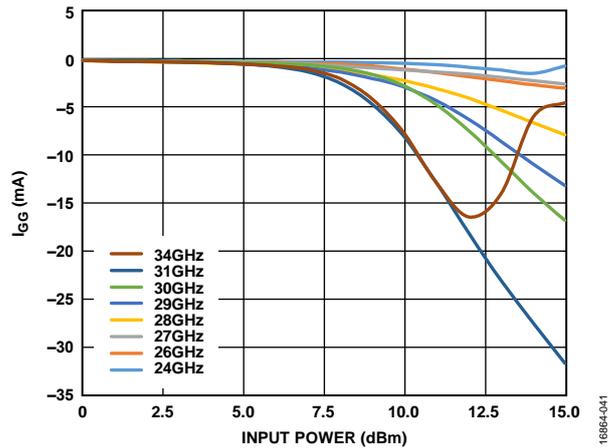


図 45. 様々な周波数でのゲート電流 (I_{GG}) と入力パワーの関係

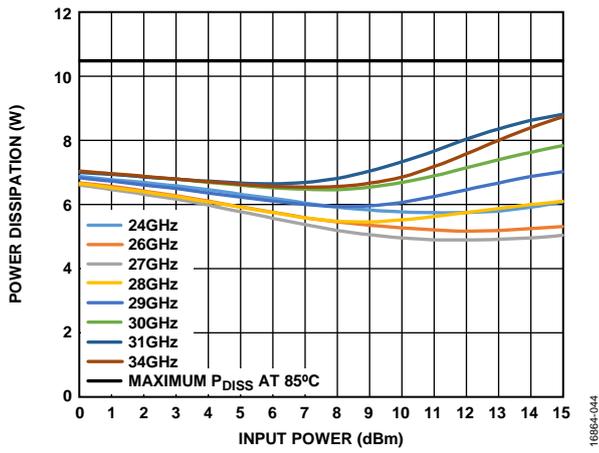


図 46. 様々な周波数での消費電力と入力パワーの関係、
T_A = 85°C

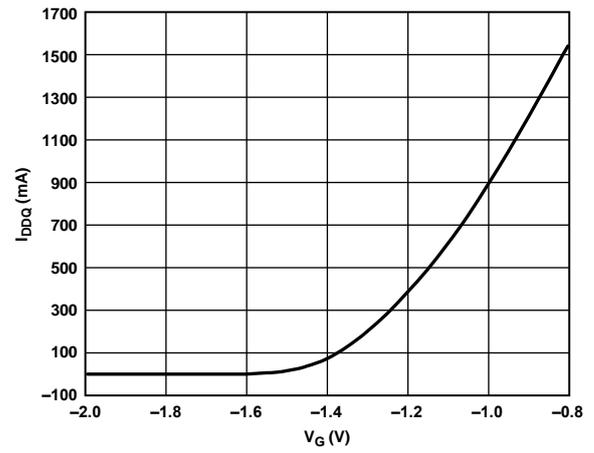


図 47. V_{DD} = 5.5V での I_{DQ} とゲート・バイアス電圧
(V_{Gx}) の関係、代表的デバイスの標準値

動作原理

HMC943APM5E はカスケード接続された 4 つのゲイン段で構成される GaAs pHEMT MMIC パワー・アンプで、1.5W 以上の出力を発揮します。簡略化した回路図を図 48 に示します。入力信号は等分され、4 つのゲイン段を通じて増幅されます。増幅されたこれらの信号は、出力で再び結合されます。使いやすくするため、入力も出力も内部で 50Ω に整合されています。

すべての段のデバイスのドレイン接続は、パッケージのピンを使って行うことができます。バイアスはすべての段で内部的にデバイスのゲートに接続されているので、ゲート電圧バイアスは V_{G1} または V_{G2} のどちらにでも加えることができます。

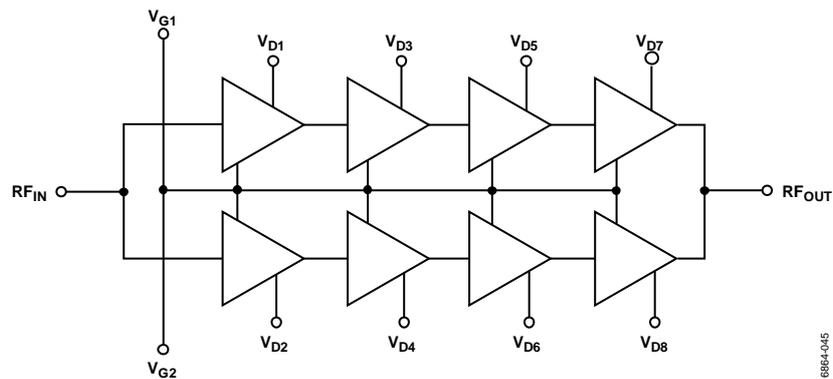


図 48. アンプ段の簡略回路図

アプリケーション情報

HMC943A は GaAs pHEMT MMIC パワー・アンプです。V_{Dx} と V_{Gx} はコンデンサを使ってバイパスする必要があります (図 51 参照)。ドレイン・バイアス電圧はすべての V_{Dx} ピンに、ゲート・バイアス電圧は V_{Gx} に加えてください。RF_{IN} ポートと RF_{OUT} ポートは信号を AC カップリングしますが、デバイスの ESD 耐性を向上させるために GND への DC 経路が確保されています。かなりのレベルの DC が生じると予想される場合は、RF_{IN} と RF_{OUT} の両方を外部で DC ブロッキングすることが望まれます。

このデバイスのすべての測定値は図 51 に示す評価用ボード回路図を使って取得されており、この回路は図 50 の評価用 PCB に示す形態に構成されています。

パワーアップ時の推奨バイアス・シーケンスを以下に示します。

1. 電源グラウンドを回路グラウンド (GND) に接続します。
2. V_{G1} または V_{G2} を -2V に設定します。
3. V_{Dx} を 5.5V に設定します。
4. I_{DDQ} が代表値の 1300mA になるまで、V_{G1} または V_{G2} を -2V からゆっくりと増加させます。
5. RF 信号を印加します。

パワーダウン時の推奨バイアス・シーケンスを以下に示します。

1. RF 信号をオフにします。
2. V_{G1} または V_{G2} を下げて -2V にします。
3. V_{Dx} を下げて 0V にします。
4. V_{G1} または V_{G2} を下げて 0V にします。

前出のバイアス条件 (V_{Dx} = 5.5V、I_{DDQ} = 1300mA) は、最適性能を得るための推奨動作点です。このデータシートで使われているデータは、推奨バイアス条件で得られたものです。HMC943APM5E を他のバイアス条件下で使用すると、代表的な性能特性のセクションに示す性能が得られないことがあります。

V_{DET} ピンと V_{REF} ピンは、内部パワー・ディテクタの出力ピンです。V_{DET} ピンは DC 電圧出力ピンで、内蔵ダイオードとコンデンサで整流された RF パワーが出力され、外付け抵抗を通じてバイアスされます。V_{REF} ピンは DC 電圧出力ピンで、リファレンス・ダイオード電圧が出力され、外付け抵抗を通じてバイアスされます。この電圧は、両方のダイオードの温度変動の影響を補償するために使われます。代表的な回路図を評価用ボード回路図のセクションに示します。この回路は、図 51 に示すように RF 出力パワーに対応する電圧を出力します。

パワー検出

このデバイスは、図 49 に示すように出力パワー検出回路を内蔵しています。パワー検出は、対応出力パワーに対する V_{REF} - V_{DET} を参照することによって行います。検出回路は、ダイオードを接続した 2 つの経路 V_{REF} と V_{DET} からなる回路で構成されています。RF 出力信号を V_{DET} 経路に接続すると、V_{DET} が変化します。接続された RF 信号はディテクタ・ダイオードによって整流され、更にシャント・コンデンサによってスムーズ・アウトされます。ディテクタ・ダイオードの順方向バイアス電圧は温度によって変化するので、計算時には V_{REF} をリファレンスとして温度補正を行います。

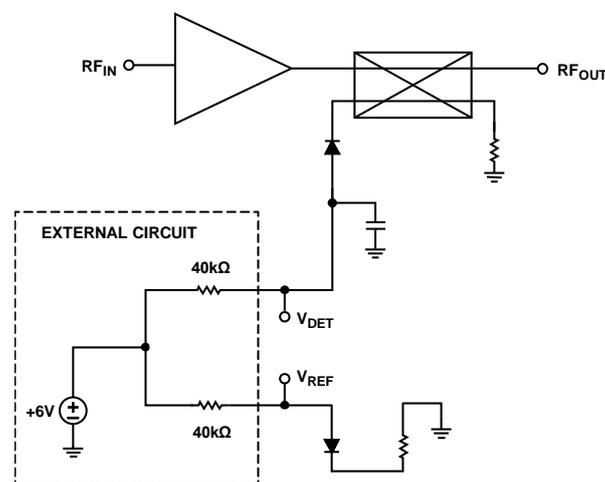


図 49. パワー検出回路

18864-046

評価用ボード

HMC943APM5E 評価用ボードは Rogers 4350 を材料として作られた 2 層ボードで、高周波 RF 設計に推奨される手法を使用しています。RF 入力トレースと RF 出力トレースの特性インピーダンスは 50Ω です。回路基板は SN96 ハンダを使ってヒート・シンクに取り付けられ、低熱抵抗の経路が確保されます。各部品は SN63 ハンダを使って取り付けられており、回路基板のヒート・シンク取り付けに悪影響を与えることなく表面実装部品のリワークを行うことが可能です。

評価用ボードと取り付けられた部品は、 $-40^{\circ}\text{C}\sim+85^{\circ}\text{C}$ の周囲温度範囲で動作できるように設計されています。動作時は、HMC943APM5E の温度を制御できるように、温度制御されたプレートに評価用ボードを取り付けてください。正しいバイアス・シーケンスについては、アプリケーション情報のセクションを参照してください。

図 51 に評価用ボードの回路図を示します。すべての部品を組み込んでテストした評価用回路ボード (図 50 参照) は、ご要望に応じてアナログ・デバイセスから入手できます。

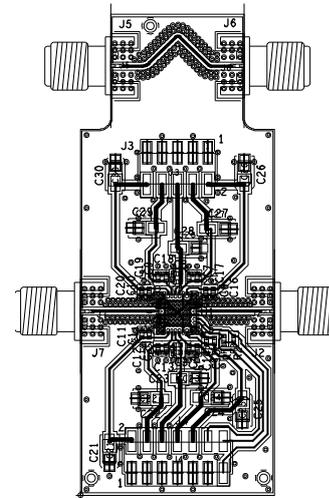


図 50. 評価用 PCB

表 6. 評価用 PCB EV1HMC943APM5 の部品表

| Item | Description |
|------------|--|
| J1, J2 | Connectors, SRI K connector, SRI 25-146-1000-92 |
| J3, J4 | DC pins |
| C1 to C10 | 100 pF capacitors, 0402 package |
| C11 to C20 | 10,000 pF capacitors, 0402 package |
| C21 to C30 | 4.7 μF capacitors, Case A package |
| R1, R2 | 40.2 k Ω resistors, 0402 package |
| U1 | HMC943APM5E amplifier |
| Heat Sink | Used for thermal transfer from the HMC943APM5E amplifier |
| PCB | EV1HMC943APM5 ¹ |

¹ 回路基板の材料は Rogers 4350 です。

評価用ボードの回路図

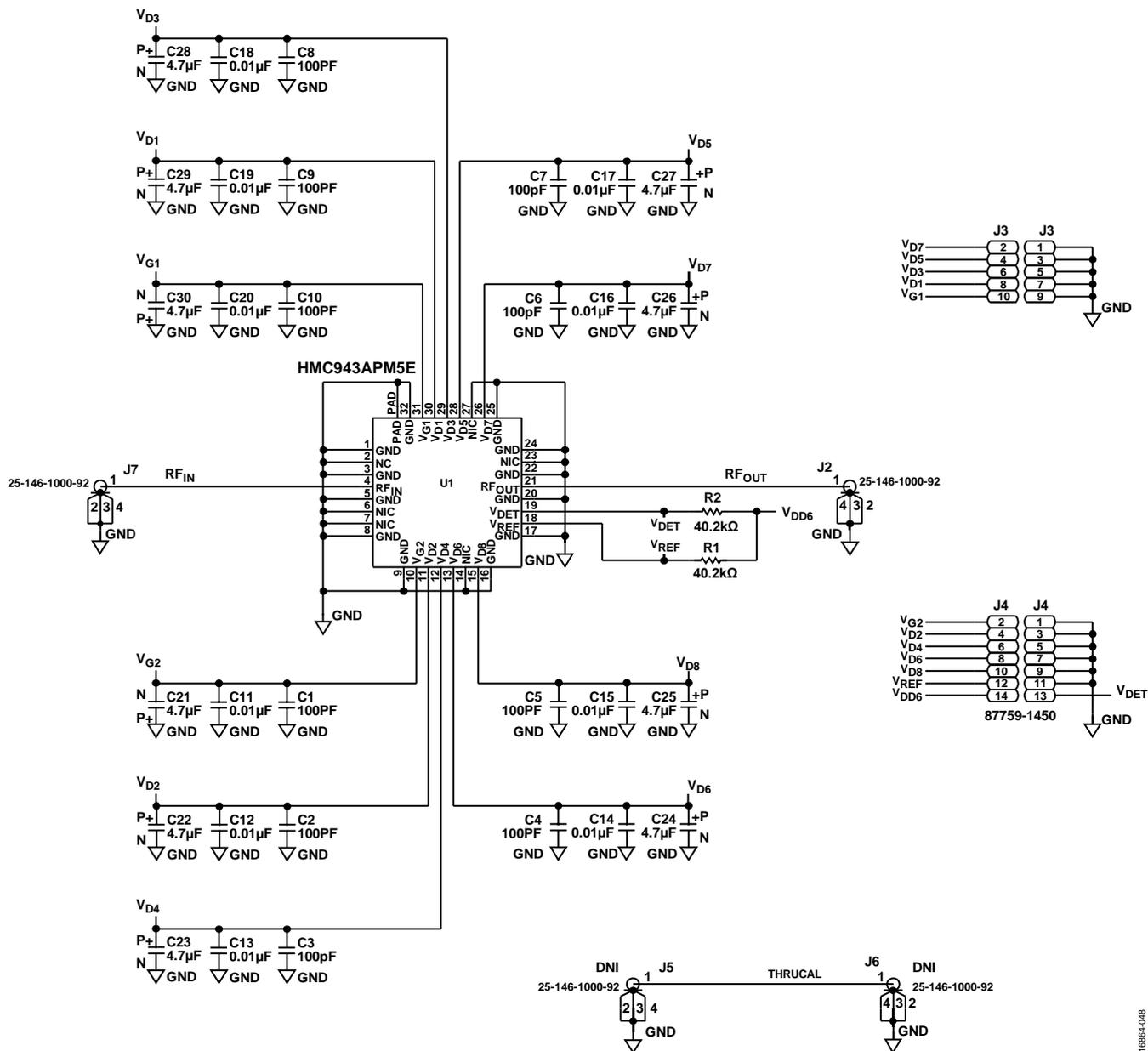


図 51. 評価用ボードの回路図

18864-048

外形寸法

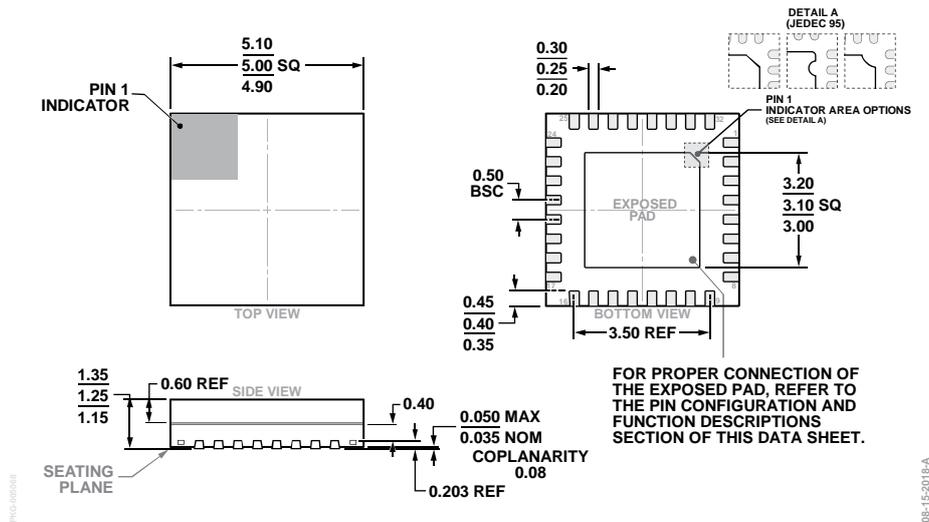


図 52. 32 ピン・リード・フレーム・チップ・スケール・パッケージ [LFCSP_CAV]
 5mm x 5mm ボディ、1.25mm パッケージ高
 (CG-32-2)
 寸法：mm

オーダー・ガイド

| Model ^{1,2} | Temperature Range | Moisture Sensitivity Level (MSL) Rating ³ | Package Description ⁴ | Package Option |
|----------------------|-------------------|--|----------------------------------|----------------|
| HMC943APM5E | -40°C to +85°C | MSL3 | 32-Lead LFCSP_CAV | CG-32-2 |
| HMC943APM5ETR | -40°C to +85°C | MSL3 | 32-Lead LFCSP_CAV | CG-32-2 |
| EV1HMC943APM5 | | | Evaluation Board | |

¹ すべてのモデルは RoHS 準拠製品です。

² 評価用ボードを発注する場合は、モデル番号 EV1HMC943APM5 をご指定ください。

³ 詳細については、絶対最大定格のセクションを参照してください。

⁴ HMC943APM5E と HMC943APM5ETR のピンは、ニッケル/パラジウム/金 (NiPdAu) 仕上げになっています。