



10W (42dBm) 超、2.7GHz～ 3.8GHz、GaN パワー・アンプ

データシート

HMC1114PM5E

特長

高い小信号ゲイン : 34.5dB (代表値)
高出力電力 : $P_{IN} = 18\text{dBm}$ で 42dBm (代表値)
高い PAE : $P_{IN} = 18\text{dBm}$ で 55% (代表値)
周波数範囲 : 2.7GHz～3.8GHz
電源電圧 : 静止電流 150mA で $V_{DD} = 28\text{V}$
5mm × 5mm、32 ピン LFCSP_CAV パッケージ

アプリケーション

公共モバイル無線の長時間バッテリー動作
ワイヤレス・インフラストラクチャのパワー・アンプ段
試験装置および計測装置
民生用および防衛用レーダー
汎用トランスミッタ増幅機器

機能ブロック図

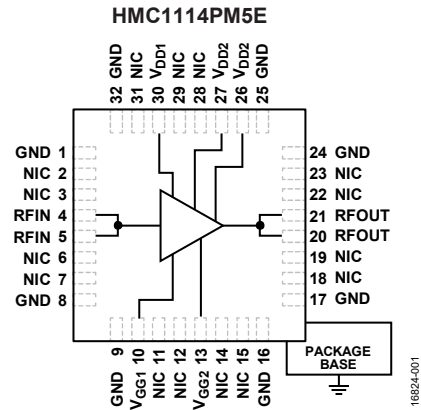


図 1.

概要

HMC1114PM5E は窒化ガリウム (GaN) 広帯域パワー・アンプで、18dBm の入力電力 (P_{IN}) で 2.7GHz～3.8GHz の瞬時帯域幅において最大 55% の電力付加効率 (PAE) と 10W 超 (最大 42dBm) (代表値) の電力を供給します。小信号レベルでのゲイン平坦度は 1dB 未満 (代表値) です。

HMC1114PM5E は、ワイヤレス・インフラストラクチャ、レーダー、公共モバイル無線、汎用増幅機器などのパルス波や連続波 (CW) のアプリケーションに最適です。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

Rev. 0

©2019 Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ株式会社

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル 10F
電話 03 (5402) 8200
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー 10F
電話 06 (6350) 6868
名古屋営業所 / 〒451-6038 愛知県名古屋市中区牛島町 6-1 名古屋ルーセントタワー 38F
電話 052 (569) 6300

目次

特長	1	ピン配置およびピン機能の説明	6
アプリケーション	1	インターフェース回路図	6
機能ブロック図	1	代表的な性能特性	7
概要	1	動作原理	14
改訂履歴	2	アプリケーション情報	15
仕様	3	推奨バイアス・シーケンス	15
電気仕様	3	代表的なアプリケーション回路	15
V _{DD} に対する総電源電流	4	評価用 PCB	16
絶対最大定格	5	外形寸法	17
熱抵抗	5	オーダー・ガイド	17
ESD に関する注意	5		

改訂履歴

9/2018—Revision 0: Initial Version

仕様

電気仕様

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、電源電圧 (V_{DD}) = 28V、静止電流 (I_{DDQ}) = 150mA、周波数範囲= 2.7GHz~3.2GHz。

表 1.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
FREQUENCY RANGE		2.7		3.2	GHz	
GAIN						
Small Signal Gain		31	34.5		dB	
Gain Flatness			0.8		dB	
RETURN LOSS						
Input			12		dB	
Output			7.5		dB	
POWER						
Output Power	P_{OUT}		42		dBm	$P_{IN} = 16\text{ dBm}$
			42		dBm	$P_{IN} = 18\text{ dBm}$
Power Gain			25.5		dB	$P_{IN} = 16\text{ dBm}$
			25.5		dB	$P_{IN} = 18\text{ dBm}$
Power Added Efficiency	PAE		47.5		%	$P_{IN} = 16\text{ dBm}$
			47.5		%	$P_{IN} = 18\text{ dBm}$
OUTPUT THIRD-ORDER INTERCEPT	IP3		42.5		dBm	P_{OUT} per tone = 30 dBm
NOISE FIGURE	NF		5.5		dB	
QUIESCENT CURRENT	I_{DDQ}		150		mA	Adjust the gate bias control voltage (V_{GG}) from -5 V to 0 V to achieve $I_{DDQ} = 150\text{ mA}$, $V_{GG} = -2.78\text{ V}$ typical to achieve $I_{DDQ} = 150\text{ mA}$
SUPPLY VOLTAGE	V_{DD}	24	28	32	V	

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 28\text{V}$ 、 $I_{DDQ} = 150\text{mA}$ 、周波数範囲= 3.2GHz~3.8GHz。

表 2.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
FREQUENCY RANGE		3.2		3.8	GHz	
GAIN						
Small Signal Gain		30	33.5		dB	
Gain Flatness			1		dB	
RETURN LOSS						
Input			18		dB	
Output			10		dB	
POWER						
Output Power	P_{OUT}		41.5		dBm	$P_{IN} = 16\text{ dBm}$
			41.5		dBm	$P_{IN} = 18\text{ dBm}$
Power Gain			24		dB	$P_{IN} = 16\text{ dBm}$
			23.5		dB	$P_{IN} = 18\text{ dBm}$
Power Added Efficiency	PAE		52		%	$P_{IN} = 16\text{ dBm}$
			55		%	$P_{IN} = 18\text{ dBm}$
OUTPUT THIRD-ORDER INTERCEPT	IP3		44		dBm	P_{OUT} per tone = 30 dBm
NOISE FIGURE	NF		5		dB	
QUIESCENT CURRENT	I_{DDQ}		150		mA	Adjust V_{GG} from -5 V to 0 V to achieve $I_{DDQ} = 150\text{ mA}$, $V_{GG} = -2.78\text{ V}$ typical to achieve $I_{DDQ} = 150\text{ mA}$
SUPPLY VOLTAGE	V_{DD}	24	28	32	V	

V_{DD} に対する総電源電流

表 3.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
QUIESCENT CURRENT	I _{DDQ}					Adjust V _{GG} between −5 V and 0 V to achieve I _{DDQ} = 150 mA typical
			150		mA	V _{DD} = 24 V
			150		mA	V _{DD} = 28 V
			150		mA	V _{DD} = 32 V

絶対最大定格

表 4.

Parameter	Rating
V_{DD}	35 V
V_{GG}	−8 V to 0 V dc
Radio Frequency Input (RFIN) Power	30 dBm
Maximum Voltage Standing Wave Ratio (VSWR) ¹	6:1
Channel Temperature	225°C
Maximum Peak Reflow Temperature (Moisture Sensitivity Level 3 (MSL3)) ²	260°C
Continuous Power Dissipation, P_{DISS} ($T_A = 85^\circ\text{C}$, Derate 182 mW/°C Above 85°C)	25.5 W
Storage Temperature Range	−65°C to +150°C
Operating Temperature Range	−40°C to +85°C
Electrostatic Discharge (ESD) Sensitivity Human Body Model (HBM)	Class 1A, passed 250 V

¹ 最大消費電力によって制限されます。

² 詳細については、オーダー・ガイドを参照してください。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、プリント回路基板（PCB）の設計と動作環境に直接関連しています。PCB の熱設計には、細心の注意を払う必要があります。

θ_{JC} は、ジャンクションからケースへの熱抵抗です。

表 5. 熱抵抗

Package Type	θ_{JC} ¹	Unit
CG-32-2	5.5	°C/W

¹ 熱抵抗 (θ_{JC}) は、熱がチャンネルから PCB ヘグラウンド・パッドを通じた熱伝導のみで伝達されると共に、グラウンド・パッドの動作温度が 85°C で一定に保たれているという条件のもと、シミュレーションによって決定されています。

ESD に関する注意



ESD（静電放電）の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

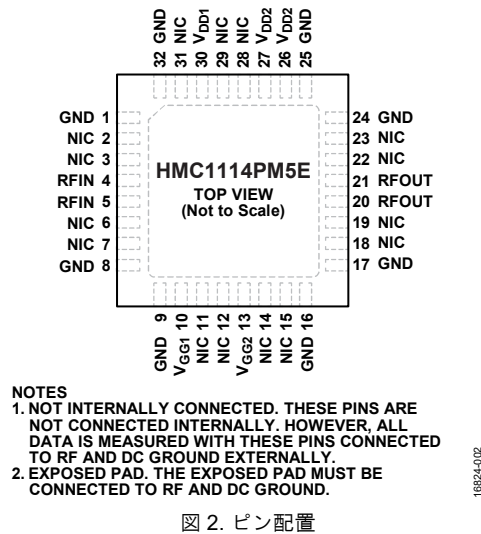


図 2. ピン配置

表 6. ピン機能の説明

ピン番号	記号	説明
1, 8, 9, 16, 17, 24, 25, 32	GND	グラウンド。これらのピンは RF/DC グラウンドに接続する必要があります。GND インターフェース回路図については、図 3 を参照してください。
2, 3, 6, 7, 11, 12, 14, 15, 18, 19, 22, 23, 28, 29, 31	NIC	内部では未接続。これらのピンは、内部で接続されません。しかし、すべてのデータはこれらのピンを外部で RF/DC グラウンドに接続して測定されています。
4, 5	RFIN	RF 入力。この 2 本のピンは AC カップリングされ、 50Ω に整合されています。RFIN インターフェース回路図については、図 4 を参照してください。
10, 13	V_{GG1} , V_{GG2}	ゲート制御電圧ピン。 $1\mu\text{F}$ と $10\mu\text{F}$ の外付けバイパス・コンデンサが必要です。 V_{GG1} と V_{GG2} のインターフェース回路図については、図 5 を参照してください。
20, 21	RFOUT	RF 出力。この 2 本のピンは AC カップリングされ、 50Ω に整合されています。RFOUT インターフェース回路図については、図 6 を参照してください。
26, 27, 30	V_{DD1} , V_{DD2}	アンプのドレイン・バイアス・ピン。 1000pF 、 $1\mu\text{F}$ 、 $10\mu\text{F}$ の外付けバイパス・コンデンサが必要です。 V_{DD1} と V_{DD2} のインターフェース回路図については、図 7 を参照してください。
	EPAD	露出パッド。露出パッドは RF/DC グラウンドに接続する必要があります。

インターフェース回路図



図 3. GND インターフェース

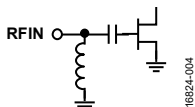


図 4. RFIN インターフェース

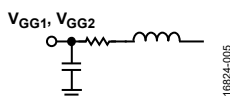
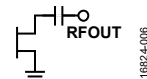
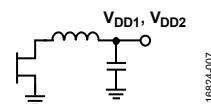
図 5. V_{GG1} および V_{GG2} インターフェース

図 6. RFOUT インターフェース

図 7. V_{DD1} および V_{DD2} インターフェース

代表的な性能特性

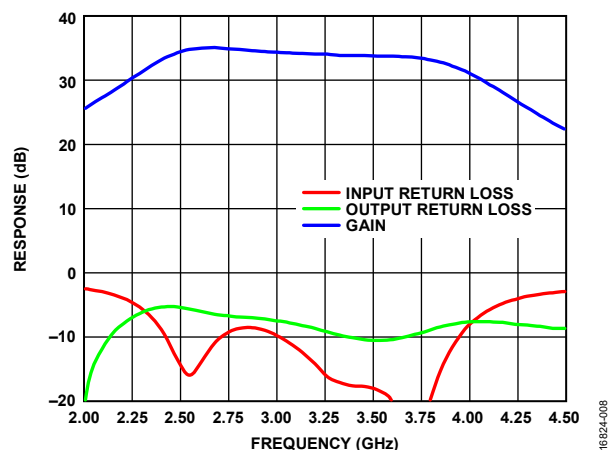


図 8. 広帯域での小信号ゲインおよびリターン・ロス（応答）の周波数特性

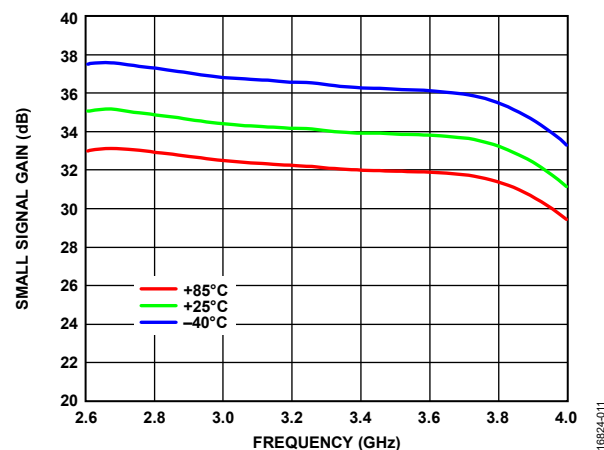


図 11. 様々な温度での小信号ゲインの周波数特性

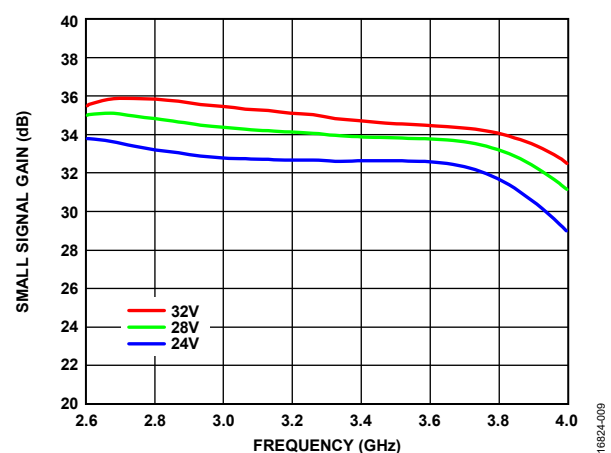


図 9. 様々な電源電圧での小信号ゲインの周波数特性

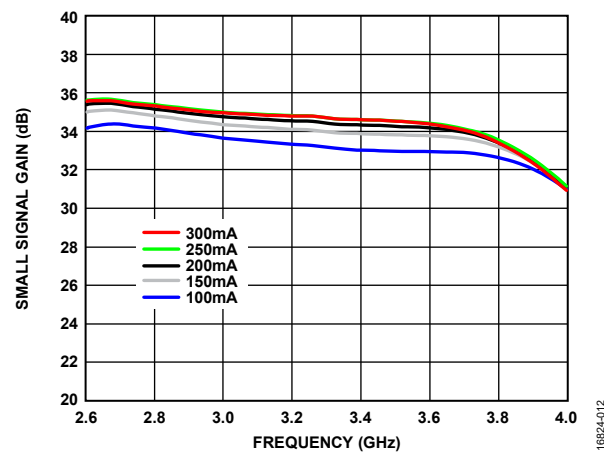


図 12. 様々な静止電流での小信号ゲインの周波数特性

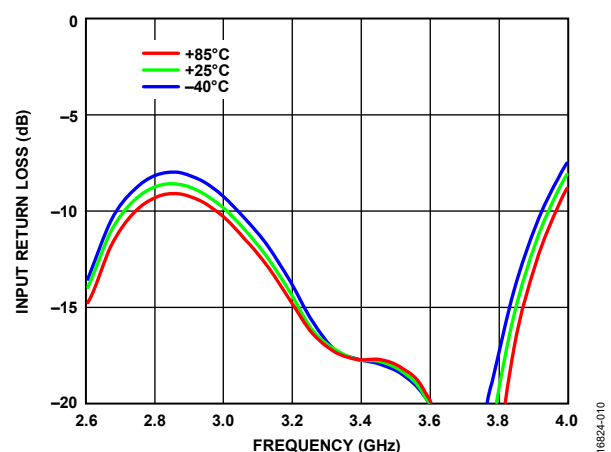


図 10. 様々な温度での入力リターン・ロスの周波数特性

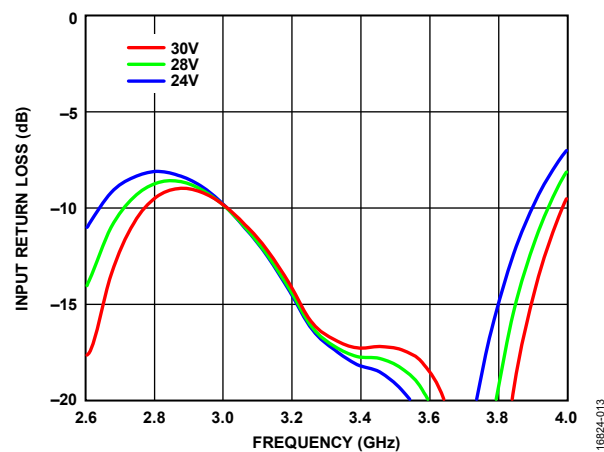


図 13. 様々な電源電圧での入力リターン・ロスの周波数特性

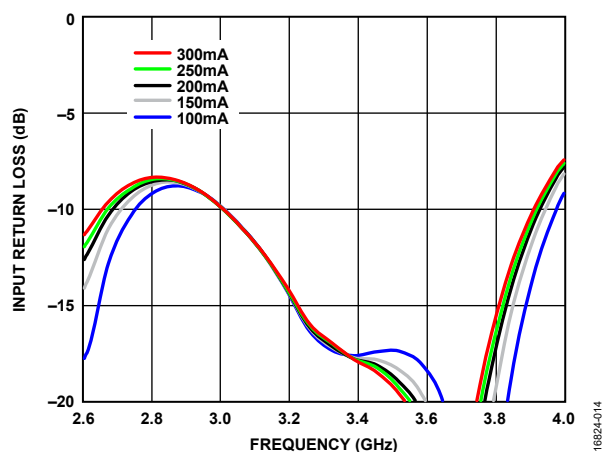


図 14. 様々な静止電流での入力リターン・ロスの周波数特性

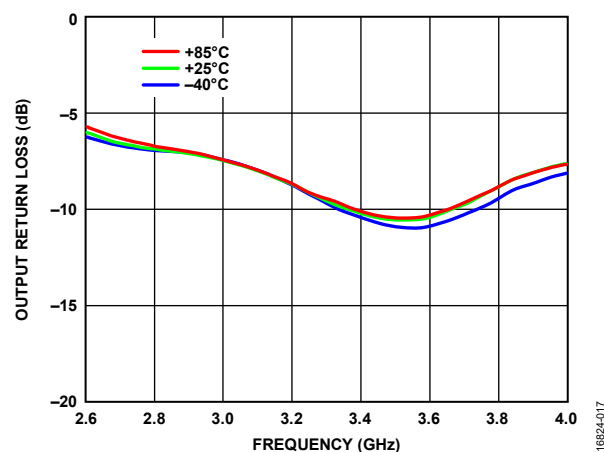


図 17. 様々な温度での出力リターン・ロスの周波数特性

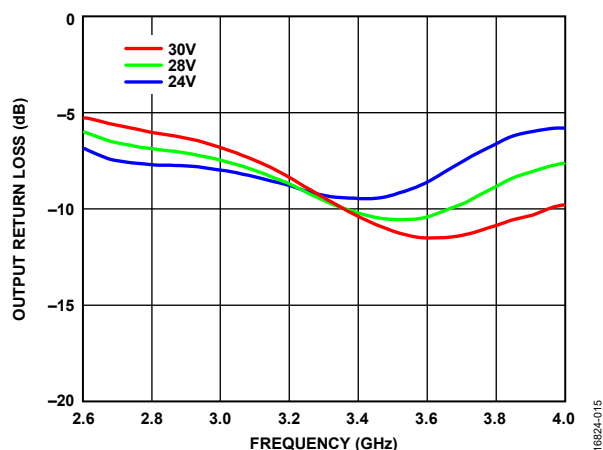


図 15. 様々な電源電圧での出力リターン・ロスの周波数特性

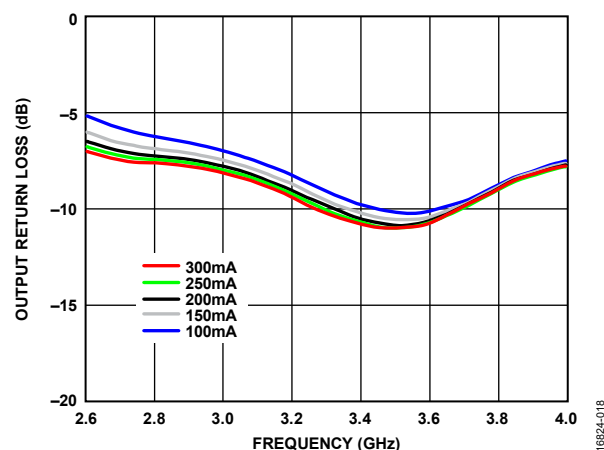


図 18. 様々な静止電流での出力リターン・ロスの周波数特性

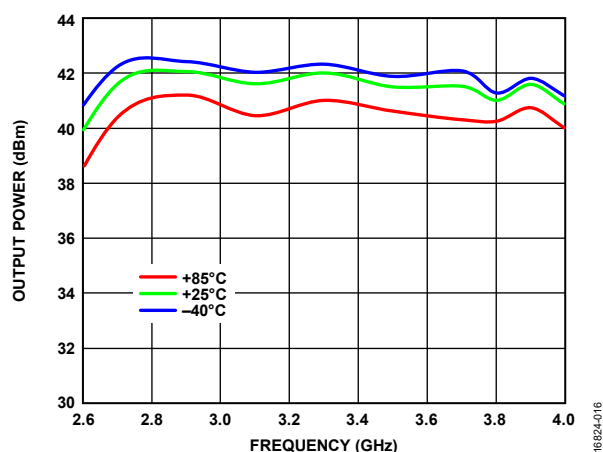


図 16. 様々な温度での出力電力の周波数特性、入力電力= 16dBm

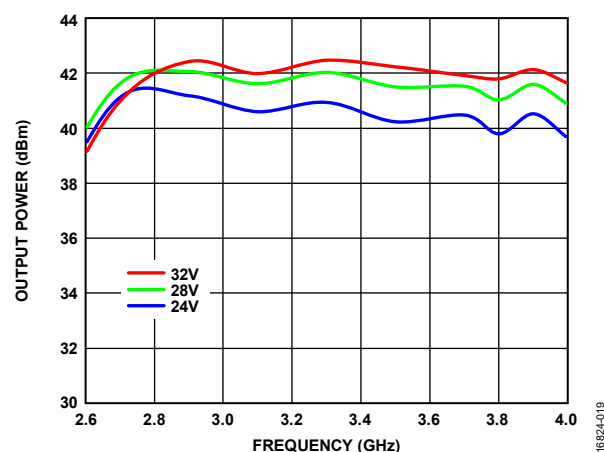


図 19. 様々な電源電圧での出力電力の周波数特性、
入力電力= 16dBm

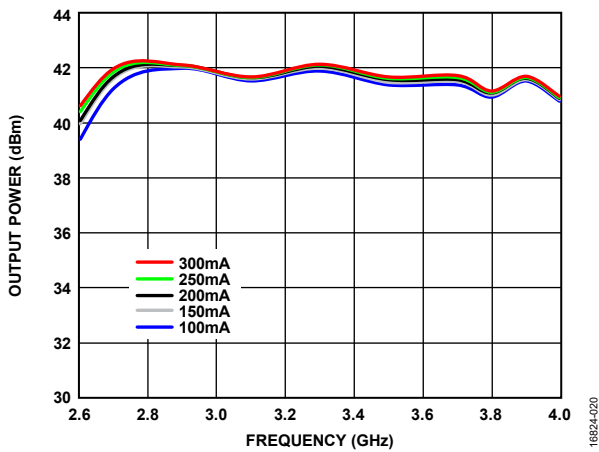


図 20. 様々な静止電流での出力電力の周波数特性、
入力電力= 16dBm

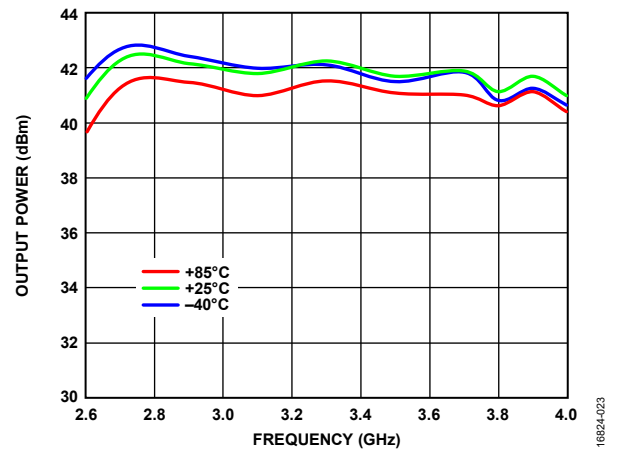


図 23. 様々な温度での出力電力の周波数特性、
入力電力= 18dBm

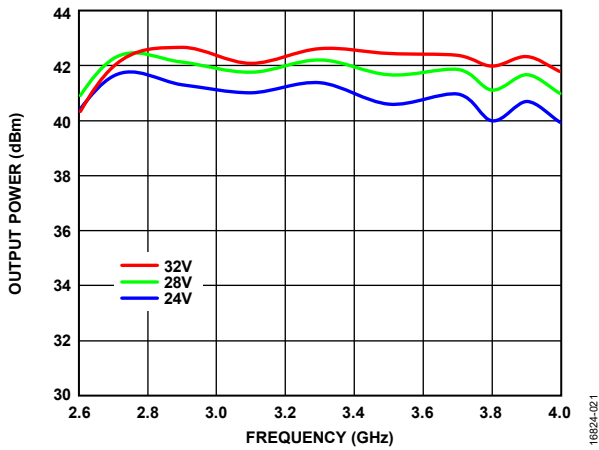


図 21. 様々な電源電圧での出力電力の周波数特性、
入力電力= 18dBm

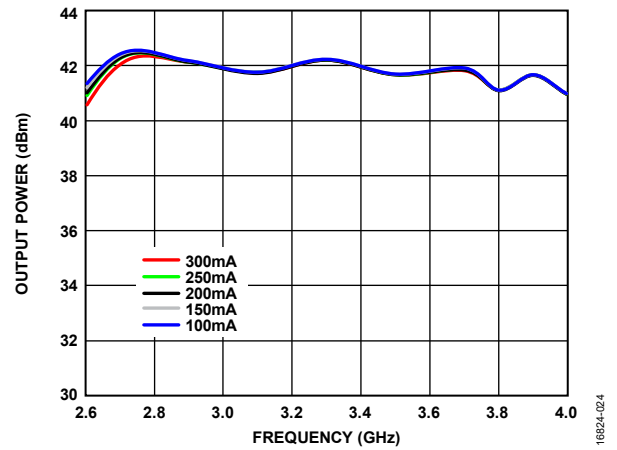


図 24. 様々な静止電流での出力電力の周波数特性、
入力電力= 18dBm

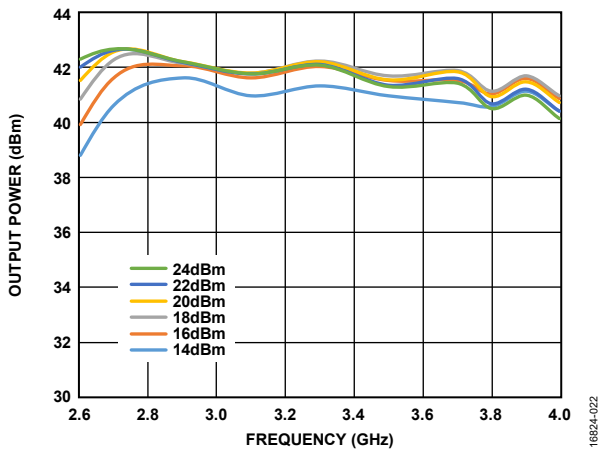


図 22. 様々な入力電力での出力電力の周波数特性

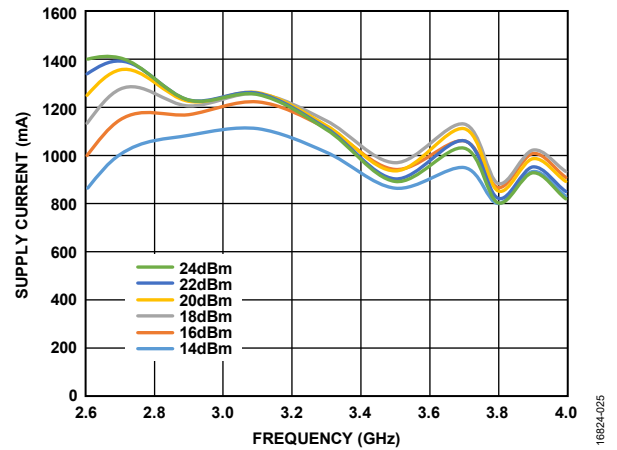


図 25. 様々な入力電力での電源電流の周波数特性

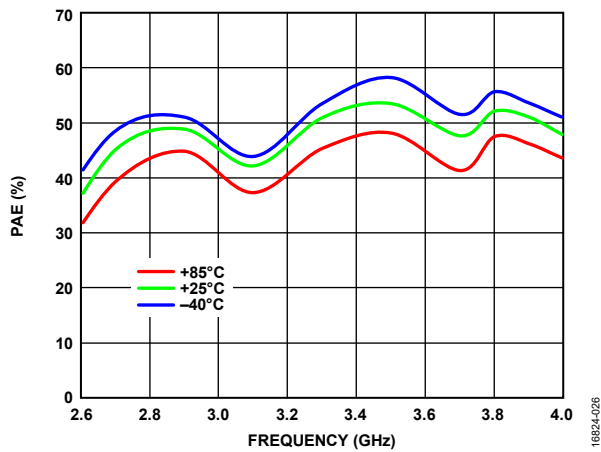


図 26. 様々な温度での PAE の周波数特性、入力電力= 16dBm

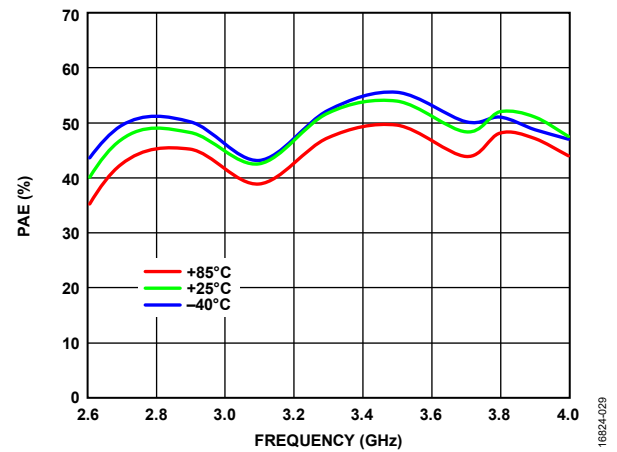


図 29. 様々な温度での PAE の周波数特性、入力電力= 18dBm

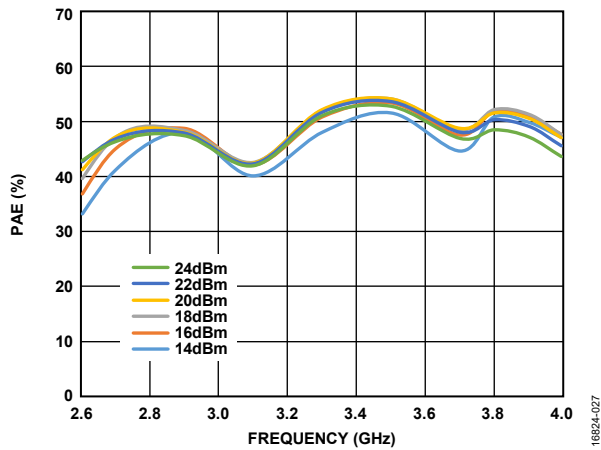


図 27. 様々な入力電力での PAE の周波数特性

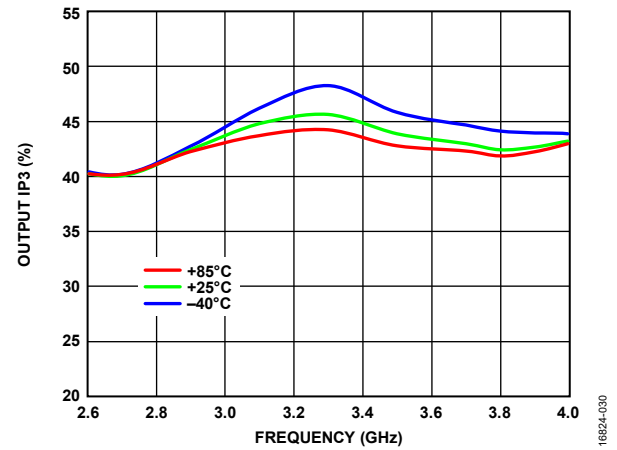


図 30. 様々な温度での出力 IP3 の周波数特性、
トーンあたり $P_{OUT} = 30\text{dBm}$

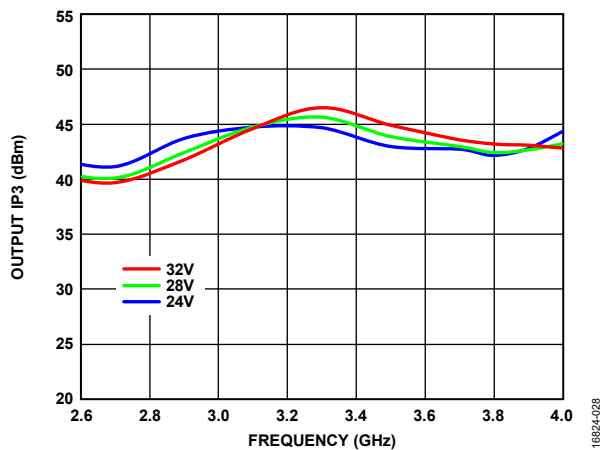


図 28. 様々な電源電圧での出力 IP3 の周波数特性、
トーンあたり $P_{OUT} = 30\text{dBm}$

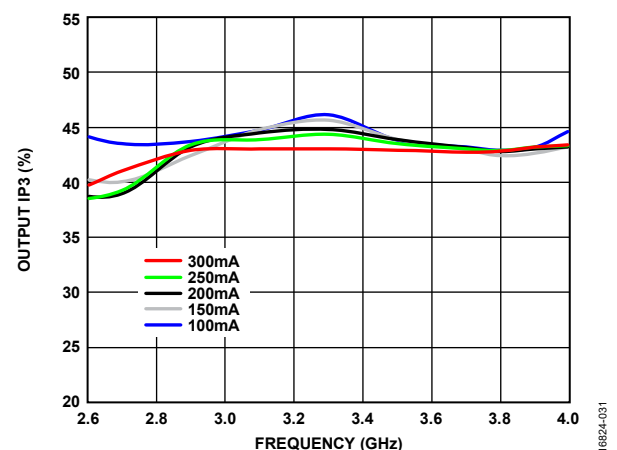


図 31. 様々な静止電流での出力 IP3 の周波数特性、
トーンあたり $P_{OUT} = 30\text{dBm}$

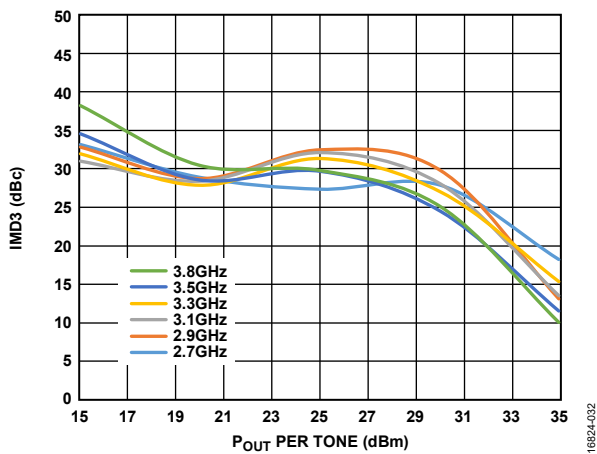


図 32. 出力 3 次相互変調歪み (IMD3) と
トーンあたり P_{OUT} の関係、 $V_{DD} = 24V$

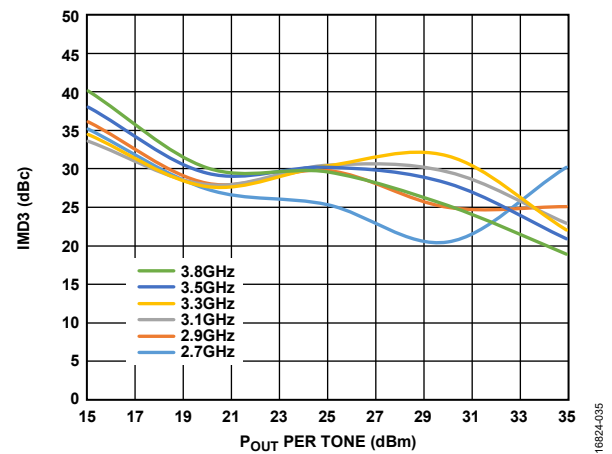


図 35. IMD3 とトーンあたり P_{OUT} の関係、 $V_{DD} = 28V$

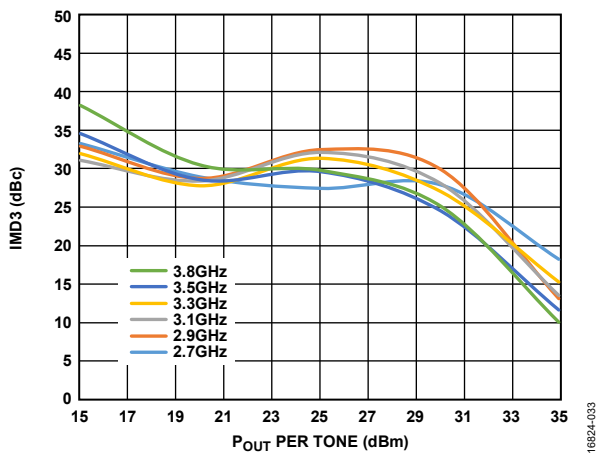


図 33. IMD3 とトーンあたり P_{OUT} の関係、 $V_{DD} = 32V$

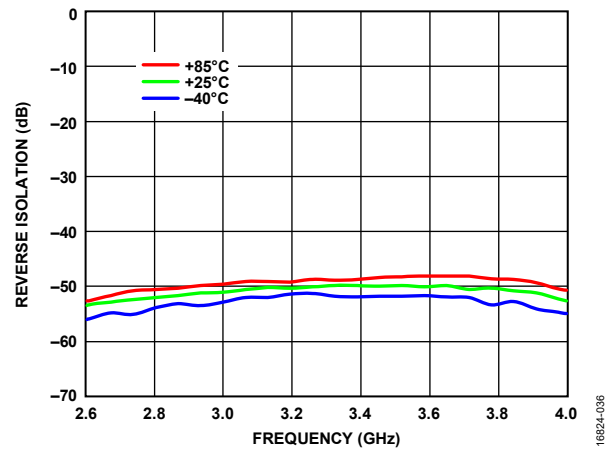


図 36. 様々な温度でのリバース・アイソレーションの周波数特性

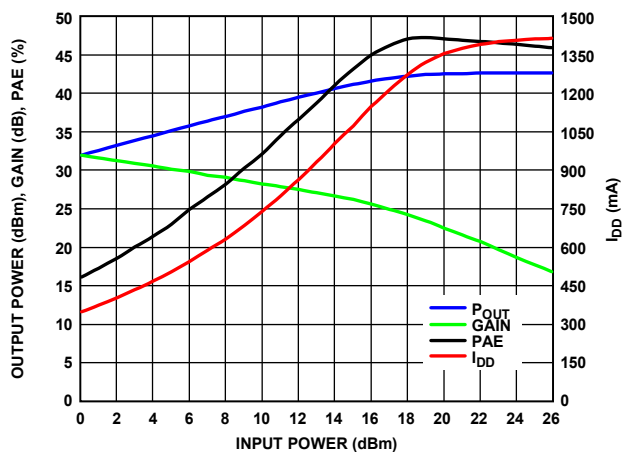


図 34. 出力電力、ゲイン、PAE、総電源電流 (I_{DD}) と
入力電力の関係、2.7GHz

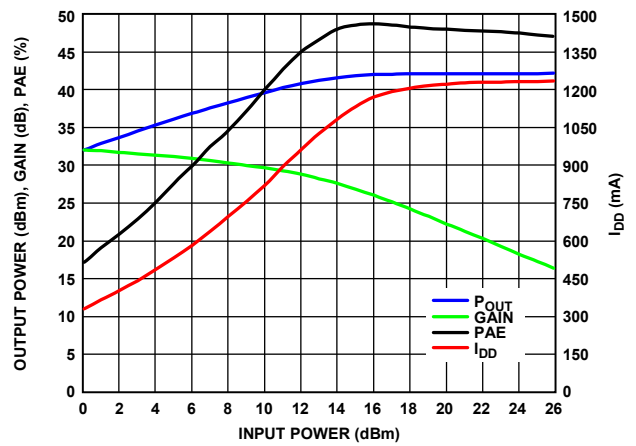


図 37. 出力電力、ゲイン、PAE、 I_{DD} と入力電力の関係、2.9GHz

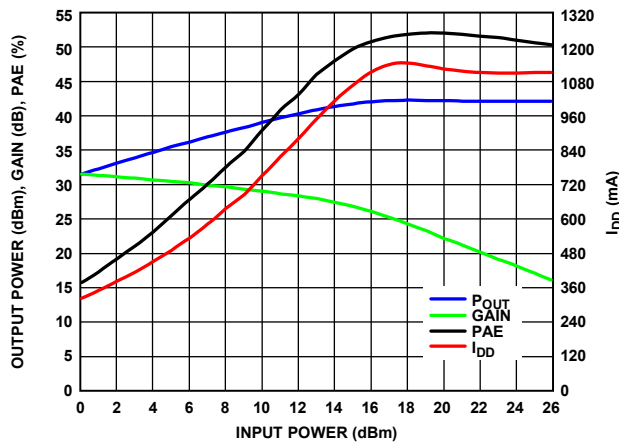


図 38. 出力電力、ゲイン、PAE、 I_{DD} と入力電力の関係、3.3GHz

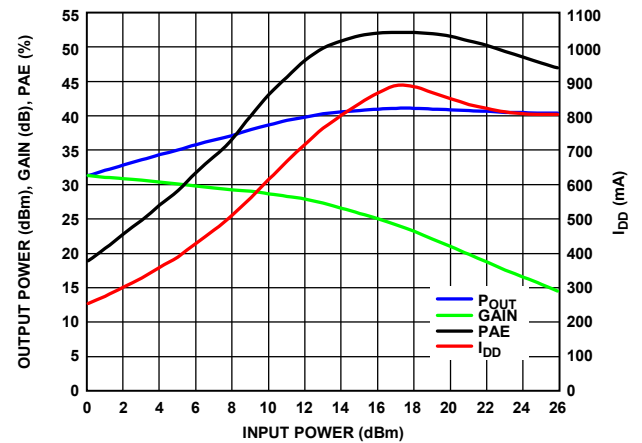


図 41. 出力電力、ゲイン、PAE、 I_{DD} と入力電力の関係、3.8GHz

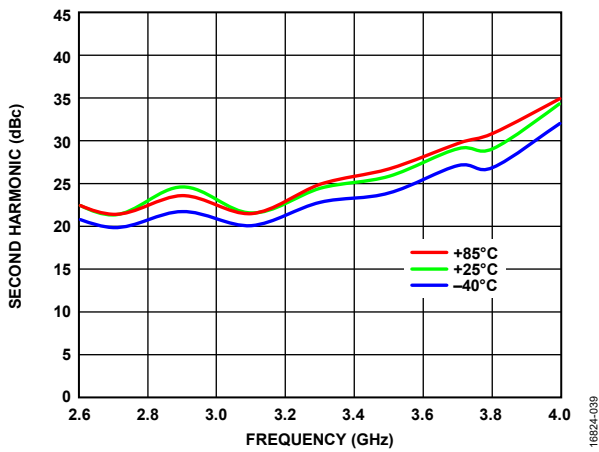


図 39. 様々な温度での第2高調波の周波数特性、 $P_{OUT} = 30\text{dBm}$

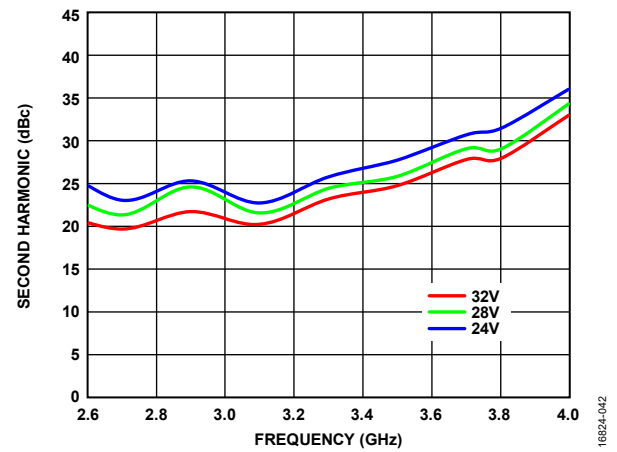


図 42. 様々な電源電圧での第2高調波の周波数特性、 $P_{OUT} = 30\text{dBm}$

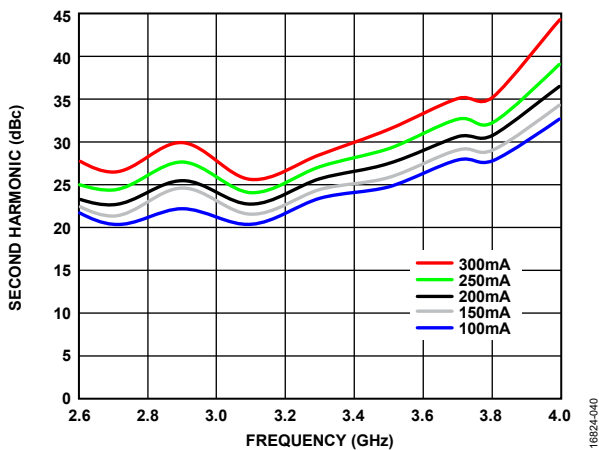


図 40. 様々な静止電流での第2高調波の周波数特性、 $P_{OUT} = 30\text{dBm}$

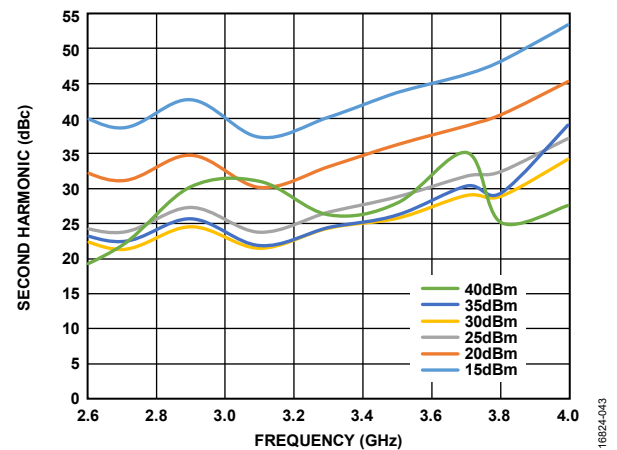


図 43. 様々な出力電力での第2高調波の周波数特性

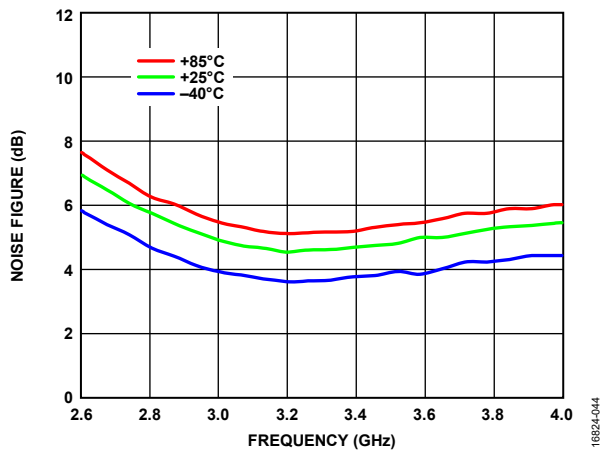


図 44. 様々な温度でのノイズ指数の周波数特性

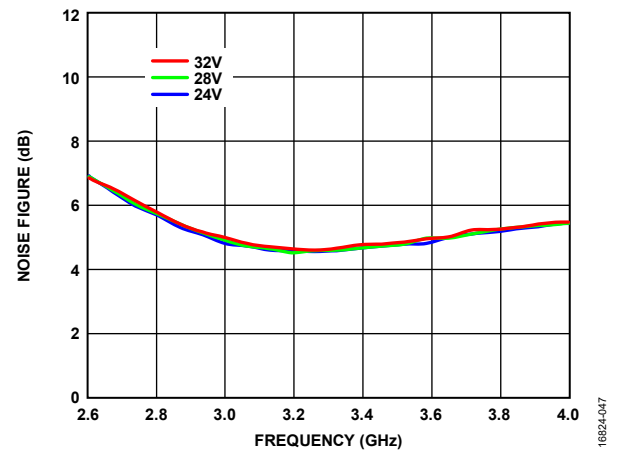


図 47. 様々な電源電圧でのノイズ指数の周波数特性

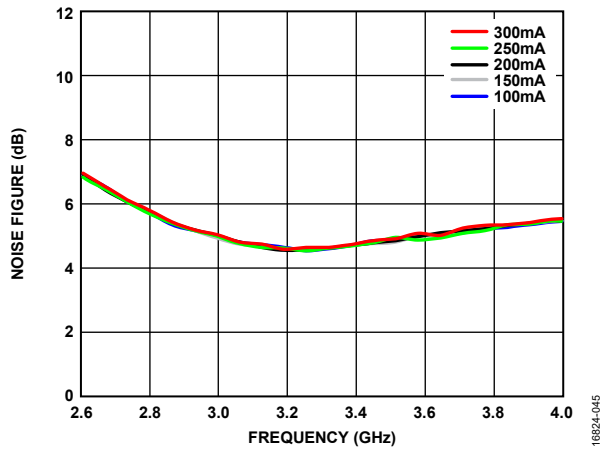


図 45. 様々な静止電流でのノイズ指数の周波数特性

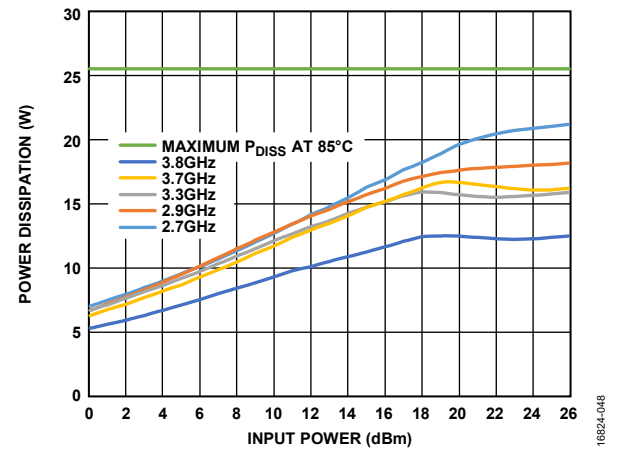


図 48. 様々な周波数での消費電力と入力電力の関係、 $T_A = 85^\circ\text{C}$

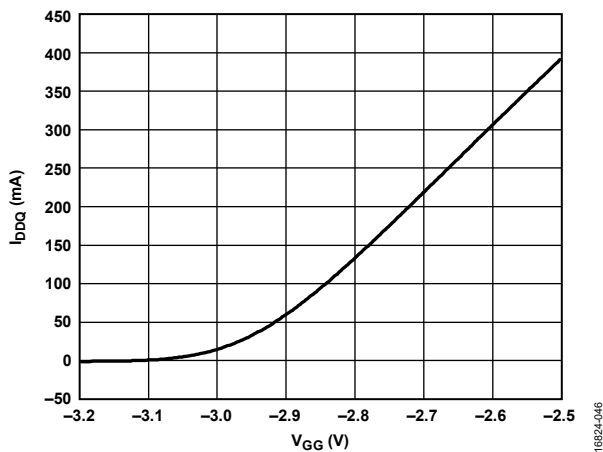


図 46. I_{DDQ} と V_{GG} の関係、 $V_{DD} = 28\text{V}$ 、標準的なデバイスによる代表値

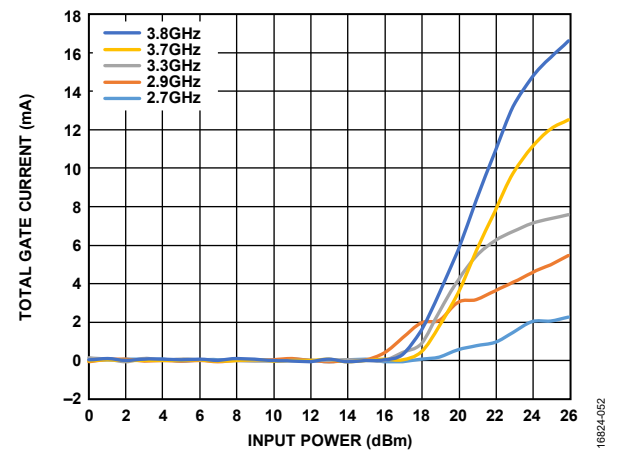


図 49. 様々な周波数での総ゲート電流と入力電力の関係、 $V_{DD} = 28\text{V}$

動作原理

HMC1114PM5E は、10W 超 (42dBm) の GaN パワー・アンプで、直列に接続された 2 つのゲイン段で構成されています。図 50 にこのアンプの基本的なブロック図を示します。

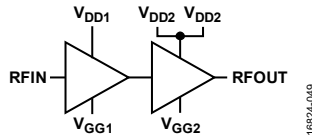


図 50. 基本的なブロック図

推奨の DC バイアス条件によってデバイスの AB 級動作を実現できるため、PAE レベルが最大 55% (代表値) に向上し、42dBm (代表値) の高い P_{OUT} が得られます。V_{GG1} および V_{GG2} パッドに電圧を印加することによって電界効果トランジスタ (FET) のゲート・バイアスが設定され、ドレイン電流が制御されます。このため、V_{GG1} および V_{GG2} パッドには、必ずバイアス電圧を印加しなければなりません。

HMC1114PM5E には、2.7GHz~3.8GHz の周波数範囲で 50Ω (公称値) のインピーダンスを持つシングルエンドの入出力ポートが搭載されています。したがって、このデバイスはインピーダンス・マッチング回路を使用することなく 50Ω システムに直接実装できます。また、外付けのマッチング回路なしに複数の HMC1114PM5E アンプをカスケード接続することも可能です。入出力インピーダンスは、温度と電源電圧の変動に対して十分に安定なため、インピーダンス・マッチングの補償回路は不要です。

安定した動作を実現するためには、GND ピンとパッケージ底面の露出パッドを低インダクタンスでグラウンドに接続することが重要です。HMC1114PM5E の性能を最大限に引き出すと共にデバイスの損傷を防止するには、絶対最大定格を超えてはなりません。

アプリケーション情報

HMC1114PM5E を動作させるための基本的な接続方法を図 51 に示します。RFIN ポートは DC カップリングされています。RFIN ポートには、適切な値の外付け DC 阻止コンデンサが必要です。RFOUT ポートには DC 阻止コンデンサが内蔵されているため、外付けの AC カップリング・コンデンサは不要です。

推奨バイアス・シーケンス

パワーアップ時

パワーアップ時の推奨バイアス・シーケンスは以下のとおりです。

1. 電源グラウンドを回路のグラウンド (GND) に接続します。
2. V_{GG1} と V_{GG2} を $-8V$ にセットします。
3. V_{DD1} と V_{DD2} を $28V$ にセットします。
4. $I_{DDQ} = 150mA$ (代表値) に達するまで V_{GG1} と V_{GG2} を上昇させます。
5. RF 信号を印加します。

パワーダウン時

パワーダウン時の推奨バイアス・シーケンスは以下のとおりです。

1. RF 信号をオフにします。
2. V_{GG1} を $-8V$ まで降下させ、 $I_{DDQ} = 0mA$ にします。
3. V_{DD1} と V_{DD2} を $0V$ に降下させます。
4. V_{GG1} を $0V$ に上昇させます。

特に指定のない限り、すべての測定値およびデータは、評価用ボード (図 52 参照) の代表的なアプリケーション回路 (図 51 参照) を使用して取得しています。また、バイアスは推奨バイアス・シーケンスのセクションで説明した条件に従って印加しています。 V_{DD1} および 2 本の V_{DD2} ピンは互いに接続されています。同様に、 V_{GG1} および V_{GG2} ピンも互いに接続されています。推奨バイアス・シーケンスのセクションに示したバイアス条件は、デバイス全体の性能を最適化するために推奨する動作ポイントです。異なるバイアス条件で動作させると、表 1 および表 2 に示した性能とは異なる性能が得られる可能性があります。 V_{DD1} および V_{DD2} レベルを上昇させると、通常、ゲインと P_{OUT} は大きくなりますが、その代わりに消費電力も大きくなります。この特性については、代表的な性能特性のセクションを参照してください。 P_{SAT} に対する条件が厳しくないアプリケーションでは、HMC1114PM5E の V_{DD1} と V_{DD2} を小さくして消費電力を向上させることができます。デバイスを損傷させずに最大限の性能を得るには、推奨バイアス・シーケンスのセクションで説明した順序に従ってバイアスしてください。

代表的なアプリケーション回路

図 51 に代表的なアプリケーション回路を示します。

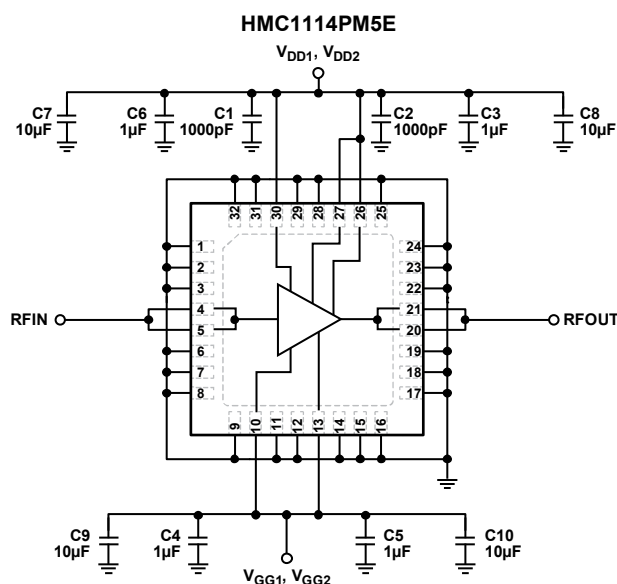


図 51. 代表的なアプリケーション回路

評価用 PCB

図 52 に EV1HMC1114PM5 (08-047732) 評価用 PCB を示します。

このアプリケーションで使用する回路基板には、RF 回路設計技術を使用します。信号ラインのインピーダンスを 50Ω にし、パッケージのグラウンド・ピンと露出パッドは、図 52 に示すもの

と同様のグラウンド・プレーンに直接接続します。十分な数のビア・ホールを用いて、グラウンド・プレーンの上面と底面を接続してください。図 52 に示した評価用 PCB は、要求に応じてアナログ・デバイセズから提供されます。

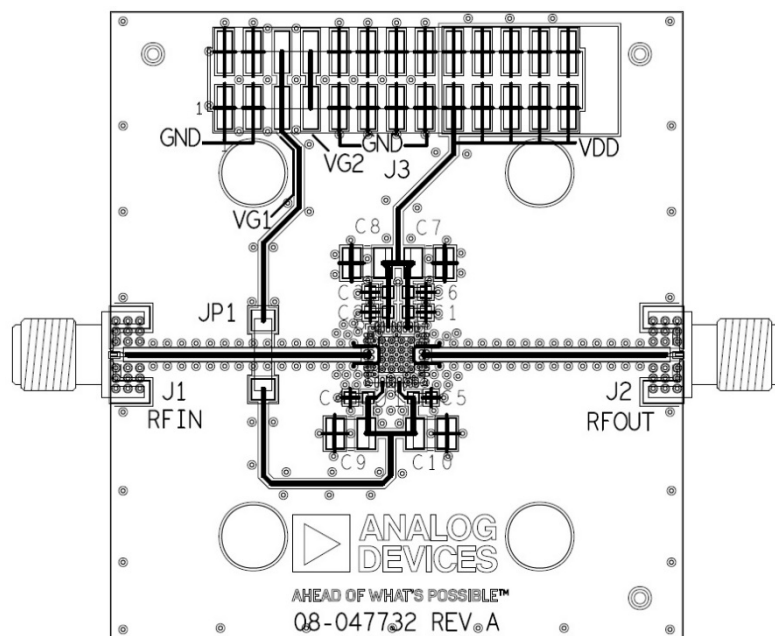


図 52. EV1HMC1114PM5 (08-047732) 評価用 PCB

表 7. EV1HMC1114PM5 評価用ボードの部品表

Item	Description
J1, J2	25-146-1000-92
J3	DC pins
JP1	Preform jumper
C1, C2	1000 pF capacitors, 0603 package
C3 to C6	1 μ F capacitors, 0603 package
C7 to C10	10 μ F capacitors, 1210 package
U1	HMC1114PM5E amplifier
PCB	08-047732, Revision A evaluation PCB; circuit board material: Rogers 4350 or Arlon 25FR
Heat sink	Used for thermal transfer from the HMC1114PM5E amplifier

外形寸法

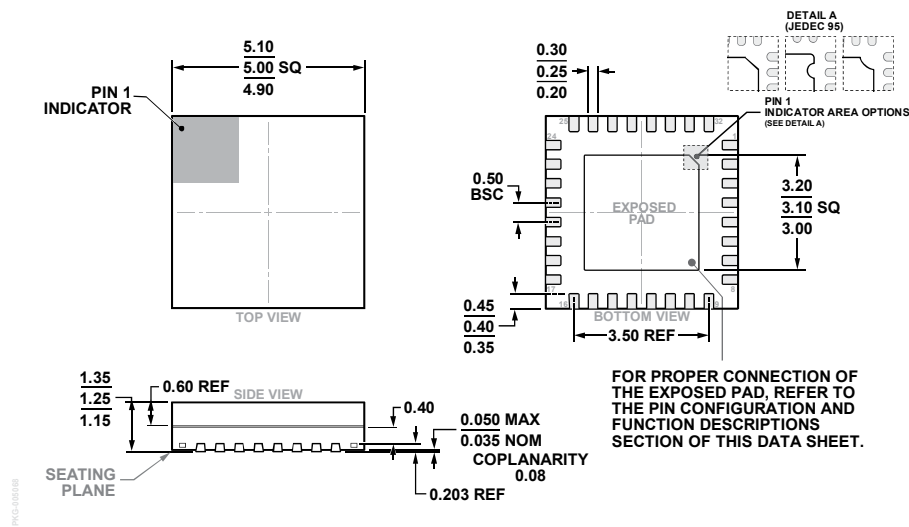


図 53. 32 ピン・リード・フレーム・チップ・スケール・パッケージ、プリモールド・キャビティ [LFCSP_CAV]
5mm × 5mm ボディ、1.25mm パッケージ高
(CG-32-2)
寸法：mm

オーダー・ガイド

Model ^{1,2}	Temperature Range	MSL Rating ³	Package Description ⁴	Package Option
HMC1114PM5E	−40°C to +85°C	MSL3	32-Lead Lead Frame Chip Scale Package, Premolded Cavity [LFCSP_CAV]	CG-32-2
HMC1114PM5ETR	−40°C to +85°C	MSL3	32-Lead Lead Frame Chip Scale Package, Premolded Cavity [LFCSP_CAV]	CG-32-2
EV1HMC1114PM5			Evaluation Board	

¹ すべてのモデルは RoHS 準拠製品です。

² 評価用ボードを注文する際は、モデル番号 EV1HMC1114PM5 を指定してください。

³ 詳細については、絶対最大定格のセクションを参照してください。

⁴ HMC1114PM5E および HMC1114PM5ETR のピンの仕上げはニッケル・パラジウム金 (NiPdAu) です。