



20GHz~44GHz、GaAs、pHEMT MMIC、低ノイズ・アンプ

データシート

HMC1040CHIPS

特長

- 低ノイズ指数：2dB（代表値）
- 高ゲイン：25.0dB（代表値）
- P1dB 出力電力：24GHz~40GHz で 13.5dBm
- 高出力 IP3：25.5dBm（代表値）
- ダイ・サイズ：1.309mm × 1.48mm × 0.102mm

アプリケーション

- ソフトウェア無線
- 電子戦
- レーダー・アプリケーション
- 衛星通信
- 電子戦
- 計測器
- 電気通信

機能ブロック図

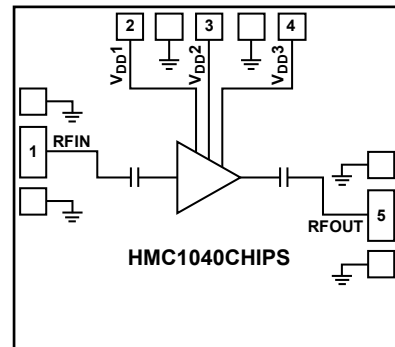


図 1.

概要

HMC1040CHIPS は、ガリウム・ヒ素 (GaAs)、擬似格子整合型高電子移動度転送 (pHEMT)、モノリシック・マイクロ波集積回路 (MMIC) の低ノイズ広帯域アンプで、動作範囲は 20GHz~44GHz です。このデバイスは自己バイアス型で、25.0dB のゲイン、2dB のノイズ指数、25.5dBm の出力 3 次インターセプト (IP3)（それぞれ代表値）を提供し、2.5V 電源から 65mA しか必要としません。この低ノイズ・アンプ (LNA) は、標準の飽和出力電力 (P_{SAT}) が 15.5dBm なので、アナログ・デバイセズ

の多くのバランスド・ミキサー、同相直交 (I/Q) ミキサーやイメージ除去ミキサー用の局部発振器 (LO) ドライバとして機能することができます。

HMC1040CHIPS は、内部で 50Ω に整合した入出力も備えているため、表面実装技術 (SMT) ベースの大容量マイクロ波無線のアプリケーションに最適です。

Rev. 0

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

©2019 Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ株式会社

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル 10F
電話 03 (5402) 8200
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー 10F
電話 06 (6350) 6868
名古屋営業所 / 〒451-6038 愛知県名古屋市西区牛島町 6-1 名古屋ルーセントタワー 38F
電話 052 (569) 6300

目次

特長	1	ピン配置およびピン機能の説明	6
アプリケーション	1	インターフェース回路図	6
機能ブロック図	1	代表的な性能特性	7
概要	1	動作原理	11
改訂履歴	2	アプリケーション情報	12
仕様	3	推奨されるバイアス・シーケンス	12
20GHz～24GHz の周波数範囲	3	ミリ波帯 GaAs MMIC のマウントおよびボンディング手法	12
24GHz～32GHz の周波数範囲	3	代表的なアプリケーション回路	13
32GHz～40GHz の周波数範囲	4	アセンブリ図	13
40GHz～44GHz の周波数範囲	4	外形寸法	14
絶対最大定格	5	オーダー・ガイド	14
熱抵抗	5		
ESD に関する注意	5		

改訂履歴

4/2018—Revision 0: Initial Version

仕様

20GHz～24GHz の周波数範囲

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、電源電圧 (V_{DD}) = 2.5V、電源電流 (I_{DQ}) = 65mA です。

表 1.

Parameter	Symbol	Min	Typ	Max	Unit
FREQUENCY RANGE		20		24	GHz
GAIN			24.5		dB
Gain Variation Over Temperature			0.018		dB/°C
NOISE FIGURE	NF		4		dB
RETURN LOSS					
Input			18		dB
Output			18		dB
OUTPUT					
Output Power for 1 dB Compression	P1dB		12.5		dBm
Saturated Output Power	P_{SAT}		13.5		dBm
Output Third-Order Intercept	IP3		21		dBm
SUPPLY					
Current	I_{DQ}		65		mA
Voltage	V_{DD}	2	2.5	3.5	V

24GHz～32GHz の周波数範囲

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 2.5\text{V}$ 、 $I_{DQ} = 65\text{mA}$ です。

表 2.

Parameter	Symbol	Min	Typ	Max	Unit
FREQUENCY RANGE		24		32	GHz
GAIN		23	25.0		dB
Gain Variation Over Temperature			0.021		dB/°C
NOISE FIGURE	NF		2.5	2.7	dB
RETURN LOSS					
Input			13		dB
Output			13		dB
OUTPUT					
Output Power for 1 dB Compression	P1dB		13.5		dBm
Saturated Output Power	P_{SAT}		14.5		dBm
Output Third-Order Intercept	IP3		22.5		dBm
SUPPLY					
Current	I_{DQ}		65		mA
Voltage	V_{DD}	2	2.5	3.5	V

32GHz~40GHz の周波数範囲

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 2.5\text{V}$ 、 $I_{DQ} = 65\text{mA}$ です。

表 3.

Parameter	Symbol	Min	Typ	Max	Unit
FREQUENCY RANGE		32		40	GHz
GAIN		21	23		dB
Gain Variation Over Temperature			0.021		dB/ $^\circ\text{C}$
NOISE FIGURE	NF		2	2.7	dB
RETURN LOSS					
Input			11		dB
Output			13		dB
OUTPUT					
Output Power for 1 dB Compression	P1dB		13.5		dBm
Saturated Output Power	P_{SAT}		15.5		dBm
Output Third-Order Intercept	IP3		24.5		dBm
SUPPLY					
Current	I_{DQ}		65		mA
Voltage	V_{DD}	2	2.5	3.5	V

40GHz~44GHz の周波数範囲

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 2.5\text{V}$ 、 $I_{DQ} = 65\text{mA}$ です。

表 4.

Parameter	Symbol	Min	Typ	Max	Unit
FREQUENCY RANGE		40		44	GHz
GAIN		19	21		dB
Gain Variation Over Temperature			0.023		dB/ $^\circ\text{C}$
NOISE FIGURE	NF		2.5	3.2	dB
RETURN LOSS					
Input			6		dB
Output			13		dB
OUTPUT					
Output Power for 1 dB Compression	P1dB		14		dBm
Saturated Output Power	P_{SAT}		16		dBm
Output Third-Order Intercept	IP3		25.5		dBm
SUPPLY					
Current	I_{DQ}		65		mA
Voltage	V_{DD}	2	2.5	3.5	V

絶対最大定格

表 5.

Parameter	Rating
Drain Bias Voltage (V_{DD})	4 V dc
Radio Frequency (RF) Input Power (RFIN)	5 dBm
Continuous Power Dissipation (P_{DISS}), $T = 85^{\circ}\text{C}$ (Derate 5.46 mW/ $^{\circ}\text{C}$ Above 85°C)	0.49 W
Channel Temperature	175°C
Storage Temperature Range	-65°C to $+150^{\circ}\text{C}$
Operating Temperature Range	-55°C to $+85^{\circ}\text{C}$
Electrostatic Discharge (ESD) Sensitivity Human Body Model (HBM)	Class 0 passed, 100 V

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、システムの設計と動作環境に直接関連します。

PCB の熱設計には、細心の注意を払う必要があります。

θ_{JC} は、チャンネルからケース（ダイの底部）までの熱抵抗です。

表 6. 熱抵抗

Package Type	θ_{JC}	Unit
C-5-6	183	$^{\circ}\text{C}/\text{W}$

ESD に関する注意



ESD（静電放電）の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

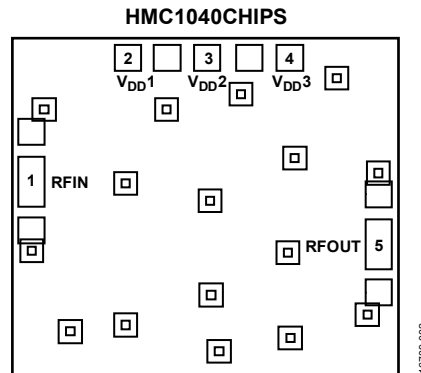


図 2. パッド構成

表 7. パッド機能の説明

パッド番号	記号	説明
1	RFIN	無線周波数入力。このパッドは、RF 信号を AC カップリングし、 $5k\Omega$ の抵抗で GND に接続され、 50Ω に整合されています。インターフェース回路図については、図 3 を参照してください。
2, 3, 4	V_{DD1} , V_{DD2} , V_{DD3}	アンプ用の電源電圧。DC バイアスを接続してドレイン電流 (I_{DD}) を供給します。インターフェース回路図については、図 4 を参照してください。
5	RFOUT	RF 出力。このパッドは、RF 信号を AC カップリングし、 $5k\Omega$ の抵抗で GND に接続され、 50Ω に整合されています。インターフェース回路図については、図 5 を参照してください。
Die Bottom	GND	グラウンド。ダイの底面は RF/DC グラウンドに接続する必要があります。インターフェース回路図については、図 6 を参照してください。

インターフェース回路図

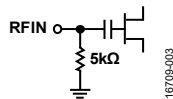


図 3. RFIN のインターフェース回路図

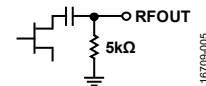


図 5. RFOUT のインターフェース回路図

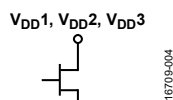


図 4. V_{DD1} 、 V_{DD2} 、 V_{DD3} のインターフェース回路図



図 6. GND のインターフェース回路図

代表的な性能特性

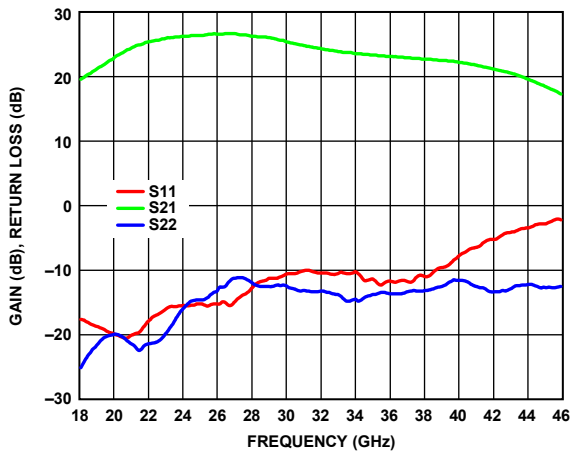


図 7. ゲインとリターン損失の周波数特性

16709-007

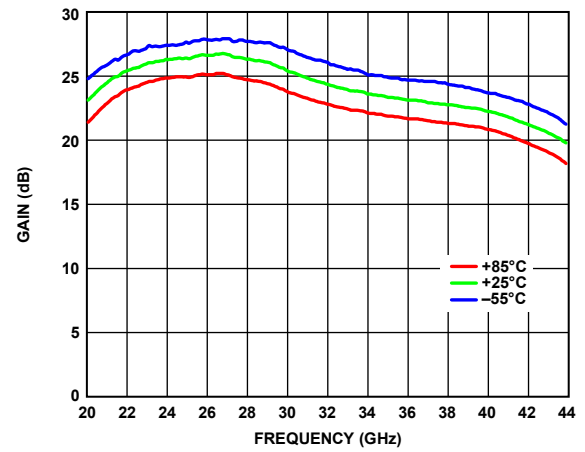


図 10. 様々な温度でのゲインの周波数特性

16709-010

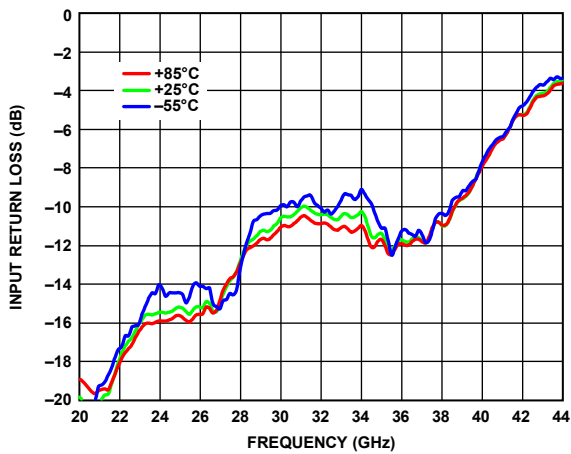


図 8. 様々な温度での入力リターン損失の周波数特性

16709-008

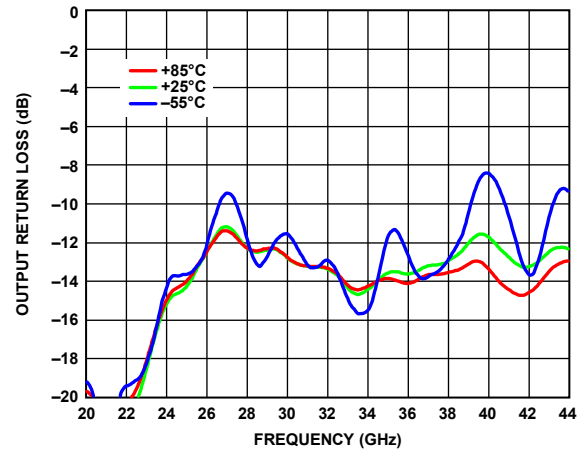


図 11. 様々な温度での出力リターン損失の周波数特性

16709-011

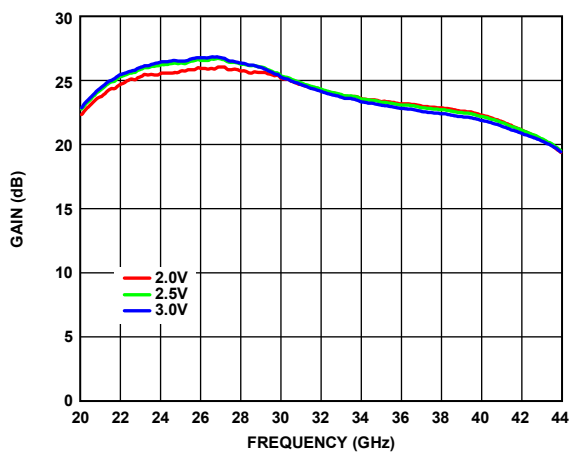


図 9. 様々な電源電圧でのゲインの周波数特性

16709-009

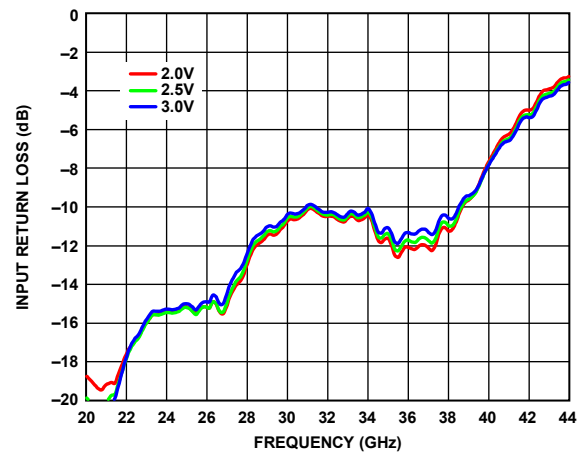


図 12. 様々な電源電圧での入力リターン損失の周波数特性

16709-012

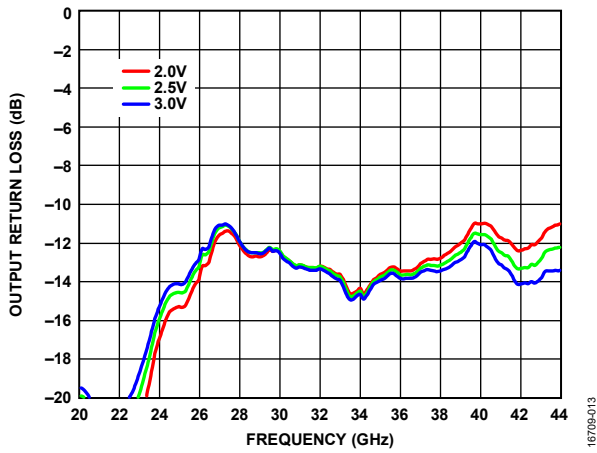


図 13. 様々な電源電圧での出力リターン損失の周波数特性

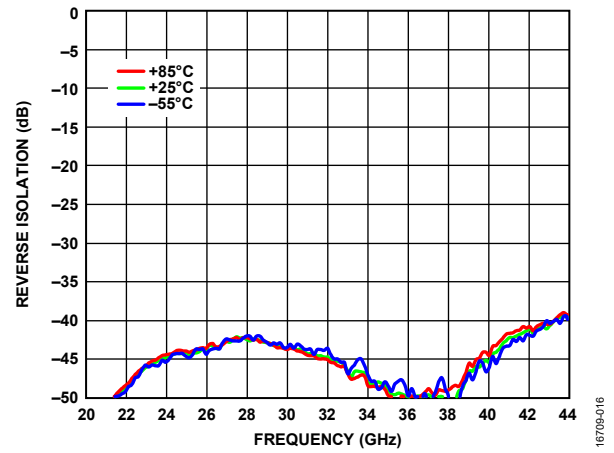


図 16. 様々な温度でのリバース・アイソレーションの周波数特性

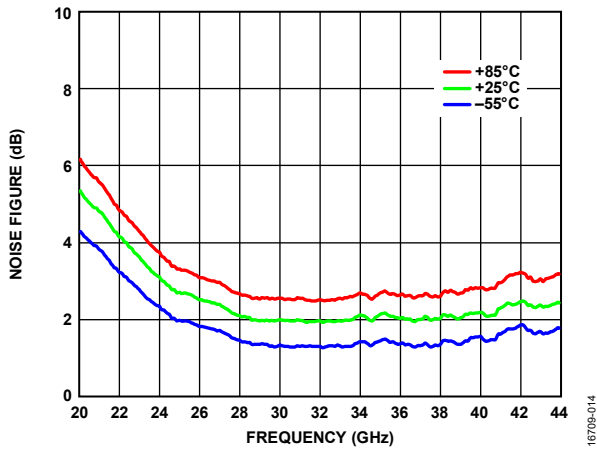


図 14. 様々な温度でのノイズ指数の周波数特性

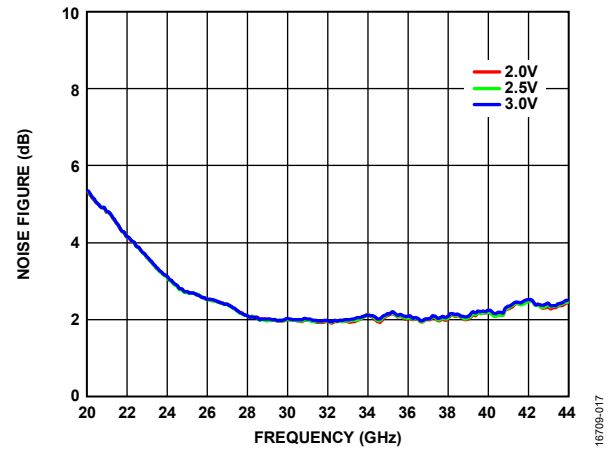


図 17. 様々な電源電圧でのノイズ指数の周波数特性

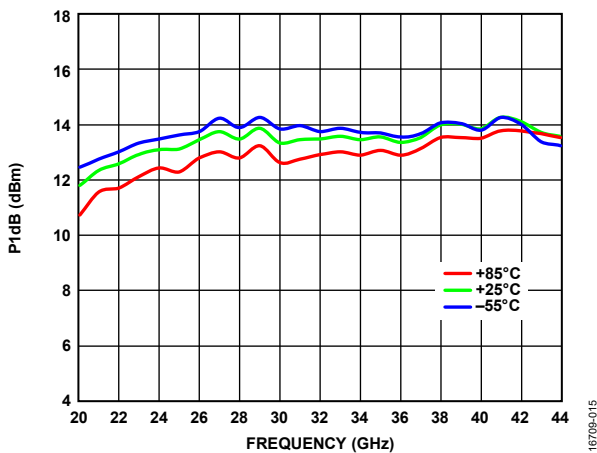


図 15. 様々な温度での P1dB の周波数特性

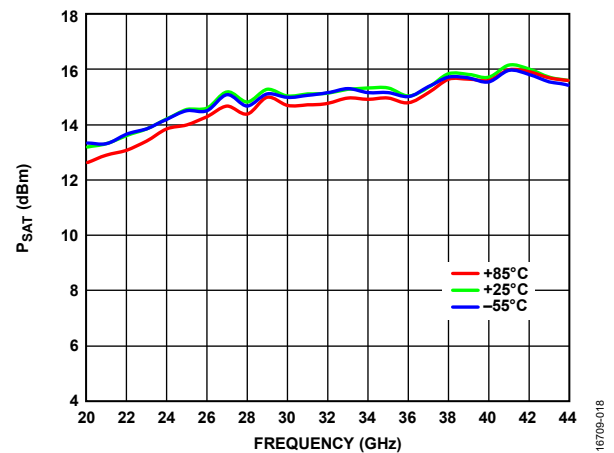


図 18. 様々な温度での PSAT の周波数特性

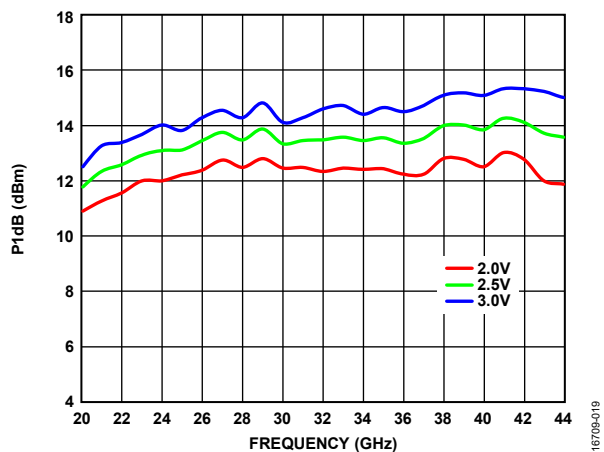


図 19. 様々な電源電圧での P1dB の周波数特性

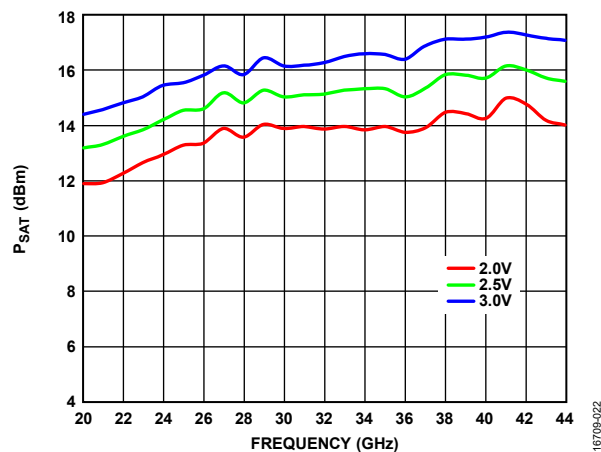


図 22. 様々な電源電圧での Psat の周波数特性

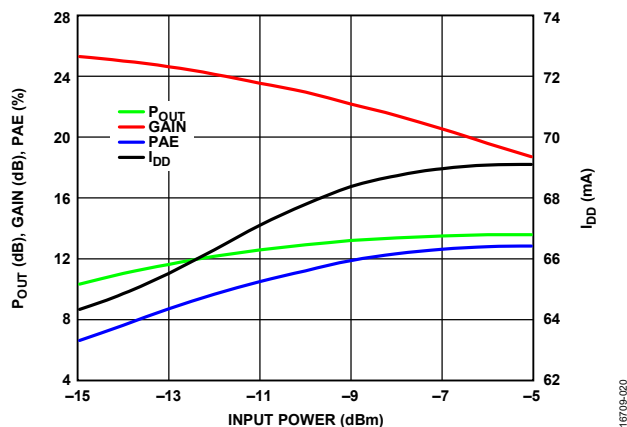


図 20. RF 印加時の出力電力 (P_{OUT})、ゲイン、電力付加効率 (PAE)、および I_{DD} と入力電力の関係 (22GHz)

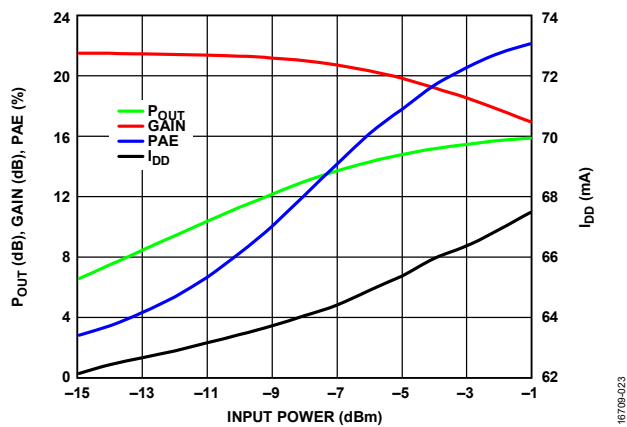


図 23. RF 印加時の P_{OUT} 、ゲイン、PAE、および I_{DD} と入力電力の関係 (42 GHz)

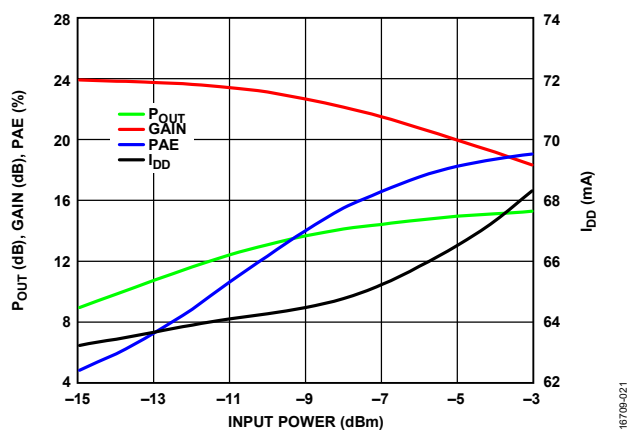


図 21. RF 印加時の P_{OUT} 、ゲイン、PAE、および I_{DD} と入力電力の関係 (33GHz)

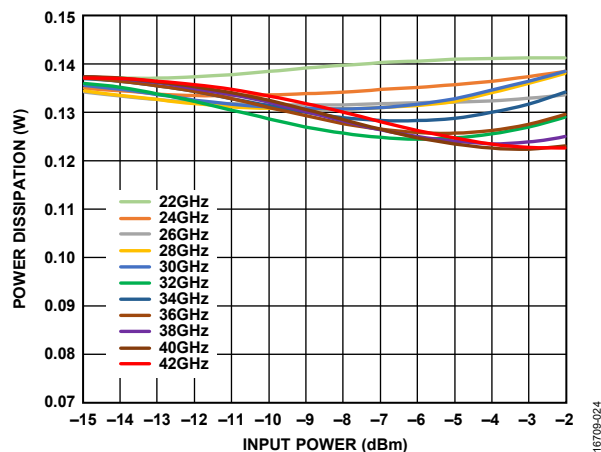


図 24. 様々な周波数での消費電力と入力電力の関係、 $T_A = 85^\circ\text{C}$

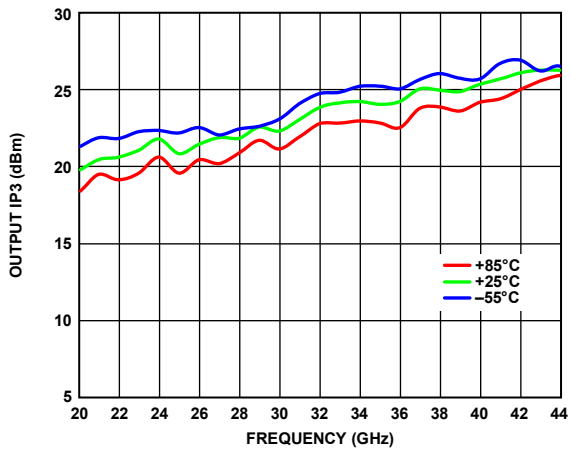


図 25. 様々な温度での出力 IP3 の周波数特性、
P_{OUT}/トーン = 4dBm

16709-025

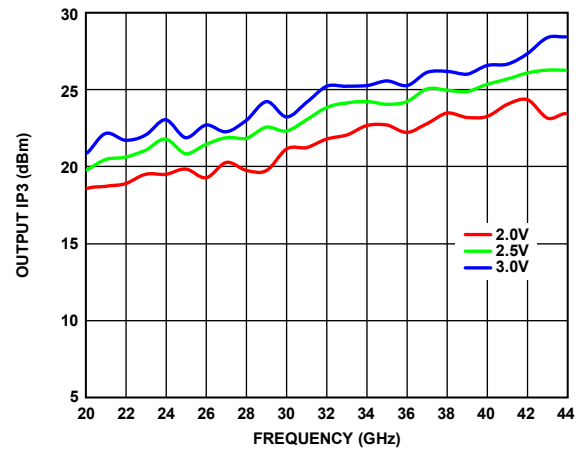


図 28. 様々な電源電圧での出力 IP3 の周波数特性、
P_{OUT}/トーン = 4dBm

16709-028

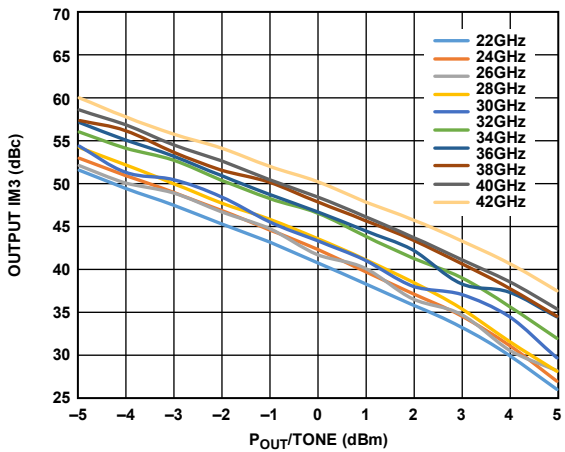


図 26. 様々な周波数での出力 3 次相互変調 (IM3) と
P_{OUT}/トーンの関係 (V_{DD} = 2.0V)

16709-026

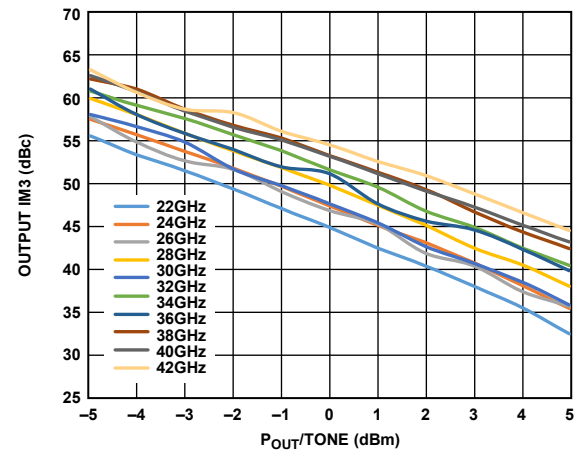


図 29. 様々な周波数での出力 IM3 と P_{OUT}/トーンの関係
(V_{DD} = 3.0V)

16709-029

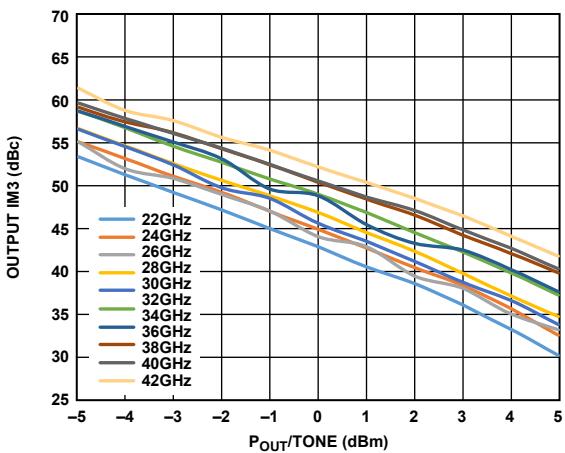


図 27. 様々な周波数での出力 IM3 と P_{OUT}/トーンの関係
(V_{DD} = 2.5V)

16709-027

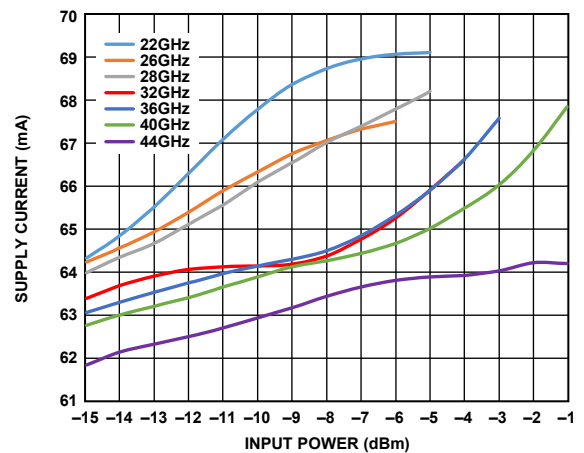


図 30. 様々な周波数での電源電流と入力電力の関係

16709-030

動作原理

HMC1040CHIPS は、GaAs、pHEMT、MMIC、低ノイズの広帯域アンプです。基本的なアーキテクチャは、低ノイズ指数と高ゲインについて最適化された 3 つの増幅段で構成されています。自己バイアスにより、各段のゲートで負のバイアス電圧が不要になります。各段の V_{DDX} に 2.5V の電圧（代表値）が印加されると、ゲート/ソース間に負電圧が生成されます。

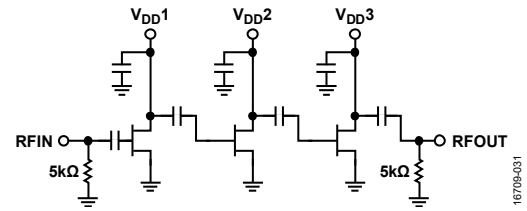


図 31. アーキテクチャと簡略化した回路図

アプリケーション情報

推奨されるバイアス・シーケンス

図 34 の代表的なアプリケーション回路に示すように、 V_{DDX} には容量性バイアスが必要です。

電源投入時の推奨バイアス・シーケンスは以下のとおりです。

1. V_{DDX} を 2.5V に設定します (これにより、 I_{DQ} が仕様規定されている代表値に近くなります)。
2. RF 入力信号を印加します。

パワーダウン時の推奨バイアス・シーケンスは、以下のとおりです。

1. RF 入力信号をオフにします。
2. V_{DDX} を 0V に設定します。

特に指定のない限り、ここに示すすべての測定値とデータは、代表的なアプリケーション回路 (図 34 参照) を使用して取得し、アセンブリ図 (図 35 参照) に示すように構成し、仕様のセクションの条件に従ってバイアスを加えてあります。仕様のセクションに示すバイアス条件は、全体の性能を最適化するために推奨される動作点です。他のバイアス条件を使用した場合、その性能は本データシートに示されているものとは異なる可能性があります。デバイスに損傷を与えずに最高の性能を得るには、このセクションに示す推奨バイアス・シーケンスに従ってください。

ミリ波帯 GaAs MMIC のマウントおよびボンディング手法

ダイは共晶接合するか、導通性のエポキシを使ってグラウンド・プレーンに直接取り付けます (取り扱いに関する注意事項のセクションを参照)。

チップとの間で無線周波数を送受信するには、厚さ 0.127mm (0.005 インチ) のアルミナ薄膜基板上にマイクロストリップまたはコプレーナ導波路を使用して 50Ω の伝送ラインを実装することが推奨されます (図 32 参照)。厚さ 0.254mm (0.010 インチ) のアルミナを使用する場合は、ダイ表面と基板表面の高さが同じになるように、ダイをかさ上げすることを推奨します。ダイ表面と基板表面の高さが同じになるように、ダイを 0.150mm (0.005 インチ) かさ上げします。これを行う方法として、厚さ 0.102mm (0.004 インチ) のダイを厚さ 0.150mm (0.005 インチ) のモリブデン (Mo) ヒート・スプレッド (moly-tab) に取り付け、更にそれをグラウンド・プレーンに取り付けるやり方があります (図 32 および図 33 を参照)。

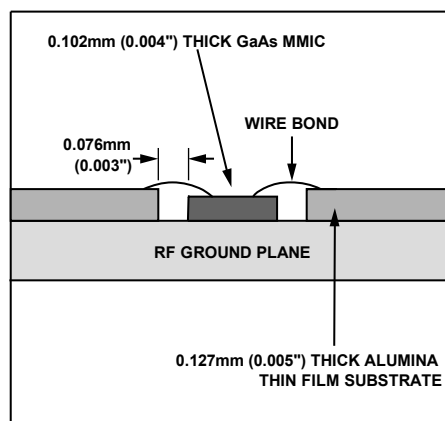


図 32. モリブデン・ヒート・スプレッドを使用しない場合

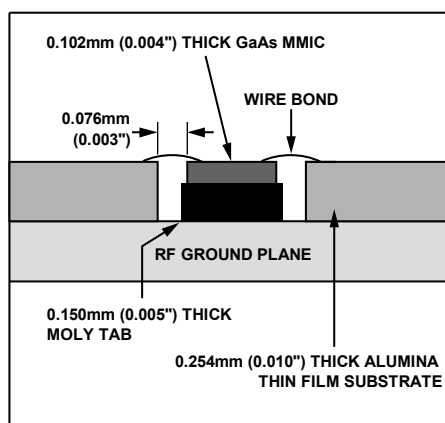


図 33. モリブデン・ヒート・スプレッドを使用する場合

ボンドの長さを最小にするために、マイクロストリップ基板はできるだけダイに近づけます。ダイと基板の代表的な間隔は 0.076mm~0.152mm (0.003 インチ~0.006 インチ) です。

取り扱いに関する注意事項

恒久的な損傷を避けるために、以下の保管、清浄度、静電気感度、トランジェント、一般的な取り扱いの注意事項に従ってください。

- すべてのベアダイはワッフルベースまたはゲルベースの ESD 保護容器で出荷され、その後 ESD 保護バッグに封入されます。密封された ESD 保護バッグを開いた後は、すべてのダイを乾燥窒素環境下で保管してください。
- チップの取扱いは清浄な環境下で行ってください。液体クリーニング・システムは、チップのクリーニングに使用しないでください。
- ESD からチップを保護するために、ESD に関する注意事項に従ってください。
- バイアスを加える場合は、装置およびバイアスの電源トランジェントを抑制してください。また、誘導の影響を最小限に抑えるために、信号ケーブルとバイアス・ケーブルはシールドされたものを使用してください。
- チップの取り扱いには真空コレットか先端の曲がったピンセットを使い、必ずエッジ部分を保持してください。チップ表面には壊れやすいエブリッジ構造が使われているので、触れないようにする必要があります。

代表的なアプリケーション回路

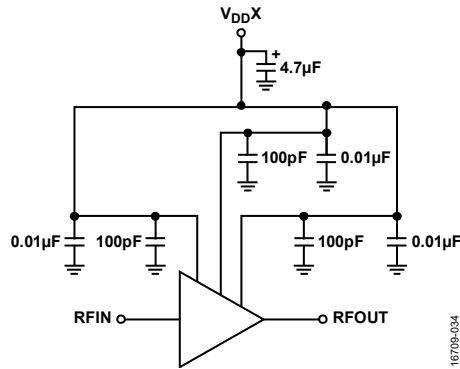


図 34. 代表的なアプリケーション回路

16709-034

アセンブリ図

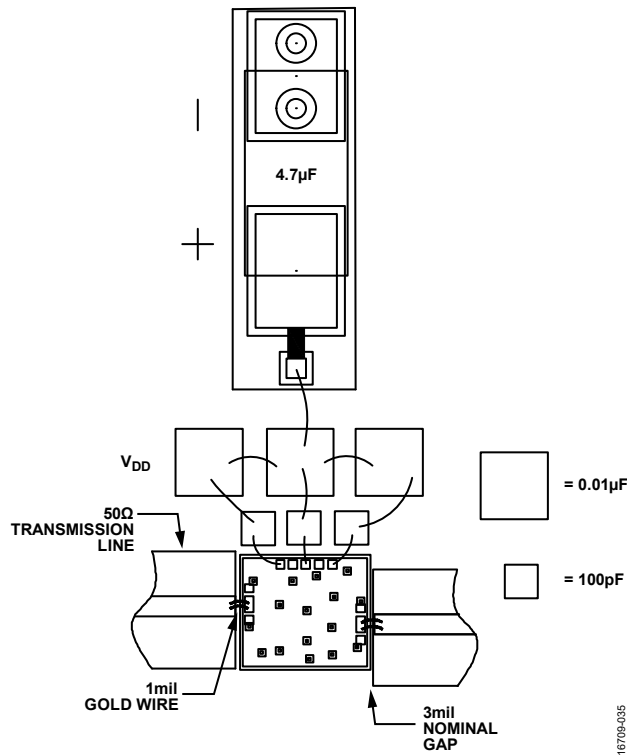
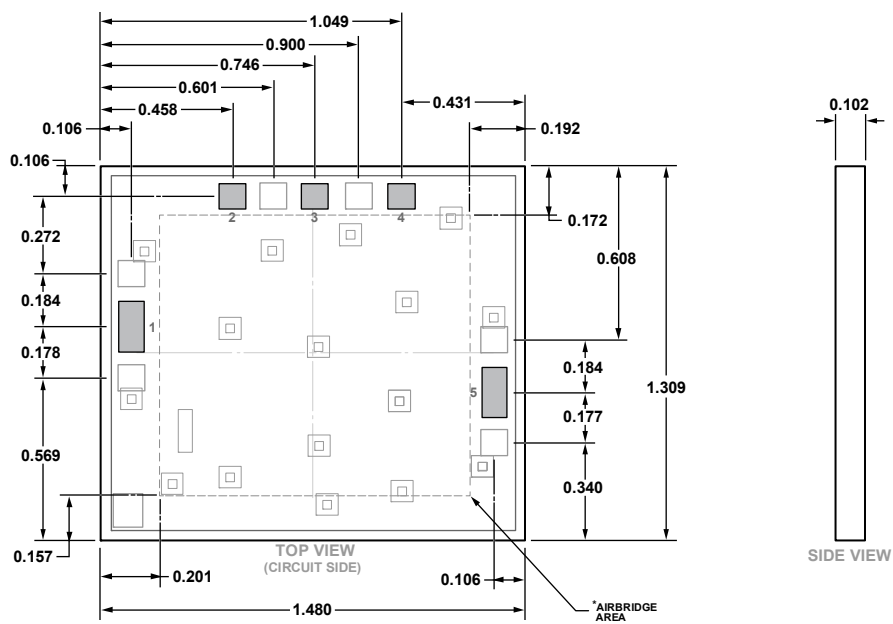


図 35. アセンブリ図

16709-035

外形寸法



*This die utilizes fragile air bridges. Any pickup tools used must not contact this area.

図 36.5 パッド・ベア・ダイ [チップ]
(C-5-6)
寸法：mm

04-26-2018-A

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Package Option
HMC1040CHIPS	-55°C to +85°C	5-Pad Bare Die [CHIP]	C-5-6
HMC1040CHIPS-SX	-55°C to +85°C	5-Pad Bare Die [CHIP]	C-5-6

¹ HMC1040CHIPS と HMC1040CHIPS-SX は RoHS 準拠製品です。