

シングルチャネル、車載用CCFLコントローラ

DS3881

概要

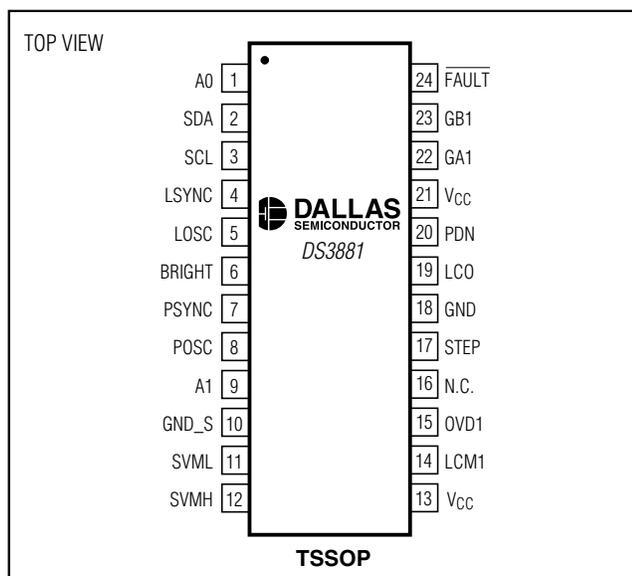
DS3881は、最大300:1の調光を提供する車載アプリケーション用のシングルチャネル冷陰極蛍光ランプ(CCFL)コントローラです。この製品は、ナビゲーションとインフォテイメントアプリケーションにおいて液晶ディスプレイ(LCD)のバックライトに使用されるCCFLの駆動、およびインストルメントクラスタのバックライトに使用されるCCFLの駆動に最適です。またDS3881は船舶および航空機アプリケーションにも適しています。

DS3881は、EMI抑制機能を備えており、低温状態でランプを急速加温するランプ電流オーバードライブモードを提供します。DS3881は、完全に独立したランプ制御と最小限の外付け部品による単一ランプ構成をサポートしています。複数のDS3881コントローラをカスケード接続すると、複数のランプを必要とするアプリケーションに対応することができます。最初にプログラミングをしておくことで、DS3881の制御をすべてI²C*ソフトウェア通信によって実現することができます。また、ソフトウェア制御を望まない場合、DS3881の多くの機能をピンによって制御することも可能です。

アプリケーション

車載用LCD
インストルメントクラスタ
船舶および航空機用LCD

ピン配置



特長

- ◆ 車載用ナビゲーション/インフォテイメントアプリケーションにおけるLCDパネルおよびインストルメントクラスタのバックライト用シングルチャネルCCFLコントローラ
- ◆ 最小限の外付け部品
- ◆ I²Cインタフェース
- ◆ ランプオープン、ランプ過電流、点灯障害、および過電圧状態のランプ障害をチャンネルごとに監視
- ◆ ステータスレジスタが障害状態を報告
- ◆ ランプ周波数(40kHz~100kHz)およびDPWMバースト調光周波数(22.5Hz~440Hz)用の独立した高精度(±5%)の発振器を内蔵
- ◆ ビデオアプリケーションで、ランプおよびDPWM周波数を外部ソースに同期させることによってLCD上の目に見えるアーチファクトを低減可能
- ◆ スペクトラム拡散ランプクロックがEMIを低減
- ◆ ランプ周波数をステップアップまたはステップダウンしてEMI放射を帯域外に移動可能
- ◆ 自動ターンオフ付きランプ電流オーバードライブモードによって低温下でランプを素早く加温
- ◆ アナログまたはデジタル輝度制御
- ◆ デジタル輝度制御オプションによって300:1の調光範囲を実現
- ◆ プログラブルソフトスタートによってトランスの可聴ノイズを最小限に抑制
- ◆ 内蔵の不揮発性(NV)メモリによってデバイスをカスタマイズ可能
- ◆ シリアルナンバと日付コード格納用の8バイトNVユーザメモリ
- ◆ 低電力スタンバイモード
- ◆ 単一電源動作: 4.75V~5.25V
- ◆ 温度範囲: -40°C~+105°C
- ◆ 24ピンTSSOPパッケージ

型番

PART	TEMP RANGE	PIN-PACKAGE
DS3881E+	-40°C to +105°C	24 TSSOP (173 mils)
DS3881E+T&R	-40°C to +105°C	24 TSSOP (173 mils)

+は鉛フリーパッケージを示します。

*Maxim Integrated Products, Inc.または二次ライセンスを受けている同社の関連会社からI²C部品を購入することにより、これらの部品をI²Cシステムで使用するためのPhilips社のI²C特許権に基づくライセンスが許諾されたこととなります。但し、システムがPhilips社により定義されたI²C標準規格に合致していることを必要とします。

標準動作回路はデータシートの最後に記載されています。

シングルチャネル、車載用CCFLコントローラ

DS3881

ABSOLUTE MAXIMUM RATINGS

Voltage Range on V_{CC}, SDA, and
SCL Relative to Ground.....-0.5V to +6.0V
Voltage Range on Leads Other than V_{CC}, SDA, and
SCL.....-0.5V to (V_{CC} + 0.5V), not to exceed +6.0V

Operating Temperature Range-40°C to +105°C
EEPROM Programming Temperature Range0°C to +85°C
Storage Temperature Range-55°C to +125°C
Soldering Temperature.....See J-STD-020 Specification

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

RECOMMENDED OPERATING CONDITIONS

(T_A = -40°C to +105°C)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Voltage	V _{CC}	(Note 1)	4.75		5.25	V
Input Logic 1	V _{IH}		2.0		V _{CC} + 0.3	V
Input Logic 0	V _{IL}		-0.3		1.0	V
SVML/H Voltage Range	V _{SVM}		-0.3		V _{CC} + 0.3	V
BRIGHT Voltage Range	V _{BRIGHT}		-0.3		V _{CC} + 0.3	V
LCM Voltage Range	V _{LCM}	(Note 2)	-0.3		V _{CC} + 0.3	V
OVD Voltage Range	V _{OVD}	(Note 2)	-0.3		V _{CC} + 0.3	V
Gate-Driver Output Charge Loading	Q _G				20	nC

ELECTRICAL CHARACTERISTICS

(V_{CC} = +4.75V to +5.25V, T_A = -40°C to +105°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Current	I _{CC}	G _A , G _B loaded with 600pF		12		mA
Input Leakage (Digital Pins)	I _L		-1.0		+1.0	μA
Power-Down Current	I _{PDN}				1	mA
Output Leakage (SDA, FAULT)	I _{LO}	High impedance	-1.0		+1.0	μA
Low-Level Output Voltage (LSYNC, PSYNC)	V _{OL}	I _{OL} = 4mA			0.4	V
Low-Level Output Voltage (SDA, FAULT)	V _{OL1}	I _{OL1} = 3mA			0.4	V
	V _{OL2}	I _{OL2} = 6mA			0.6	
Low-Level Output Voltage (GA1, GB1)	V _{OL3}	I _{OL3} = 4mA			0.4	V
High-Level Output Voltage (LSYNC, PSYNC)	V _{OH}	I _{OH} = -1mA	2.4			V

シングルチャネル、車載用CCFLコントローラ

DS3881

ELECTRICAL CHARACTERISTICS (continued)

(V_{CC} = +4.75V to +5.25V, T_A = -40°C to +105°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
High-Level Output Voltage (GA, GB)	V _{OH1}	I _{OH1} = -1mA	V _{CC} - 0.4			V
UVLO Threshold: V _{CC} Rising	V _{UVLOR}				4.3	V
UVLO Threshold: V _{CC} Falling	V _{UVLOF}		3.7			V
UVLO Hysteresis	V _{UVLOH}			200		mV
SVML/H Threshold: Rising	V _{SVMR}		2.03	2.08	2.15	V
SVML/H Threshold: Falling	V _{SVMF}		1.95	2.02	2.07	V
LCM and OVD DC Bias Voltage	V _{DCB}			1.1		V
LCM and OVD Input Resistance	R _{DCB}			50		kΩ
Lamp Off Threshold	V _{LOT}	(Note 3)	0.22	0.25	0.28	V
Lamp Over Current	V _{LOC}	(Note 3)	2.2	2.5	2.8	V
Lamp Regulation Threshold	V _{LRT}	(Notes 3, 4)	0.9	1.0	1.1	V
OVD Threshold	V _{OVDT}	(Note 3)	0.9	1.0	1.1	V
Lamp Frequency Source Frequency Range	f _{LFS:OSC}		40		100	kHz
Lamp Frequency Source Frequency Tolerance	f _{LFS:TOL}	LOSC resistor ±2% over temperature	-5		+5	%
Lamp Frequency Receiver Frequency Range	f _{LFR:OSC}		40		100	kHz
Lamp Frequency Receiver Duty Cycle	f _{LFR:DUTY}		40		60	%
DPWM Source (Resistor) Frequency Range	f _{DSR:OSC}		22.5		440.0	Hz
DPWM Source (Resistor) Frequency Tolerance	f _{DSR:TOL}	POSC resistor ±2% over temperature	-5		+5	%
DPWM Source (Ext. Clk) Frequency Range	f _{DSE:OSC}		22.5		440.0	Hz
DPWM Source (Ext. Clk) Duty Cycle	f _{DFE:DUTY}		40		60	%
DPWM Receiver Min Pulse Width	t _{DR:MIN}	(Note 5)	25			μs
BRIGHT Voltage: Minimum Brightness	V _{BMIN}				0.5	V
BRIGHT Voltage: Maximum Brightness	V _{BMAX}		2.0			V
Gate Driver Output Rise/Fall Time	t _R / t _F	C _L = 600pF			100	ns
GA1 and GB1 Duty Cycle		(Note 6)			44	%

シングルチャネル、車載用CCFLコントローラ

DS3881

I²C AC ELECTRICAL CHARACTERISTICS (See Figure 9)

(V_{CC} = +4.75V to +5.25V, T_A = -40°C to +105°C, timing referenced to V_{IL(MAX)} and V_{IH(MIN)}.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SCL Clock Frequency	f _{SCL}	(Note 7)	0		400	kHz
Bus Free Time Between Stop and Start Conditions	t _{BUF}		1.3			μs
Hold Time (Repeated) Start Condition	t _{HD:STA}	(Note 8)	0.6			μs
Low Period of SCL	t _{LOW}		1.3			μs
High Period of SCL	t _{HIGH}		0.6			μs
Data Hold Time	t _{HD:DAT}		0		0.9	μs
Data Setup Time	t _{SU:DAT}		100			ns
Start Setup Time	t _{SU:STA}		0.6			μs
SDA and SCL Rise Time	t _R	(Note 9)	20+ 0.1C _B		300	ns
SDA and SCL Fall Time	t _F	(Note 9)	20+ 0.1C _B		300	ns
Stop Setup Time	t _{SU:STO}		0.6			μs
SDA and SCL Capacitive Loading	C _B	(Note 9)			400	pF
EEPROM Write Time	t _W	(Note 10)		20	30	ms

NONVOLATILE MEMORY CHARACTERISTICS

(V_{CC} = +4.75V to +5.25V)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
EEPROM Write Cycles		+85°C (Note 11)	30,000			

Note 1: All voltages are referenced to ground unless otherwise noted. Currents into the IC are positive, out of the IC negative.

Note 2: During fault conditions, the AC-coupled feedback values are allowed to be below the absolute max rating of the LCM1 or OVD1 pin for up to 1 second.

Note 3: Voltage with respect to V_{DCB}.

Note 4: Lamp overdrive and analog dimming (based on reduction of lamp current) are disabled.

Note 5: This is the minimum pulse width guaranteed to generate an output burst, which will generate the DS3881's minimum burst duty cycle. This duty cycle may be greater than the duty cycle of the PSYNC input. Once the duty cycle of the PSYNC input is greater than the DS3881's minimum duty cycle, the output's duty cycle will track the PSYNC's duty cycle. Leaving PSYNC low (0% duty cycle) disables the GA1 and GB1 outputs in DPWM receiver mode.

Note 6: This is the maximum lamp frequency duty cycle that will be generated at GA1 or GB1 outputs with spread-spectrum modulation disabled.

Note 7: I²C interface timing shown is for fast-mode (400kHz) operation. This device is also backward compatible with I²C standard-mode timing.

Note 8: After this period, the first clock pulse can be generated.

Note 9: C_B—total capacitance allowed on one bus line in picofarads.

Note 10: EEPROM write time applies to all the EEPROM memory. EEPROM write begins after a stop condition occurs.

Note 11: Guaranteed by design.

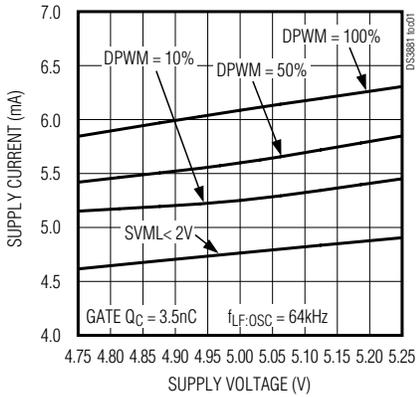
シングルチャネル、車載用CCFLコントローラ

DS3881

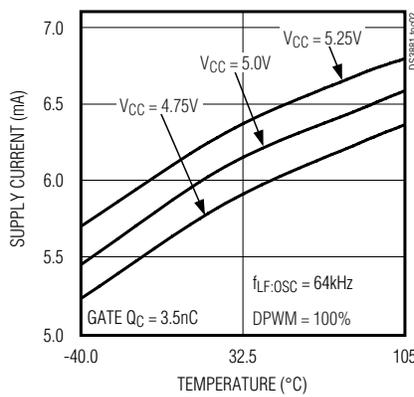
標準動作特性

($V_{CC} = 5.0V$, $T_A = +25^\circ C$, unless otherwise noted.)

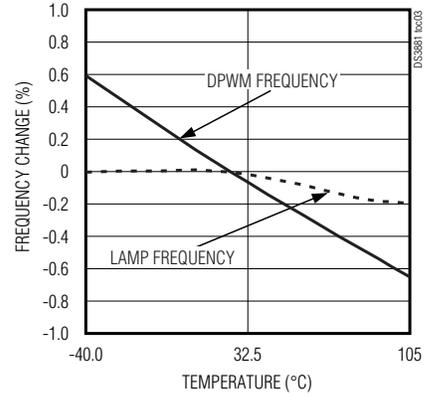
ACTIVE SUPPLY CURRENT vs. SUPPLY VOLTAGE



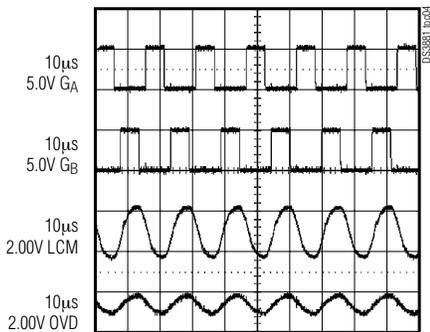
ACTIVE SUPPLY CURRENT vs. TEMPERATURE



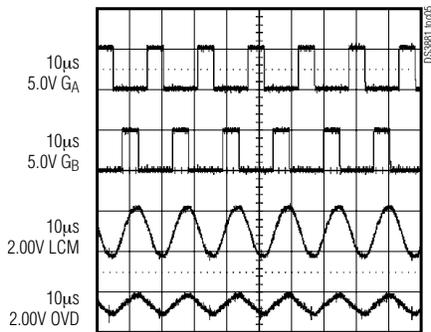
INTERNAL FREQUENCY CHANGE vs. TEMPERATURE



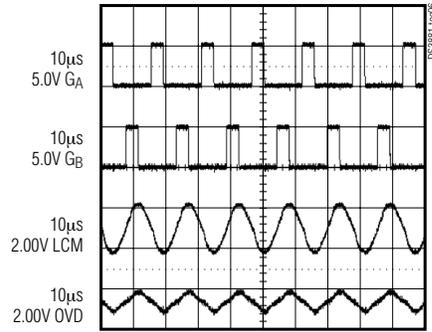
TYPICAL OPERATION AT 11V



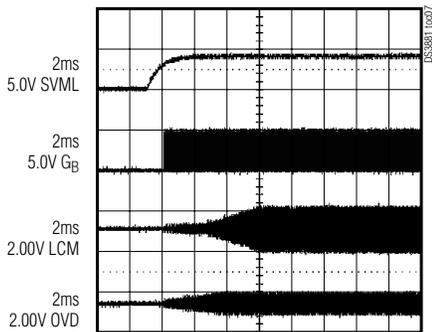
TYPICAL OPERATION AT 13V



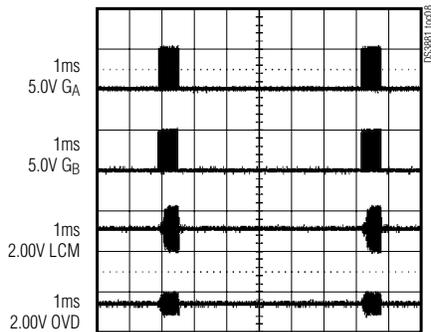
TYPICAL OPERATION AT 16V



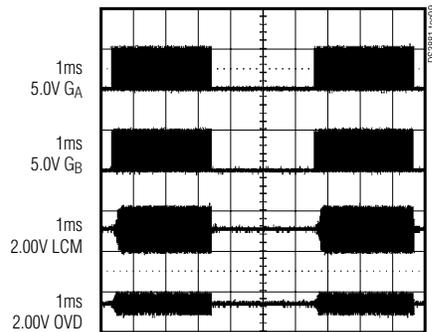
TYPICAL STARTUP WITH SVM



BURST DIMMING AT 150Hz AND 10%



BURST DIMMING AT 150Hz AND 50%



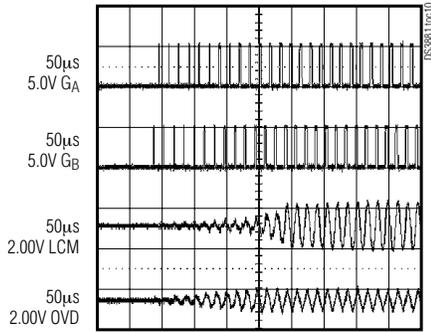
シングルチャネル、車載用CCFLコントローラ

DS3881

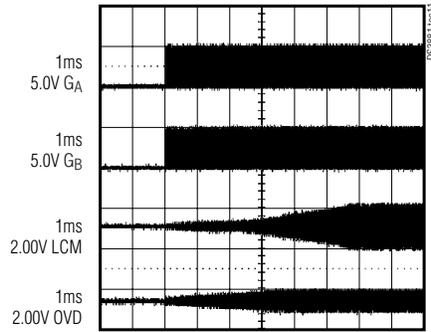
標準動作特性(続き)

(V_{CC} = 5.0V, T_A = +25°C, unless otherwise noted.)

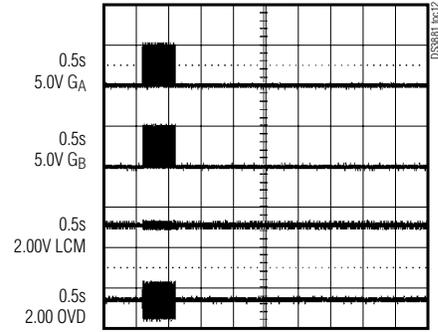
SOFT-START AT V_{INV} = 16V



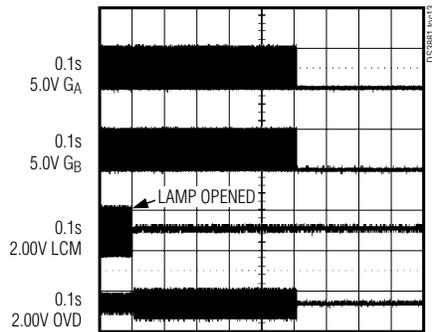
LAMP STRIKE—EXPANDED VIEW



**LAMP STRIKE WITH OPEN LAMP,
AUTO RETRY DISABLED**



**LAMP OUT (LAMP OPENED),
AUTO-RETRY DISABLED**



シングルチャネル、車載用CCFLコントローラ

DS3881

端子説明

端子	名称	機能
1, 9	A0, A1	アドレス選択入力。I ² Cスレーブアドレスを決定します。
2	SDA	シリアルデータ入力/出力。I ² C双方向データピンであり、ロジックハイレベルにするにはプルアップ抵抗器が必要です。
3	SCL	シリアルクロック入力。I ² Cクロック入力。
4	LSYNC	ランプ周波数入力/出力。このピンは、DS3881をランプ周波数レシーバとして設定するとき、外部で発生したランプ周波数を供給するための入力です。DS3881をランプ周波数ソースとして設定する(すなわち、ランプ周波数を内部で発生させる)場合には、このピンに周波数が出力されて他のランプ周波数レシーバDS3881によって使用されます。
5	LOSC	ランプ発振器の抵抗器調整。このピンからグランドまでの抵抗器は内蔵ランプ発振器の周波数を設定します。
6	BRIGHT	アナログ輝度制御入力。DPWM調光機能の制御に使用されます。使用しない場合はグランドに接続してください。
7	PSYNC	DPWM入力/出力。このピンは、DS3881をDPWMレシーバとして設定するとき、外部で発生したDPWM信号を供給するための入力です。DS3881をDPWMソースとして設定する(すなわち、DPWM信号を内部で発生させる)場合には、このピンにDPWM信号が出力されて他のDPWMレシーバDS3881によって使用されます。
8	POSC	DPWM発振器の抵抗器調整。このピンからグランドまでの抵抗器はDPWM発振器の周波数を設定します。オプションとして、このピンには、内部のDPWM信号のソースタイミング信号となる22.5Hz~440Hzのクロックを入力することもできます。
10	GND_S	I ² Cインタフェースグランド接続部。GND_SはGNDと同じ電位にする必要があります。
11	SVML	低電源電圧モニタ入力。インバータ電圧の低電圧状態の監視に使用されます。
12	SVMH	高電源電圧モニタ入力。インバータ電圧の過電圧状態の監視に使用されます。
13, 21	V _{CC}	電源接続部。両方のピンを接続してください。
14	LCM1	ランプ電流モニタ入力。ランプ電流は、ランプの低電圧側と直列に接続された抵抗器によって監視されます。
15	OVD1	過電圧検出。ランプ電圧は、トランスの高電圧側に接続されたコンデンサ分圧器によって監視されます。
16	N.C.	接続なし。このピンには信号を印加しないでください。
17	STEP	ランプ周波数ステップ入力。このアクティブハイデジタル入力は、EMICレジスタの設定に従って、ランプ発振器周波数を1%、2%、3%、または4%ずつ増減します。このピンは、EMICレジスタのSTEPEビットと論理和が取られます。
18	GND	グランド接続部
19	LCO	ランプ電流オーバードライブイネーブル入力。この入力がロジックハイレベルになると、ランプ電流のオーバードライブ回路がイネーブルされます。オーバードライブ電流の大きさはLCOCレジスタによって設定されます。この入力がローのとき、ランプ電流はその公称レベルに設定されます。このピンは、LCOCレジスタのLCOEビットと論理和が取られます。
20	PDN	ランプオン/オフ制御入力。この入力がロジックローレベルになると、ランプがオンになります。ロジックハイレベルになると、障害ロジックがクリアされ、ランプがオフになって、デバイスがパワーダウンモードに入ります。このピンは、CR2レジスタのPDNEビットと論理和が取られます。
22, 23	GA1, GB1	MOSFET AおよびBゲート駆動。ロジックレベルモードのnチャンネルMOSFETにじかに接続してください。
24	FAULT	アクティブロー障害出力。このオープンドレインピンをロジックハイレベルにするには外付けプルアップ抵抗器が必要です。

シングルチャネル、車載用CCFLコントローラ

DS3881

ファンクションダイアグラム

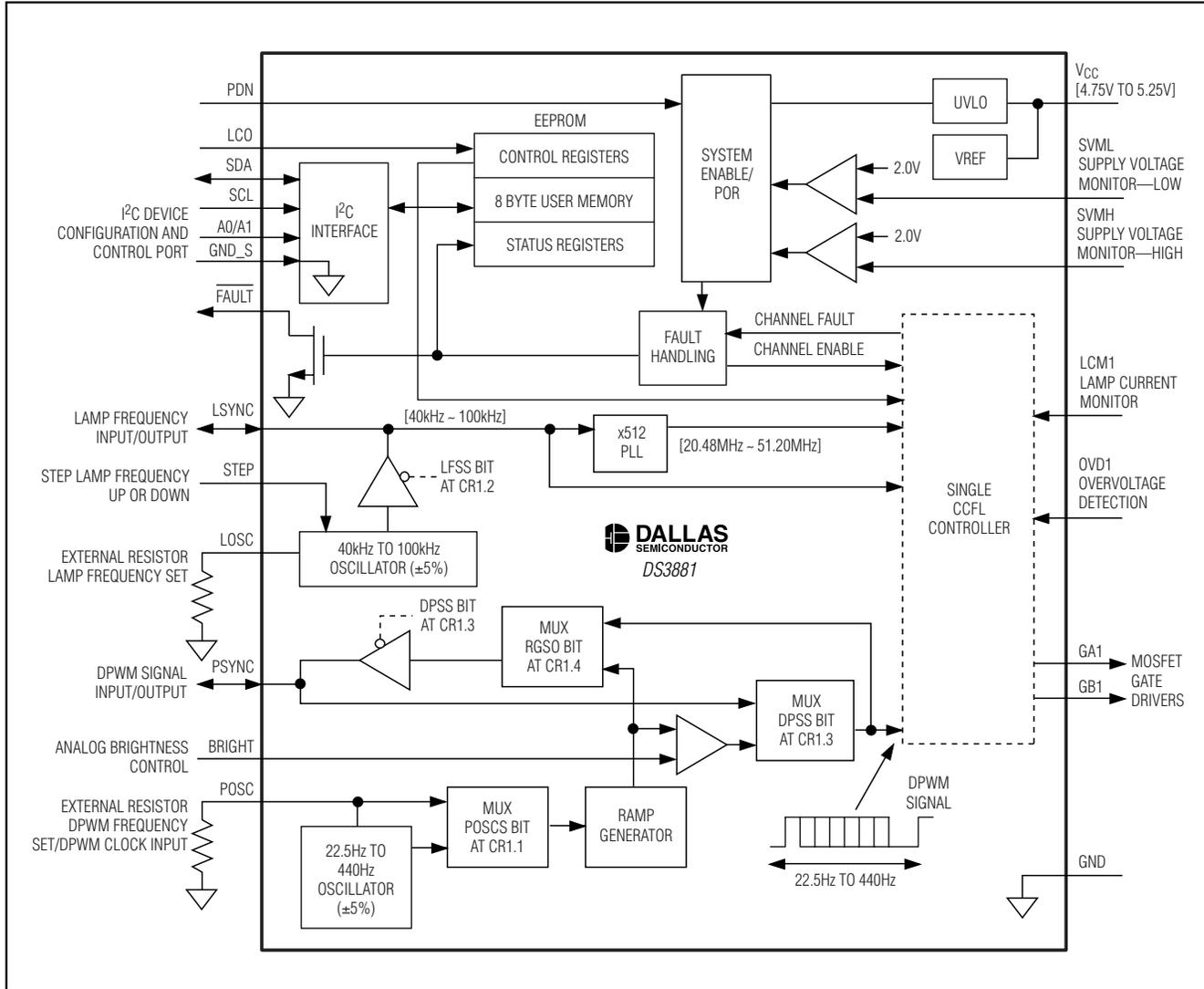


図1. ファンクションダイアグラム

シングルチャネル、車載用CCFLコントローラ

DS3881

ファンクションダイアグラム(続き)

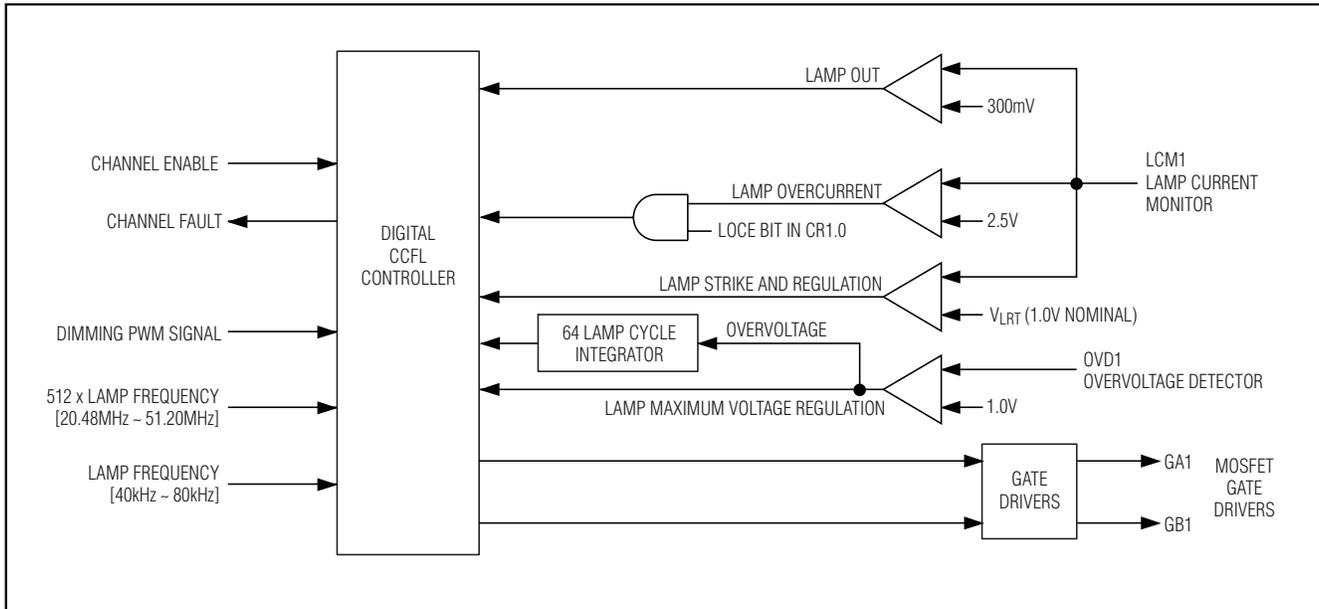


図2. チャネル単位のロジック図

詳細

DS3881では、プッシュ/プル駆動方式を採用してDC電圧(8V~16V)をCCFLの給電に必要な高電圧(300V_{RMS}~1000V_{RMS})のAC波形に変換します。プッシュ/プル駆動方式では、使用される外付け部品点数が最小限であるため、組立コストが削減されてプリント基板の設計が容易になります。さらに、プッシュ/プル駆動方式では、高効率のDC-AC変換が行われ、正弦波に近い波形を発生させます。

各DS3881は、ステップアップトランス末端とグランドの間に接続された2個のロジックレベルのnチャンネルMOSFETを駆動します(「標準動作回路」参照)。トランスは、DC電圧源に接続される一次側にセンタタップを備えています。DS3881は2個のMOSFETを交互にターンオンして二次側に高電圧のAC波形を発生します。CCFL電流は、MOSFETのターンオン時間を変えることによって正確に制御されます。

CCFLのグランド接続部と直列に抵抗器を接続すると、電流を監視することができます。この抵抗器の両端の電圧は、ランプ電流モニタ(LCM)入力に供給され、内部のリファレンス電圧と比較されてMOSFETゲートのデューティサイクルが決定されます。CCFLは電流の監視と制御によってランプの輝度と寿命が最大となります。

DS3881のブロック図を図1と図2に示します。DS3881の動作の詳細はこのデータシートの以下のページに記載されています。

メモリレジスタおよびI²C対応シリアルインタフェース

DS3881では、内蔵のEEPROMとSRAM設定/ステータスレジスタおよびユーザメモリとの通信用のI²C対応シリアルインタフェースが使用されます。シャドウEEPROMとSRAMの複合体である設定レジスタによって、ユーザは、ソフトスタートランプレート、ランプおよび調光周波数ソース、ランプの輝度、障害モニタリングオプション、チャンネルイネープリング/ディセープリング、EMI制御、ならびにランプ電流オーバドライブ制御など、多くのDS3881パラメータをカスタマイズすることができます。NVユーザメモリの8バイトを使用すると、日付コード、シリアルナンバ、または製品識別番号などの製造データを格納することができます。このデバイスは、設定レジスタが1組のデフォルト設定パラメータにプログラムされて出荷されます。カスタムプログラミングについては、お問い合わせください。

シングルチャネル、車載用CCFLコントローラ

DS3881

シャドウEEPROM

DS3881は、電源サイクリング中に保持しなければならないすべてのメモリ用にSRAM-シャドウEEPROMメモリ位置を備えています。パワーアップ時、SEEB (BLCレジスタのビット7)はローであり、これによってシャドウ位置が通常のEEPROMとして機能します。SEEBをハイに設定すると、EEPROMの書込み機能がディセーブルされて、シャドウ位置が通常のSRAMセルとして機能します。このため、EEPROMを損傷せずに無限回数の書込みサイクルが可能になり、EEPROM書込み時間 t_w が書込みサイクルから排除されます。SEEBをハイに設定したときに起きるメモリの変化はEEPROMに書き込まれないため、これらの変化は電源サイクリング中に保持されず、SEEBローとして書き込まれたパワーアップ時のEEPROM値が最終値となります。

ランプの調光制御

DS3881には2つの独立したランプ調光方法があり、これらを組み合わせると300:1以上の調光比を実現することができます。第1の方法は、「バースト」調光で、デジタルパルス幅変調(DPWM)信号(22.5Hz~440Hz)を使用してランプの輝度を制御します。第2の方法は、「アナログ」調光で、ランプ電流の調整によって実現します。バースト調光には128の等間隔な輝度ステップがあります。アナログ調光には、バースト調光のステップ間で輝度の変化を増加させることができるさらに小さいサブステップがあります。この機能は、バースト調光のみでは輝度の階段状変化が目立つような低輝度での調光変化に特に有用です。また、アナログ調光を使用すると、輝度をバースト調光の最小レベル以下にすることができ、調光範囲が最大になります。

バースト調光は、ユーザがBRIGHTピンに供給するアナログ電圧を使用して、もしくはI²Cインタフェースを通じて制御することができます。アナログ調光はI²Cインタフェースを通じてのみ制御することができます。したがって、DS3881の最大調光範囲と最大分解能を必要とするアプリケーションでは、I²C調光制御を使用してください。

バースト調光

バースト調光では、DPWM信号のデューティサイクルを調整(すなわち、変調)することによって輝度を調整します。DPWMサイクルのハイ期間では、図6に示すように、ランプは選択されたランプ周波数(40kHz~100kHz)で駆動されます。サイクルのハイの部分は、この期間にランプ周波数バーストが発生することから「バースト」期間と呼ばれます。DPWMサイクルのローの期間では、コントローラがMOSFETゲートドライバをディセーブルするため、ランプは駆動されません。このため、ランプには電流が流れなくなりますが、この時間は短いためランプ内の消イオンは抑制されます。

DS3881はそのDPWM信号を内部で発生させることができ(CR1でDPSS = 0に設定)、この信号は必要に応じて他のDS3881に供給することができますが、DPWM信号を外部のソースから供給することもできます(CR1でDPSS = 1に設定)。DPWM信号を内部で発生させるために、DS3881はDPWM周波数を設定するためのクロック(調光クロックと呼ばれる)を必要とします。ユーザは、CR1でPOSCS = 1を設定しPOSCピンに外部から22.5Hz~440Hzの信号を印加することによって調光クロックを供給することができますが、調光クロックはDS3881の内部発振器によって発生することもでき(CR1でPOSCS = 0に設定)、この場合、周波数はPOSCピンの外付け抵抗器によって設定されます。これら2つの調光クロックオプションを図3に示します。調光クロックを内部で発生させるか外部から供給するかに関わらず、CR2のPOSCROビットとPOSCR1ビットは所望の調光クロック周波数に合わせて設定する必要があります。

内部で発生したDPWM信号は、回路内の他のDS3881(存在する場合)へのソース用としてPSYNC I/Oピンに供給する(CR1でRGSO = 0に設定)ことができます。こうすると、システム内のすべてのDS3881を同じDPWM信号に同期させることができます。システム内にある他のDS3881用のDPWM信号を発生するDS3881は、DPWMソースと呼ばれます。外部で発生したDPWM信号を、DPWMソースとして動作する別のDS3881またはユーザが用意した他のソースのいずれかから取り込むとき、この信号はDS3881のPSYNC I/Oピンに入力され、これを受信したDS3881はDPWMレシーバと呼ばれます。このモードでは、BRIGHT入力とPOSC入力はディセーブルされ、これらの入力はグラウンドに接続されます(図5参照)。

DPWM信号が内部で発生したとき、そのデューティサイクル(および、したがってランプ輝度)は、BRIGHT入力のアナログ電圧(ユーザが供給する)によるか、またはI²Cインタフェースを通じてBPWMレジスタの7ビットPWMコードを変えることによって制御されます。BRIGHTピンを使用してバースト調光を制御するとき、0.5V以下の電圧ではDS3881は最小バーストデューティサイクルで動作して輝度が最低となり、2.0V以上の電圧では100%バーストデューティサイクル(すなわち、ランプが常時駆動された状態)となり最大の輝度が得られます。0.5V~2Vの電圧では、デューティサイクルが最小と100%の間で直線的に変化します。非ゼロPWMコードをBPWMレジスタに書き込むと、BRIGHTピンがディセーブルされ、I²Cバースト調光制御がイネーブルされます。7ビットPWMコードを0000001bに設定するとDS3881は最小バーストデューティサイクルで動作し、1111111bに設定すると100%バーストデューティサイクルで動作します。これら2つのコードの間に設定すると、デューティサイクルが最小と100%の間で直線的に変化します。

シングルチャネル、車載用CCFLコントローラ

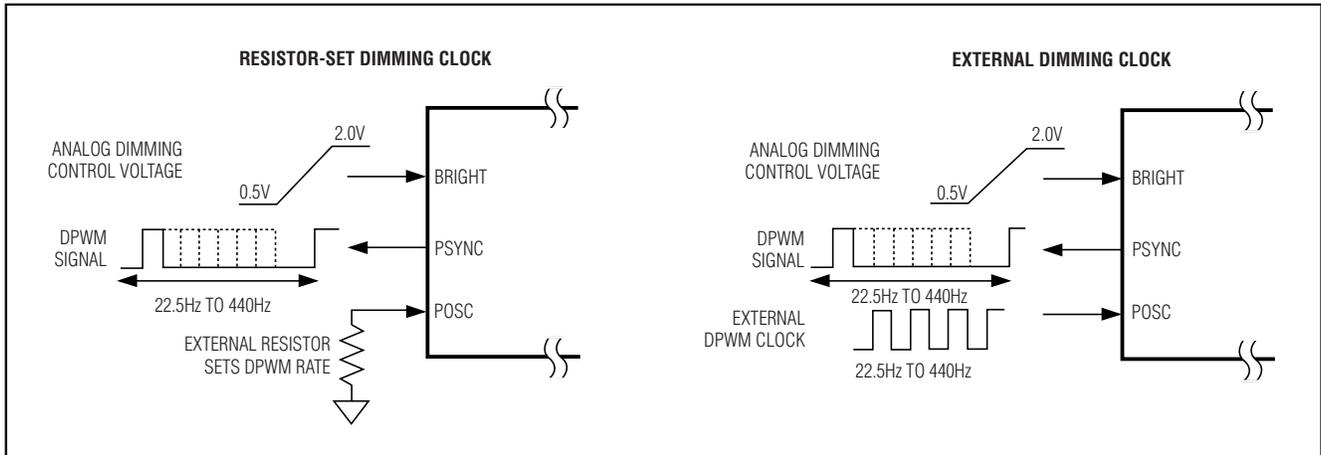


図3. DPWMソース設定のオプション

アナログ調光

アナログ調光では、ランプ電流を増減することによって輝度を変化させます。DS3881は、ランプレギュレーション電圧 V_{LRT} をわずかにシフトすることによってこれを行います(図2参照)。アナログ調光は、BLCレジスタの下位5ビット(LC4~LC0)とのソフトウェア通信によってのみ可能です。この機能はピンによる制御が不可能です。LCビットのデフォルトパワーオン状態は00000bで、これは公称電流レベルの100%に相当します。したがって、パワーアップ時は、アナログ調光がバースト調光機能に干渉しません(干渉が望ましくない場合)。LCビットを11111bに設定すると、ランプ電流がその公称レベルの35%に減少します。11111bと00000bの間のLC値では、ランプ電流が公称値の35%~100%で直線的に変化します。

ランプ周波数の設定

DS3881はそのランプ周波数クロックを内部で発生させることができ(CR1でLFSS = 0に設定)、この信号は必要に応じて他のDS3881に供給することができますが、ランプクロックを外部のソースから供給することもできます(CR1でLFSS = 1に設定)。ランプクロックを内部で発生させるとき、周波数(40kHz~100kHz)はLOSCの外付け抵抗器によって設定します。この場合、ランプクロックはランプ周波数レシーバとして設定された他のDS3881への同期用としてLSYNC I/Oピンに出力されるため、DS3881をランプ周波数ソースとして使用することができます。DS3881が他のDS3881にランプ周波数を供給し、かつスペクトラム拡散変調または周波数ステップ機能がイネーブルの場合、LSYNC出力はいずれのEMI抑制機能にも影響されません。ランプクロックが外部から供給されるとき、DS3881はランプ周波数レシーバとして機能します。この場合、40kHz~

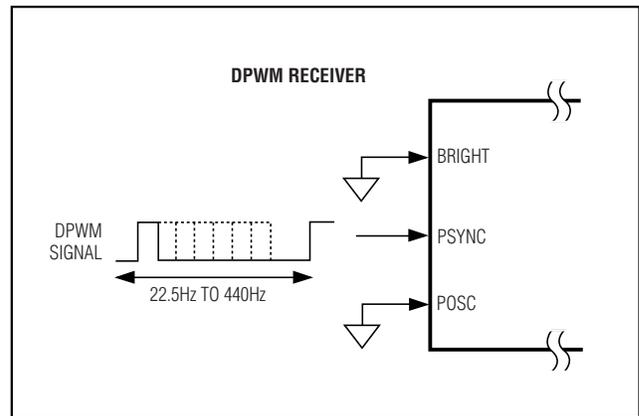


図4. DPWMレシーバの設定

100kHzのクロックをLSYNC I/Oに供給する必要があります。外部クロックは、ランプ周波数ソースとして設定されたDS3881のLSYNC I/Oまたは他のソースから発生させることができます。

複数のDS3881を有するシステムの設定

ランプ周波数クロックおよびDPWM信号用のソースおよびレシーバオプションによって、複数のDS3881を複数のランプを必要とするシステム内で同期させることができます。ランプおよび調光クロックは、周波数を設定する外付け抵抗器を使ってDS3881内部で発生させることもできますが、ホストシステムから供給してDS3881を他のシステム資源に同期させることもできます。図5は、システム内のすべてのDS3881に対してランプおよび/またはDPWMのいずれの同期も可能なDS3881の各種設定を示します。

シングルチャネル、車載用CCFLコントローラ

DS3881

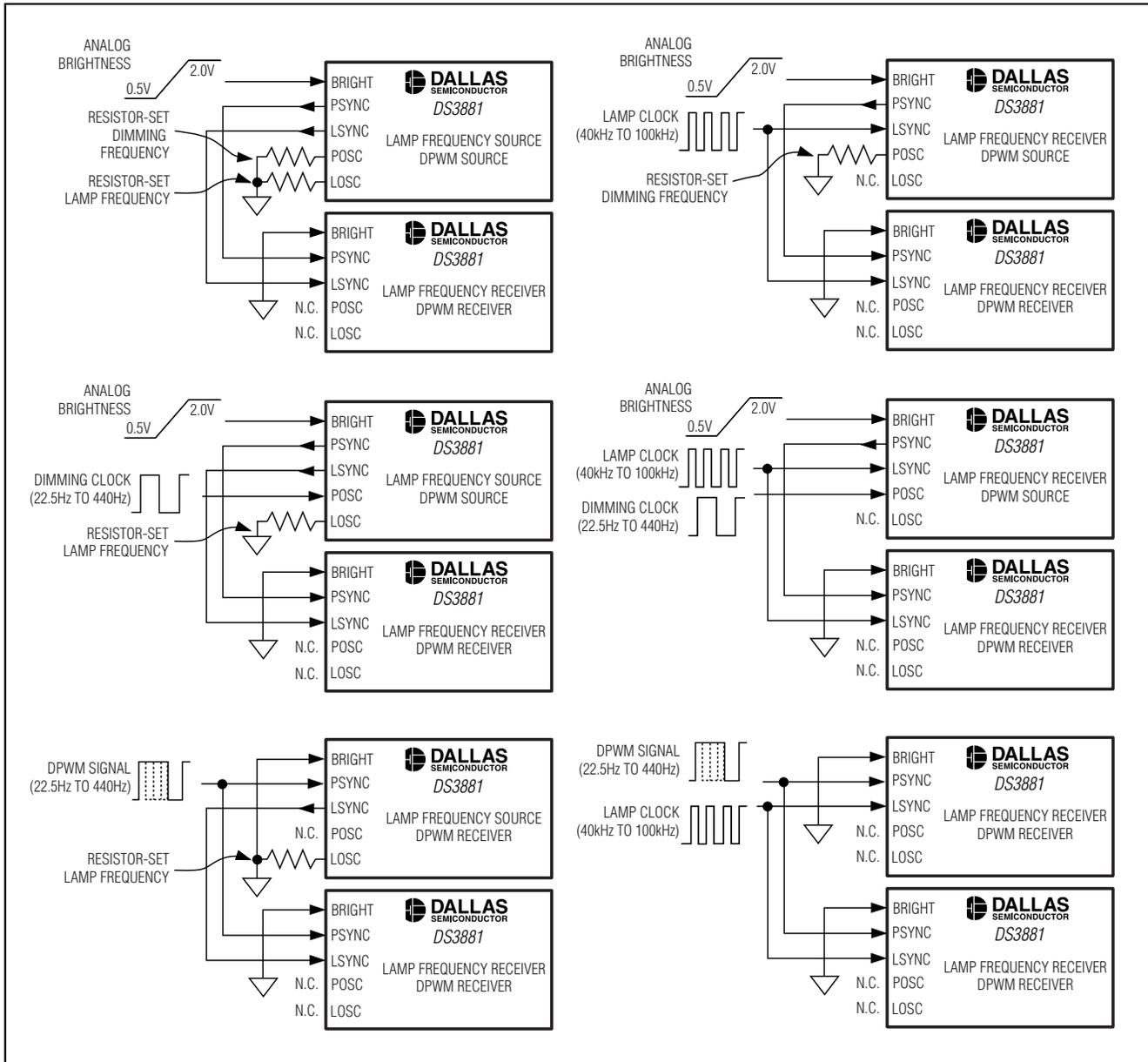


図5. 複数のDS3881を使用した設計に対する周波数設定オプション

シングルチャネル、車載用CCFLコントローラ

DS3881

DPWMソフトスタート

各ランプバーストの最初に、DS3881はMOSFETゲートドライバのデューティサイクルを徐々に増加させるソフトスタートを行います(図6参照)。これによって、トランス一次側の電流サージから生じる可聴ノイズが最小限に抑えられます。ソフトスタートの長さは16ランプサイクルに固定されていますが、ソフトスタートのランプ状波形は、4個のソフトスタートプロファイルレジスタ(SSP1/2/3/4)によってプログラム可能であり、アプリケーションに合わせて調整することができます。ソフト

スタートランプ状波形をカスタマイズするために選択できるドライバデューティサイクルは7種類あります(表4aと4b参照)。有効なデューティサイクル範囲は0%~19%で、刻みは3%です。さらに、先行するバーストの最終ランプサイクルのMOSFETデューティサイクルは、最新値のデューティサイクルコードを使ってソフトスタートランプ状波形の一部として使用することができます。プログラムされた各MOSFETゲートのデューティサイクルは、2回反復されて16のソフトスタートランプサイクルを構成します。

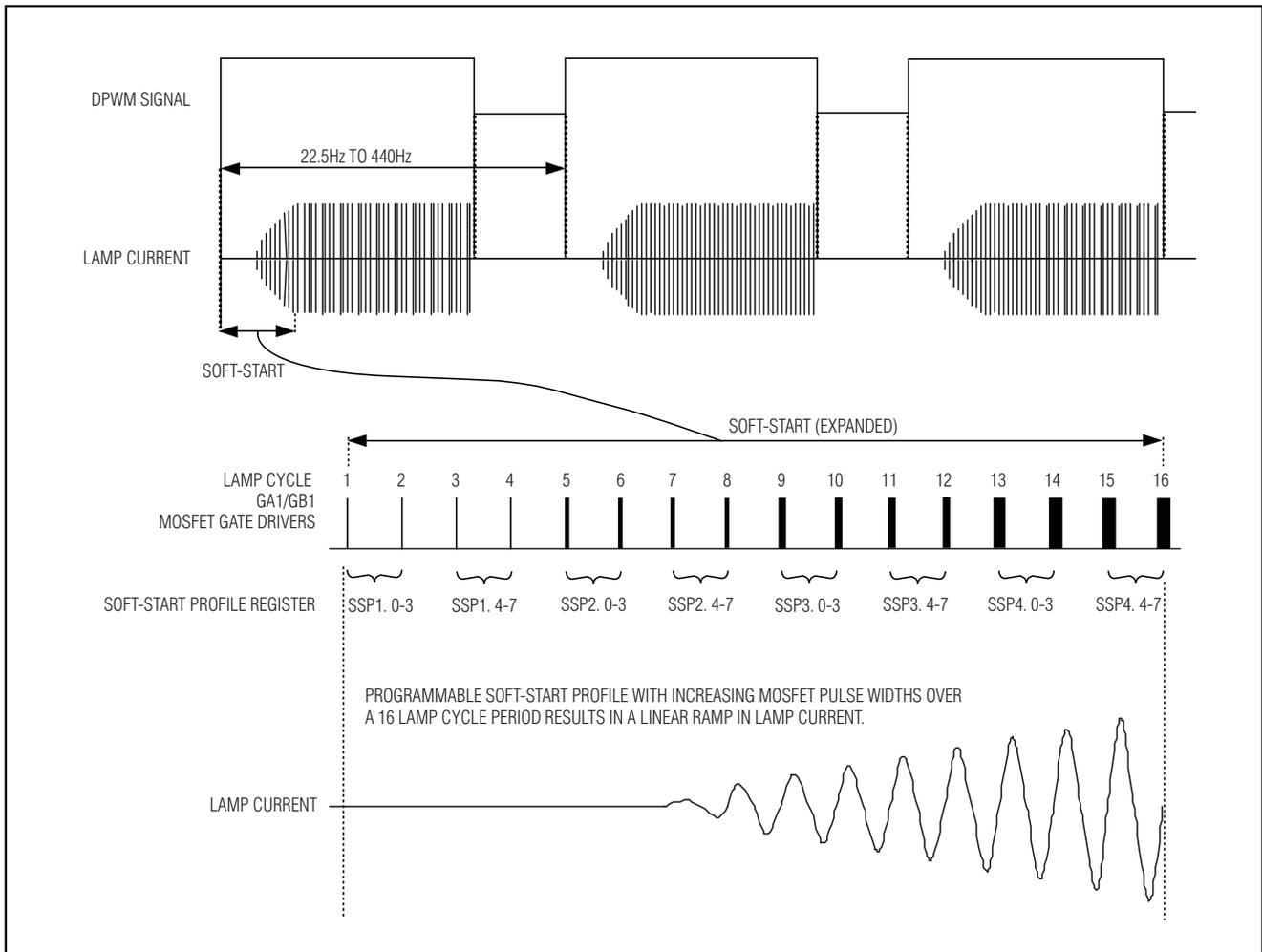


図6. デジタルPWM調光およびソフトスタート

シングルチャネル、車載用CCFLコントローラ

DS3881

外付け抵抗器を使用した使用ランプおよび調光クロック(DPWM)周波数の設定

ランプおよび調光クロック周波数はいずれも外付け抵抗器によって設定することができます。必要な抵抗は、いずれの周波数の場合も次式から計算することができます。

$$R_{OSC} = \frac{K}{f_{OSC}}$$

ここで、ランプ周波数を計算する場合は $K = 1600k\Omega \cdot kHz$ です。調光クロック周波数に対する抵抗値を計算するとき、 K は制御レジスタ2 (CR2) (「レジスタの詳細」の項の表6参照)に示すように所望の周波数およびPOSCR0とPOSCR1ビット設定によって決定される4つの値のうちの1つとなります。

例：ランプ周波数が50kHzで調光クロック周波数が160HzとなるようにDS3881を設定する抵抗値の選択：この設定では、調光クロック周波数範囲として90Hz~220Hzを選択するためにPOSCR0とPOSCR1をそれぞれ1と0にプログラムしてください。それによって、調光クロック抵抗器(R_{POSC})の計算では K が $4k\Omega \cdot kHz$ に設定されます。ランプ周波数抵抗器(R_{LOSC})の計算では $K = 1600k\Omega \cdot kHz$ で、これは周波数と無関係にランプ周波数の K 値を設定します。この場合、上式は下記のように R_{LOSC} と R_{POSC} に対する抵抗値の計算に使用されます。

$$R_{LOSC} = \frac{1600k\Omega \cdot kHz}{50kHz} = 32.0k\Omega$$
$$R_{POSC} = \frac{4k\Omega \cdot kHz}{0.160kHz} = 25.0k\Omega$$

電源の監視

DS3881は、インバータのトランスDC電源(V_{INV})とDS3881自身の V_{CC} 電源の電圧モニタ(SVM)を備え、両方の電圧レベルを正しい動作に適切なものとなるようにしています。トランスの電源は、SVMHピンで過電圧状態が、またSVMLピンで低電圧状態が監視されます。各SVM入力の外付け抵抗分圧器は、スレッショルドがいずれも2Vの2個のコンパレータに接続されます(図7参照)。次式を使用してこれらの抵抗値を決定すると、SVMHとSVMLのトリップポイント(V_{TRIP})が設定変更されて、トランスの電源電圧が指定値から上下に外れたときにインバータを遮断することができます。トランスの電源を非常に低いレベルで動作させると、インバータが点灯電圧に達しないなど、多くの問題が生じるおそれがあります。トランスの電源を非常に高いレベルで

動作させると、インバータの構成部品を損傷するおそれがあります。SVMを正しく使用すれば、これらの問題を回避することができます。必要に応じて、SVMHピンをGNDに、SVMLピンを V_{CC} に接続することによってハイまたはローのSVMをディセーブルすることができます。

$$V_{TRIP} = 2.0 \left(\frac{R_1 + R_2}{R_1} \right)$$

V_{CC} モニタは5V電源低電圧ロックアウト(UVLO)として使用され、電圧がアナログ回路の動作(すなわち、外付けMOSFETの駆動)に適切でない場合、DS3881が動作しないようにします。 V_{CC} モニタはヒステリシスを備え、 V_{CC} がトリップポイントに近いときに V_{CC} ノイズによる誤動作の発生を防ぎます。このモニタをディセーブルすることはできません。

障害の監視

DS3881は広範な障害を監視します。これは、ランプオープン、ランプ過電流、点灯障害、および過電圧の状態を検出することができます。DS3881は、チャンネルが障害状態になった場合に出力をディセーブルするように設定することができます。いったん障害状態に入ると、FAULT出力がアサートされ、ユーザまたはホスト制御によってリセットされるまでそのチャンネルはディセーブルされたままになります。詳しくは、「ステップ4、障害処理」をご覧ください。さらに、DS3881は、ランプを再点灯することによって、検出された障害(ランプ過電流を除く)を自動的にクリアするように設定することもできます。障害監視オプション用の設定ビットはCR1とCR2にあります。また、DS3881はSR1およびSR2レジスタ(SRAM)にリアルタイムステータスインジケータビットを格納しており、これらのビットは対応する障害が発生すると必ずアサートされます。

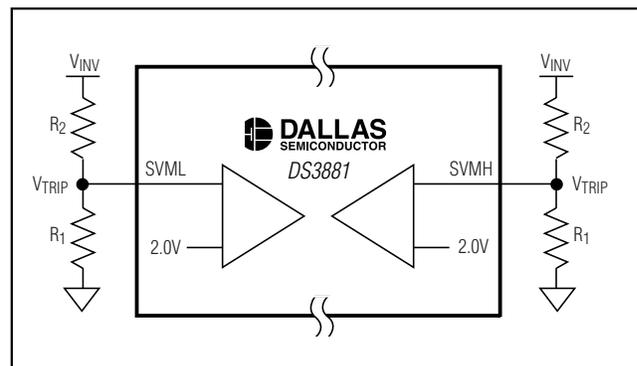


図7. SVMスレッショルド電圧の設定

図8のフローチャートは、DS3881が各ランプを制御・監視する方法を示しています。各ステップは次の通りです。

- 1) 電源チェック—DS3881の電源電圧が4.3Vより高く、電源電圧モニタSVMLとSVMHの電圧がそれぞれ2.0Vより高く2.0V未満でない限り、ランプは点灯しません。
- 2) ランプの点灯—DS3881とDCインバータ電源の両方が許容レベルにあるとき、DS3881はランプの点灯を試みます。DS3881は、ランプが点灯するまでMOSFETゲートのデューティサイクルを徐々に増加させます。コントローラは、ランプに流れる電流をLCM1ピンで検出することによってランプが点灯したことを認識します。ランプの点灯中にOVD1ピンの電圧が最大許容値に達すると、コントローラはMOSFETゲートのデューティサイクルの増加を停止してシステムに過度のストレスがかからないようにします。SSP1レジスタのLST0およびLST1制御ビットで定められたタイムアウト期間後にランプが点灯していなければ、DS3881は障害処理状態(ステップ4)に入ります。点灯の過程で過電圧事象が検出されると、DS3881はMOSFETゲートドライバをディセーブルして障害処理状態に入ります。
- 3) ランプの駆動—いったんランプが点灯すると、DS3881はランプ電流が最適になるようにMOSFETゲートのデューティサイクルを調整します。ゲートのデューティサイクルは常に制限されており、システムが最大許容値を超えるランプ電圧を発生しないようになっています。ユーザは、CR2のLSC0ビットと

LSC1ビットを使ってランプ電流のサンプリングレートを選択することができます。ランプ電流がSSP1レジスタのLST0およびLST1制御ビットで定められた期間、ランプアトリファレンスポイント未満になると、ランプは消えているものとみなされます。この場合、MOSFETゲートドライバはディセーブルされて、デバイスは障害処理状態に移行します。

- 4) 障害処理—障害処理の間、DS3881はランプ過電流を除くすべての障害をクリアするオプション(ユーザ選択可能)の自動再試行を行います。自動再試行では、障害を解消する再試行をさらに14回行ったあと、チャンネルが障害状態にあると断定してそのチャンネルを完全にディセーブルにします。14回の各試行の間に、コントローラは1024ランプサイクル待機します。ランプ過電流が発生した場合、DS3881はチャンネルが障害状態にあると瞬時に断定してそのチャンネルを完全にディセーブルにします。いったん障害状態に入ったチャンネルは、次のいずれかが起きるまで障害状態を持続します。
 - V_{CC} がUVLOスレッショルド未満に低下する。
 - SVMLまたはSVMHスレッショルドを超える。
 - PDNピンがハイになる。
 - PDNEソフトウェアビットがロジック1に書き込まれる。
 - チャンネルがCH1D制御ビットによってディセーブルされる。

シングルチャネル、車載用CCFLコントローラ

DS3881

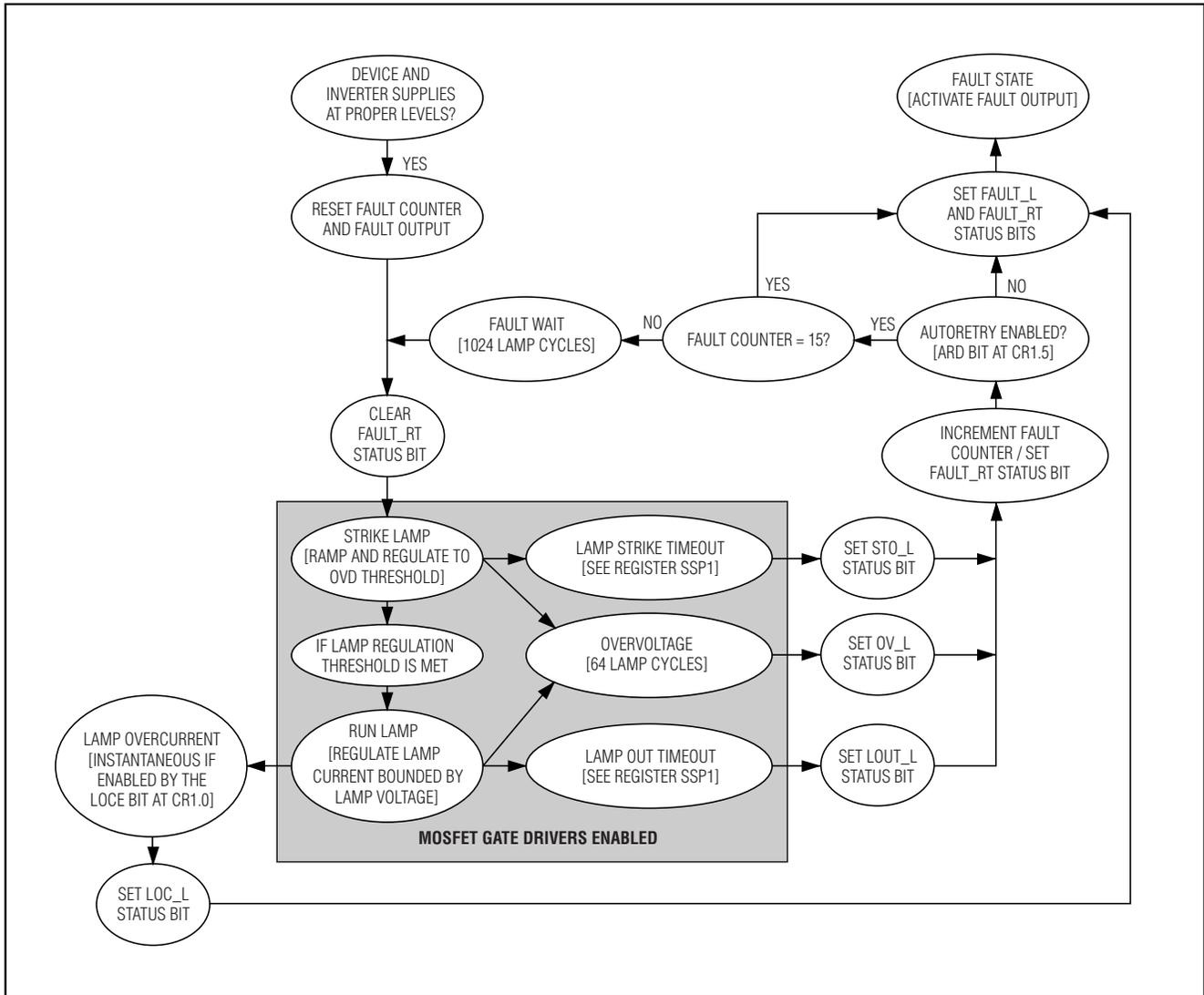


図8. 障害処理フローチャート

シングルチャネル、車載用CCFLコントローラ

DS3881

EMI抑制機能

DS3881は、スペクトラム拡散変調とランプ発振器周波数ステップングという2つの電磁妨害抑制機能を備えています。前者はランプ周波数のスペクトルを拡散する機能です。EMICレジスタでSS0および/またはSS1のいずれかを設定すると、コントローラはランプ周波数を±1.5%、±3%、または±6%だけディザするように設定されます。SS0/1に非ゼロ値を設定すると、スペクトラム拡散変調がイネーブルされ、発振器周波数ステップングがディセーブルされます。スペクトラム拡散変調モードでは、FS0/1/2の設定によってディザ変調レートを選択することもでき、三角波(SSM = 0)または擬似ランダムプロファイル(SSM = 1)のいずれかが得られます。ユーザは、アプリケーションに応じて最適な変調レートを選択する(FS0/1/2によって)ことができます。

後者のEMI抑制方式は、ランプ周波数を1%、2%、3%、または4%だけ増減する機能です。この方式では、実際に放射されるEMIは減少しないものの問題を起し易い周波数領域から外れます。STEPEビットおよび/またはSTEPピンを使用して、ランプ周波数ステップングをイネーブルします(SS0/1は0であるものとします)。いったんイネーブルされたFS0/1/2値は、ランプ発振器周波数のシフトを制御します。たとえば、ランプ周波数がラジオ放送局に電磁妨害を与える場合、この周波数

を上下いずれかにわずかに変えることによって、スプリアス妨害を帯域外に移動させることができます。

ランプ電流オーバドライブ機能

DS3881はまた、ランプをオーバドライブすることによって低温環境で素早く温める機能も提供します。LCOEレジスタのLCO0/1/2ビットを設定し、LCOEビットまたはLCOピンをイネーブルすると、DS3881は公称電流設定を12.5%のステップで112.5%から200%までオーバドライブします。DS3881は、より多くの電流がランプに流れるようランプレギュレーションスレッシュホールド V_{LRT} を上方に自動的にシフトしてこの機能を実現します(図2)。このマルチレベル調整では、ランプが温まった後電流オーバドライブを徐々に低減させる(I^2C によって)ことができるため、エンドユーザはオーバドライブが不要になったときに輝度の変化に気が付きません。また、DS3881は電流オーバドライブを自動的にターンオフすることができるタイマをオプションとして備えています。このタイマは、約1.5分から21分まで可変です(ランプ周波数50kHzの場合)。

レジスタの詳細

DS3881のレジスタマップを表1に示します。レジスタとビットの詳しい説明は次ページ以降の表に記載されています。

表1. レジスタマップ

BYTE ADDRESS	BYTE NAME	FACTORY DEFAULT	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
E0h	SR1	00h	SVMH_RT	SVML_RT	LOC_L1	LOUT_L1	OV_L1	STO_L1	FAULT_L1	FAULT_RT1
E1h	RSVD	00h	RSVD	RSVD	RSVD	RSVD	RSVD	RSVD	RSVD	RSVD
E2h	BPWM	00h	RSVD	PWM6	PWM5	PWM4	PWM3	PWM2	PWM1	PWM0
E3h	BLC	1Fh	SEEB	RSVD	CH1D	LC4	LC3	LC2	LC1	LC0
F0h	SSP1	21h	LST1	MDC code for soft-start lamp cycles 3, 4			LST0	MDC code for soft-start lamp cycles 1, 2		
F1h	SSP2	43h	MDC code for soft-start lamp cycles 7, 8				MDC code for soft-start lamp cycles 5, 6			
F2h	SSP3	65h	MDC code for soft-start lamp cycles 11, 12				MDC code for soft-start lamp cycles 9, 10			
F3h	SSP4	77h	MDC code for soft-start lamp cycles 15, 16				MDC code for soft-start lamp cycles 13, 14			
F4h	CR1	00h	DPD	RSVD	ARD	RGSO	DPSS	LFSS	POSCS	LOCE
F5h	CR2	08h	PDNE	RSVD	RSVD	LSR1	LSR0	POSCR1	POSCR0	UMWP
F6h	EMIC	00h	FS2	FS1	FS0	STEPE	RSVD	SSM	SS1	SS0
F7h	LCOE	00h	TO3	TO2	TO1	TO0	LCOE	LCO2	LCO1	LCO0
F8h~FFh	USER	00h	EE	EE	EE	EE	EE	EE	EE	EE

注1: E0h~E3hはSRAM位置で、F0h~FFhはSRAM-シャドウEEPROMです。

注2: CCFLの動作中にDS3881の設定を変更すると、重大な悪影響が生じるおそれがあります。

シングルチャネル、車載用CCFLコントローラ

DS3881

表2. ステータスレジスタ1 (SR1) [SRAM、E0h]

BIT	R/W	POWER-UP DEFAULT	NAME	FUNCTION
0	R	0	FAULT_RT	Fault Condition—Real Time. A real-time bit that indicates the current operating status of channel 1. 0 = Normal condition 1 = Fault condition
1	R	0	FAULT_L	Fault Condition—Latched. A latched bit that is set when the channel enters a fault condition. This bit is cleared when read, regardless of the current state of fault.
2	R	0	STO_L	Lamp Strike Timeout—Latched. A latched bit that is set when the lamp fails to strike. This bit is cleared when read.
3	R	0	OV_L	Overvoltage—Latched. A latched bit that is set when a lamp overvoltage is present for at least 64 lamp cycles. This bit is cleared when read.
4	R	0	LOUT_L	Lamp Out—Latched. A latched bit that is set when a lamp out is detected. This bit is cleared when read.
5	R	0	LOC_L	Lamp Overcurrent—Latched. A latched bit that is set when a lamp overcurrent is detected. This bit is cleared when read.
6	R	0	SVML_RT	Supply Voltage Monitor Low—Real Time. A real-time bit that reports the comparator output of the SVML pin.
7	R	0	SVMH_RT	Supply Voltage Monitor High—Real Time. A real-time bit that reports the comparator output of the SVMH pin.

注1：このレジスタへの書き込みは無効です。

注2：ステータスビットがセットされる動作の詳細については、図8をご覧ください。

注3：SR1は下記の場合にのみクリアされます。

- V_{CC} がUVLOスレッショルド未満に低下したとき。
- SVMLまたはSVMHスレッショルドを超えたとき。
- PDNEハードウェアピンがハイになったとき。
- PDNEソフトウェアビットにロジック1が書き込まれたとき。
- チャネルがCH1D制御ビットによってディセーブルされたとき。

表3. 輝度ランプ電流レジスタ(BLC) [SRAM、E3h]

BIT	R/W	FACTORY DEFAULT	NAME	FUNCTION
0	R/W	0	LC0	These five control bits determine the target value for the lamp current. 11111b is 35% of the nominal level and 00000b is 100% of the nominal level. These control bits are used for fine adjustment of the lamp brightness.
1	R/W	0	LC1	
2	R/W	0	LC2	
3	R/W	0	LC3	
4	R/W	0	LC4	
5	R/W	0	CH1D	Channel 1 Disable 0 = Channel 1 enabled 1 = Channel 1 disabled
6	R/W	0	RSVD	Reserved. Should be set to 0.
7	R/W	0	SEEB	SRAM-Shadowed EEPROM Write Control 0 = Enables writes to EEPROM 1 = Disables writes to EEPROM

シングルチャネル、車載用CCFLコントローラ

DS3881

表4a. ソフトスタートプロトコルレジスタ(SSPx) [シャドウ-EEPROM、F0h、F1h、F2h、F3h]

SSP#	ADDR	FACTORY DEFAULT	MSB				LSB			
			7	6	5	4	3	2	1	0
SSP1	F0h	21h	LST1	Lamp Cycles 3 and 4		LST0	Lamp Cycles 1 and 2			
SSP2	F1h	43h	RSVD	Lamp Cycles 7 and 8		RSVD	Lamp Cycles 5 and 6			
SSP3	F2h	65h	RSVD	Lamp Cycles 11 and 12		RSVD	Lamp Cycles 9 and 10			
SSP4	F3h	77h	RSVD	Lamp Cycles 15 and 16		RSVD	Lamp Cycles 13 and 14			

表4b. MOSFETデューティサイクル(MDC)–ソフトスタート設定用コード

BIT	R/W	NAME	FUNCTION			
0	R/W	MDC0	MDC0/1/2/3: These bits determine a MOSFET duty cycle that repeats twice in the 16 lamp cycle soft-start.			
1	R/W	MDC1				
2	R/W	MDC2	MDC CODE		MOSFET DUTY CYCLE	
			0h	Fixed at 0%	4h	Fixed at 13%
			1h	Fixed at 3%	5h	Fixed at 16%
			2h	Fixed at 6%	6h	Fixed at 19%
3	R/W	LST0 / RSVD	3h	Fixed at 9%	7h	Most Recent Value
4	R/W	MDC0	LST0/1: These bits select strike and lamp out timeout. LST0 and LST1 control fault behavior for all lamps.			
5	R/W	MDC1	LST1	LST0	STRIKE AND LAMP OUT TIMEOUT (LAMP FREQUENCY CYCLES)	EXAMPLE TIMEOUT IF LAMP FREQUENCY IS 50kHz
6	R/W	MDC2	0	0	32,768	0.66 seconds
			0	1	65,536	1.31 seconds
			1	0	98,304	1.97 seconds
7	R/W	LST1 / RSVD	1	1	Reserved	—

シングルチャネル、車載用CCFLコントローラ

DS3881

表5. 制御レジスタ1 (CR1) [シャドウ-EEPROM、F4h]

BIT	R/W	FACTORY DEFAULT	NAME	FUNCTION
0	R/W	0	LOCE	Lamp Overcurrent Enable 0 = Lamp overcurrent detection disabled. 1 = Lamp overcurrent detection enabled.
1	R/W	0	POSCS	POSC Select. See POSCR0 and POSCR1 control bits in Control Register 2 to select the oscillator range. 0 = POSC input is connected with a resistor to ground to set the frequency of the internal PWM oscillator. 1 = POSC input is a 22.5Hz to 440Hz clock.
2	R/W	0	LFSS	Lamp Frequency Source Select 0 = Lamp frequency generated internally and sourced from the LSYNC output. 1 = Lamp frequency generated externally and supplied to the LSYNC input.
3	R/W	0	DPSS	DPWM Signal Source Select 0 = DPWM signal generated internally and sourced from the PSYNC output. 1 = DPWM signal generated externally and supplied to the PSYNC input.
4	R/W	0	RGSO	Ramp Generator Source Option 0 = Source DPWM at the PSYNC output. 1 = Source internal ramp generator at the PSYNC output.
5	R/W	0	ARD	Autoretry Disable 0 = Autoretry function enabled. 1 = Autoretry function disabled.
6	R/W	0	RSVD	Reserved. Should be set to 0.
7	R/W	0	DPD	DPWM Disable 0 = DPWM function enabled. 1 = DPWM function disabled.

シングルチャネル、車載用CCFLコントローラ

DS3881

表6. 制御レジスタ2 (CR2) [シャドウ-EEPROM、F5h]

BIT	R/W	DEFAULT	NAME	FUNCTION																				
0	R/W	0	UMWP	User Memory Write Protect 0 = Write access blocked. 1 = Write access permitted.																				
1	R/W	0	POSCR0	DPWM Oscillator Range Select. When using an external source for the dimming clock, these bits must be set to match the external oscillator's frequency. When using a resistor to set the dimming frequency, these bits plus the external resistor control the frequency.																				
2	R/W	0	POSCR1	<table border="1"> <thead> <tr> <th>POSCR1</th> <th>POSCR0</th> <th>DIMMING CLOCK (DPWM) FREQUENCY RANGE (Hz)</th> <th>k (kΩ • kHz)</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>22.5 to 55.0</td> <td>1</td> </tr> <tr> <td>0</td> <td>1</td> <td>45 to 110</td> <td>2</td> </tr> <tr> <td>1</td> <td>0</td> <td>90 to 220</td> <td>4</td> </tr> <tr> <td>1</td> <td>1</td> <td>180 to 440</td> <td>8</td> </tr> </tbody> </table>	POSCR1	POSCR0	DIMMING CLOCK (DPWM) FREQUENCY RANGE (Hz)	k (k Ω • kHz)	0	0	22.5 to 55.0	1	0	1	45 to 110	2	1	0	90 to 220	4	1	1	180 to 440	8
POSCR1	POSCR0	DIMMING CLOCK (DPWM) FREQUENCY RANGE (Hz)	k (k Ω • kHz)																					
0	0	22.5 to 55.0	1																					
0	1	45 to 110	2																					
1	0	90 to 220	4																					
1	1	180 to 440	8																					
3	R/W	1	LSR0	Lamp Sample Rate Select. Determines the feedback sample rate of the LCM inputs.																				
4	R/W	0	LSR1	<table border="1"> <thead> <tr> <th>LSR1</th> <th>LSR0</th> <th>SELECTED LAMP SAMPLE RATE</th> <th>EXAMPLE SAMPLE RATE IF LAMP FREQUENCY IS 50kHz</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>4 Lamp Frequency Cycles</td> <td>12,500Hz</td> </tr> <tr> <td>0</td> <td>1</td> <td>8 Lamp Frequency Cycles</td> <td>6250Hz</td> </tr> <tr> <td>1</td> <td>0</td> <td>16 Lamp Frequency Cycles</td> <td>3125Hz</td> </tr> <tr> <td>1</td> <td>1</td> <td>32 Lamp Frequency Cycles</td> <td>1563Hz</td> </tr> </tbody> </table>	LSR1	LSR0	SELECTED LAMP SAMPLE RATE	EXAMPLE SAMPLE RATE IF LAMP FREQUENCY IS 50kHz	0	0	4 Lamp Frequency Cycles	12,500Hz	0	1	8 Lamp Frequency Cycles	6250Hz	1	0	16 Lamp Frequency Cycles	3125Hz	1	1	32 Lamp Frequency Cycles	1563Hz
LSR1	LSR0	SELECTED LAMP SAMPLE RATE	EXAMPLE SAMPLE RATE IF LAMP FREQUENCY IS 50kHz																					
0	0	4 Lamp Frequency Cycles	12,500Hz																					
0	1	8 Lamp Frequency Cycles	6250Hz																					
1	0	16 Lamp Frequency Cycles	3125Hz																					
1	1	32 Lamp Frequency Cycles	1563Hz																					
5	—	0	RSVD	Reserved. This bit should be set to zero.																				
6	—	0	RSVD	Reserved. This bit should be set to zero.																				
7	R/W	0	PDNE	Power-Down. Logically ORed with the PDN pin. Setting this bit high resets the controller, clears the fault logic, and places the part in power-down mode. 0 = Normal. All circuitry is off, except I ² C interface.																				

シングルチャネル、車載用CCFLコントローラ

DS3881

表7. EMI制御レジスタ(EMIC) [シャドウ-EEPROM、F6h]

BIT	R/W	FACTORY DEFAULT	NAME	FUNCTION				
0	R/W	0	SS0	LAMP OSCILLATOR SPREAD-SPECTRUM MODULATION SELECT				
				SS1	SS0	SELECTED LAMP FREQUENCY SPREAD		
				0	0	SPREAD-SPECTRUM DISABLED		
				0	1	±1.5%		
				1	0	±3.0%		
1	R/W	0	SS1	1	±6.0%			
				1	1	±6.0%		
2	R/W	0	SSM	Lamp Oscillator Spread-Spectrum Modulation Select 0 = Triangular modulation. 1 = Pseudorandom modulation.				
3	—	—	RSVD	Reserved. This bit should be set to zero.				
4	R/W	0	STEPE	Lamp Frequency Step Enable. Logically ORed with the step invoked. 0 = Lamp operates at nominal frequency. 1 = Frequency step invoked.				
5	R/W	0	FS0	LAMP OSCILLATOR FREQUENCY STEP SELECT				
				FS2	FS1	FS0	SELECTED LAMP FREQUENCY STEP (SS0 = 0 AND SS1 = 0)	SPREAD-SPECTRUM MODULATION RATE (SS0 AND/OR SS1 = 1)
				0	0	0	Step Up 1%	Lamp Frequency x4
				0	0	1	Step Up 2%	Lamp Frequency x2
6	R/W	0	FS1	0	1	0	Step Up 3%	Lamp Frequency x1
				0	1	1	Step Up 4%	Lamp Frequency x1/2
				1	0	0	Step Down 1%	Lamp Frequency x1/4
				1	0	1	Step Down 2%	Lamp Frequency x1/8
7	R/W	0	FS2	1	1	0	Step Down 3%	Lamp Frequency x1/16
				1	1	1	Step Down 4%	Lamp Frequency x1/32

シングルチャネル、車載用CCFLコントローラ

DS3881

表8. ランプ電流オーバドライブ制御レジスタ(LCOC) [シャドウ-EEPROM、F7h]

BIT	R/W	FACTORY DEFAULT	NAME	FUNCTION					
				LAMP CURRENT OVERDRIVE SELECT					
0	R/W	0	LCO0	LCO2	LCO1	LCO0	SELECTED LAMP CURRENT OVERDRIVE		
				0	0	0	Nominal Current + 12.50%		
				0	0	1	Nominal Current + 25.00%		
1	R/W	0	LCO1	0	1	0	Nominal Current + 37.50%		
				0	1	1	Nominal Current + 50.00%		
				1	0	0	Nominal Current + 62.50%		
2	R/W	0	LCO2	1	0	1	Nominal Current + 75.00%		
				1	1	0	Nominal Current + 87.50%		
				1	1	1	Nominal Current + 100.00%		
3	R/W	0	LCOE	Lamp Current Overdrive Enable. Logically ORed with the LCO pin. 0 = Lamp operated with nominal current setting. 1 = Lamp overdrive invoked.					
AUTOMATIC LAMP CURRENT OVERDRIVE TIMEOUT SELECT									
4	R/W	0	TO0	TO3	TO2	TO1	TO0	SELECTED TIMEOUT IN LAMP FREQUENCY CYCLES	EXAMPLE TIMEOUT IF LAMP FREQUENCY IS 50kHz
				0	0	0	0	Disabled	—
5	R/W	0	TO1	0	0	0	1	1×2^{22}	1.4 min
				0	0	1	0	2×2^{22}	2.8 min
				0	0	1	1	3×2^{22}	4.2 min
				0	1	0	0	4×2^{22}	5.6 min
				0	1	0	1	5×2^{22}	7.0 min
6	R/W	0	TO2	0	1	1	0	6×2^{22}	8.4 min
				0	1	1	1	7×2^{22}	9.8 min
				1	0	0	0	8×2^{22}	11.2 min
				1	0	0	1	9×2^{22}	12.6 min
				1	0	1	0	10×2^{22}	14.0 min
7	R/W	0	TO3	1	0	1	1	11×2^{22}	15.4 min
				1	1	0	0	12×2^{22}	16.8 min
				1	1	0	1	13×2^{22}	18.2 min
				1	1	1	0	14×2^{22}	19.6 min
				1	1	1	1	15×2^{22}	21.0 min

シングルチャネル、車載用CCFLコントローラ

DS3881

I²Cの定義

以下の用語はI²Cデータ転送の説明に一般に使用されます。

マスタデバイス：マスタデバイスはバス上のスレーブデバイスを制御します。マスタデバイスは、SCLクロックパルス、START条件、およびSTOP条件を生成します。

スレーブデバイス：スレーブデバイスはマスタの要求に応じてデータを送受信します。

バスアイドルまたは非ビジー：SDAとSCLの両方が非アクティブでロジックハイ状態にあるときのSTOP条件とSTART条件の間の時間。

START条件：START条件は、スレーブとの新たなデータ転送を開始するためにマスタが生成します。SCLがハイの間にSDAがハイからローに遷移すると、START条件が発生します。適切なタイミングについては、タイミング図をご覧ください。

STOP条件：STOP条件は、スレーブとのデータ転送を終了するためにマスタが生成します。SCLがハイの間にSDAがローからハイに遷移すると、STOP条件が発生します。適切なタイミングについては、タイミング図をご覧ください。

反復START条件：マスタは、1回のデータ転送の最後に反復START条件を使用することによって、現在のデータ転送に続いて新たなデータ転送を直ちに開始することを表します。反復STARTは、データ転送を開始する特定のメモリアドレスを識別するために、通常、読取り動作中に使用されます。反復START条件は、通常のSTART条件と同様に送出されます。適切なタイミングについては、タイミング図をご覧ください。

ビット書込み：SDAはSCLがロー状態の間に遷移することが必要です。SDAのデータは、SCLの全ハイパルス期間およびセットアップとホールドの時間要件を満たす期間中、有効かつ不変の状態を保つものとします(図9参照)。データはSCLの立上りエッジの間にデバイスにシフトインされます。

ビット読取り：書込み動作の最後に、マスタはビット読取り中のSCLの次の立上りエッジの前に、適切なセットアップ時間(図9参照) SDAバスラインを解放する必要があります。デバイスは前のSCLパルスの立下りエッジでSDAの各データビットをシフトアウトし、このデータビットは現在のSCLパルスの立上りエッジで有効になります。マスタは、スレーブからビットを読み取っているときを含め、すべてのSCLクロックパルスを生成します。

確認応答(ACKとNACK)：肯定確認応答(ACK)または否定確認応答(NACK)は、常にバイト転送中に送信される9番目のビットです。データを受信するデバイス(読取り中のマスタ、または書込み中のスレーブ)は、9番目のビット中にゼロを送信することによってACKを返します。デバイスは9番目のビット中に1を送信することによってNACKを返します。ACKとNACKのタイミング(図9)は、その他すべてのビット書込みと同じです。ACKはデバイスがデータを正しく受信していることの確認です。NACKは読取りシーケンスを終了するために使用されるか、もしくはデバイスがデータを受信していないことを表します。

バイト書込み：バイト書込みは、マスタからスレーブに転送(MSB先頭)される8ビットの情報と、スレーブからマスタへの1ビットの確認応答で構成されます。マスタが送信する8ビットはビット書込みの定義に従って行われ、確認応答はビット読取りの定義を用いて読み取られます。

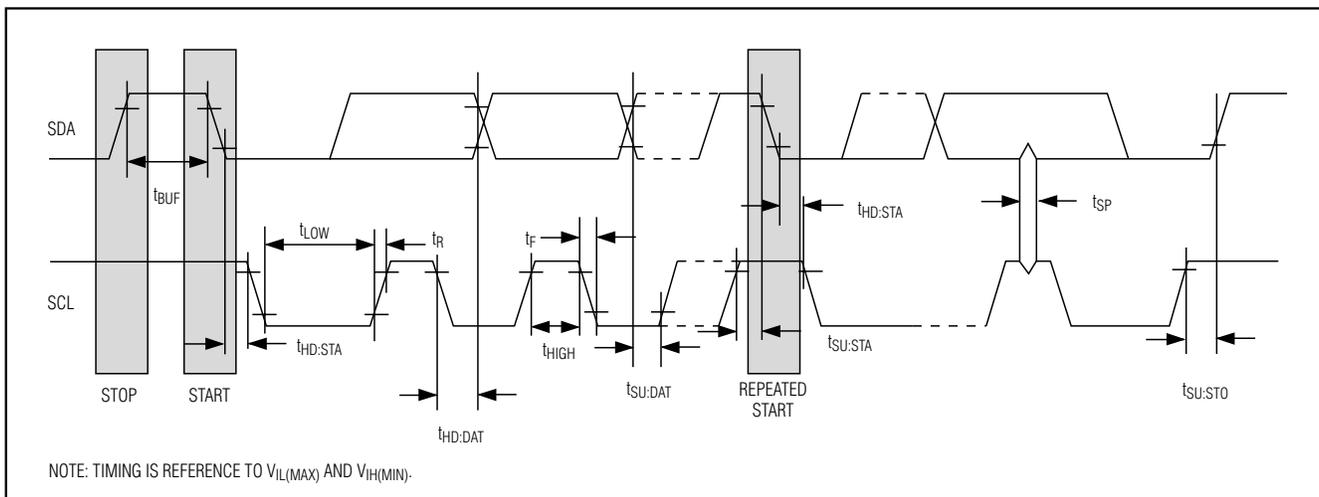


図9. I²Cタイミング図

シングルチャネル、車載用CCFLコントローラ

バイト読取り：バイト読取りは、スレーブからマスタへの8ビット情報転送とマスタからスレーブへの1ビットのACKまたはNACKからなります。スレーブからマスタに転送(MSB先頭)される8ビットの情報は、前記のビット読取りの定義を用いてマスタによって読み取られ、マスタはビット書き込みの定義を用いてACKを送信し後続のデータバイトを受信します。スレーブがSDAの制御をマスタに戻すためには、マスタは最終バイト読取りに対してNACKを返して通信を終了する必要があります。

スレーブアドレスバイト：I²Cバス上の各スレーブは、START条件のすぐ後に送信されるスレーブアドレス指定バイトに応答します。スレーブアドレスバイト(図10)は、上位7ビットにスレーブアドレスを含み、最下位ビットにR/Wビットを含んでいます。DS3881のスレーブアドレスは10100A₁A₀0(2進)です。ここで、A₀とA₁はアドレスピン(A₀とA₁)の値です。このアドレスピンによって、デバイスは4つのスレーブアドレスの1つに応答することができます。R/W = 0であれば、正しいスレーブアドレスが書き込まれて、マスタはスレーブにデータを書き込むことを表します。R/W = 1であれば、マスタはスレーブからデータを読み取ります。不正なスレーブアドレスが書き込まれると、DS3881はマスタが別のI²Cデバイスと通信しているものと判断し、次のSTART条件が送信されるまで通信を無視します。

メモリアドレス：I²C書き込み動作中、マスタはメモリアドレスを送信してスレーブがデータを格納すべきメモリ位置を指示する必要があります。メモリアドレスは常に、スレーブアドレスバイトに続く書き込み動作中に送信される2番目のバイトです。

I²C通信

スレーブへのデータバイトの書き込み：マスタは、START条件の生成、スレーブアドレスバイト(R/W = 0)の書き込み、メモリアドレスの書き込み、データバイトの書き込み、およびSTOP条件の生成を行う必要があります。マスタはすべてのバイトの書き込み動作中にスレーブの確認応答を読み取る必要があります。詳しくは図11をご覧ください。

確認応答ポーリング：DS3881は、EEPROMに書き込むたびに、内容をEEPROMに書き込むためにSTOP条件の後にEEPROM書き込み時間(t_W)を必要とします。EEPROMの書き込み時間中DS3881はビジーとなるため、そのスレーブアドレスの受信に対して確認応答しません。この現象を利用して、DS3881のアドレス指定を反復することによって、DS3881のデータの受信準備が整い次第次のデータバイトを書き込むことができます。確認応答ポーリングに代わる方法としては、t_Wの最大時間が経過するのを待ってからDS3881に再度書き込みを行う方法があります。

EEPROM書き込みサイクル：DS3881のEEPROMに書き込み可能な回数は、「Nonvolatile Memory Characteristics (不揮発性メモリ特性)」表で指定されています。この仕様は、ワーストケースの書き込み温度におけるものです。書き込みを室温で行うときには、DS3881は通常さらに多くの書き込みを処理することができます。

スレーブからのデータバイトの読取り：スレーブから単一バイトを読み取るために、マスタはSTART条件の生成、R/W = 0によるスレーブアドレスバイトの書き込み、メモリアドレスの書き込み、反復START条件の生成、R/W = 1によるスレーブアドレスの書き込み、転送の終了を示すNACKを持つデータバイトの読取り、およびSTOP条件の生成を行います。詳しくは図11をご覧ください。

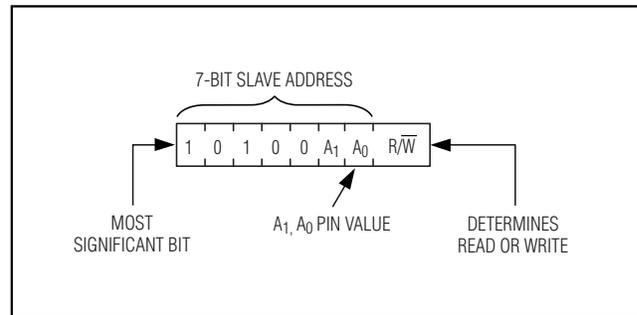


図10. DS3881のスレーブアドレスバイト

シングルチャネル、車載用CCFLコントローラ

DS3881

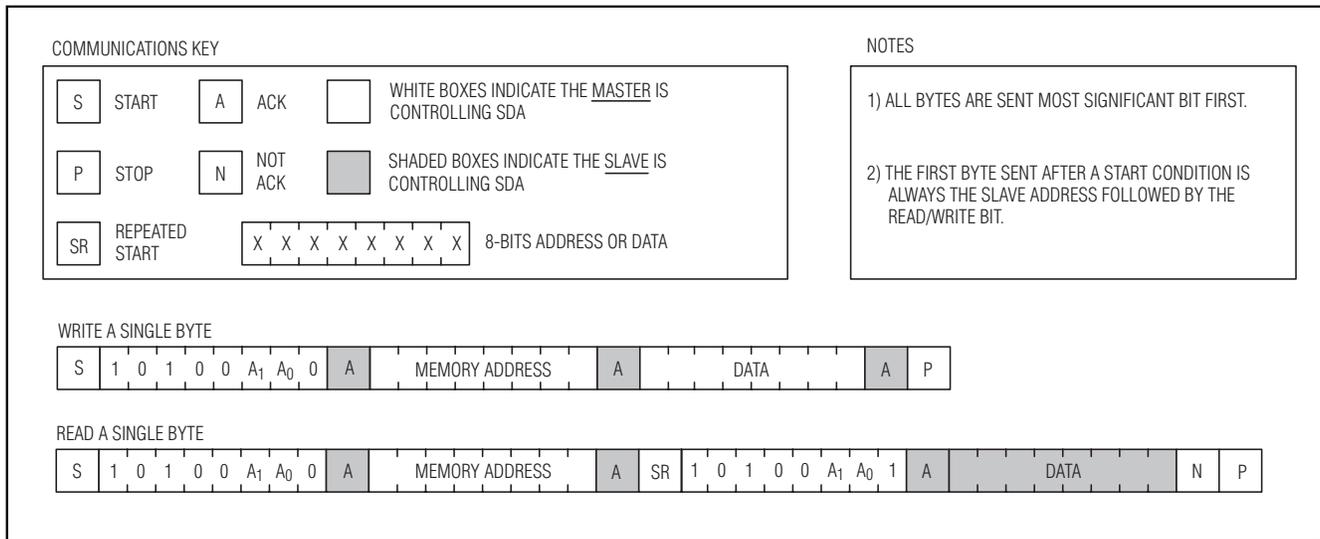


図11. I²C通信の例

アプリケーション情報

共通I²Cバス上にある複数のDS3881のアドレス指定

各DS3881は、アドレス入力ピン(A0とA1)の状態に基づいて4つのスレーブアドレスの1つにตอบสนองします。デバイスのアドレス指定については、「I²C通信」の項をご覧ください。

RMSランプ電流の設定

「標準動作回路」の抵抗器R7とR8はランプ電流を設定します。電流波形がほぼ正弦波であれば、 $R7 = R8 = 140\Omega$ は5mA_{RMS}のランプ電流に対応します。所定の正弦波ランプ電流に対する抵抗値を決定する式は次の通りです。

$$R7 = \frac{1}{I_{LAMP(RMS)} \times \sqrt{2}}$$

部品の選択

外付け部品の選択はシステム全体の性能とコストに大きな影響を与えます。最も重要な2つの外付け部品はトランスとnチャンネルMOSFETです。

トランスはDS3881の40kHz~80kHzの周波数範囲で動作するものとし、MOSFETドライバが定常状態での動作時に28%~35%のデューティサイクルで動作するように巻数を選定するものとし、トランスは、ランプを点灯するために使用される高い開放電圧に耐えるものとし、

また、一次/二次側の抵抗およびインダクタンス特性を検討する必要があります。これらはシステムの効率と過渡応答の決定に多大な影響を及ぼすためです。表9は、12Vのインバータ電源、438mm x 2.2mmのランプ設計に使用されているトランスの仕様を示します。

nチャンネルMOSFETは、ロジックレベル信号で動作するだけの十分に低いスレッショルド電圧、効率を最大にするnチャンネルMOSFETの電力損失を制限する低いオン抵抗、および過渡現象を処理するのに十分な高い降伏電圧を備えている必要があります。降伏電圧はインバータ電源電圧の3倍以上であるものとし、さらに、全ゲート電荷は、「Recommended Operating Conditions (推奨動作条件)」表で規定されたQ_G以下であるものとし、現在8ピンSOPパッケージで提供されているデュアルnチャンネルMOSFETの多くはこれらの仕様を容易に満たします。

表10は、「標準動作回路」で使用される外付け抵抗器およびコンデンサの推奨値を示します。

電源のデカップリング

最良の結果を得るために、IC電源ピンにデカップリングコンデンサを使用することをお奨めします。デカップリングコンデンサの標準的な値は0.01μFまたは0.1μFです。高品質のセラミック表面実装型コンデンサを使用し、リードインダクタンスを極力少なくするためにICのV_{CC}とGNDピンのできる限り近くに取り付けてください。

シングルチャネル、車載用CCFLコントローラ

DS3881

表9. トランスの仕様(標準動作回路で使用される)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Turns Ratio (Secondary/Primary)	(Notes 1, 2, 3)		40		
Frequency		40		80	kHz
Output Power				6	W
Output Current			5	8	mA
Primary DCR	Center tap to one end		200		mΩ
Secondary DCR			500		Ω
Primary Leakage			12		μH
Secondary Leakage			185		mH
Primary Inductance			70		μH
Secondary Inductance			500		mH
Secondary Output Voltage	100ms minimum	2000			V _{RMS}
	Continuous	1000			

注1：一次巻線はセンタタップ付きのバイファイラ巻とします。

注2：巻数比は二次巻線数を両方の一次巻線数の和で割った値です。

注3：40：1は、438mm x 2.2mmランプを12V電源で駆動する場合の公称巻数比です。詳しくは、アプリケーションノート3375を参照してください。

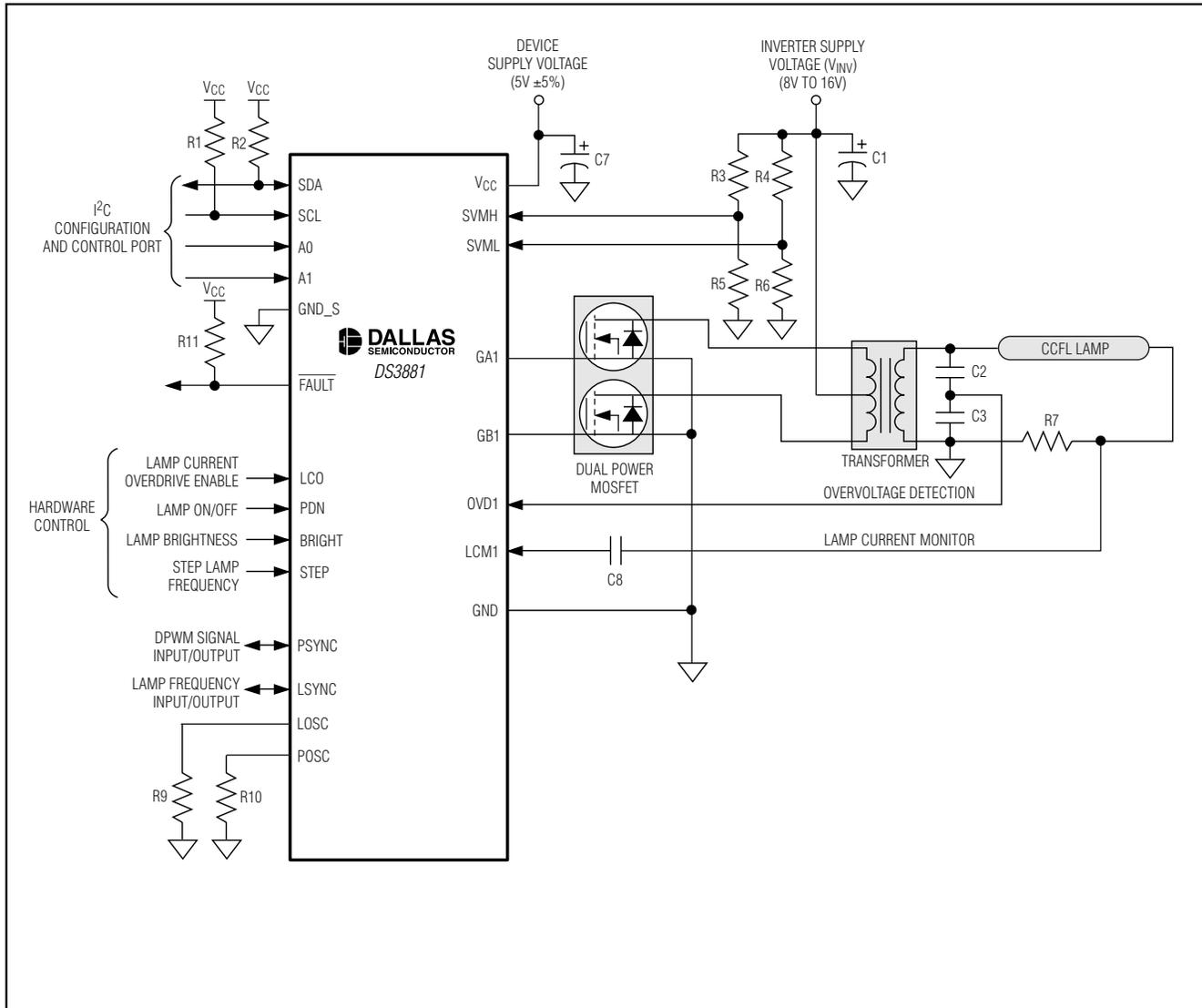
表10. 抵抗器およびコンデンサの選択ガイド

DESIGNATOR	QTY	VALUE	TOLERANCE (%) AT +25°C	TEMPERATURE COEFFICIENT	NOTES
R5, R6	1	10kΩ	1	—	—
R3, R4	1	12.5kΩ to 105kΩ	1	—	See the <i>Setting the SVM Threshold Voltage</i> section.
R9	1	20kΩ to 40kΩ	1	≤153ppm/°C	2% or less total tolerance. See the <i>Lamp Frequency Configuration</i> section to determine value.
R10	1	18kΩ to 45kΩ	1	≤153ppm/°C	2% or less total tolerance. See the <i>Lamp Frequency Configuration</i> section to determine value.
R1	1	4.7kΩ	5	Any grade	—
R2	1	4.7kΩ	5	Any grade	—
R11	1	4.7kΩ	5	Any grade	—
R7	1/Chan	140Ω	1	—	See the <i>Setting the RMS Lamp Current</i> section.
C8	1/Chan	100nF	10	X7R	Capacitor value will also affect LCM bias voltage during power-up. A larger capacitor may cause a longer time for V _{DCB} to reach its normal operating level.
C2	1/Chan	10pF	5	±1000ppm/°C	2kV to 4kV breakdown voltage required.
C3	1/Chan	27nF	5	X7R	Capacitor value will also affect LCM bias voltage during power-up. A larger capacitor may cause a longer time for V _{DCB} to reach its normal operating level.
C1	1/Chan	33μF	20	Any grade	—
C7	2/DS3881	0.1μF	10	X7R	Place close to V _{CC} and GND on DS3881.

シングルチャネル、車載用CCFLコントローラ

DS3881

標準動作回路



チップ情報

TRANSISTOR COUNT: 38,000
SUBSTRATE CONNECTED TO GROUND

パッケージ

最新のパッケージ情報は、japan.maxim-ic.com/DallasPackInfo をご参照ください。

改訂履歴

Rev 1 での変更ページ: 1、19

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

28 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

MAXIM is a registered trademark of Maxim Integrated Products, Inc.

DALLAS SEMICONDUCTOR is a registered trademark of Dallas Semiconductor Corporation.

© 2006 Maxim Integrated Products, Inc. All rights reserved.