

### 特長

- isoPower 内蔵の絶縁型 DC/DC コンバータ
- 安定化出力: 3.3 V または 5 V
- 最大出力電力: 500 mW
- DC~25 Mbps (NRZ) 信号アイソレーション×4 チャンネル
- シュミット・トリガ入力
- 16 ピン SOIC パッケージ (ピン間絶縁距離 7.6 mm) を採用
- 高温動作: 105°C
- 同相モード・トランジェント耐性: 25 kV/μs 以上
- 安全性規定の認定(申請中)

#### UL 認識済み

5,000 V rms、1 分間の UL 1577 規格に準拠

「CSA Component Acceptance Notice #5A」に準拠

IEC 60950-1: 600 V rms (強化)

IEC 60601-1: 250 V rms (強化)

#### VDE 適合性認定済み

DIN V VDE V 0884-10 (VDE V 0884-10): 2006-12

$V_{IORM} = 560 \text{ V peak}$

### アプリケーション

RS-232/RS-422/RS-485 トランシーバ

医用アイソレーション

AC/DC 電源のスタートアップ・バイアスとゲート駆動

絶縁型センサー・インターフェース

### 概要

ADuM640x<sup>1</sup> は、絶縁型 DC/DC コンバータ isoPower<sup>®</sup> を内蔵する 4 チャンネル・デジタル・アイソレータです。アナログ・デバイセズの iCoupler<sup>®</sup> 技術を採用したこの DC/DC コンバータは、5.0 V 入力電源から 5.0 V または 3.3 V を、3.3 V 入力電源から 3.3 V をそれぞれ発生して、最大 500 mW の安定化した絶縁型電源を表 1 に示す電力レベルで提供します。低消費電力の絶縁型デザインで、外付けの絶縁型 DC/DC コンバータが不要になります。iCoupler チップ・スケール・トランス技術が、ロジック信号と DC/DC コンバータ磁気部品のアイソレーションに使われています。このため、小型で完全なアイソレーション・ソリューションを実現することができます。

ADuM640x アイソレータは、4 チャンネルの独立なアイソレーション・チャンネルを様々なチャンネル構成とデータレートで提供します(オーダー・ガイド参照)。

isoPower では、トランスを介して電力を転送するために、高周波スイッチング素子を使っています。プリント回路ボード(PCB)のレイアウトでは、ノイズ放出規格を満たすように特別な注意が必要です。ボード・レイアウトの詳細については、<http://www.analog.com/jp> から提供している AN-0971 アプリケーション・ノートを参照してください。

<sup>1</sup>米国特許 5,952,849; 6,873,065; 6,903,578; 7,075,329 により保護されています。その他の特許は申請中です。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。  
※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。  
©2009 Analog Devices, Inc. All rights reserved.

Rev. 0

### 機能ブロック図

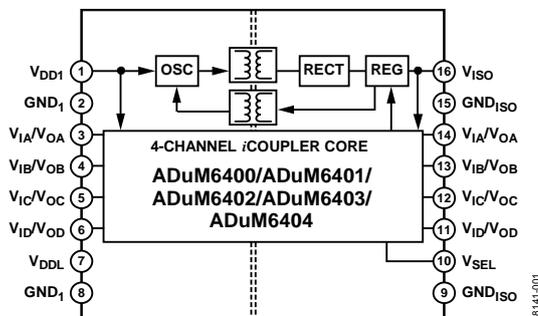


図 1. ADuM640x のブロック図

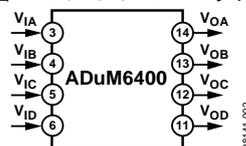


図 2. ADuM6400

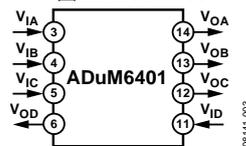


図 3. ADuM6401

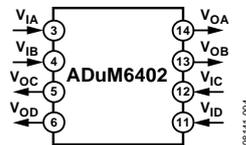


図 4. ADuM6402

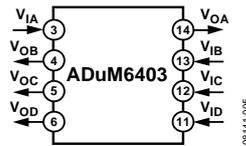


図 5. ADuM6403

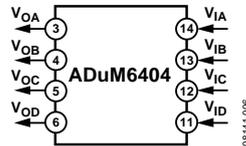


図 6. ADuM6404

表 1. 電力レベル

Input Voltage (V)	Output Voltage (V)	Output Power (mW)
5	5	500
5	3.3	330
3.3	3.3	200

Rev. 0

## 目次

特長.....	1	真理値表.....	15
アプリケーション.....	1	代表的な性能特性.....	16
概要.....	1	用語.....	18
機能ブロック図.....	1	アプリケーション情報.....	19
改訂履歴.....	2	動作原理.....	19
仕様.....	3	プリント回路ボード (PCB) のレイアウト.....	19
電気的特性—1 次入力電源 5 V /2 次絶縁型電源 5 V.....	3	熱解析.....	19
電気的特性—1 次入力電源 3.3 V /2 次絶縁型電源 3.3 V.....	5	伝搬遅延に関するパラメータ.....	20
電気的特性—1 次入力電源 5 V /2 次絶縁型電源 3.3 V.....	6	EMI の注意事項.....	20
パッケージ特性.....	8	DC精度と磁界耐性.....	20
各種規制の認定.....	8	消費電力.....	21
絶縁および安全性関連の仕様.....	8	消費電力について.....	21
DIN V VDE V 0884-10 (VDE V 0884-10)絶縁特性.....	9	絶縁寿命.....	22
推奨動作条件.....	9	外形寸法.....	23
絶対最大定格.....	10	オーダー・ガイド.....	23
ESDの注意.....	10		
ピン配置およびピン機能説明.....	11		

## 改訂履歴

5/09—Revision 0: Initial Version

## 仕様

## 電气的特性—1 次入力電源 5 V / 2 次絶縁型電源 5 V

すべての typ 仕様は、 $T_A = 25^\circ\text{C}$ 、 $V_{DD1} = V_{SEL} = V_{ISO} = 5\text{ V}$  で規定。特に指定がない限り、Min/Max 仕様は全推奨動作範囲 ( $4.5\text{ V} \leq V_{DD1}$ ,  $V_{SEL}$ ,  $V_{ISO} \leq 5.5\text{ V}$ ;  $-40^\circ\text{C} \leq T_A \leq +105^\circ\text{C}$ ) に適用。特に指定がない限り、スイッチング仕様は  $C_L = 15\text{ pF}$  と CMOS 信号レベルでテスト。

表 2.DC/DC コンバータ・スタティック仕様

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions
DC-TO-DC CONVERTER SUPPLY						
Setpoint	$V_{ISO}$	4.7	5.0	5.4	V	$I_{ISO} = 0\text{ mA}$
Line Regulation	$V_{ISO (LINE)}$		1		mV/V	$I_{ISO} = 50\text{ mA}$ , $V_{DD1} = 4.5\text{ V to } 5.5\text{ V}$
Load Regulation	$V_{ISO (LOAD)}$		1	5	%	$I_{ISO} = 10\text{ mA to } 90\text{ mA}$
Output Ripple	$V_{ISO (RIP)}$		75		mV p-p	20 MHz bandwidth, $C_{BO} = 0.1\text{ }\mu\text{F}  10\text{ }\mu\text{F}$ , $I_{ISO} = 90\text{ mA}$
Output Noise	$V_{ISO (NOISE)}$		200		mV p-p	$C_{BO} = 0.1\text{ }\mu\text{F}  10\text{ }\mu\text{F}$ , $I_{ISO} = 90\text{ mA}$
Switching Frequency	$f_{OSC}$		180		MHz	
PW Modulation Frequency	$f_{PWM}$		625		kHz	
Output Supply	$I_{ISO (MAX)}$	100			mA	$V_{ISO} > 4.5\text{ V}$
Efficiency at $I_{ISO (MAX)}$			34		%	$I_{ISO} = 100\text{ mA}$
$I_{DD1}$ , No $V_{ISO}$ Load	$I_{DD1 (Q)}$		19	30	mA	
$I_{DD1}$ , Full $V_{ISO}$ Load	$I_{DD1 (MAX)}$		290		mA	

表 3.DC/DC コンバータ・ダイナミック仕様

Parameter	Symbol	2 Mbps—A Grade, B Grade, C Grade			25 Mbps—C Grade			Unit	Test Conditions
		Min	Typ	Max	Min	Typ	Max		
SUPPLY CURRENT									
ADuM6400	$I_{DD1}$		19			64		mA	No $V_{ISO}$ load
	$I_{ISO (LOAD)}$		100			89		mA	
ADuM6401	$I_{DD1}$		19			68		mA	No $V_{ISO}$ load
	$I_{ISO (LOAD)}$		100			87		mA	
ADuM6402	$I_{DD1}$		19			71		mA	No $V_{ISO}$ load
	$I_{ISO (LOAD)}$		100			85		mA	
ADuM6403	$I_{DD1}$		19			75		mA	No $V_{ISO}$ load
	$I_{ISO (LOAD)}$		100			83		mA	
ADuM6404	$I_{DD1}$		19			78		mA	No $V_{ISO}$ load
	$I_{ISO (LOAD)}$		100			81		mA	

# ADuM6400/ADuM6400/ADuM6401/ADuM6402/ADuM6403/ADuM6404

表 4. スイッチング仕様

Parameter	Symbol	A Grade			C Grade			Unit	Test Conditions
		Min	Typ	Max	Min	Typ	Max		
SWITCHING SPECIFICATIONS									
Data Rate				1			25	Mbps	Within PWD limit
Propagation Delay	$t_{PHL}, t_{PLH}$		55	100		45	60	ns	50% input to 50% output
Pulse Width Distortion	PWD			40			6	ns	$ t_{PLH} - t_{PHL} $
Change vs. Temperature						5		ps/°C	
Pulse Width	PW	1000			40			ns	Within PWD limit
Propagation Delay Skew	$t_{PSK}$			50			15	ns	Between any two units
Channel Matching									
Codirectional <sup>1</sup>	$t_{PSKCD}$			50			6	ns	
Opposing Directional <sup>2</sup>	$t_{PSKOD}$			50			15	ns	

<sup>1</sup> 同方向チャンネル間マッチングは、アイソレーション障壁の同じ側に入力を持つ2つのチャンネル間の伝搬遅延の差の絶対値を表します。

<sup>2</sup> 反対方向チャンネル間マッチングは、アイソレーション障壁の反対側に入力を持つ2つのチャンネル間の伝搬遅延の差の絶対値を表します。

表 5. 入力および出力特性

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions
DC SPECIFICATIONS						
Logic High Input Threshold	$V_{IH}$	0.7 $V_{ISO}$ or 0.7 $V_{DD1}$			V	
Logic Low Input Threshold	$V_{IL}$				V	
Logic High Output Voltages	$V_{OH}$	$V_{DD1} - 0.3$ or $V_{ISO} - 0.3$	5.0		0.3 $V_{ISO}$ or 0.3 $V_{DD1}$	$I_{Ox} = -20 \mu A, V_{Ix} = V_{IcH}$
		$V_{DD1} - 0.5$ or $V_{ISO} - 0.5$	4.8			$I_{Ox} = -4 mA, V_{Ix} = V_{IcH}$
Logic Low Output Voltages	$V_{OL}$		0.0	0.1		$I_{Ox} = 20 \mu A, V_{Ix} = V_{IcL}$
			0.2	0.4		$I_{Ox} = 4 mA, V_{Ix} = V_{IcL}$
Undervoltage Lockout						$V_{DD1}, V_{DDL}, V_{ISO}$ supply
Positive Going Threshold	$V_{UV+}$		2.7		V	
Negative Going Threshold	$V_{UV-}$		2.4		V	
Hysteresis	$V_{UVH}$		0.3		V	
Input Currents per Channel	$I_I$	-20	+0.01	+20	$\mu A$	$0 V \leq V_{Ix} \leq V_{DDX}$
AC SPECIFICATIONS						
Output Rise/Fall Time	$t_r/t_f$		2.5		ns	10% to 90%
Common-Mode Transient Immunity <sup>1</sup>	CM	25	35		kV/ $\mu s$	$V_{Ix} = V_{DD1}$ or $V_{ISO}, V_{CM} = 1000 V,$ transient magnitude = 800 V
Refresh Rate	$f_r$		1.0		Mbps	

<sup>1</sup> |CM| は、ハイ・レベル入力に対して  $V_o > 0.8 \times V_{DD1}$  または  $0.8 \times V_{ISO}$  を、ロー・レベル入力に対して  $V_o < 0.8 \times V_{DD1}$  または  $0.8 \times V_{ISO}$  を、それぞれ維持している間に維持できる同相モード電圧の最大スルーレートです。同相モード電圧スルーレートは、立ち上がりと立ち下がりの両同相モード電圧エッジに適用されます。

# ADuM6400/ADuM6400/ADuM6401/ADuM6402/ADuM6403/ADuM6404

## 電気的特性—1 次入力電源 3.3 V / 2 次絶縁型電源 3.3 V

すべての typ 仕様は、 $T_A = 25^\circ\text{C}$ 、 $V_{DD1} = V_{ISO} = 3.3\text{ V}$ 、 $V_{SEL} = \text{GND}_{ISO}$  で規定。特に指定がない限り、Min/Max 仕様は全推奨動作範囲( $3.0\text{ V} \leq V_{DD1}$ ,  $V_{SEL}$ ,  $V_{ISO} \leq 3.6\text{ V}$ ;  $-40^\circ\text{C} \leq T_A \leq +105^\circ\text{C}$ )に適用。特に指定がない限り、スイッチング仕様は  $C_L = 15\text{ pF}$  と CMOS 信号レベルでテスト。

表 6.DC/DC コンバータ・スタティック仕様

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions
DC-TO-DC CONVERTER SUPPLY						
Setpoint	$V_{ISO}$	3.0	3.3	3.6	V	$I_{ISO} = 0\text{ mA}$
Line Regulation	$V_{ISO(LINE)}$		1		mV/V	$I_{ISO} = 30\text{ mA}$ , $V_{DD1} = 3.0\text{ V to } 3.6\text{ V}$
Load Regulation	$V_{ISO(LOAD)}$		1	5	%	$I_{ISO} = 6\text{ mA to } 54\text{ mA}$
Output Ripple	$V_{ISO(RIP)}$		50		mV p-p	20 MHz bandwidth, $C_{BO} = 0.1\text{ }\mu\text{F}  10\text{ }\mu\text{F}$ , $I_{ISO} = 54\text{ mA}$
Output Noise	$V_{ISO(NOISE)}$		130		mV p-p	$C_{BO} = 0.1\text{ }\mu\text{F}  10\text{ }\mu\text{F}$ , $I_{ISO} = 54\text{ mA}$
Switching Frequency	$f_{OSC}$		180		MHz	
PW Modulation Frequency	$f_{PWM}$		625		kHz	
Output Supply	$I_{ISO(MAX)}$	60			mA	$V_{ISO} > 3\text{ V}$
Efficiency at $I_{ISO(MAX)}$			33		%	$I_{ISO} = 60\text{ mA}$
$I_{DD1}$ , No $V_{ISO}$ Load	$I_{DD1(Q)}$		14	20	mA	
$I_{DD1}$ , Full $V_{ISO}$ Load	$I_{DD1(MAX)}$		175		mA	

表 7.DC/DC コンバータ・ダイナミック仕様

Parameter	Symbol	2 Mbps—A Grade, B Grade, C Grade			25 Mbps—C Grade			Unit	Test Conditions
		Min	Typ	Max	Min	Typ	Max		
SUPPLY CURRENT									
ADuM6400	$I_{DD1}$		14			41		mA	No $V_{ISO}$ load
	$I_{ISO(LOAD)}$		60			43		mA	
ADuM6401	$I_{DD1}$		14			44		mA	No $V_{ISO}$ load
	$I_{ISO(LOAD)}$		60			42		mA	
ADuM6402	$I_{DD1}$		14			46		mA	No $V_{ISO}$ load
	$I_{ISO(LOAD)}$		60			41		mA	
ADuM6403	$I_{DD1}$		14			47		mA	No $V_{ISO}$ load
	$I_{ISO(LOAD)}$		60			39		mA	
ADuM6404	$I_{DD1}$		14			51		mA	No $V_{ISO}$ load
	$I_{ISO(LOAD)}$		60			38		mA	

表 8.スイッチング仕様

Parameter	Symbol	A Grade			C Grade			Unit	Test Conditions
		Min	Typ	Max	Min	Typ	Max		
SWITCHING SPECIFICATIONS									
Data Rate				1			25	Mbps	Within PWD limit
Propagation Delay	$t_{PHL}$ , $t_{PLH}$		60	100		45	60	ns	50% input to 50% output
Pulse Width Distortion	PWD			40			6	ns	$ t_{PLH} - t_{PHL} $
Change vs. Temperature						5		ps/ $^\circ\text{C}$	
Pulse Width	PW	1000			40			ns	Within PWD limit
Propagation Delay Skew	$t_{PSK}$			50			45	ns	Between any two units
Channel Matching									
Codirectional <sup>1</sup>	$t_{PSKCD}$			50			6	ns	
Opposing Directional <sup>2</sup>	$t_{PSKOD}$			50			15	ns	

<sup>1</sup> 同方向チャンネル間マッチングは、アイソレーション障壁の同じ側に入力を持つ2つのチャンネル間の伝搬遅延の差の絶対値を表します。

<sup>2</sup> 反対方向チャンネル間マッチングは、アイソレーション障壁の反対側に入力を持つ2つのチャンネル間の伝搬遅延の差の絶対値を表します。

# ADuM6400/ADuM6400/ADuM6401/ADuM6402/ADuM6403/ADuM6404

表 9. 入力および出力特性

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions
<b>DC SPECIFICATIONS</b>						
Logic High Input Threshold	$V_{IH}$	0.7 $V_{ISO}$ or 0.7 $V_{DD1}$			V	
Logic Low Input Threshold	$V_{IL}$			0.3 $V_{ISO}$ or 0.3 $V_{DD1}$	V	
Logic High Output Voltages	$V_{OH}$	$V_{DD1} - 0.2$ or $V_{ISO} - 0.2$	3.3		V	$I_{Ox} = -20 \mu A, V_{Ix} = V_{IcH}$
		$V_{DD1} - 0.5$ or $V_{ISO} - 0.5$	3.1		V	$I_{Ox} = -4 \text{ mA}, V_{Ix} = V_{IcH}$
Logic Low Output Voltages	$V_{OL}$		0.0	0.1	V	$I_{Ox} = 20 \mu A, V_{Ix} = V_{IcL}$
			0.0	0.4	V	$I_{Ox} = 4 \text{ mA}, V_{Ix} = V_{IcL}$
Undervoltage Lockout						$V_{DD1}, V_{DDL}, V_{ISO}$ supply
Positive Going Threshold	$V_{UV+}$		2.7		V	
Negative Going Threshold	$V_{UV-}$		2.4		V	
Hysteresis	$V_{UVH}$		0.3		V	
Input Currents per Channel	$I_I$	-10	+0.01	+10	$\mu A$	$0 \text{ V} \leq V_{Ix} \leq V_{DDX}$
<b>AC SPECIFICATIONS</b>						
Output Rise/Fall Time	$t_r/t_f$		2.5		ns	10% to 90%
Common-Mode Transient Immunity <sup>1</sup>	CM	25	35		kV/ $\mu s$	$V_{Ix} = V_{DD1}$ or $V_{ISO}, V_{CM} = 1000 \text{ V}$ , transient magnitude = 800 V
Refresh Rate	$f_r$		1.0		Mbps	

<sup>1</sup>|CM| は、ハイ・レベル入力に対して  $V_o > 0.8 \times V_{DD1}$  または  $0.8 \times V_{ISO}$  を、ロー・レベル入力に対して  $V_o < 0.8 \times V_{DD1}$  または  $0.8 \times V_{ISO}$  を、それぞれ維持している間に維持できる同相モード電圧の最大スルーレートです。同相モード電圧スルーレートは、立ち上がりと立ち下がりの両同相モード電圧エッジに適用されます。

## 電气的特性—1 次入力電源 5 V / 2 次絶縁型電源 3.3 V

すべての typ 仕様は、 $T_A = 25^\circ C, V_{DD1} = 5.0 \text{ V}, V_{ISO} = 3.3 \text{ V}, V_{SEL} = GND_{ISO}$  で規定。特に指定がない限り、Min/Max 仕様は全推奨動作範囲 ( $4.5 \text{ V} \leq V_{DD1} \leq 5.5 \text{ V}, 3.0 \text{ V} \leq V_{ISO} \leq 3.6 \text{ V}, -40^\circ C \leq T_A \leq +105^\circ C$ ) に適用。特に指定がない限り、スイッチング仕様は  $C_L = 15 \text{ pF}$  と CMOS 信号レベルでテスト。

表 10. DC/DC コンバータ・スタティック仕様

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions
<b>DC-TO-DC CONVERTER SUPPLY</b>						
Setpoint	$V_{ISO}$	3.0	3.3	3.6	V	$I_{ISO} = 0 \text{ mA}$
Line Regulation	$V_{ISO(LINE)}$		1		mV/V	$I_{ISO} = 50 \text{ mA}, V_{DD1} = 3.0 \text{ V to } 3.6 \text{ V}$
Load Regulation	$V_{ISO(LOAD)}$		1	5	%	$I_{ISO} = 6 \text{ mA to } 54 \text{ mA}$
Output Ripple	$V_{ISO(RIP)}$		50		mV p-p	20 MHz bandwidth, $C_{BO} = 0.1 \mu F    10 \mu F, I_{ISO} = 90 \text{ mA}$
Output Noise	$V_{ISO(Noise)}$		130		mV p-p	$C_{BO} = 0.1 \mu F    10 \mu F, I_{ISO} = 90 \text{ mA}$
Switching Frequency	$f_{OSC}$		180		MHz	
PW Modulation Frequency	$f_{PWM}$		625		kHz	
Output Supply	$I_{ISO(MAX)}$			100	mA	$V_{ISO} > 3 \text{ V}$
Efficiency at $I_{ISO(MAX)}$			30		%	$I_{ISO} = 90 \text{ mA}$
$I_{DD1}$ , No $V_{ISO}$ Load	$I_{DD1(Q)}$		14	20	mA	
$I_{DD1}$ , Full $V_{ISO}$ Load	$I_{DD1(MAX)}$		230		mA	

# ADuM6400/ADuM6400/ADuM6401/ADuM6402/ADuM6403/ADuM6404

表 11.DC/DC コンバータ・ダイナミック仕様

Parameter	Symbol	2 Mbps—A Grade, B Grade, C Grade			25 Mbps—C Grade			Unit	Test Conditions
		Min	Typ	Max	Min	Typ	Max		
SUPPLY CURRENT									
ADuM6400	$I_{DD1}$		9			43		mA	No $V_{ISO}$ load
	$I_{ISO(LOAD)}$		100			93		mA	
ADuM6401	$I_{DD1}$		9			44		mA	No $V_{ISO}$ load
	$I_{ISO(LOAD)}$		100			92		mA	
ADuM6402	$I_{DD1}$		9			45		mA	No $V_{ISO}$ load
	$I_{ISO(LOAD)}$		100			91		mA	
ADuM6403	$I_{DD1}$		9			46		mA	No $V_{ISO}$ load
	$I_{ISO(LOAD)}$		100			89		mA	
ADuM6404	$I_{DD1}$		9			47		mA	No $V_{ISO}$ load
	$I_{ISO(LOAD)}$		100			88		mA	

表 12.スイッチング仕様

Parameter	Symbol	A Grade			C Grade			Unit	Test Conditions
		Min	Typ	Max	Min	Typ	Max		
SWITCHING SPECIFICATIONS									
Data Rate				1		25		Mbps	Within PWD limit
Propagation Delay	$t_{PHL}, t_{PLH}$		60	100		45	60	ns	50% input to 50% output
Pulse Width Distortion	PWD			40			6	ns	$ t_{PLH} - t_{PHL} $
Change vs. Temperature						5		ps/°C	
Pulse Width	PW	1000			40			ns	Within PWD limit
Propagation Delay Skew	$t_{PSK}$			50			15	ns	Between any two units
Channel Matching									
Codirectional <sup>1</sup>	$t_{PSKCD}$			50			6	ns	
Opposing Directional <sup>2</sup>	$t_{PSKOD}$			50			15	ns	

<sup>1</sup> 同方向チャンネル間マッチングは、アイソレーション障壁の同じ側に入力を持つ2つのチャンネル間の伝搬遅延の差の絶対値を表します。

<sup>2</sup> 反対方向チャンネル間マッチングは、アイソレーション障壁の反対側に入力を持つ2つのチャンネル間の伝搬遅延の差の絶対値を表します。

表 13.入力および出力特性

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions
DC SPECIFICATIONS						
Logic High Input Threshold	$V_{IH}$	$0.7 V_{ISO}$ or $0.7 V_{DD1}$			V	
Logic Low Input Threshold	$V_{IL}$				$0.3 V_{ISO}$ or $0.3 V_{DD1}$	V
Logic High Output Voltages	$V_{OH}$	$V_{DD1} - 0.2, V_{ISO} - 0.2$	$V_{DD1}$ or $V_{ISO}$		V	$I_{Ox} = -20 \mu A, V_{Ix} = V_{IxH}$
		$V_{DD1} - 0.5$ or $V_{ISO} - 0.5$	$V_{DD1} - 0.2$ or $V_{ISO} - 0.2$		V	$I_{Ox} = -4 \text{ mA}, V_{Ix} = V_{IxH}$
Logic Low Output Voltages	$V_{OL}$	0.0		0.1	V	$I_{Ox} = 20 \mu A, V_{Ix} = V_{IxL}$
		0.0		0.4	V	$I_{Ox} = 4 \text{ mA}, V_{Ix} = V_{IxL}$
Undervoltage Lockout						$V_{DD1}, V_{DDL}, V_{ISO}$ supply
Positive Going Threshold	$V_{UV+}$	2.7			V	
Negative Going Threshold	$V_{UV-}$	2.4			V	
Hysteresis	$V_{UVH}$	0.3			V	
Input Currents per Channel	$I_I$	-10	+0.01	+10	$\mu A$	$0 \text{ V} \leq V_{Ix} \leq V_{DDx}$
AC SPECIFICATIONS						
Output Rise/Fall Time	$t_R/t_F$	2.5			ns	10% to 90%
Common-Mode Transient Immunity <sup>1</sup>	$ CM $	25	35		kV/ $\mu s$	$V_{Ix} = V_{DD1}$ or $V_{ISO}, V_{CM} = 1000 \text{ V}$ , transient magnitude = 800 V
Refresh Rate	$f_r$	1.0			Mbps	

<sup>1</sup>  $|CM|$  は、ハイ・レベル入力に対して  $V_O > 0.8 \times V_{DD1}$  または  $0.8 \times V_{ISO}$  を、ロー・レベル入力に対して  $V_O < 0.8 \times V_{DD1}$  または  $0.8 \times V_{ISO}$  を、それぞれ維持している間に維持できる同相モード電圧の最大スルーレートです。同相モード電圧スルーレートは、立ち上がりと立ち下がりの両同相モード電圧エッジに適用されます。

# ADuM6400/ADuM6400/ADuM6401/ADuM6402/ADuM6403/ADuM6404

## パッケージ特性

表 14. 熱特性およびアイソレーション特性

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions
Resistance (Input to Output) <sup>1</sup>	R <sub>LO</sub>		10 <sup>12</sup>		Ω	
Capacitance (Input to Output) <sup>1</sup>	C <sub>LO</sub>		2.2		pF	f = 1 MHz
Input Capacitance <sup>2</sup>	C <sub>I</sub>		4.0		pF	
IC Junction to Ambient Thermal Resistance	θ <sub>JA</sub>		45		°C/W	Thermocouple located at center of package underside, test conducted on 4-layer board with thin traces <sup>3</sup>

<sup>1</sup> デバイスは 2 端子デバイスと見なします。すなわち、ピン 1~ピン 8 を相互に接続し、ピン 9~ピン 16 を相互に接続します。

<sup>2</sup> 入力容量は任意の入力データ・ピンとグラウンド間で測定。

<sup>3</sup> 熱モデルの定義については熱解析のセクションを参照してください。

## 各種規制の認定

表 15.

UL (Pending) <sup>1</sup>	CSA	VDE (Pending) <sup>2</sup>
Recognized under 1577 component recognition program <sup>1</sup> 5000 V rms isolation voltage double protection  File E214100	Approved under CSA Component Acceptance Notice #5A  Reinforced insulation per CSA 60950-1-03 and IEC 60950-1, 600 V rms (848 V peak) maximum working voltage  Reinforced insulation per IEC 60601-1 250 V rms (353 V peak) maximum working voltage  File 205078	Certified according to DIN V VDE V 0884-10 (VDE V 0884-10):2006-12 <sup>3</sup>  Reinforced insulation, 846 V peak    File 2471900-4880-0001

<sup>1</sup> UL1577 に従い、絶縁テスト電圧 6,000 V rms 以上を 1 秒間加えて各 ADuM640x を確認テストします(リーク電流検出規定値 = 10μA)。

<sup>2</sup> DIN EN 60747-5-2 に従い、各 ADuM640x に 1,590 V<sub>peak</sub> 以上の絶縁テスト電圧を 1 秒間加えることによりテストして保証されています(部分放電の検出規定値 = 5 pC)。

<sup>3</sup> DIN V VDE V 0884-10 に従い、各 ADuM640x に 1,590 V<sub>peak</sub> 以上の絶縁テスト電圧を 1 秒間加えることによりテストして保証されています(部分放電の検出規定値 = 5 pC)。(\*)マーク付のブランドは、DIN V VDE V 0884-10 認定製品を表します。

## 絶縁および安全性関連の仕様

表 16. 安全に関係する重要な寸法と材質

Parameter	Symbol	Value	Unit	Test Conditions/Comments
Rated Dielectric Insulation Voltage		5000	V rms	1-minute duration
Minimum External Air Gap (Clearance)	L(I01)	7.6	mm	Measured from input terminals to output terminals, shortest distance through air
Minimum External Tracking (Creepage)	L(I02)	>8.0	mm	Measured from input terminals to output terminals, shortest distance path along body
Minimum Internal Gap (Internal Clearance)		0.017 min	mm	Distance through insulation
Tracking Resistance (Comparative Tracking Index)	CTI	>400	V	IEC 60112
Isolation Group		II		Material group (DIN VDE 0110, 1/89, Table 1)

## DIN V VDE V 0884-10 (VDE V 0884-10)絶縁特性

これらのアイソレータは、安全性制限値データ以内でのみ強化された電氣的アイソレーションを満たします。安全性データの維持は、保護回路を使って確実にする必要があります。パッケージに(\*)マークが付いたブランドは、DIN V VDE V 0884-10 認定製品を表します。

表 17.VDE 特性

Description	Conditions	Symbol	Characteristic	Unit
Installation Classification per DIN VDE 0110 For Rated Mains Voltage $\leq 150$ V rms For Rated Mains Voltage $\leq 300$ V rms For Rated Mains Voltage $\leq 400$ V rms			I to IV I to III I to II	
Climatic Classification			40/105/21	
Pollution Degree per DIN VDE 0110, Table 1			2	
Maximum Working Insulation Voltage		$V_{IORM}$	846	V peak
Input-to-Output Test Voltage, Method b1	$V_{IORM} \times 1.875 = V_{PR}$ , 100% production test, $t_m = 1$ sec, partial discharge $< 5$ pC	$V_{PR}$	1590	V peak
Input-to-Output Test Voltage, Method a		$V_{PR}$		
After Environmental Tests Subgroup 1	$V_{IORM} \times 1.6 = V_{PR}$ , $t_m = 60$ sec, partial discharge $< 5$ pC		1375	V peak
After Input and/or Safety Test Subgroup 2 and Subgroup 3	$V_{IORM} \times 1.2 = V_{PR}$ , $t_m = 60$ sec, partial discharge $< 5$ pC		1018	V peak
Highest Allowable Overvoltage	Transient overvoltage, $t_{TR} = 10$ sec	$V_{TR}$	6000	V peak
Safety Limiting Values	Maximum value allowed in the event of a failure (see Figure 7)			
Case Temperature		$T_S$	150	$^{\circ}C$
Side 1 $I_{DD1}$ Current		$I_{S1}$	555	mA
Insulation Resistance at $T_S$	$V_{IO} = 500$ V	$R_S$	$>10^9$	$\Omega$

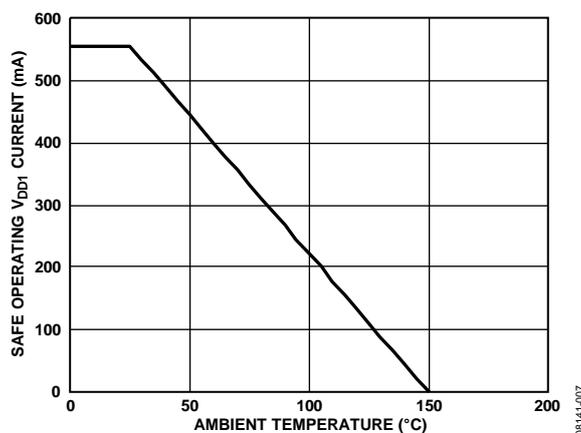


図 7.温度ディレーティング・カーブ、DIN EN 60747-5-2 による安全な規定値のケース温度に対する依存性

## 推奨動作条件

表 18.

Parameter	Symbol	Min	Max	Unit
Operating Temperature <sup>1</sup>	$T_A$	-40	+105	$^{\circ}C$
Supply Voltages <sup>2</sup>				
$V_{DD1}$ @ $V_{SEL} = 0$ V	$V_{DD}$	3.0	5.5	V
$V_{DD1}$ @ $V_{SEL} = V_{ISO}$	$V_{DD}$	4.5	5.5	V
Minimum Load	$I_{ISO(MIN)}$	10		mA

<sup>1</sup> 105 $^{\circ}C$ での動作には、表 19 に示す最大負荷電流を削減する必要があります。

<sup>2</sup> すべての電圧はそれぞれのグラウンドを基準とします。

## 絶対最大定格

特に指定のない限り、周囲温度は 25°C です。

表 19.

Parameter	Rating
Storage Temperature Range ( $T_{ST}$ )	-55°C to +150°C
Ambient Operating Temperature Range ( $T_A$ )	-40°C to +105°C
Supply Voltages ( $V_{DD1}$ , $V_{ISO}$ ) <sup>1</sup>	-0.5 V to +7.0 V
Input Voltage ( $V_{IA}$ , $V_{IB}$ , $V_{IC}$ , $V_{ID}$ , $V_{SEL}$ ) <sup>1,2</sup>	-0.5 V to $V_{DD1} + 0.5$ V
Output Voltage ( $V_{OA}$ , $V_{OB}$ , $V_{OC}$ , $V_{OD}$ ) <sup>1,2</sup>	-0.5 V to $V_{DDO} + 0.5$ V
Average Output Current per Pin <sup>3</sup>	-10 mA to +10 mA
Common-Mode Transients <sup>4</sup>	-100 kV/μs to +100 kV/μs

<sup>1</sup> すべての電圧はそれぞれのグラウンドを基準とします。

<sup>2</sup>  $V_{DD1}$  と  $V_{DDO}$  は、それぞれチャンネルの入力側と出力側の電源電圧を表します。プリント回路ボード (PCB) のレイアウトのセクションを参照してください。

<sup>3</sup> 種々の温度に対する最大定格電流値については図 7 を参照してください。

<sup>4</sup> 絶対最大スルーレートを超える同相モード・トランジェントは、ラッチアップまたは永久故障の原因になります。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上のデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

### ESDの注意



ESD (静電放電) の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

表 20.50 年の最小寿命をサポートする最大連続動作電圧<sup>1</sup>

Parameter	Max	Unit	Applicable Certification
AC Voltage, Bipolar Waveform	424	V peak	All certifications, 50-year operation
AC Voltage, Unipolar Waveform			
Basic Insulation	600	V peak	Working voltage per IEC 60950-1
Reinforced Insulation	560	V peak	Working voltage per DIN V VDE V 0884-10
DC Voltage			
Basic Insulation	600	V peak	Working voltage per IEC 60950-1
Reinforced Insulation	560	V peak	Working voltage per DIN V VDE V 0884-10

<sup>1</sup> アイソレーション障壁に加わる連続電圧の大きさを意味します。詳細については、絶縁寿命のセクションを参照してください。

## ピン配置およびピン機能説明

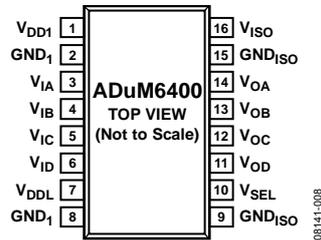


図 8.ADuM6400 のピン配置

表 21.ADuM6400 のピン機能説明

ピン番号	記号	説明
1	V <sub>DD1</sub>	1次電源電圧、3.0~5.5 V。ピン1とピン7は、同じ外部電圧源に接続する必要があります。
2、8	GND <sub>1</sub>	グラウンド1。アイソレータ1次側のグラウンド・リファレンス。ピン2とピン8は内部で接続されているため、両ピンは共通のグラウンドへ接続することが推奨されます。
3	V <sub>IA</sub>	ロジック入力 A。
4	V <sub>IB</sub>	ロジック入力 B。
5	V <sub>IC</sub>	ロジック入力 C。
6	V <sub>ID</sub>	ロジック入力 D。
7	V <sub>DDL</sub>	データ・チャンネルの電源電圧、3.0~5.5 V。ピン1とピン7は、同じ外部電圧源に接続する必要があります。
9、15	GND <sub>ISO</sub>	アイソレータ2次側のグラウンド・リファレンス電圧。ピン9とピン15は内部で接続されているため、両ピンは共通のグラウンドへ接続することが推奨されます。
10	V <sub>SEL</sub>	出力電圧の選択。V <sub>SEL</sub> = V <sub>ISO</sub> の場合、V <sub>ISO</sub> セットポイントは 5.0 V。V <sub>SEL</sub> = GND <sub>ISO</sub> の場合、V <sub>ISO</sub> セットポイントは 3.3 V。
11	V <sub>OD</sub>	ロジック出力 D。
12	V <sub>OC</sub>	ロジック出力 C。
13	V <sub>OB</sub>	ロジック出力 B。
14	V <sub>OA</sub>	ロジック出力 A。
16	V <sub>ISO</sub>	外部負荷に対する2次電源電圧出力、3.3 V (V <sub>SEL</sub> = ロー・レベル)または 5.0 V (V <sub>SEL</sub> = ハイ・レベル)。

# ADuM6400/ADuM6400/ADuM6401/ADuM6402/ADuM6403/ADuM6404

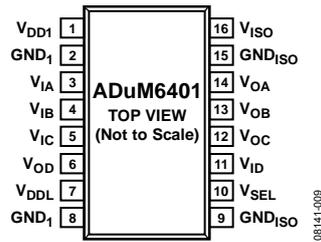


図 9.ADuM6401 のピン配置

表 22.ADuM6401 のピン機能説明

ピン番号	記号	説明
1	V <sub>DD1</sub>	1次電源電圧、3.0~5.5 V。ピン1とピン7は、同じ外部電圧源に接続する必要があります。
2、8	GND <sub>1</sub>	グラウンド1。アイソレータ1次側のグラウンド・リファレンス。ピン2とピン8は内部で接続されているため、両ピンは共通のグラウンドへ接続することが推奨されます。
3	V <sub>IA</sub>	ロジック入力 A。
4	V <sub>IB</sub>	ロジック入力 B。
5	V <sub>IC</sub>	ロジック入力 C。
6	V <sub>OD</sub>	ロジック出力 D。
7	V <sub>DDL</sub>	データ・チャンネルの電源電圧、3.0~5.5 V。ピン1とピン7は、同じ外部電圧源に接続する必要があります。
9、15	GND <sub>ISO</sub>	アイソレータ2次側のグラウンド・リファレンス電圧。ピン9とピン15は内部で接続されているため、両ピンは共通のグラウンドへ接続することが推奨されます。
10	V <sub>SEL</sub>	出力電圧の選択。V <sub>SEL</sub> = V <sub>ISO</sub> の場合、V <sub>ISO</sub> セットポイントは 5.0 V。V <sub>SEL</sub> = GND <sub>ISO</sub> の場合、V <sub>ISO</sub> セットポイントは 3.3 V。
11	V <sub>ID</sub>	ロジック入力 D。
12	V <sub>OC</sub>	ロジック出力 C。
13	V <sub>OB</sub>	ロジック出力 B。
14	V <sub>OA</sub>	ロジック出力 A。
16	V <sub>ISO</sub>	外部負荷に対する2次電源電圧出力、3.3 V (V <sub>SEL</sub> = ロー・レベル)または 5.0 V (V <sub>SEL</sub> = ハイ・レベル)。

# ADuM6400/ADuM6400/ADuM6401/ADuM6402/ADuM6403/ADuM6404

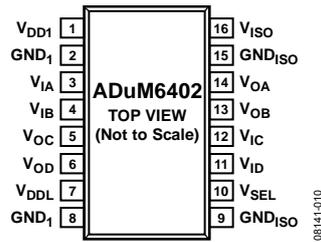


図 10.ADuM6402 のピン配置

表 23.ADuM6402 のピン機能説明

ピン番号	記号	説明
1	V <sub>DD1</sub>	1次電源電圧、3.0~5.5 V。ピン1とピン7は、同じ外部電圧源に接続する必要があります。
2、8	GND <sub>1</sub>	グラウンド1。アイソレータ1次側のグラウンド・リファレンス。ピン2とピン8は内部で接続されているため、両ピンは共通のグラウンドへ接続することが推奨されます。
3	V <sub>IA</sub>	ロジック入力 A。
4	V <sub>IB</sub>	ロジック入力 B。
5	V <sub>OC</sub>	ロジック出力 C。
6	V <sub>OD</sub>	ロジック出力 D。
7	V <sub>DDL</sub>	データ・チャンネルの電源電圧、3.0~5.5 V。ピン1とピン7は、同じ外部電圧源に接続する必要があります。
9、15	GND <sub>ISO</sub>	アイソレータ2次側のグラウンド・リファレンス電圧。ピン9とピン15は内部で接続されているため、両ピンは共通のグラウンドへ接続することが推奨されます。
10	V <sub>SEL</sub>	出力電圧の選択。V <sub>SEL</sub> = V <sub>ISO</sub> の場合、V <sub>ISO</sub> セットポイントは 5.0 V。V <sub>SEL</sub> = GND <sub>ISO</sub> の場合、V <sub>ISO</sub> セットポイントは 3.3 V。
11	V <sub>ID</sub>	ロジック入力 D。
12	V <sub>IC</sub>	ロジック入力 C。
13	V <sub>OB</sub>	ロジック出力 B。
14	V <sub>OA</sub>	ロジック出力 A。
16	V <sub>ISO</sub>	外部負荷に対する2次電源電圧出力、3.3 V (V <sub>SEL</sub> = ロー・レベル)または 5.0 V (V <sub>SEL</sub> = ハイ・レベル)。

# ADuM6400/ADuM6400/ADuM6401/ADuM6402/ADuM6403/ADuM6404

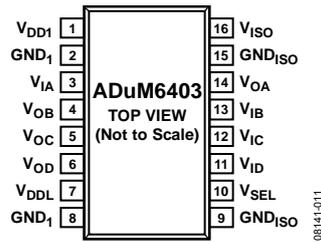


図 11.ADuM6403 のピン配置

表 24.ADuM6403 のピン機能説明

ピン番号	記号	説明
1	V <sub>DD1</sub>	1次電源電圧、3.0~5.5 V。ピン1とピン7は、同じ外部電圧源に接続する必要があります。
2、8	GND <sub>1</sub>	グラウンド1。アイソレータ1次側のグラウンド・リファレンス。ピン2とピン8は内部で接続されているため、両ピンは共通のグラウンドへ接続することが推奨されます。
3	V <sub>IA</sub>	ロジック入力 A。
4	V <sub>OB</sub>	ロジック出力 B。
5	V <sub>OC</sub>	ロジック出力 C。
6	V <sub>OD</sub>	ロジック出力 D。
7	V <sub>DDL</sub>	データ・チャンネルの電源電圧、3.0~5.5 V。ピン1とピン7は、同じ外部電圧源に接続する必要があります。
9、15	GND <sub>ISO</sub>	アイソレータ2次側のグラウンド・リファレンス電圧。ピン9とピン15は内部で接続されているため、両ピンは共通のグラウンドへ接続することが推奨されます。
10	V <sub>SEL</sub>	出力電圧の選択。V <sub>SEL</sub> = V <sub>ISO</sub> の場合、V <sub>ISO</sub> セットポイントは5.0 V。V <sub>SEL</sub> = GND <sub>ISO</sub> の場合、V <sub>ISO</sub> セットポイントは3.3 V。
11	V <sub>ID</sub>	ロジック入力 D。
12	V <sub>IC</sub>	ロジック入力 C。
13	V <sub>IB</sub>	ロジック入力 B。
14	V <sub>OA</sub>	ロジック出力 A。
16	V <sub>ISO</sub>	外部負荷に対する2次電源電圧出力、3.3 V (V <sub>SEL</sub> = ロー・レベル)または5.0 V (V <sub>SEL</sub> = ハイ・レベル)。

# ADuM6400/ADuM6400/ADuM6401/ADuM6402/ADuM6403/ADuM6404

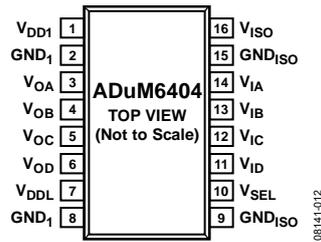


図 12.ADuM6404 のピン配置

表 25.ADuM6404 のピン機能説明

ピン番号	記号	説明
1	V <sub>DD1</sub>	1次電源電圧、3.0～5.5 V。ピン1とピン7は、同じ外部電圧源に接続する必要があります。
2、8	GND <sub>1</sub>	グラウンド1。アイソレータ1次側のグラウンド・リファレンス。ピン2とピン8は内部で接続されているため、両ピンは共通のグラウンドへ接続することが推奨されます。
3	V <sub>OA</sub>	ロジック出力 A。
4	V <sub>OB</sub>	ロジック出力 B。
5	V <sub>OC</sub>	ロジック出力 C。
6	V <sub>OD</sub>	ロジック出力 D。
7	V <sub>DDL</sub>	データ・チャンネルの電源電圧、3.0～5.5 V。ピン1とピン7は、同じ外部電圧源に接続する必要があります。
9、15	GND <sub>ISO</sub>	アイソレータ2次側のグラウンド・リファレンス電圧。ピン9とピン15は内部で接続されているため、両ピンは共通のグラウンドへ接続することが推奨されます。
10	V <sub>SEL</sub>	出力電圧の選択。V <sub>SEL</sub> = V <sub>ISO</sub> の場合、V <sub>ISO</sub> セットポイントは5.0 V。V <sub>SEL</sub> = GND <sub>ISO</sub> の場合、V <sub>ISO</sub> セットポイントは3.3 V。
11	V <sub>ID</sub>	ロジック入力 D。
12	V <sub>IC</sub>	ロジック入力 C。
13	V <sub>IB</sub>	ロジック入力 B。
14	V <sub>IA</sub>	ロジック入力 A。
16	V <sub>ISO</sub>	外部負荷に対する2次電源電圧出力、3.3 V (V <sub>SEL</sub> = ロー・レベル)または5.0 V (V <sub>SEL</sub> = ハイ・レベル)。

## 真理値表

表 26.真理値表(正論理)

V <sub>Ix</sub> Input <sup>1</sup>	V <sub>SEL</sub> Input	V <sub>DD1</sub> State	V <sub>DD1</sub> Input (V)	V <sub>ISO</sub> State	V <sub>ISO</sub> Output (V)	V <sub>Ox</sub> Output <sup>1</sup>	Notes
High	High	Powered	5.0	Powered	5.0	High	Normal operation, data is high
Low	High	Powered	5.0	Powered	5.0	Low	Normal operation, data is low
High	Low	Powered	3.3	Powered	3.3	High	Normal operation, data is high
Low	Low	Powered	3.3	Powered	3.3	Low	Normal operation, data is low
High	Low	Powered	5.0	Powered	3.3	High	Normal operation, data is high
Low	Low	Powered	5.0	Powered	3.3	Low	Normal operation, data is low
High	High	Powered	3.3	Powered	5.0	High	Configuration not recommended
Low	High	Powered	3.3	Powered	5.0	Low	Configuration not recommended

<sup>1</sup> V<sub>Ix</sub> と V<sub>Ox</sub> は、それぞれチャンネル(A、B、C、D)の入力信号と出力信号を表します。

代表的な性能特性

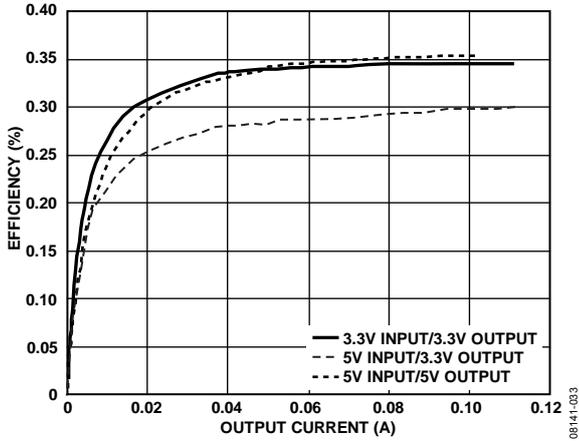


図 13. 5 V/5 V、5 V/3.3 V、3.3 V/3.3 V での電源効率

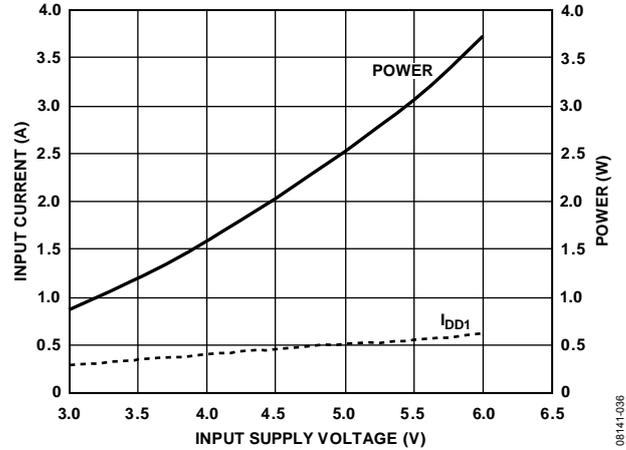


図 16.  $V_{DD1}$  電源電圧対短絡入力電流および電力

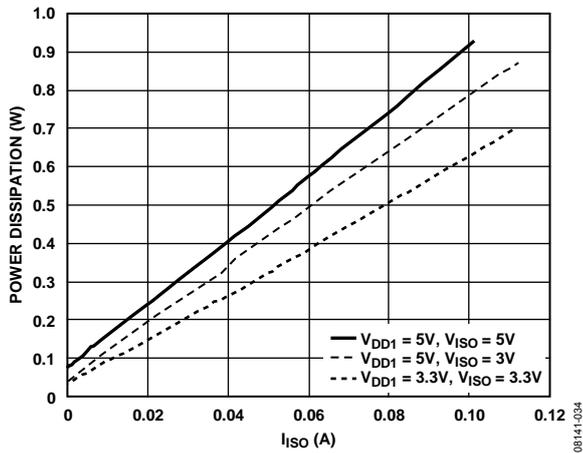


図 14. データ・チャンネル・アイドル時の  $I_{iso}$  対総合消費電力

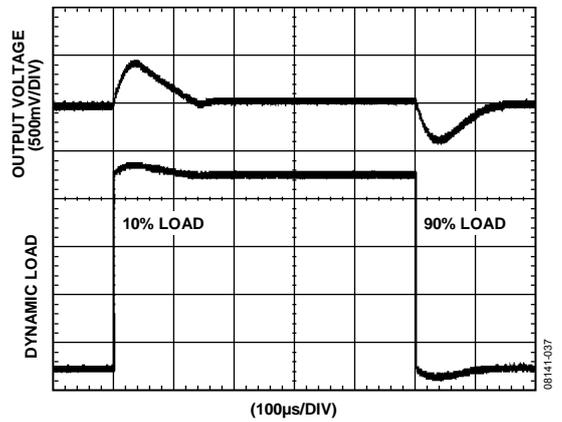


図 17.  $V_{iso}$  過渡負荷応答  
5 V 出力、10%→90% の負荷ステップ

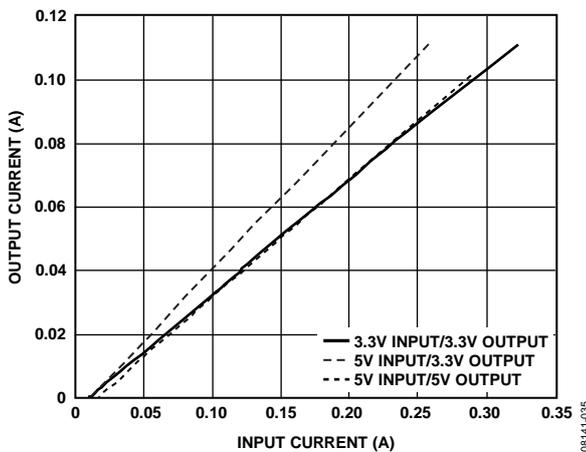


図 15. 外部負荷の関数としての絶縁型出力電源電流  $I_{iso}$   
5 V/5 V、5 V/3.3 V、3.3 V/3.3 V でのダイナミック電流なし

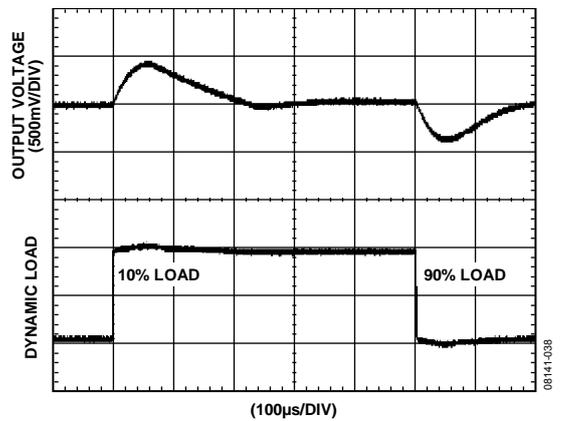


図 18. 過渡負荷応答  
3 V 出力、10%→90% の負荷ステップ

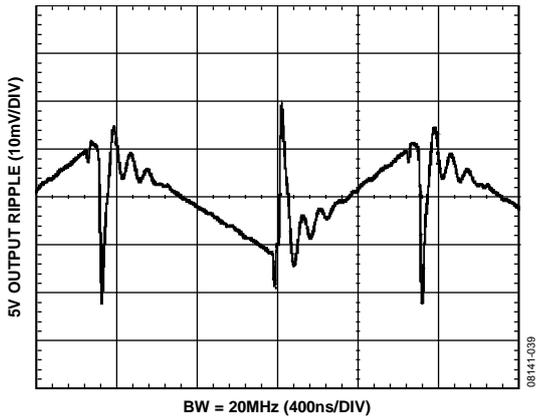


図 19.  $V_{ISO} = 5V$  出力電圧リップル、90% 負荷

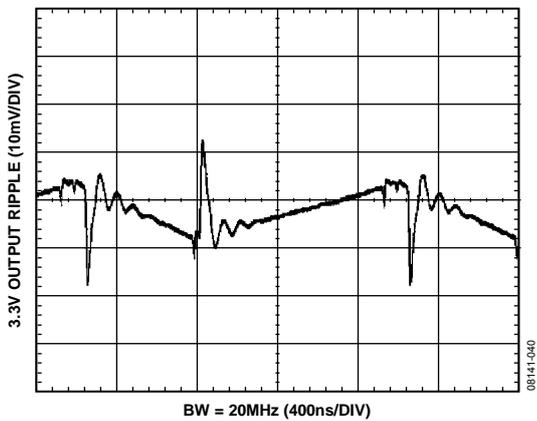


図 20.  $V_{ISO} = 3.3V$  出力電圧リップル、90% 負荷

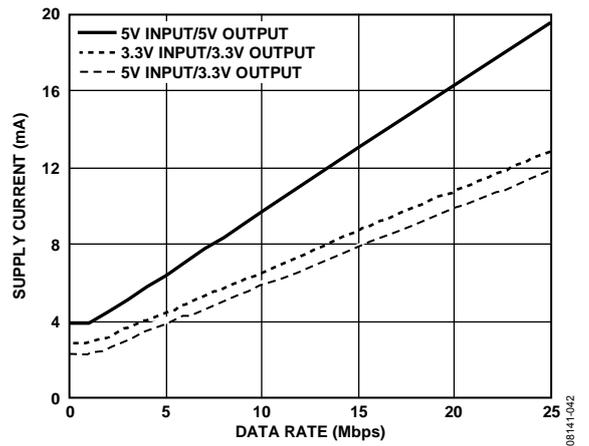


図 22. 逆方向データ・チャンネル (15 pF 出力負荷)あたりの  $I_{CHn}$  電源電流

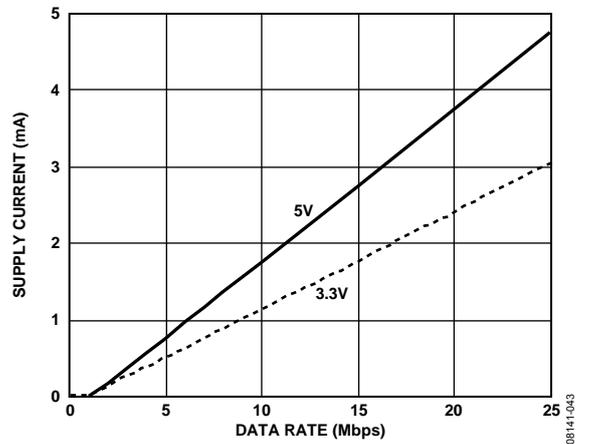


図 23. 入力あたりの  $I_{ISO(D)}$  ダイナミック電源電流

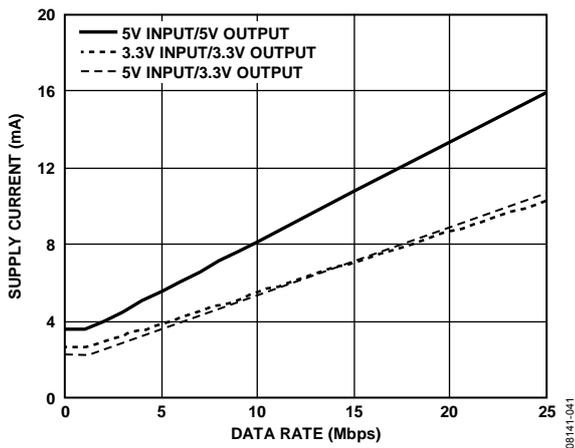


図 21. 順方向データ・チャンネル (15 pF 出力負荷)あたりの  $I_{CHn}$  電源電流

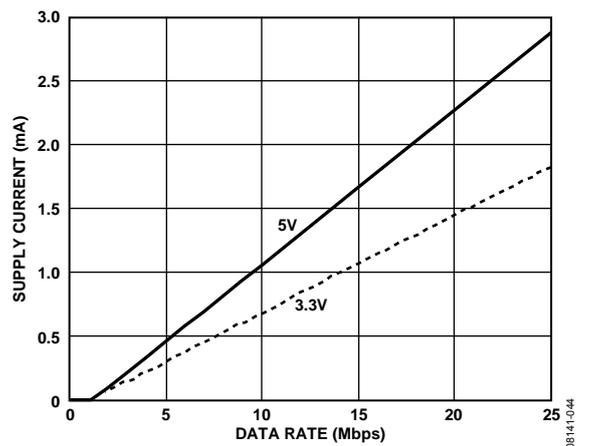


図 24. 出力あたりの  $I_{ISO(D)}$  ダイナミック電源電流 (15 pF 出力負荷)

## 用語

### $I_{DD1(Q)}$

$I_{DD1(Q)}$ は、 $V_{ISO}$ に外部負荷がなく、かつ I/O ピンが 2 Mbps 以下で動作していてダイナミック電源電流なしのときに、 $V_{DD1}$  ピンに流れる最小動作電流。 $I_{DD1(Q)}$ は、最小電流動作条件から影響を受けます。

### $I_{DD1(D)}$

$I_{DD1(D)}$ は、すべてのチャンネルが最大ダイナミック負荷状態を表すフル容量負荷のときに 25 Mbps の最大データレートで同時に駆動された場合の入力電源電流 (typ)。出力の抵抗負荷は、ダイナミック負荷とは別に扱う必要があります。

### $I_{DD1(MAX)}$

$I_{DD1(MAX)}$ は、フル・ダイナミックかつ  $V_{ISO}$  負荷状態での入力電流。

### $t_{PLH}$ 伝搬遅延

$t_{PLH}$  伝搬遅延は、 $V_{IK}$  信号の立下がりエッジの 50% レベルから  $V_{OX}$  信号の立下がりエッジの 50% レベルまで測定。

### $t_{PLH}$ 伝搬遅延

$t_{PLH}$  伝搬遅延は、 $V_{IK}$  信号の立上がりエッジの 50% レベルから  $V_{OX}$  信号の立上がりエッジの 50% レベルまで測定。

### $t_{PSK}$ 伝搬遅延スキュー

$t_{PSK}$ は、 $t_{PHL}$  または  $t_{PLH}$  におけるワーストケースの差であり、推奨動作条件下で同一の動作温度、電源電圧、出力負荷で動作する複数のユニット間で測定されます。

### $t_{PSKCD}/t_{PSKOD}$ チャンネル間マッチング

チャンネル間マッチングは、同じ負荷で動作する 2 つのチャンネル間の伝搬遅延の差の絶対値を表します。

### 最小パルス幅

最小パルス幅は、規定のパルス幅歪みが保証される最小のパルス幅。

### 最大データレート

最大データレートは、規定のパルス幅歪みが保証される最高速のデータレートです。

## アプリケーション情報

### 動作原理

ADuM640x の DC/DC コンバータ・セクションは、現代の電源デザインで広く採用されている原理に基づいて動作します。すなわち、絶縁されたパルス幅変調 (PWM) 帰還を持つ 2 次側コントローラ・アーキテクチャを採用しています。V<sub>DD1</sub> 電源は、チップ・スケールの中空トランスへ流れる電流をスイッチする発振回路に電源を供給します。2 次側に転送された電力が整流/安定化されて 3.3 V または 5 V になります。2 次側 (V<sub>ISO</sub>) 側コントローラは、専用 iCoupler データ・チャンネルを使って 1 次 (V<sub>DD1</sub>) 側に戻される PWM 制御信号を発生することにより、出力を安定化します。PWM により発振器回路が変調されて、2 次側に送られる電力が制御されます。帰還により、大きな電力と高い効率が可能になっています。

ADuM640x は、V<sub>DD1</sub> 電源入力にヒステリシスを持つ低電圧ロックアウト (UVLO) 機能を内蔵しています。この機能により、入力電力のノイズまたは低速なパワーオン・ランプ・レートでコンバータが発振するのを防止します。

最適な負荷レギュレーションのためには、10 mA の最小負荷電流が推奨されます。これより小さい負荷では、狭いパルスまたは誤 PWM パルスによりチップ内で大きなノイズが発生します。これにより発生する大きなノイズにより、状況によってはデータが破壊されることがあります。

### プリント回路ボード (PCB) のレイアウト

ADuM640x デジタル・アイソレータには 0.5W の isoPower DC/DC コンバータが内蔵されているため、ロジック・インターフェース用の外付けインターフェース回路は不要です。入力ピンと出力電源ピンには電源バイパスが必要で (図 25 参照)、小さい ESR のバイパス・コンデンサをピン 1 とピン 2 の間に、チップ・パッドのできるだけ近くに接続する必要があります。

ADuM640x の電源セクションでは、180 MHz の発振器を使って、チップ・スケール・トランスを介して効率良く電力を渡しています。さらに、iCoupler のデータ・セクションの通常動作により、スイッチング過渡電圧が電源ピンに発生します。複数の動作周波数に対してバイパス・コンデンサが必要になります。ノイズの除去には、低インダクタンス高周波のコンデンサが必要です。リップル除去と適切なレギュレーションには大きな値のコンデンサが必要です。バイパス・コンデンサは V<sub>DD1</sub> についてはピン 1 とピン 2 の間に、V<sub>ISO</sub> についてはピン 15 とピン 16 の間に、それぞれ接続するのが便利です。ノイズとリップルを除去するときは、少なくとも 2 個のコンデンサの並列組み合わせが必要です。V<sub>DD1</sub> に対する推奨コンデンサ値は、0.1  $\mu$ F と 10  $\mu$ F です。小さい方のコンデンサには、低い ESR を持つコンデンサを使う必要があります。例えば、セラミック・コンデンサの使用が推奨されます。

低い ESR のコンデンサの両端と入力電源ピンとの間の合計パターン長は 2 mm 以下にする必要があります。2 mm を超えるパターン長でバイパス・コンデンサを実装すると、データ破壊が生ずることがあります。ピン 1 とピン 8 の間およびピン 9 とピン 16 の間のバイパスも、両共通グラウンド・ピンが近くでパッケージに接続されていない限り注意する必要があります。

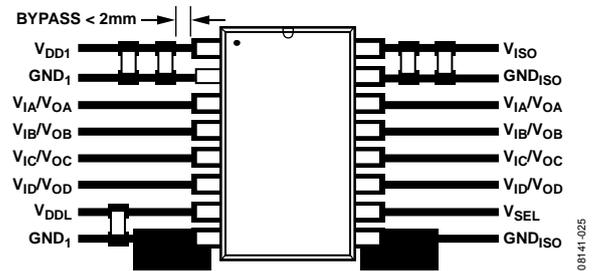


図 25. プリント回路ボードの推奨レイアウト

高い同相モード過渡電圧が発生するアプリケーションでは、アイソレーション障壁を超えるボード結合が最小になるように注意する必要があります。さらに、如何なる結合もデバイス側のすべてのピンで等しく発生するようにボード・レイアウトをデザインする必要があります。この注意を怠ると、ピン間で発生する電位差が表 19 に規定するデバイスの絶対最大定格を超えてしまい、ラッチアップまたは恒久的な損傷が発生することがあります。

ADuM640x は、フル負荷と最大速度で動作する場合、約 1 W を消費するパワー・デバイスです。アイソレーション・デバイスにヒートシンクを使うことができないため、デバイスは基本的に PCB から GND ピンへの熱放散に依存しています。デバイスを高い周囲温度で使用する場合には、GND ピンから PCB グラウンド・プレーンへの熱パスを用意してください。図 25 のボード・レイアウトに、ピン 8 とピン 9 の拡大したパッドを示します。パッドからグラウンドへ大きな径のビアを設け、電源プレーンを使ってインダクタンスを小さくする必要があります。サマール・パッドで複数のビアを使うと、チップ内部の温度を大幅に下げることができます。拡大したパッドの寸法は、設計者と使用可能なボード・スペースによって決定されます。

### 熱解析

ADuM640x は、2 個のチップ取り付けパッドを持つ分割されたリード・フレームと、それに取り付けた 4 個の内部チップから構成されています。熱解析のためには、表 14 の  $\theta_{JA}$  を反映する最大ジャンクション温度を持つ熱ユニットとしてチップを扱います。 $\theta_{JA}$  値は、細いパターンを使用した JEDEC 標準 4 層ボードに実装し、自然空冷で測定した値を採用します。通常の動作では、ADuM640x はフル負荷で、フル温度範囲で出力電流の低下なしに動作しますが、プリント回路ボード (PCB) のレイアウトのセクションに示す推奨事項に従うと、PCB への熱抵抗が小さくなるため、高い周囲温度で熱余裕を大きくすることができます。

## 伝搬遅延に関するパラメータ

伝搬遅延時間は、ロジック信号がデバイスを通るのに要する時間を表すパラメータです(図 26 参照)。ロジック・ロー・レベル出力への伝搬遅延は、ロジック・ハイ・レベルへの伝搬遅延と異なることがあります。

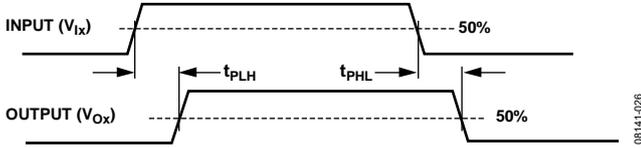


図 26.伝搬遅延パラメータ

パルス幅歪みとはこれら 2 値の間の最大の差を意味し、入力信号のタイミングが出力信号で再現される精度を表します。

チャンネル間マッチングとは、1 つの ADuM640x デバイス内にある複数のチャンネル間の伝搬遅延差の最大値を意味します。

伝搬遅延スキューは、同じ条件で動作する複数の ADuM640x デバイス間での伝搬遅延差の最大値を表します。

## EMI の注意事項

ADuM640x デバイスの DC/DC コンバータ・セクションは、小型トランスを介して効率良く電力を転送するため非常に高い周波数で動作する必要があります。このため高周波電流が発生し、回路ボードのグラウンドと電力プレーンを伝搬して、エッジとダイポール放射が発生することがあります。これらのデバイスを使うアプリケーションでは、接地した筐体の使用が推奨されます。筐体の接地が不可能な場合は、RF デザイン方法の PCB レイアウト手順に従ってください。特に ADuM640x については、<http://www.analog.com/jp> の最新 PCB レイアウト推奨事項をご覧ください。

## DC 精度と磁界耐性

アイソレータ入力での正および負のロジック変化により、狭いパルス(約 1 ns)がトランスを経由してデコーダに送られます。デコーダは双安定であるため、パルスによるセットまたはリセットにより入力ロジックの変化が表されます。約 1 μs 以上入力がロジック変化がない場合、正常な入力状態を表す周期的なリフレッシュ・パルスのセットを送信して、出力での DC を正常に維持します。デコーダが約 5 μs 間以上この入力パルスを受信しないと、入力側が電源オフであるか非動作状態にあると見なされ、ウォッチドッグ・タイマ回路によりアイソレータ出力が強制的にデフォルト状態にされます。この状況は、ADuM640x デバイスのパワーアップ動作時とパワーダウン動作時以外は発生しない必要があります。

ADuM640x の磁界耐性の限界は、トランスの受信側コイルに発生する誘導電圧が十分大きくなって、デコーダをセットまたはリセットさせる誤動作の発生により決まります。この状態が発生する条件を以下の解析により求めます。ADuM640x の 3.3 V 動作は最も感度の高い動作モードであるため、この条件を調べます。

トランス出力でのパルスは 1.0 V 以上の振幅を持っています。デコーダは約 0.5 V の検出スレッショールドを持つので、誘導電圧に対しては 0.5 V の余裕を持っています。受信側コイルへの誘導電圧は次式で与えられます。

$$V = (-d\beta/dt) \sum \pi r_n^2; n = 1, 2, \dots, N$$

ここで

$\beta$  = 磁束密度(Gauss)。

$N$  = 受信側コイルの巻数。

$r_n$  = 受信側コイルの  $n$  回目の半径(cm)

ADuM640x 受信側コイルの形状が与えられ、かつ誘導電圧がデコーダにおける 0.5 V 余裕の最大 50% であるという条件が与えられると、最大許容磁界は図 27 のように計算されます。

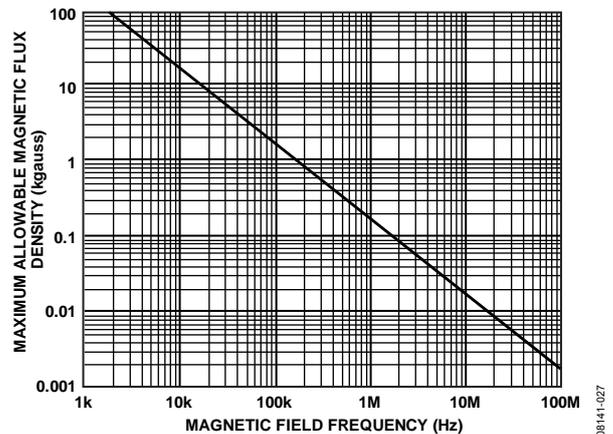


図 27.最大許容外部磁束密度

例えば、磁界周波数= 1 MHz で、最大許容磁界= 0.2 Kgauss の場合、受信側コイルでの誘導電圧は 0.25 V になります。これは検出スレッショールドの約 50% であるため、出力変化の誤動作はありません。同様に、仮にこのような条件が送信パルス内に存在しても(さらに最悪ケースの極性であっても)、受信パルスが 1.0 V 以上から 0.75V へ減少されるため、デコーダの検出スレッショールド 0.5 V に対してなお余裕を持っています。

前述の磁束密度値は、ADuM640xトランスから与えられた距離だけ離れた特定の電流値に対応します。図 28 に、周波数の関数としての許容電流値を与えられた距離に対して示します。図 28 から読み取れるように、ADuM640xの耐性は極めて高く、影響を受けるのは、高周波でかつ部品に非常に近い極めて大きな電流の場合に限られます。1 MHzの例では、デバイス動作に影響を与えるためには、0.5 kAの電流をxADuM640xから 5 mmの距離まで近づける必要があります。

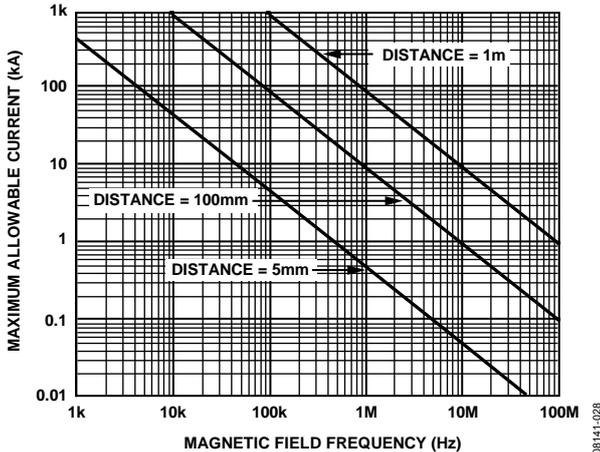


図 28. 様々な電流値と ADuM640x までの距離に対する最大許容電流

強い磁界と高周波が組合わさると、PCB パターンで形成されるループに十分大きな誤差電圧が誘導されて、後段回路のスレッショールドがトリガされてしまうことに注意が必要です。パターンのレイアウトでは、このようなことが発生しないように注意する必要があります。

## 消費電力

$V_{DD1}$  電源入力、iCoupler データ・チャンネルと電源コンバータに電源を供給します。このため、データ・コンバータおよび 1 次と 2 次 I/O チャンネルを流れる無信号時消費電流は別々に求めることはできません。これらのすべての無信号時消費電力要求は 図 29 に示すように  $I_{DD1(Q)}$  電流に合算されます。合計  $I_{DD1}$  電源電流は、無信号時動作電流、I/O チャンネルで要求されるダイナミック電流  $I_{DD1(D)}$ 、すべての外部  $I_{ISO}$  負荷の和に一致します。

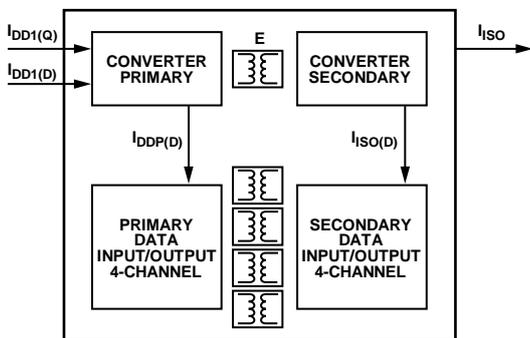


図 29. ADuM640x 内部の消費電力

ダイナミック I/O 電流は、リフレッシュ・レート  $f_r$  より高速でチャンネルが動作する場合にのみ消費されます。各チャンネルのダイナミック電流は、データレートにより決定されます。図 21 に、順方向のチャンネル(入力がデバイスの  $V_{DD1}$  側)の電流を示します。図 22 に、逆方向チャンネル(入力がデバイスの  $V_{ISO}$  側)の電流を示します。両図では負荷を 15 pF (typ)としています。

次の関係から  $I_{DD1}$  を次のように計算することができます。

$$I_{DD1} = (I_{ISO} \times V_{ISO}) / (E \times V_{DD1}) + \sum I_{CHn}; n = 1 \sim 4 \quad (1)$$

ここで、

$I_{DD1}$  は合計電源入力電流。

$I_{CHn}$  は、チャンネル方向に応じて、図 21 または 図 22 から決定される 1 チャンネルを流れる電流。

$I_{ISO}$  は、2 次側外部負荷に流れる電流。

$E$  は、図 13 の注目する  $V_{ISO}$  と  $V_{DD1}$  条件での、100 mA 負荷での電源効率。

最大外部負荷は、ダイナミック出力負荷を最大許容負荷から減算して計算することができます。

$$I_{ISO(LOAD)} = I_{ISO(MAX)} - \sum I_{ISO(D)n}; n = 1 \sim 4 \quad (2)$$

ここで、

$I_{ISO(LOAD)}$  は、外部 2 次側負荷に供給できる電流。

$I_{ISO(MAX)}$  は、 $V_{ISO}$  で使用可能な 2 次側最大外部負荷電流。

$I_{ISO(D)n}$  は、入力または出力チャンネルに  $V_{ISO}$  から流れるダイナミック負荷電流(図 23 と 図 24 参照)。

前の解析では、各データ出力の容量負荷を 15 pF としています。容量負荷が 15 pF より大きい場合、 $I_{DD1}$  と  $I_{ISO(LOAD)}$  の解析に電流を追加する必要があります。

## 消費電力について

ADuM640x 電源入力、1 次側のデータ入力チャンネル、2 次側のデータ・チャンネルはすべて、UVLO 回路により初期動作から保護されています。最小動作電圧の下では、電源コンバータは発振器を非アクティブに維持し、すべての入力チャンネル・ドライバとリフレッシュ回路はアイドル状態になります。出力はハイ・インピーダンス状態を維持して、パワーアップおよびパワーダウン動作時に不定状態を送信しないようにします。

電源を  $V_{DD1}$  に加える間、1 次側回路は UVLO の既定電圧に到達するまでアイドル状態に置かれます。その時、2 次側からデータ・パルスを受信するまで、データ・チャンネルはデフォルトのロー・レベル出力状態に初期化されたままになります。

1次側がUVLO スレッシュホールドを超えると、データ入力チャンネルで入力がサンプルされて、非アクティブ2次出力チャンネルへのエンコードされたパルスの送信が開始されます。1次側の出力はデフォルトのロー・レベル状態を維持します。これは2次電源が確立されるまで2次側入力からデータが到着しないためです。1次側発振器も動作を開始して、電力を2次電源回路に転送します。この時点で、2次  $V_{ISO}$  電圧はUVLO既定値を下回っており、2次からのレギュレーション制御信号は発生されていません。この状況では、1次側電源発振器がフリー・ランニングしており、最大電力が2次側に供給され、2次電圧がレギュレーション・セットポイントに上昇するまで続きます。これにより、 $V_{DD1}$ に大きな突入過渡電流が発生します。レギュレーション・ポイントに到達すると、レギュレーション制御回路は1次側の発振器を調整するレギュレーション制御信号を発生します。 $V_{DD1}$  電流が減少して、負荷電流に比例するようになります。突入電流は、図16に示す短絡電流より小さい値です。突入電流の継続時間は、 $V_{ISO}$  負荷状態と $V_{DD1}$  ピンの使用可能な電流に依存します。

2次側コンバータが1次側から電力を受け取り始めると、 $V_{ISO}$  電圧の上昇が開始されます。2次側 UVLOに到達すると、2次側出力はデフォルトのロー・レベル状態に初期化されて、対応する1次側入力からデータが受信されるまでこの状態が続きます。2次側が初期化された後に、出力の状態が1次側入力と相関を持つようになるまで最大1  $\mu$ s要することがあります。

2次側入力は、その状態をサンプルしてそれを1次側へ送信します。2次側がアクティブになった約1  $\mu$ s後に、出力が有効になります。

2次側電源の充電レートは、負荷状態、入力電圧、選択した出力電圧レベルに依存するため、デザインでは、有効データが必要とされる前にコンバータが安定するために十分な時間を持つように注意する必要があります。

電源が $V_{DD1}$ から切り離される場合、UVLO レベルに到達すると、1次側コンバータとカプラーがシャットダウンします。2次側は、電源の受け取りを停止して、放電を開始します。2次側の出力は、1次側から受信した直前の状態を維持します。UVLO レベルに到達し、出力がハイ・インピーダンス状態になるか、あるいは出力では1次側入力の動作が検出されなくなるため、出力はデフォルトのロー・レベル値に設定され、その後2次電源がUVLOに到達します。

## 絶縁寿命

すべての絶縁構造は、十分長い時間電圧ストレスを受けるとブレイクダウンします。絶縁性能の低下率は、絶縁に加えられる電圧波形の特性に依存します。アナログ・デバイセズは、広範囲なセットの評価を実施して ADuM640x 内の絶縁構造の寿命を測定しています。

定格連続動作電圧より高い電圧レベルを使った加速寿命テストが実施されています。幾つかの動作条件に対する加速係数が決

定され、注目する動作電圧での故障までの時間が計算可能になります。表 20 に示す値は、幾つかの動作条件での 50 年のサービス寿命に対するピーク電圧を示しています。多くのケースで、テスト機関により実証された動作電圧は 50 年サービス寿命の電圧より高くなっています。記載のサービス寿命電圧より高い動作電圧での動作は、早期の絶縁故障の原因になります。

ADuM640xの絶縁寿命は、アイソレーション障壁に加えられる電圧波形のタイプに依存します。iCoupler絶縁構造の性能は、波形がバイポーラAC、ユニポーラAC、DCのいずれであるかに応じて、異なるレートで低下します。図 30、図 31、図 32 に、これらのアイソレーション電圧波形を示します。

バイポーラ AC 電圧は最も厳しい環境です。バイポーラ AC 条件での 50 年動作寿命により、アナログ・デバイセズが推奨する最大動作電圧が決定されています。

ユニポーラACまたはユニポーラDC電圧の場合、絶縁に加わるストレスは大幅に少なくなります。このために高い動作電圧での動作が可能になり、さらに 50 年のサービス寿命を実現することができます。表 20 に示す動作電圧は、ユニポーラAC電圧またはユニポーラDC電圧のケースに適合する場合、50 年最小寿命に適用することができます。図 31 または 図 32 適合しない絶縁電圧波形は、バイポーラAC波形として扱う必要があり、ピーク電圧は表 20 に示す 50 年寿命電圧値に制限する必要があります。

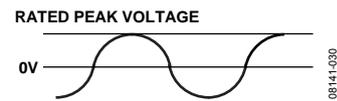


図 30.バイポーラ AC 波形

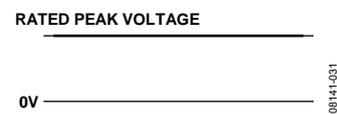
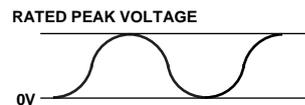


図 31.DC 波形

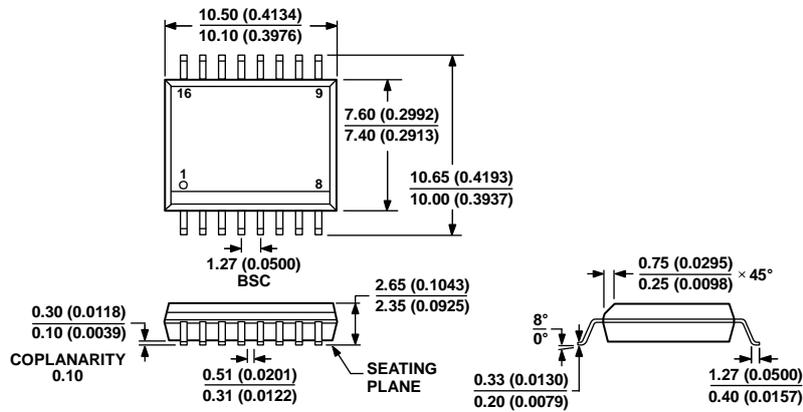


### NOTES

1. THE VOLTAGE IS SHOWN AS SINUSOIDAL FOR ILLUSTRATION PURPOSES ONLY. IT IS MEANT TO REPRESENT ANY VOLTAGE WAVEFORM VARYING BETWEEN 0 AND SOME LIMITING VALUE. THE LIMITING VALUE CAN BE POSITIVE OR NEGATIVE, BUT THE VOLTAGE CANNOT CROSS 0V.

図 32.ユニポーラ AC 波形

## 外形寸法



COMPLIANT TO JEDEC STANDARDS MS-013-AA  
CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS  
(IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR  
REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

032707-B

図 33.16 ピン標準スモール・アウトライン・パッケージ[SOIC\_W]  
ワイドボディ(RW-16)  
寸法: mm (インチ)

## オーダー・ガイド

Model	Number of Inputs, V <sub>DD1</sub> Side	Number of Inputs, V <sub>ISO</sub> Side	Maximum Data Rate (Mbps)	Maximum Propagation Delay, 5 V (ns)	Maximum Pulse Width Distortion (ns)	Temperature Range (°C)	Package Description	Package Option
ADuM6400ARWZ <sup>1,2</sup>	4	0	1	100	40	-40 to +105	16-Lead SOIC_W	RW-16
ADuM6400CRWZ <sup>1,2</sup>	4	0	25	60	6	-40 to +105	16-Lead SOIC_W	RW-16
ADuM6401ARWZ <sup>1,2</sup>	3	1	1	100	40	-40 to +105	16-Lead SOIC_W	RW-16
ADuM6401CRWZ <sup>1,2</sup>	3	1	25	60	6	-40 to +105	16-Lead SOIC_W	RW-16
ADuM6402ARWZ <sup>1,2</sup>	2	2	1	100	40	-40 to +105	16-Lead SOIC_W	RW-16
ADuM6402CRWZ <sup>1,2</sup>	2	2	25	60	6	-40 to +105	16-Lead SOIC_W	RW-16
ADuM6403ARWZ <sup>1,2</sup>	1	3	1	100	40	-40 to +105	16-Lead SOIC_W	RW-16
ADuM6403CRWZ <sup>1,2</sup>	1	3	25	60	6	-40 to +105	16-Lead SOIC_W	RW-16
ADuM6404ARWZ <sup>1,2</sup>	0	4	1	100	40	-40 to +105	16-Lead SOIC_W	RW-16
ADuM6404CRWZ <sup>1,2</sup>	0	4	25	60	6	-40 to +105	16-Lead SOIC_W	RW-16

<sup>1</sup> テープとリールを提供しています。"-RL"サフィックスを追加すると、13インチ(1,000個)のテープおよびリール・オプションが指定されます。

<sup>2</sup> Z = RoHS 準拠製品。