



絶縁型フライバック・コントローラ 内蔵の高電圧絶縁型 IGBT ゲート・ドライバ

データシート

ADuM4138

特長

6A (代表値) ピークのドライブ出力機能

内部ターンオフ NFET、オン抵抗: <math><1\Omega</math>

内部ターンオン PFET、オン抵抗: <math><1.2\Omega</math>

2つの過電流保護手段

非飽和の検出

スプリット・エミッタ過電流検出

ミラー・クランプ出力 (ゲート・センス入力付き)

絶縁型の故障出力

絶縁型の温度センサー・リードバック

伝搬遅延

立上がり: 95ns (代表値)

立下がり: 100ns (代表値)

最小パルス幅: 74ns

動作ジャンクション温度範囲: -40°C ~ $+150^{\circ}\text{C}$

V_{DD1} と V_{DD2} の UVLO

最小外部トラッキング (沿面距離): 8.3mm (申請中)

安全性と規制に対する認定

1分間で 5000V rms、UL 1577 規格に準拠

「CSA Component Acceptance Notice 5A」に準拠

DIN V VDE V 0884-10 (VDE V 0884-10): 2006-12

$V_{IORM} = 849V_{PEAK}$ (強化/基本)

車載アプリケーション向けに性能を評価済み

アプリケーション

MOSFET および IGBT ゲート・ドライバ

太陽光発電 (PV) インバータ

モータ駆動

電源

概要

ADuM4138 は、絶縁型ゲート・バイポーラ・トランジスタ (IGBT) の駆動用に最適化された 1 チャンネル・ゲート・ドライバです。入力信号と出力ゲート・ドライバ間の絶縁には、アナログ・デバイセズの iCoupler® 技術が使用されています。

アナログ・デバイセズのチップ・スケール・トランスを搭載しているため、チップの高電圧領域と低電圧領域間で制御情報の絶縁型通信も可能です。チップの状態に関する情報は、専用の出力から読み出すことができます。

ADuM4138 は絶縁型フライバック・コントローラを内蔵しているため、2次電圧を簡単に生成できます。

また、過電流検出機能が内蔵されており、非飽和や過電流が発生した場合に IGBT を保護します。過電流検出は、故障発生時に 2 レベル高速ターンオフ機能と連動します。

ADuM4138 は、金属酸化膜半導体電界効果トランジスタ (MOSFET) 用にミラー・クランプ制御信号を提供し、ミラー・クランプ電圧閾値が GND_2 より 2V (代表値) を下回ったときに単一レール電源で IGBT をターンオフします。ミラー・クランプ動作の有無にかかわらず、ユニポーラ 2 次電源での動作が可能です。

低ゲート電圧検出回路は、ゲート電圧がターンオン後の許容時間内 (代表値 12.8 μs) に内部閾値を超えて上昇しない場合、故障をトリガできます。低電圧検出回路は、ゲート短絡やその他の低駆動強度の原因となる IGBT デバイスの故障を検出します。

2つの温度センサー・ピン、TS1 と TS2 により、IGBT でのシステム温度を絶縁した状態でモニタできます。2 次低電圧ロックアウト (UVLO) は、一般的な IGBT 閾値レベルに従って 11.2V (代表値) に設定されています。

デバイスの 1 次側にあるシリアル・ペリフェラル・インターフェース (SPI) バスにより、温度検出ダイオードのゲインとオフセットを現場で ADuM4138 に設定できます。これらの値は、デバイスの 2 次側にある電氣的消去可能プログラマブル読み出し専用メモリ (EEPROM) に格納されます。更に、特定の V_{DD2} 電圧、温度検出通知周波数、および過電流ブランキング時間の設定も可能です。

ADuM4138 は、過電流イベント、リモート温度過熱イベント、UVLO、サーマル・シャットダウン (TSD)、および非飽和検出について、故障を個別に通知します。

米国特許 5,952,849、6,873,065、7,075,329 により保護されています。その他の特許は申請中です。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

Rev. 0

©2019 Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ株式会社

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル 10F
電話 03 (5402) 8200
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー 10F
電話 06 (6350) 6868
名古屋営業所 / 〒451-6038 愛知県名古屋市中区西牛島町 6-1 名古屋ルーセントタワー 38F
電話 052 (569) 6300

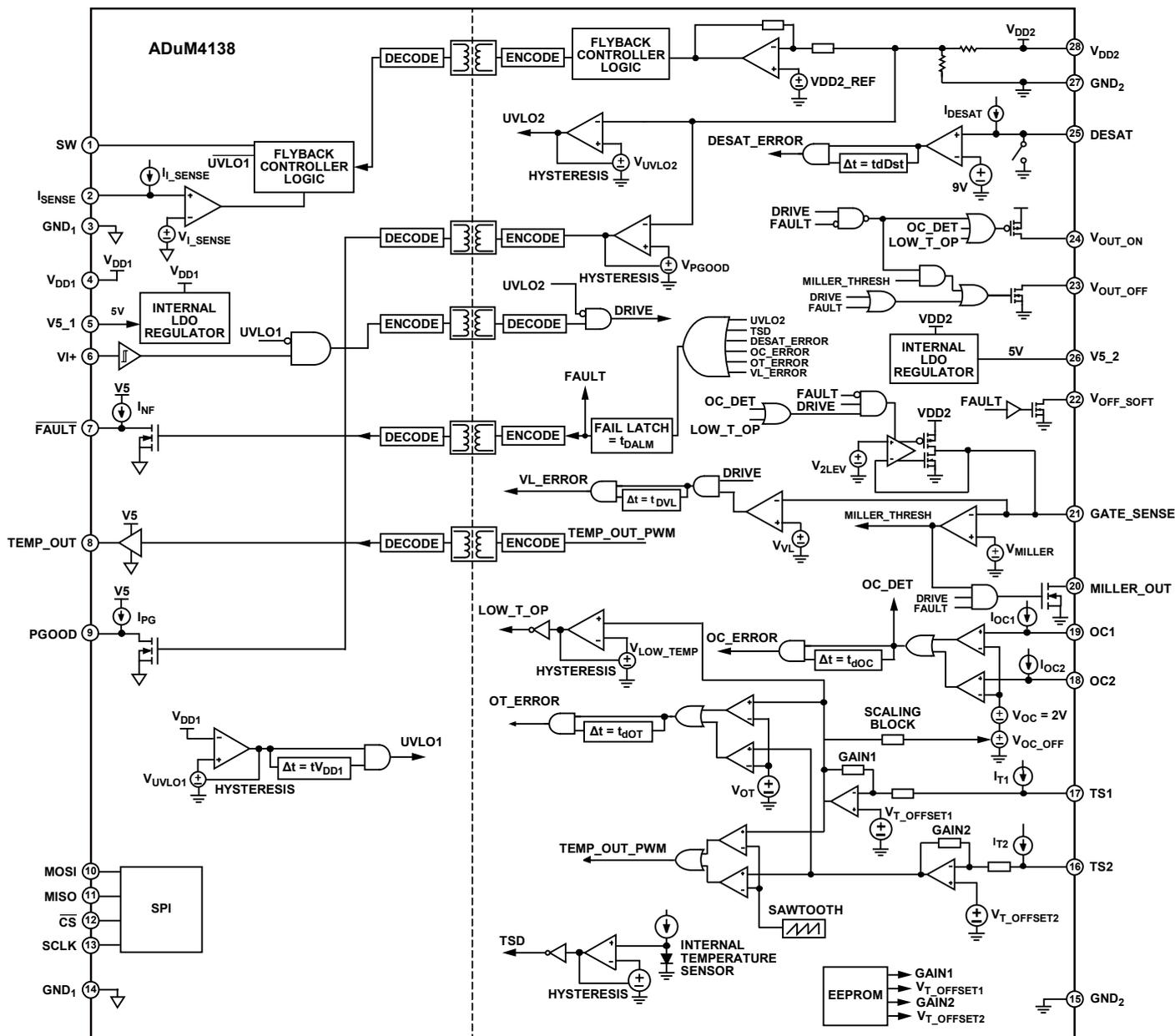
目次

特長.....	1	動作原理.....	13
アプリケーション.....	1	アプリケーション情報.....	14
概要.....	1	PCB レイアウト.....	14
改訂履歴.....	2	絶縁型フライバック・コントローラ.....	14
機能ブロック図.....	3	SPI と EEPROM の動作.....	14
仕様.....	4	ユーザ・レジスタのマップ.....	15
電気的特性.....	4	ユーザ・レジスタ・ビット.....	15
SPI タイミングの仕様.....	7	設定レジスタ・ビット.....	15
パッケージ特性.....	7	コントロール・レジスタのビット.....	17
適用規格（申請中）.....	8	伝搬遅延に関するパラメータ.....	18
絶縁および安全性関連の仕様.....	8	保護機能.....	18
DIN V VDE V 0884-10（VDE V 0884-10）：2016-12 絶縁特性 （申請中）.....	9	消費電力.....	22
推奨動作条件.....	9	絶縁寿命.....	22
絶対最大定格.....	10	DC 精度と磁界耐性.....	23
熱抵抗.....	10	代表的なアプリケーション回路.....	23
ESD に関する注意.....	10	外形寸法.....	24
ピン配置およびピン機能の説明.....	11	オーダー・ガイド.....	24
代表的な性能特性.....	12	オートモーティブ製品.....	24

改訂履歴

12/2018—Revision 0: Initial Version

機能ブロック図



NOTES

1. VL_ERROR IS THE VOLTAGE LOW ERROR INTERNAL CONNECTION.
2. TEMP_OUT_PWM IS THE TEMPERATURE SENSE INTERNAL CONNECTION.
3. OC_ERROR IS THE OVERCURRENT ERROR INTERNAL CONNECTION.
4. OC_DET IS THE OVERCURRENT DETECTION INTERNAL CONNECTION.
5. VDD2_REF IS THE REFERENCE VOLTAGE FOR VDD2.
6. DESAT_ERROR IS THE DESAT DETECTION ERROR INTERNAL CONNECTION.
7. MILLER_THRESH IS THE REFERENCE FOR THE MILLER THRESHOLD ACTIVATION.
8. OT_ERROR IS THE OVERTEMPERATURE ERROR INTERNAL CONNECTION.
9. Vt_OFFSET1 IS THE TEMPERATURE SENSE OFFSET VOLTAGE FOR THE TS1 PIN.
10. Vt_OFFSET2 IS THE TEMPERATURE SENSE OFFSET VOLTAGE FOR TS2 PIN.
11. It1 IS THE INTERNAL CURRENT REFERENCE FOR TS1 PIN.
12. It2 IS THE INTERNAL CURRENT REFERENCE FOR TS2 PIN.
13. Voc_OFF IS THE OVERCURRENT VOLTAGE OFFSET DUE TO TEMPERATURE RAMP.
14. Voc IS THE OVERCURRENT REFERENCE VOLTAGE.
15. MILLER_THRESH IS THE ACTIVE MILLER CLAMP INTERNAL CONTROL CONNECTION.
16. Ioc1 IS THE OC1 INTERNAL PULL-UP CURRENT SOURCE.
17. Ioc2 IS THE OC2 INTERNAL PULL-UP CURRENT SOURCE.
18. VpGOOD IS THE PGOOD VOLTAGE REFERENCE.
19. Vuvlo1 IS THE VDD1 UVLO REFERENCE.
20. VLOW_TEMP IS THE LOW TEMPERATURE OPERATION REFERENCE.
21. V2LEV IS THE TARGET VOLTAGE REFERENCE FOR TWO LEVEL OPERATION.
22. LOW_T_OP IS THE LOW TEMPERATURE OPERATION TRIGGER.

☒ 1.

仕様

電気的特性

ローサイド電圧は GND_1 を基準とし、ハイサイド電圧は GND_2 を基準としています。特に指定のない限り、 $V_{DD1} = 12V$ 、 $V_{DD2} = 16V$ 、 $T_A = -40^\circ C \sim +125^\circ C$ です。特に指定のない限り、すべての最小および最大仕様は推奨動作ジャンクション温度範囲全体に適用されます。特に指定のない限り、すべての代表仕様は、 $T_A = 25^\circ C$ 、 $V_{DD1} = 12V$ 、 $V_{DD2} = 16V$ の値です。

表 1.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
DIGITAL CONVERTER SPECIFICATIONS						
High-Side Power Supply						
Input Voltage	V_{DD2}	12		25	V	Operating without flyback
Input Current, Quiescent for V_{DD2}	$I_{DD2(Q)}$		14	18	mA	$TS1 = TS2 = \text{open}$, $VI+ = 0V$, $V_{DD2} = 25V$
V5_2 Regulated Output Voltage	$V5_2$	4.9	5	5.1	V	
Isolated Flyback						
Soft Start	t_{SS}		44	50	ms	
Output Voltage	V_{FB}	$V_{DD2} - 2.6\%$	V_{DD2}	$V_{DD2} + 2.5\%$	V	All FLYBACK_V codes
		15.6	16	16.4	V	For FLYBACK_V code of 0111
Flyback Operating Frequency	f_{SW}	180	200	220	kHz	
Maximum						
Duty Cycle	D_{MAX}	83.5	86	90	%	
On Time	t_{MAX_ON}	4.2	4.8	5.4	μs	
Flyback Switch $R_{DS(on)}$						
Negative Channel Field Effect Transistor (NFET)	$R_{DS(on)_SW_N}$		1.6	3.0	Ω	SW current (I_{SW}) = 20 mA
Positive Channel Field Effect Transistor (PFET)	$R_{DS(on)_SW_P}$		1.7	2.8	Ω	$I_{SW} = 20\text{ mA}$
Logic Supply						
V_{DD1} Input Voltage	V_{DD1}	6.0		25	V	
V5_1 Regulated Output Voltage	$V5_1$	4.9	5.0	5.1	V	No load
V_{DD1} Input Current	I_{DD1}		4.0	5.0	mA	$TS1 = TS2 = \text{open}$, $VI+ = 0V$, $TEMP_OUT$ and SW floating, $V_{DD1} = 25V$, $V_{DD2} = 25V$
Logic Inputs ($VI+$, MOSI, SCLK, \overline{CS})						
Input Current	I_I		0.1	1.0	μA	
Input Voltage						
Logic High	V_{IH}	2.5			V	
Logic Low	V_{IL}			0.9	V	
Logic Input Hysteresis	V_{HYST}		1.10		V	
Logic Output						
MISO NFET $R_{DS(on)}$	$R_{DS(on)_MISO_N}$		9	16	Ω	MISO current (I_{MISO}) = 5 mA
MISO PFET $R_{DS(on)}$	$R_{DS(on)_MISO_P}$		12.5	22	Ω	$I_{MISO} = 5\text{ mA}$
MISO PFET High-Z Leakage	$I_{MISO_LK_P}$			20.0	μA	MISO = 5 V
UVLO						
Positive Going Threshold						
V_{DD1}	$V_{VDD1UV+}$		4.25	4.5	V	
V_{DD2}	$V_{VDD2UV+}$		11.6	11.8	V	
Negative Going Threshold						
V_{DD1}	$V_{VDD1UV-}$	4.0	4.13		V	
V_{DD2}	$V_{VDD2UV-}$	11.0	11.2		V	
Hysteresis						
V_{DD1}	$V_{VDD1UVH}$		0.1		V	
V_{DD2}	$V_{VDD2UVH}$		0.3		V	

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
PGOOD						
Threshold Rising	V_{PGOOD_R}	12.4	13.0	13.45	V	For FLYBACK_V code of 0000
		17.3	18.2	18.8	V	For FLYBACK_V code of 1111
Threshold Falling	V_{PGOOD_F}	11.77	12.3	12.75	V	For FLYBACK_V code of 0000
		16.64	17.2	17.76	V	For FLYBACK_V code of 1111
Pull-Down NFET Resistance	R_{PGOOD_PD}		14	24	Ω	PGOOD current (I_{PGSW}) = 10 mA
Pull-Up Current Source	I_{PG}	66	78	88	μA	PGOOD = 0 V, V_{DD1} = 12 V
Filter Time						
Active	t_{PGOOD_FLT1}	30	40	50	μs	
Cleared	t_{PGOOD_FLT2}	0.5	2.25	4	μs	
FAULT						
Pull-Down NFET Resistance	$R_{NFLT_PD_FET}$		16	28	Ω	<u>FAULT</u> current (I_{FT}) = 10 mA
Pull-Up Current Source	I_{NF}	66	78	88	μA	<u>FAULT</u> = 0 V, V_{DD1} = 12 V
Hold Time	t_{DALM}	23.3	26.4	30.2	ms	
Low Gate Voltage						
Reference Voltage	V_{VL}	9.6	10	10.4	V	
Detect Delay Time	t_{DVL}	10.3	12.8	15.6	μs	
Fault Delay Time	t_{DVL_FLT}	530	735	940	ns	
Overcurrent						
Voltage						
Temperature, Disabled	V_{OCD_TH}		2		V	$T_RAMP_OP = 1$
Temperature, Enabled	$V_{OCD_TH_EN}$	2.59	2.69	2.76	V	$T_RAMP_OP = 0$, $TS1 = 1.55$ V
		1.65	1.75	1.82	V	$T_RAMP_OP = 0$, $TS1 = 2.45$ V
Hysteresis						
Temperature, Disabled	V_{OCD_HYST}		0.17		V	$T_RAMP_OP = 1$
Temperature, Enabled	$V_{OCD_HYST_EN}$		0.17		V	$T_RAMP_OP = 0$, $TS1 = 1.55$ V
			0.17		V	$T_RAMP_OP = 0$, $TS1 = 2.45$ V
Detect Delay Time	t_{dOC}	520	920	1340	ns	$OC_2LEV_OP = 0$, $OC_TIME_OP = 0$
Fault Delay Time	t_{dOC_FLT}	510	735	960	ns	$OC_2LEV_OP = 1$
Detect Blanking	t_{BLANK}	0.275	0.36	0.47	μs	t_{BLANK} bits = 0001
Pin Pull-Up Current Source	I_{OC}	3.8	5	6.2	μA	$V_{DD2} = 25$ V, $OC1 = OC2 = 0$ V
Desaturation (DESAT) Detect Comparator						
Threshold						
Rising	V_{DESAT_R}	8.4	8.9	9.4	V	
Falling	V_{DESAT_F}	7.7	8.1	8.5	V	
Hysteresis	V_{DESAT_H}		0.85		V	
Internal Current Source	I_{DESAT}	365	490	570	μA	DESAT = 0 V
Fault Delay Time	t_{DESAT_DELAY}	620	825	1030	ns	
FAULT Pin Blank Time	t_{DESAT_BLANK}	300	450	620	ns	
DESAT Pin Pull-Down Resistance	R_{DSON_DESAT}		14	28	Ω	DESAT current (I_D) = 10 mA
TSD						
Primary Side TSD						
Positive Edge	t_{TSD_POS1}		154		$^{\circ}C$	
Negative Edge	t_{TSD_NEG1}		135		$^{\circ}C$	
Secondary Side TSD						
Positive Edge	t_{TSD_POS2}		150		$^{\circ}C$	
Negative Edge	t_{TSD_NEG2}		130		$^{\circ}C$	
Isolated Temperature Sensor						
Temperature Sense Bias Current Source	I_{T1}	0.938	1.015	1.092	mA	$TS1 = 2.2$ V
	I_{T2}	0.953	1.03	1.107	mA	$TS2 = 2.2$ V
Temperature Sense Current Matching	I_{T_MATCH}		0.014	0.0415	mA	$TSx = 2.2$ V

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
Pulse-Width Modulation (PWM) Output						
Frequency	f_{PWM}	9.20	10	10.80	kHz	PWM_OSC = 0, TSx = 2.2 V
		46	50	54	kHz	PWM_OSC = 1, TSx = 2.2 V
PWM Duty Cycle						
TSx = 2.45 V		7.50	10	11.3	%	PWM_OSC = 0
TSx = 2.25 V		26	28	29.5	%	PWM_OSC = 0
TSx = 1.55 V		90.2	92	93.3	%	PWM_OSC = 0
TSx = 2.45 V		7.5	10	11.5	%	PWM_OSC = 1
TSx = 2.25 V		26	28	29.6	%	PWM_OSC = 1
TSx = 1.55 V		90.1	92	93.3	%	PWM_OSC = 1
Overtemperature						
Detect Delay Time	t_{DOT}	0.80	1	1.2	ms	
Fault Delay Time	$t_{\text{DOT_FLT}}$	530	735	940	ns	
Detection Voltage						
Rising	$V_{\text{OT_0_R}}$	1.62	1.69	1.73	V	OT_FAULT_SEL = 0
	$V_{\text{OT_1_R}}$	1.63	1.73	1.81	V	OT_FAULT_SEL = 1
Falling	$V_{\text{OT_0_F}}$	1.57	1.65	1.70	V	OT_FAULT_SEL = 0
	$V_{\text{OT_1_F}}$	1.59	1.69	1.78	V	OT_FAULT_SEL = 1
Low Temperature Threshold						
Rising	$V_{\text{LOW_T_R}}$	2.35	2.4	2.45	V	TS1 pin voltage
Falling	$V_{\text{LOW_T_F}}$	2.31	2.36	2.41	V	TS1 pin voltage
TEMP_OUT Resistance						
Pull-Down	$R_{\text{TEMP_N}}$		11.3	20	Ω	TEMP_OUT current ($I_{\text{TEMP_OUT}}$) = 5 mA
Pull-Up	$R_{\text{TEMP_P}}$		13.7	23	Ω	$I_{\text{TEMP_OUT}}$ = 5 mA
Miller Clamp Voltage Threshold	V_{MILLER}	1.9	2	2.1	V	Referenced to GND ₂
Internal Turn Off NFET						
On Resistance	$R_{\text{DSON_N}}$		0.5	1	Ω	$V_{\text{OUT_OFF}}$ current ($I_{\text{VOUT_OFF}}$) = 0.5 A, V_{DD1} = 6 V, V_{DD2} = 12 V
On Resistance 2 Level	$R_{\text{DSON_N_2LEV}}$		1.8	4	Ω	$I_{\text{VOUT_OFF}}$ = 0.1 A, V_{DD1} = 6 V, V_{DD2} = 12 V
Internal Turn On PFET						
On Resistance	$R_{\text{DSON_P}}$		0.6	1.2	Ω	$V_{\text{OUT_ON}}$ current ($I_{\text{VOUT_ON}}$) = 0.5 A, V_{DD1} = 6 V, V_{DD2} = 12 V
On Resistance 2 Level	$R_{\text{DSON_P_2LEV}}$		2.0	4	Ω	$I_{\text{VOUT_ON}}$ = 0.1 A, V_{DD1} = 6 V, V_{DD2} = 12 V
Miller Pull-Down NFET	$R_{\text{DSON_MILLER}}$		4.2	10	Ω	Miller current (I_{MILLER}) = 10 mA
$V_{\text{OFF_SOFT}}$ R_{DSON}	$R_{\text{DSON_SOFT_OFF}}$		15	36	Ω	$V_{\text{OFF_SOFT}}$ current ($I_{\text{OFF_SOFT}}$) = 10 mA
Peak Current	I_{PEAKIP}		6		A	V_{DD2} = 15 V, 2 Ω external resistance
Two-Level Plateau Voltage	V_{2LEV}	11.30	11.90	12.50	V	
CURRENT LIMIT						
Set Current	$I_{\text{L_SENSE}}$	18	20	22	μA	I_{SENSE} = 0.5 V
Internal Current-Limit Reference	$V_{\text{L_SENSE}}$	480	500	520	mV	Rising edge
Current-Limit Blanking Time	$t_{\text{CL_BLANK}}$	120	145	180	ns	
SWITCHING SPECIFICATIONS						
Pulse Width ¹	PW	74			ns	No load, Miller clamp open
Propagation Delay						
Rising ²	t_{DLH}	71	95	130	ns	No load, Miller clamp open
Falling ²	t_{DHL}	79	100	121	ns	No load, Miller clamp open

¹ 最小パルス幅は、仕様規定されたタイミング・パラメータが確保される最小のパルス幅です。

² 伝搬遅延 t_{DLH} は、入力立上がりロジック・ハイ閾値 V_{IH} から $V_{\text{OUT_ON}}$ 信号または $V_{\text{OUT_OFF}}$ 信号の出力立上がり 0% レベルまでの時間を測定した値です。伝搬遅延 t_{DHL} は、入力立下がりロジック・ロー閾値 V_{IL} から $V_{\text{OUT_ON}}$ または $V_{\text{OUT_OFF}}$ 信号の出力立下がり 90% 閾値までを測定した値です。伝搬遅延パラメータの波形については、図 13 を参照してください。

SPI タイミングの仕様

SPI タイミングの仕様は設計によって性能が確保されています。すべてのデバイスは 200kHz の SPI 通信で製造時にテストされています。

表 2.

Parameter	Description	Min	Typ	Max	Unit
t_s	Time to first clock edge	8			μs
t_{DS}	Set period	1			μs
t_{DH}	Hold period	1			μs
t_{CLK}	Clock period	5			μs
t_H	Release time	8			μs
t_{HIGH}	Clock time high	100			ns
t_{LOW}	Clock time low	100			ns
t_{OV}	Output valid time			240	ns

SPI タイミング図

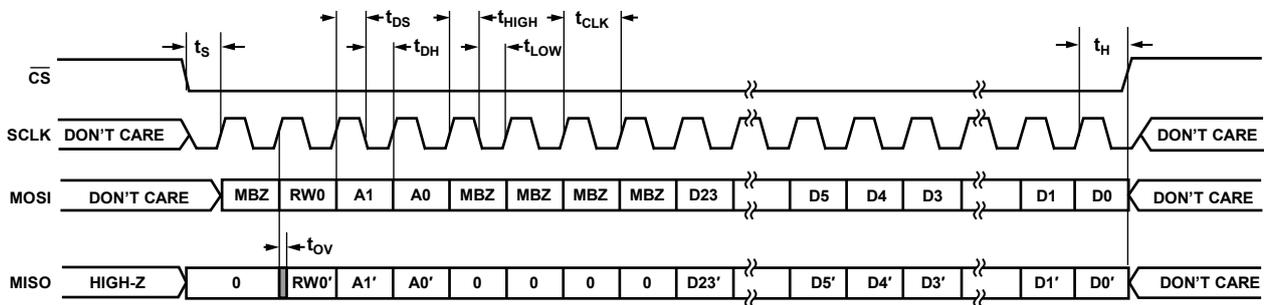


図 2. SPI タイミング図

パッケージ特性

表 3.

Parameter	Symbol	Min	Typ	Max	Unit
Resistance (Input Side to High-Side Output) ¹	R_{I-O}		10^{12}		Ω
Capacitance (Input Side to High-Side Output) ¹	C_{I-O}		2		pF
Input Capacitance	C_I		4		pF

¹ デバイスは 2 端子デバイスとみなします。すなわち、ピン 1～ピン 14 を相互に接続し、ピン 15～ピン 28 を相互に接続します。

適用規格（申請中）

表 4.

UL（申請中）	CSA（申請中）	VDE（申請中）	CQC（申請中）
UL 1577 部品承認プログラム Single Protection, 5700V rms Isolation Voltage File E214100	Approved under CSA Component Acceptance Notice 5A CSA 60950-1-07+A1+A2 および IEC 60950-1、second edition、+A1+A2 830V rms (1174V _{PEAK}) の基本絶縁 415V rms (587V _{PEAK}) の強化絶縁 IEC 60601-1 Edition 3.1 : 基本絶縁 (1 MOPP) 、519V rms (734V _{PEAK}) 強化絶縁 (2 MOPP) 、261V rms (369V _{PEAK}) CSA 61010-1-12 および IEC 61010-1 third edition 基本絶縁 : 1 次側 300V rms、2 次側 830V (1174V _{PEAK}) 強化絶縁 : 1 次側 300V rms、2 次側 415V (587V _{PEAK}) File 205078	DIN V VDE V 0884-10 (VDE V 0884-10) : 2006-12 強化絶縁、849V _{PEAK} 、V _{IOTM} = 8kV _{PEAK} File 2471900-4880-0001	Certified under CQC11-471543-2012 GB4943.1 -2011 : 830V rms (1174V _{PEAK}) の基本絶縁 415V rms (587V _{PEAK}) の強化絶縁 File（申請中）

絶縁および安全性関連の仕様

表 5.

パラメータ	記号	値	単位	テスト条件/コメント
Rated Dielectric Insulation Voltage		5700	V rms	1 分間隔
Minimum External Air Gap (Clearance)	L (I01)	8.3	mm min	入力端子と出力端子の間の、空中での最短距離を測定
Minimum External Tracking (Creepage)	L (I02)	8.3	mm min	入力端子と出力端子の間の、パッケージに沿った最短距離を測定
Minimum Clearance in the Plane of the Printed Circuit Board (PCB Clearance)	L (PCB)	8.7	mm min	PCB 実装面の空中で、入力端子と出力端子の間の直線距離を測定
Minimum Internal Gap (Internal Clearance)		0.017	mm min	絶縁材の絶縁距離
Tracking Resistance (Comparative Tracking Index)	CTI	>400	V	DIN IEC 112/VDE 0303 Part 1
Material Group		II		材料グループ (DIN VDE 0110, 1/89, Table 1)

DIN V VDE V 0884-10 (VDE V 0884-10):2016-12 絶縁特性 (申請中)

これらのアイソレータは、安全限界データ範囲内の強化絶縁のみに適しています。保護回路を使用すれば、安全データを維持しやすくなります。パッケージのアスタリスク (*) マークは、560V_{PEAK} 動作電圧の DIN V VDE V 0884-10 認定を取得済みであることを示しています。

表 6. VDE 特性

Description	Test Conditions/Comments	Symbol	Characteristic	Unit
Installation Classification per IEC 60664-1 For Rated Mains Voltage ≤ 150 V rms For Rated Mains Voltage ≤ 300 V rms For Rated Mains Voltage ≤ 600 V rms Climatic Classification Pollution Degree per DIN VDE 0110, Table 1 Maximum Working Insulation Voltage Input to Output Test Voltage, Method B1			I to IV I to IV I to IV 40/125/21 2	
Input to Output Test Voltage, Method A After Environmental Tests Subgroup 1 After Input and/or Safety Test Subgroup 2 and Subgroup 3	$V_{IORM} \times 1.875 = V_{pd(m)}$, 100% production test, $t_{ini} = t_m = 1$ sec, partial discharge < 5 pC $V_{IORM} \times 1.5 = V_{pd(m)}$, $t_{ini} = 60$ sec, $t_m = 10$ sec, partial discharge < 5 pC	V_{IORM} $V_{pd(m)}$ $V_{pd(m)}$	849 1592	V_{PEAK} V_{PEAK}
Highest Allowable Overvoltage Impulse	$V_{IORM} \times 1.2 = V_{pd(m)}$, $t_{ini} = 60$ sec, $t_m = 10$ sec, partial discharge < 5 pC		1274 1019	V_{PEAK} V_{PEAK}
Surge Isolation Voltage Basic Surge Isolation Voltage Reinforced Safety Limiting Values	1.2 μs rise time, 50 μs, 50% fall time in air to the preferred sequence $V_{PEAK} = 12.8$ kV, 1.2 μs rise time, 50 μs, 50% fall time $V_{PEAK} = 12.8$ kV, 1.2 μs rise time, 50 μs, 50% fall time Maximum value allowed in the event of a failure (see Figure 3)	V_{IOTM} $V_{IMPULSE}$ V_{IOSM} V_{IOSM}	8000 8000 9800 8000	V_{PEAK} V_{PEAK} V_{PEAK} V_{PEAK}
Maximum Junction Temperature Total Power Dissipation at $T_A = 25^\circ\text{C}$ Insulation Resistance at T_S		T_S P_S R_S	150 2.0 >10 ⁹	$^\circ\text{C}$ W Ω
	Voltage between the input and output (V_{IO}) = 500 V			

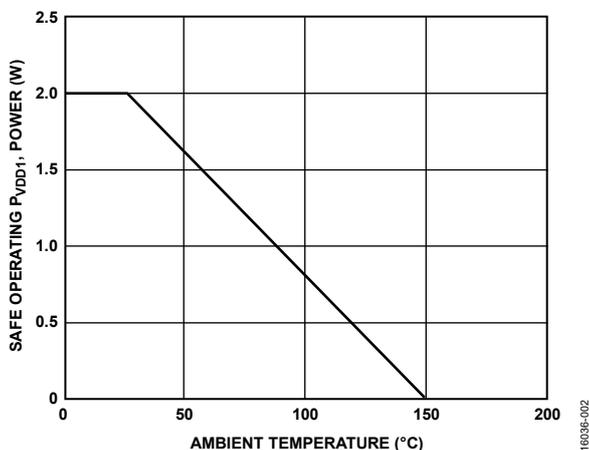


図 3. 熱ディレーティング曲線、安全限界値とケース温度の依存関係 (DIN V VDE V 0884-10)

推奨動作条件

表 7.

Parameter	Value
Operating Junction Temperature Range	-40°C to +150°C
Supply Voltages	
V_{DD1} Referenced to GND ₁	6.0 V to 25 V
V_{DD2} Referenced to GND ₂	12 V to 25 V

絶対最大定格

表 8.

Parameter	Rating
Supply Voltages	
V_{DD1}	-0.2 V to +30 V
V_{DD2}	-0.2 V to +30 V
Primary Side Pins	
$VI+$, MOSI, \overline{CS} , SCLK	-0.2 V to +5.5 V
SW, I_{SENSE} , \overline{FAULT} , TEMP_OUT, PGOOD, MISO	-0.2 V to $V5_1 + 0.2$ V
Secondary Side Pins	
TS1, TS2	-0.2 V to $V5_2 + 0.2$ V
MILLER_OUT, V_{OFF_SOFT} , V_{OUT_OFF}	-0.2 V to +30 V
V_{OUT_ON} , DESAT, GATE_SENSE, OC1, OC2	-0.2 V to $V_{DD2} + 0.2$ V
Common-Mode Transients (CMI)	-150 kV/ μ s to +150 kV/ μ s
Storage Temperature Range (T_{ST})	-55°C to +150°C
Operating Junction Temperature Range	-40°C to +150°C
Electrostatic Discharge (ESD)	
Human Body Model (HBM)	± 1 kV
Charge Device Model (CDM)	± 1.25 kV

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上のデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、PCB の設計と動作環境に直接関連します。PCB の熱設計には細心の注意を払う必要があります。

θ_{JA} は接合部-周囲の熱抵抗、 Ψ_{JT} は接合部-ケース上部の特性評価パラメータです。

表 9. 熱抵抗

Package Type ¹	θ_{JA}	Ψ_{JT}	Unit
RN-28-1	62.4	2.97	°C/W

¹ 4層 PCB

ESD に関する注意



ESD（静電放電）の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

表 10. 最大連続動作電圧^{1, 2, 3}

Parameter	Rating	Constraint
AC Voltage		
Bipolar Waveform		
Basic Insulation	849 V_{PEAK}	Lifetime limited by insulation lifetime per VDE-0884-11
Reinforced Insulation	707 V_{PEAK}	Lifetime limited by insulation lifetime per VDE-0884-11
Unipolar Waveform		
Basic Insulation	1697 V_{PEAK}	Lifetime limited by insulation lifetime per VDE-0884-11
Reinforced Insulation	892 V_{PEAK}	Lifetime limited by package creepage per IEC 60664-1
DC Voltage		
Basic Insulation	1092 V_{PEAK}	Lifetime limited by package creepage per IEC 60664-1
Reinforced Insulation	546 V_{PEAK}	Lifetime limited by package creepage per IEC 60664-1

¹ 詳細については絶縁寿命のセクションを参照してください。

² 他の汚染度条件および材料グループ条件により、別の制限が発生します。

³ 一部のシステム・レベル規格では、プリント配線基板 (PWB) の沿面距離値をコンポーネントに使用することを許可しています。これらの規格では、サポートされている DC 電圧が高いことがあります。

表 11. 真理値表（正ロジック）

$VI+$ Input	\overline{FAULT} Pin	V_{DD1} State	V_{DD2} State	GATE_SENSE Voltage (V_{GATE_SENSE})
Low	High	Powered	Powered	Low
High	High	Powered	Powered	High
Don't Care or Unknown	Low	Powered	Powered	Low
Don't Care or Unknown	Don't care or unknown	Unpowered	Powered	Low
Don't Care or Unknown	Low	Powered	Unpowered	High-Z

ピン配置およびピン機能の説明

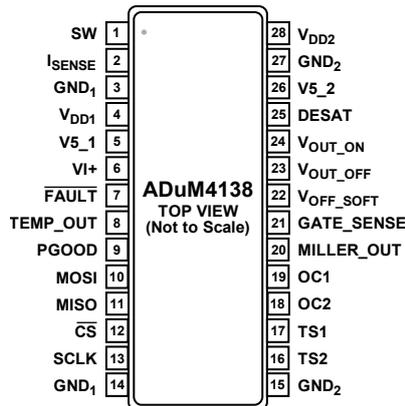


図 4. ピン配置

表 12. ピン機能の説明

ピン番号	記号	説明
1	SW	絶縁型フライバック・コンバータのスイッチング信号ピン。このピンをフライバック・トランスの MOSFET に接続します。
2	I _{SENSE}	フライバック電流の検出。フライバック・トランジスタの電流検出ノード。
3	GND ₁	1 次側のグラウンド基準。このピンは V _{DD1} ヘドカップリングします。
4	V _{DD1}	1 次側の入力電源電圧ピン、6V~25V (GND ₁ 基準)。
5	V5_1	5V 安定化出力。このピンは GND ₁ を基準とする 1μF の外付けコンデンサに接続します。このピンは入力ピンのロジック・レベルを制御します。
6	VI+	ゲート駆動用の非反転入力。このピンは入力される PWM 制御信号に接続します。
7	FAULT	故障通知ピン。FAULT ピンがローになるのは、過電流ピンによる過電流イベントの検出、非飽和検出、サーマル・シャットダウン時の 2 次 UVLO 発生、リモート・センシング過熱時、またはゲート電圧低下エラー時です。
8	TEMP_OUT	リモート温度検出通知ピン。このピンは、ダイオード温度センサー用の 5%~95% の PWM 出力で、10kHz または 50kHz です。
9	PGOOD	パワーグッド・ピン。出力電圧がレギュレーション範囲内にあるとき、この信号はハイになります。使用しない場合、このピンはオープンのままにしておきます。
10	MOSI	マスタ・アウト、スレーブ・イン・ピン。このピンは SPI バス用に MOSI 接続を提供します。
11	MISO	マスタ・イン、スレーブ・アウト・ピン。このピンは SPI バス用に MISO 接続を提供します。
12	CS	SPI バス用のチップ・セレクト。ロジックはアクティブ・ローです。
13	SCLK	SPI バス用のクロック。このピンは SPI マスタのクロック・ピンに接続します。
14	GND ₁	1 次側のグラウンド基準。
15	GND ₂	2 次側のグラウンド基準。このグラウンド・ピンは高電流経路に使用します。
16	TS2	リモート温度センサー2。使用しない場合、このピンはフロート状態にするか V5_2 にプルアップします。
17	TS1	リモート温度センサー1。このピンを使用しない場合の詳細については、アプリケーション情報のセクションを参照してください。
18	OC2	スプリット・エミッタ過電流検出 2。このピンを使用しない場合は GND ₂ に接続します。
19	OC1	スプリット・エミッタ過電流検出 1。このピンを使用しない場合は GND ₂ に接続します。
20	MILLER_OUT	ミラー・クランプ用外付け MOSFET を制御するための出力信号。
21	GATE_SENSE	ミラー・クランプ検出ピン。このピンは IGBT のゲートに直接接続します。
22	V _{OFF_SOFT}	ソフト・シャットダウン・ゲート接続。このピンは、外付け直列抵抗を介してゲートに接続します。このピンは故障時にゲートをプルダウンします。
23	V _{OUT_OFF}	ターンオフ電流経路接続。このピンは、外付け直列抵抗を介してゲートに接続します。このピンはロー出力コマンド時にゲートをプルダウンします。
24	V _{OUT_ON}	ターンオン電流経路接続。このピンは、外付け直列抵抗を介してゲートに接続します。このピンはハイ出力コマンド時にゲートをプルダウンします。
25	DESAT	非飽和検出ピン。このピンを使用しない場合は GND ₂ に接続します。
26	V5_2	2 次側の 5V 安定化出力。このピンは GND ₂ を基準とする 1μF の外付けコンデンサに接続します。
27	GND ₂	2 次側のグラウンド基準。
28	V _{DD2}	2 次側の入力電源、15V (代表値、GND ₂ 基準)。

代表的な性能特性

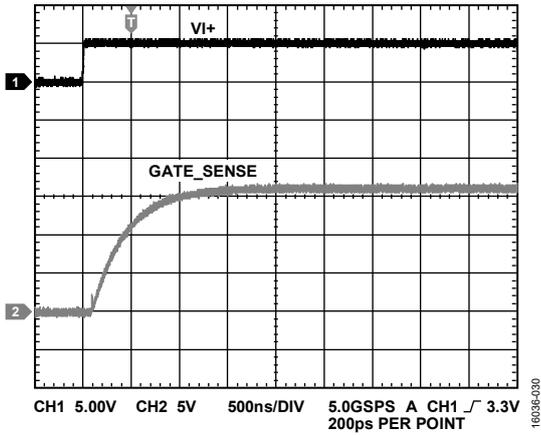


図 5. ターンオン・エッジの例、 $V_{DD1} = 12V$ 、 $V_{DD2} = 16V$ 、 3Ω ターンオン、 $100nF$ 負荷

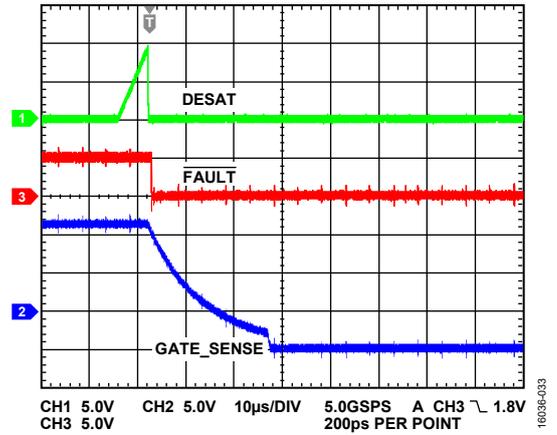


図 8. DESAT 故障の例、 $V_{DD1} = 12V$ 、 $V_{DD2} = 16V$ 、 $VI+ = 5V$ 、 2Ω ターンオフ、 $100nF$ 負荷

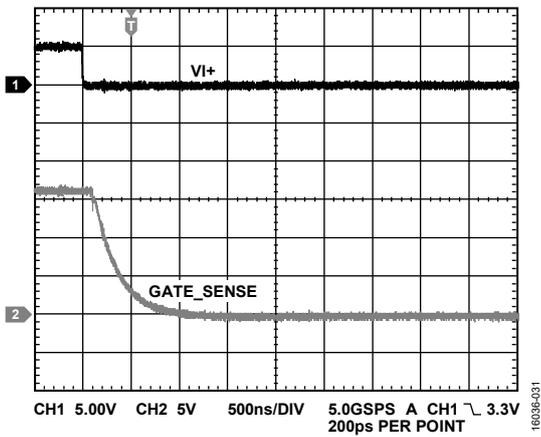


図 6. ターンオフ・エッジの例、 $V_{DD1} = 12V$ 、 $V_{DD2} = 16V$ 、 2Ω ターンオフ、 $100nF$ 負荷

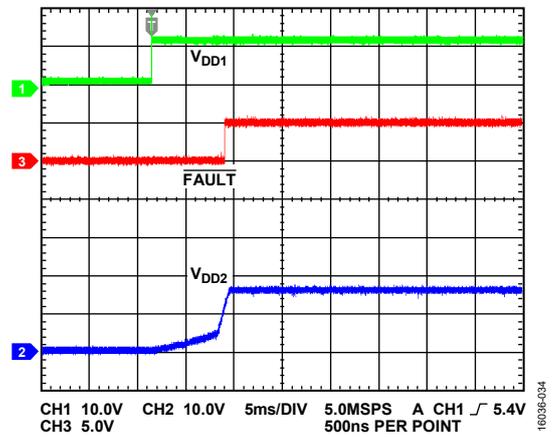


図 9. 代表的なフライバック・スタートアップ、 $V_{DD1} = 12V$

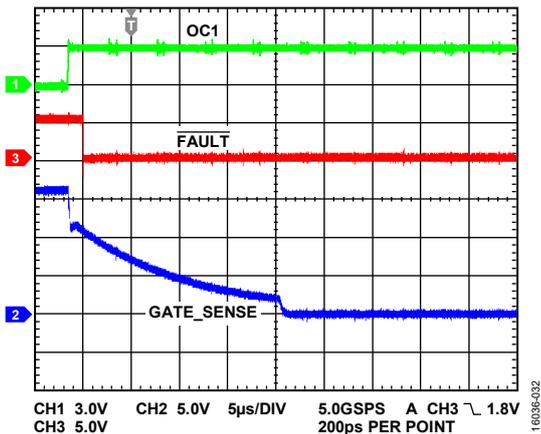


図 7. 過電流故障の例、 $V_{DD1} = 12V$ 、 $V_{DD2} = 16V$ 、 $VI+ = 5V$ 、 2Ω ターンオフ、 $100nF$ 負荷

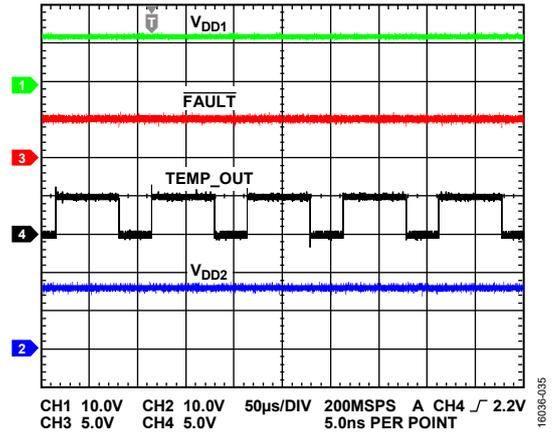


図 10. TEMP_OUT 読出しの例、 $V_{DD1} = 12V$ 、 $V_{DD2} = 16V$

動作原理

ゲート・ドライバは、スイッチング・デバイスのゲートの立上がり時間を短縮することが求められる状況で必要とされます。エンハンスメント・パワー・デバイスのゲート信号は、ソース・ノードまたはエミッタ・ノードを基準とします。ゲート・ドライバは、このソース・ノードまたはエミッタ・ノードに追従する必要があります。そのため、ハーフ・ブリッジのようにソース・ノードまたはエミッタ・ノードがスイングする構成では、制御信号とゲート・ドライバ出力の間を絶縁する必要があります。ゲートのスイッチング時間は、ゲート・ドライバの駆動強度に依存します。相補型金属酸化膜半導体（CMOS）出力段の手前にあるバッファ段は、全体の遅延時間を減らし、ドライバの最終的な駆動強度を高めます。

ADuM4138 は、ポリイミド絶縁層で分離された *iCoupler* チップ・スケール・トランスのコイルを使って絶縁バリア越しにデ

ータを送信する高周波搬送波により、ゲート・ドライバの制御側と出力側との間の絶縁を実現します。このデバイスは、正論理のオンオフ・キーイング（OOK）エンコーディング方式を採用しています。つまり、*iCoupler* チップ・スケール・トランスのコイルの両端に搬送波周波数が存在することでハイ信号が伝送されます。正論理エンコーディングでは、ゲート・ドライバの入力側に電源が供給されていないとき、出力に必ずロー信号が現れます。ロー状態はエンハンスメント・モードのパワー・デバイスにおいて最も一般的な安全状態であり、シュートスルー状態が生じる状況で駆動できます。ADuM4138 のアーキテクチャは、高いコモンモード過渡耐圧や、電気ノイズ/磁気干渉に対して高い耐性を発揮するように設計されています。放射エミッションは、スペクトラム拡散 OOK 搬送波や差動コイル・レイアウトにより、最小限に抑えられます。ADuM4138 が使用する OOK エンコーディング方式を図 11 に示します。

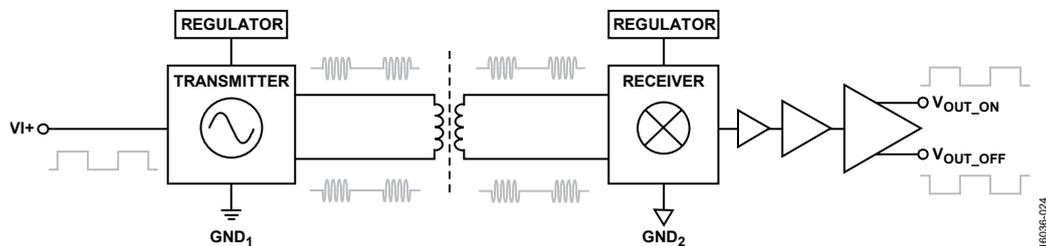


図 11. OOK エンコーディングの動作ブロック図

アプリケーション情報

PCB レイアウト

ADuM4138 の IGBT ゲート・ドライバには、ロジック・インターフェース用の外部インターフェース回路は必要ありません。V_{DD1} および V_{DD2} の電源ピンには電源バイパス・コンデンサが必要です。V_{DD1} と GND₁ の間に小型のセラミック・コンデンサ (> 10μF) を使用します。出力でゲート容量を駆動するのに必要な電荷を供給するために、出力電源ピン (V_{DD2}) に少なくとも 30μF~60μF の容量を追加します。この容量は、複数のコンデンサを並列接続することが可能です。基板ビアによって寄生インダクタンスが発生することがあるため、バイパス・コンデンサに V_{DD2} のビアを使用することや、バイパス時のインダクタンスを減らすために複数のビアを使用することは避けてください。小型コンデンサと入力または出力電源ピンの両端間の合計リード長は、5mm 程度以下にしてください。5V レギュレータの場合は、1μF のコンデンサを ADuM4138 のできるだけ近くに配置します。

絶縁型フライバック・コントローラ

ADuM4138 は絶縁型フライバック・コントローラを内蔵しており、駆動対象のゲートに絶縁電源を供給します。フライバック・コントローラは、デバイスのローサイドのフライバック MOSFET に制御信号を供給します。この MOSFET は、フライバック・トランスの 1 次側をスイッチングします。外付けダイオードが 2 次側電圧を整流し、2 次側の内部補償を安定化します。誘導性の絶縁リンクがデューティ・サイクル情報を 1 次側に転送します。

スタートアップにはソフト・スタートがあり、この場合、デューティ・サイクルは時間と共に増加して最大値になるまで制御されます。1 次側にはこのタイミングを制御する発振器があります。2 次側にも発振器があり、PWM 制御の生成に使用される 200kHz (代表値) のランプ信号を生成します。ソフト・スタートと 2 次発振器間のハンドオフは、ユーザの介入なしに内部で制御されます。内部抵抗回路が V_{DD2} ピンでフィードバック検出を実行します。

パワーグッド (PGOOD) ピンは、1 次側の出力で使用可能で、2 次電圧が安定化範囲内にあることを確認できます。

動作中に V_{DD2} が電力を喪失した場合、故障が 1 次側に通知され、フライバックは自動的に回復を試みません。V_{DD1} の電源サイクルがフライバック動作を再開します。

ピーク電流モード制御は、I_{SENSE} ピンを介して ADuM4138 の 1 次側で使用されます。電流制限値は次式を使用して設定します。

$$I_{PEAK} \text{ (mA)} = 100\text{mV}/R_S \quad (1)$$

ここで、

I_{PEAK} は必要とするピーク電流制限値 (mA)。

R_S はピーク電流制限値の設定に使用する検出抵抗 (Ω)。

代表的なアプリケーションを図 30 に示します。推奨の電流制限抵抗 (R_{CL}) 値は 20kΩ です。動作中のピーク電流を設定するための式は次のとおりです。

$$V_{L_SENSE} = (I_{L_SENSE}) \times (R_{CL}) + (I_{PEAK}) \times (R_S) \quad (2)$$

ここで、

$V_{L_SENSE} = 500\text{mV}$ (代表値)

$I_{L_SENSE} = 20\mu\text{A}$ (代表値)

$R_{CL} = 20\text{k}\Omega$ (推奨)

SPI と EEPROM の動作

SPI プログラミング

ADuM4138 は、リモート温度のゲインとオフセット、PWM 通知周波数、高温故障、および低温動作モードを設定するための SPI バスを内蔵しています。SPI バスにより、2 次側 EEPROM をプログラミングできるため、恒久的な動作設定が可能になります。SPI インターフェースはダイジチェーン・モードで動作可能で、マイクロコントローラの入力ピンと出力ピンを効率的に使用できます。チップ・セレクト (\overline{CS}) ピンをローにすると、EEPROM をプログラミングできます。ただし、ゲート駆動出力はディスエーブルされます。ゲート駆動出力は、 \overline{CS} がハイに戻るまで使用できません。

プログラミングは、クロック極性 (CPOL) = 0 およびクロック位相 (CPHA) = 1 の標準 SPI 規約に従って実行されます。図 2 に示す SPI タイミング図は、代表的な読出しまたは書込み動作を示しています。ビット A1 とビット A0 はアドレスビットです。MBZ (Must Be Zero) ビットは 0 に設定する必要があります。ビット [D23:D0] は MSB ファーストのデータ・ビットです。ビット RW0 は、動作が読出し (0) か書込み (1) かを設定します。

ユーザ・レジスタのマップ

ユーザ・レジスタのマップとバイナリ・アドレスを図 12 に示します。

ADDRESS	NAME	BIT																															
		23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0								
00	USER	OFFSET_2[5:0]					GAIN_2[5:0]					OFFSET_1[5:0]					GAIN_1[5:0]																
01	CONFIG	RESERVED										OT_FAULT_OP	OT_FAULT_SEL	OC_TIME_OP	OC_2LEV_OP	LOW_T_OP	OC_BLANK_OP	t _{BLANK} [0:3]			ECC_OFF_OP	FLYBACK_V[3:0]			T_RAMP_OP	PWM_OSC							
10	CONTROL	RESERVED																	ECC2_DBL_ERR	ECC2_SNG_ERR	ECC1_DBL_ERR	ECC1_SNG_ERR	PROG_BUSY	SIM_TRIM									

図 12. ユーザ・レジスタのマップ

ユーザ・レジスタ・ビット

ユーザ・レジスタ（アドレス 00）ビットとビットの説明を表 13 に示します。

表 13. ユーザ・レジスタ（アドレス 00）ビットの説明

ビット	ビット名	説明
[23:18]	OFFSET_2[5:0]	TS2 オフセット
[17:12]	GAIN_2[5:0]	TS2 ゲイン
[11:6]	OFFSET_1[5:0]	TS1 オフセット
[5:0]	GAIN_1[5:0]	TS1 ゲイン

OFFSET_2 [5:0] ビット

TS2 ピンの内部オフセットを調整するには、EEPROM の OFFSET_2 ビットを使用します。

GAIN_2 [5:0] ビット

TS2 ピンの内部ゲインを調整するには、EEPROM の GAIN_2 ビットを使用します。

OFFSET_1 [5:0] ビット

TS1 ピンの内部オフセットを調整するには、EEPROM の OFFSET_1 ビットを使用します。

GAIN_1 [5:0] ビット

TS1 ピンの内部ゲインを調整するには、EEPROM の GAIN_1 ビットを使用します。

設定レジスタ・ビット

設定 (CONFIG) レジスタ（アドレス 01）のビットとビットの説明を表 14 に示します。

表 14. CONFIG レジスタ（アドレス 01）ビットの説明

ビット名	ビット	説明
Reserved	[23:17]	予備
OT_FAULT_OP	16	過熱故障の無効化
OT_FAULT_SEL	15	過熱故障の選択
OC_TIME_OP	14	過電流発生時の 2 レベル駆動とタイマーのディスエーブル
OC_2LEV_OP	13	過電流 2 レベル動作の選択
LOW_T_OP	12	低温動作の選択

ビット名	ビット	説明
OC_BLANK_OP	11	過電流ブランキング動作の選択
t _{BLANK} [3:0]	[10:7]	過電流ブランキング時間
ECC_OFF_OP	6	エラー訂正コード (ECC) 故障でのソフト・シャットダウンの有効化
FLYBACK_V[3:0]	[5:2]	フライバック出力電圧の設定
T_RAMP_OP	1	過電流温度ランプの有効化
PWM_OSC	0	温度指示値出力発振器の選択

OT_FAULT_OP ビット

OT_FAULT_OP ビットを 1 に設定すると、過熱故障が無効になります。このビットを 0 に設定すると、TS1 または TS2 ピンが過熱イベントを検出したときに ADuM4138 が故障を発行します。

OT_FAULT_SEL ビット

OT_FAULT_SEL ビットは、2 つの過熱故障電圧閾値のいずれかを選択します。このビットを 0 に設定すると、下限閾値が 1.65V（代表値）に、上限閾値が 1.69V（代表値）に設定されます。このビットを 1 に設定すると、下限閾値が 1.69V（代表値）に、上限閾値が 1.73V（代表値）に設定されます。

OC_TIME_OP ビット

OC_TIME_OP ビットを 1 に設定すると、過電流発生時の 2 レベル駆動とタイマーがディスエーブルされます。過電流発生時、出力は直ちにソフト・シャットダウンに入ります。イネーブルした場合でも、過電流ブランキングは使用可能です。

OC_2LEV_OP ビット

OC_2LEV_OP ビットを 1 に設定すると、過電流発生時に 2 レベル駆動が無効化されてから故障がレジスタに記録されます。過電流検出時間が完了すると、故障がレジスタに記録され、ソフト・シャットダウンを使用して出力がシャットダウンされます。このビットを 0 に設定すると、過電流発生時、t_{oc}の前に 2 レベル駆動レベルがゲートに出力されます。

LOW_T_OP ビット

CONFIG レジスタのビット 12 は、特別な低温動作を無効化できません。LOW_T_OP ビットを 0 に設定した場合、TS1 ピンが 2.4V（代表値）を上回ると、オン・コマンド中にゲート電圧は 2 レベルのプラトー電圧に達します。ヒステリシスにより、TS1 の最低 2.36V（代表値）まで動作が可能で、その後、低温動作モードが終了します。LOW_T_OP ビットを 1 に設定した場合、故障時以外のすべてのゲート信号はオン信号で V_{DD2} 出力電圧になります。

OC_BLANK_OP ビット

OC_BLANK_OP ビットを 1 に設定した場合、電流ブランキング時間中に 2 レベル駆動が有効になります。OC_BLANK_OP ビットを 1 に設定した場合、ブランキング時間（t_{BLANK}）中に過電流イベントが発生すると、2 レベル駆動に入ります。

t_{BLANK} [3:0] ビット

ゲートの最初のターンオン中に、スイッチング動作によって大量のノイズが生じることがあります。このノイズに対処するために、異なる t_{BLANK} 値を設定することによって過電流検出をマスクできます。マスクング時間中は、過電流イベントは無視されます。

表 15. t_{BLANK} ブランキング時間

t _{BLANK} [3:0], Bits[10:7]	Blanking Time (μs) Typical
0000	0
0001	0.36
0010	0.56
0011	0.77
0100	0.97
0101	1.17
0110	1.57
0111	1.97
1000	2.37
1001	2.78
1010	3.18
1011	3.58
1100	3.98
1101	4.39
1110	4.79
1111	5.19

ECC_OFF_OP ビット

ECC_OFF_OP ビットを 1 に設定した場合、ECC エラーの検出時に ADuM4138 はソフト・シャットダウンに入り、故障がレジスタに記録されます。この故障では、シングルまたはダブルのいずれの ECC 故障が検出されたかが記録されます。このビットを 0 に設定した場合、ECC 故障がコントロール・レジスタ（アドレス 10）にセットされますが、ADuM4138 はシャットダウンせずに動作を継続します。

FLYBACK_V [3:0] ビット

EEPROM の FLYBACK_V ビットは、絶縁型フライバック出力電圧を設定できます。デフォルトの故障コードは 0111（設定電圧は 16.00V）です。使用可能な出力電圧を表 16 に示します。

表 16. EEPROM のレジスタ・マップ

FLYBACK_V[3:0]	V _{DD2} Voltage Setting (V)
0000	14.25
0001	14.50
0010	14.75
0011	15.00
0100	15.25
0101	15.50
0110	15.75
0111 (Default)	16.00
1000	16.25
1001	16.50
1010	16.75
1011	17.00
1100	17.25
1101	17.50
1110	17.75
1111	20.00

T_RAMP_OP ビット

T_RAMP_OP ビットを 0 に設定すると、過電流リファレンス電圧を温度と共に変化させることができます。電流リファレンスは、図 14 に示す 1.55V~2.45V の TS1 電圧範囲内で 10%変化します。T_RAMP_OP ビットを 1 に設定すると、検出温度に関係なく、過電流リファレンス電圧 V_{ocd_TH} が 2V（代表値）に設定されます。

PWM_OSC ビット

PWM_OSC ビットは、通知される TEMP_OUT ピンの PWM 周波数を 10kHz にするか 50kHz にするかを制御します。PWM_OSC ビットを 0 に設定すると、出力周波数は 10kHz（代表値）になります。PWM_OSC ビットを 1 に設定すると、出力周波数は 50kHz（代表値）になります。

コントロール・レジスタのビット

コントロール・レジスタ（アドレス 10）ビットとビットの説明を表 17 に示します。

表 17. コントロール・レジスタ（アドレス 10）ビットの説明

フィールド	ビット	説明
Reserved	[23:6]	予備。
ECC2_DBL_ERR	5	バンク 2 でエラー訂正コードのダブル・エラーが検出
ECC2_SNG_ERR	4	バンク 2 でエラー訂正コードのシングル・エラーが検出
ECC1_DBL_ERR	3	バンク 1 でエラー訂正コードのダブル・エラーが検出
ECC1_SNG_ERR	2	バンク 1 でエラー訂正コードのシングル・エラーが検出
PROG_BUSY	1	プログラム/ビジー・ビット
SIM_TRIM	0	トリムをシミュレート

ECC2_DBL_ERR ビット

EEPROM に格納されたデータでエラーが 2 つ検出された場合、ECC2_DBL_ERR ビットが読み出し時に 1 に設定されます。2 つのエラーを検出可能です。ただし、これらのエラーは ADuM4138 が使用しているエラー訂正コードを使用して修正することはできません。ECC2_DBL_ERR ビットが 1 に設定されている場合、メモリ・バンクでダブル・エラーが検出されたことを示しています。これは、ユーザ・アドレスおよび設定（CONFIG）アドレスの影響を受けるレジスタ以外で、トリミングが ADuM4138 で行われたことを表しています。このビットが 0 に設定されている場合、2 つ以上のビットでエラーが検出されなかったことを示しています。

ECC2_SNG_ERR ビット

EEPROM に格納されたデータでエラーが 1 つ検出された場合、ECC2_SNG_ERR ビットが読み出し時に 1 に設定されます。ADuM4138 が使用しているエラー訂正コードにより、シングル・エラーを検出して訂正することができます。ECC2_SNG_ERR ビットが 1 に設定されている場合、メモリ・バンクでシングル・エラーが検出されたことを示しています。これは、ユーザ・アドレスおよび設定（CONFIG）アドレスの影響を受けるレジスタ以外で、トリミングが ADuM4138 で行われたことを表しています。このビットが 0 に設定されている場合、シングル・ビット・エラーが検出されなかったことを示しています。

ECC1_DBL_ERR ビット

EEPROM に格納されたデータでエラーが 2 つ検出された場合、ECC1_DBL_ERR ビットが読み出し時に 1 に設定されます。2 つのエラーを検出可能です。ただし、これらのエラーは ADuM4138 が使用しているエラー訂正コードを使用して修正することはできません。ECC2_DBL_ERR ビットが 1 に設定されている場合、メモリ・バンクでダブル・エラーが検出されたことを示しています。これは、ユーザ・アドレスおよび設定（CONFIG）アドレスによって、トリミングが ADuM4138 で行われたことを表しています。0 の値は、2 つ以上のビットでエラーが検出されなかったことを示しています。

ECC1_SNG_ERR ビット

EEPROM に格納されたデータでエラーが 1 つ検出された場合、ECC1_SNG_ERR ビットが読み出し時に 1 に設定されます。ADuM4138 が使用しているエラー訂正コードにより、シングル・エラーを検出して訂正することができます。ECC2_SNG_ERR ビットが 1 に設定されている場合、メモリ・バンクでシングル・エラーが検出されたことを示しています。これは、ユーザ・アドレスおよび設定（CONFIG）アドレスによって、トリミングが ADuM4138 で行われたことを表しています。0 の値は、シングル・ビット・エラーが検出されなかったことを示しています。

PROG_BUSY ビット

EEPROM メモリをプログラムするには、PROG_BUSY ビットをハイに設定します。このビットを 1 に設定すると、EEPROM はメモリへの書き込みを開始します。ハードウェアがこのビットを 0 に戻すと、プログラミングが行われたことを示します。書き込みシーケンスの実行には最大 40 ミリ秒かかりますが、書き込みは 40 ミリ秒（最大）より速く行うことができます。更に待機時間を短縮する必要がある場合は、書き込み時間中に PROG_BUSY ビットを複数回リードバックします。このビットを 1 に設定した後に 0 がリードバックされると、書き込みが完了しています。

SIM_TRIM ビット

SIM_TRIM ビットを 0 に設定した場合、ユーザ・レジスタおよび設定（CONFIG）レジスタは ADuM4138 の動作に影響を与えません。トリム設定をシミュレートしてもレジスタには書き込まない場合に、このビットを使用します。

SIM_TRIM をハイに設定した場合、アドレスの値によりゲート・ドライバの動作が変更され、パワーアップ時に EEPROM へプログラミングした値がどのように実行されるかをシミュレートできます。SIM_TRIM を 0 に設定すると、EEPROM から以前のアドレスの値がロードされ、動作はパワーオン時の状態に戻ります。

伝搬遅延に関するパラメータ

伝搬遅延時間は、ロジック信号がデバイスを通しての要する時間を表します。ロー出力への伝搬遅延とハイ出力への伝搬遅延は異なる場合があります。ADuM4138 の t_{DLH} は、立上がり入力ハイ・ロジック閾値 V_{IH} から出力立上がり 10% 閾値までの時間として仕様規定されています (図 13 を参照)。同様に、立下がり伝搬遅延 t_{DHL} は、入力立下がりロー・ロジック閾値 V_{IL} から出力立下がり 90% 閾値までの時間として定義されています。立上がり時間と立下がり時間は負荷条件によって異なり、伝搬遅延には含まれません。これはゲート・ドライバの業界標準です。

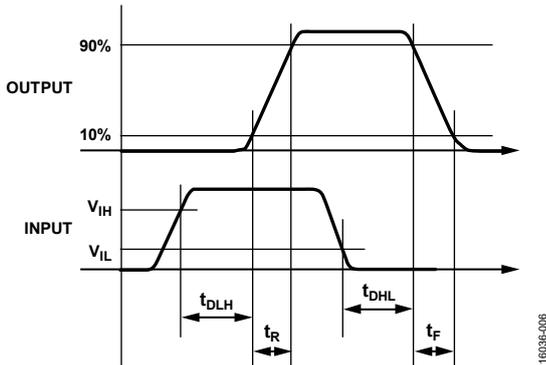


図 13. 伝搬遅延パラメータ

伝播遅延スキューは、同じ温度、入力電圧、および負荷条件下で動作する複数の ADuM4138 コンポーネント間での伝播遅延差の最大値に相当します。

保護機能

1 次側 UVLO

ADuM4138 は、1 次側と 2 次側の両方に UVLO を備えています。1 次側の電圧が 4.13V (代表値) を下回ると、2 次側への伝送が停止され、事実上出力がローになります。5V 内部レギュレータのボディ・ダイオードにより、V5_1 ピンのデカップリング・コンデンサから電流が流れる可能性があります。VDD1 ピンと GND1 ピンの間に 6V 以上の電圧を供給することを推奨します。

故障の通知

ADuM4138 は、IGBT の動作時に発生する可能性のある故障保護機能を備えています。主な故障状態は、過電流検出ピン (OC1 または OC2) によって検出される過電流です。検出された場合、ADuM4138 はゲート駆動をシャットダウンし、FAULT ピンをローにアサートします。故障により VOFF_SOFT ピンを介してソフト・シャットダウンが開始されます。故障は、2 次 UVLO、TSD、非飽和検出、過電流、ゲート低電圧検出、およびリモート過熱によって発生する可能性があります。

過電流検出

ADuM4138 は、スプリット・エミッタ IGBT または スプリット・ソース MOSFET と一緒に動作します。スプリット・レッグ・スイッチの低い方の電流レッグを使用して、IGBT または MOSFET を流れる電流を高精度の検出抵抗を通して正確に測定できます。このようにして、過電流イベントに対して素早く反応できます。過電流イベントが検出されると、2 レベルの高速ターンオフが開始されます。過電流状態が 2 レベルの遅延時間 (tOC) を超えた状態になった場合、故障が ADuM4138 の 1 次側に通知されます。ターンオフ時間より前に過電流状態が解消されると、VOUT_ON ピンは高出力状態に戻り、故障タイマーがリセットされます。

TS1 ピンの検出温度によって過電流閾値を変更させることができます。T_RAMP_OP ビットを 1 に設定すると、過電流閾値はすべての動作条件で 2V (代表値) に設定されます。T_RAMP_OP ビットを 0 に設定すると、過電流電圧温度閾値 V_{OC,TH} は TS1 = 1.55V で 2.69V (代表値) に設定され、TS1 = 2.45V で 1.75V (代表値) まで直線的に設定されます (図 14 を参照)。

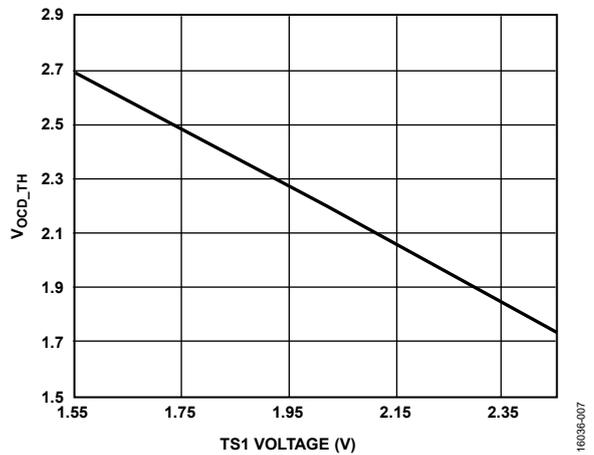


図 14. 検出温度による過電流閾値の変化

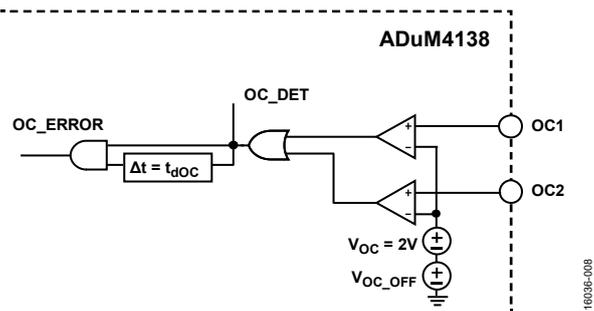


図 15. スプリット・エミッタ過電流検出の機能ブロック図

2 レベル高速ターンオフ

OC1 または OC2 ピンで過電流が検出されると、2 レベルのターンオフ回路がゲートをローに駆動します。入力電圧 (GATE_SENSE) が 11.9V (代表値) のプラトー電圧に達するまで、内蔵 MOSFET がデバイスのゲートをローに駆動します。t_{dOCR} は、出力が過電流を検出してから過電流をプラトー電圧まで駆動するのにかかる時間です。検出時間 (t_{dOC}) が経過すると、故障がレジスタに記録され、1 次側に通知されます (図 16 を参照)。t_{dOC} の間に過電流閾値 (V_{OC_DTH}) を超えなくなった場合、内部の P 型金属酸化物導電体 (PMOS) がゲートを V_{DD2} 電圧に戻し、2 レベル・タイマーがリセットされます (図 17 を参照)。

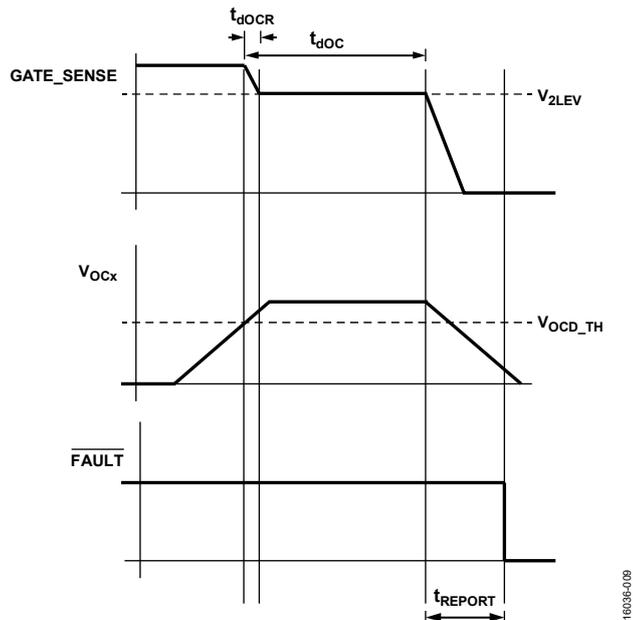


図 16. 2 レベル・ターンオフの故障例 (実寸ではありません)

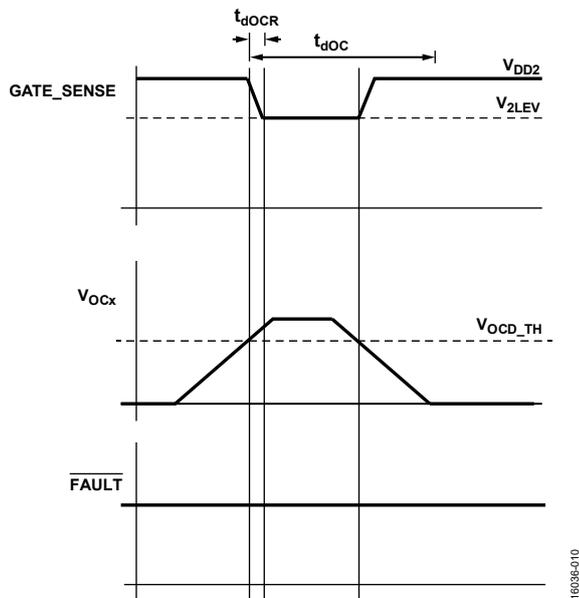


図 17. 2 レベル・タイマーの回復例 (実寸ではありません)

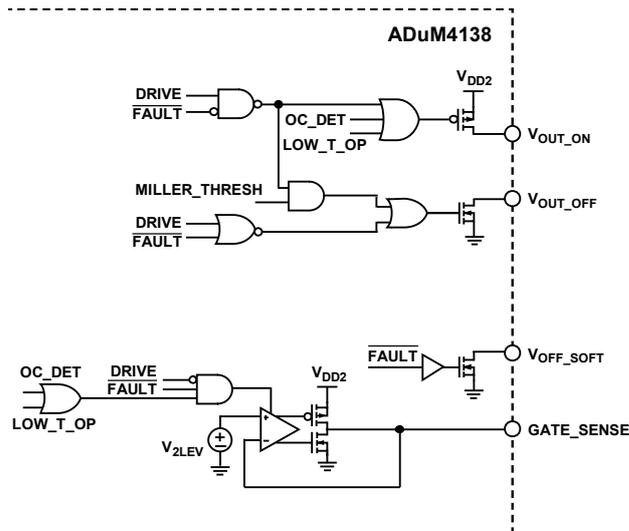


図 18. ゲート電圧出力の機能ブロック図

ミラー・クランプ

ADuM4138 は、IGBT のシャットオフ時にミラー容量によって発生する IGBT ゲート上の電圧スパイクを低減する内蔵ミラー・クランプ制御信号を備えています。入力ゲート信号が IGBT にオフになる (ロー・レベルになる) ように要求すると、ミラー・クランプ MOSFET 信号が最初にオフになります。GATE_SENSE ピンの電圧が 2V (代表値) の内部電圧リファレンス (GND₂ を基準) を交差すると、ミラー・クランプは IGBT のオフ時間の残りの時間にわたってラッチされ、ゲート電流が流れる第 2 の低インピーダンス電流経路を生成します。ミラー・クランプ・スイッチは、入力駆動信号がローからハイに変わるまでオン状態を維持します。このタイミングの波形例を図 19 に、ミラー・クランプの機能ブロック図を図 20 に示します。

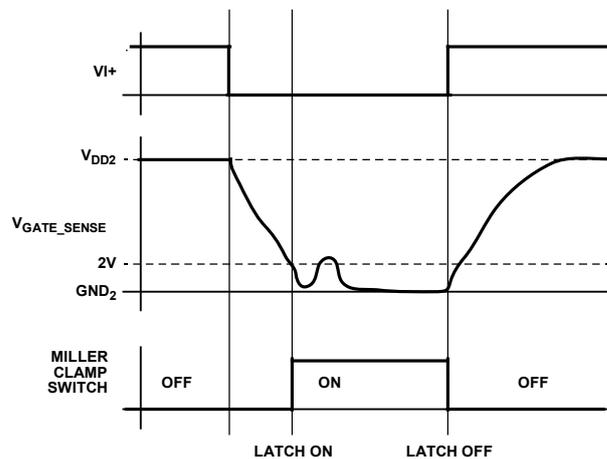


図 19. ミラー・クランプのタイミング波形例

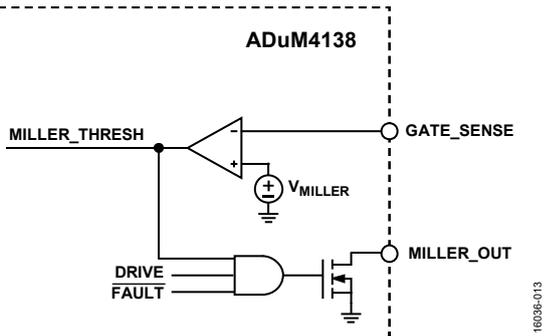


図 20. ミラー・クランプの機能ブロック図

非飽和の検出

ハイサイド・ドライバがオンのときに DESAT ピンが 8.9V (代表値) の DESAT 閾値 V_{DESAT_R} を超えると、ADuM4138 は故障状態になり、IGBT が短絡状態になって非飽和にならないように IGBT をオフにします。このとき、FAULT ピンがロー・レベルになります。490 μ A (代表値) の内部電流源が提供されるだけでなく、外部電流源またはブルアップ抵抗を使用して充電電流をブーストすることもできます。ADuM4138 には、IGBT が初めてオンになるときの誤トリガを防止するため、ブランキング時間 t_{BLANK} が組み込まれています。非飽和検出から非飽和故障が FAULT ピンに通知されるまでの時間は 825ns (代表値) 未満です。図 21 に示す t_{DESAT_BLANK} は、IGBT がオンになっている時間の最初の部分で、ブランキング・コンデンサをグラウンドに接続する内部スイッチをロー・レベルに接続された状態に保つ、450ns (代表値) のマスキング時間を提供します。

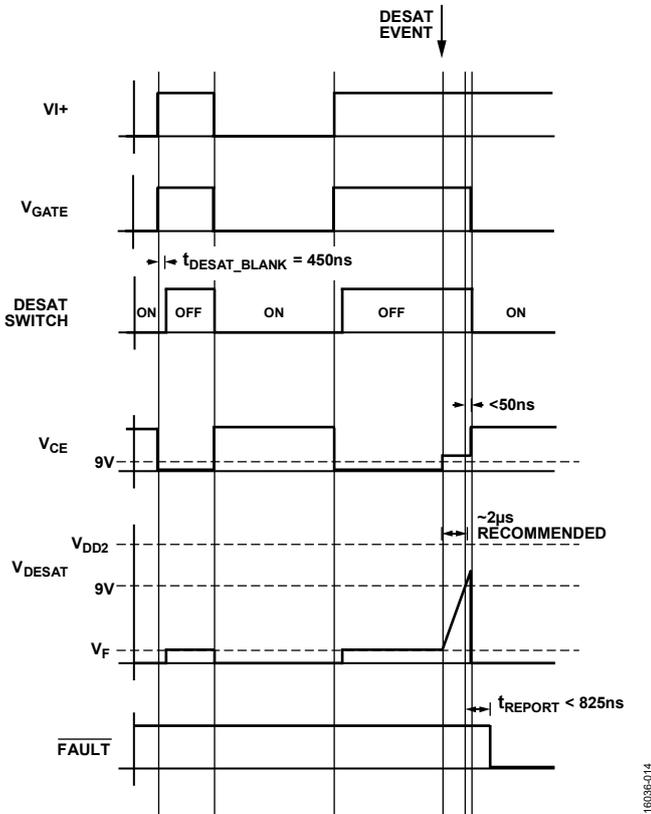


図 21. 非飽和検出のタイミング図

通常の動作環境下で IGBT がオフになっているとき、IGBT 両端の電圧 V_{CE} はシステムに供給されるレール電圧まで上昇します。この場合、阻止ダイオードがオフになり、ADuM4138 が高電圧から保護されます。オフになっている間、内部の非飽和スイッチがオンになり、電流が R_{BLANK} 抵抗を流れます。これにより、 C_{BLANK} コンデンサを低電圧に保つことができます。IGBT がオンになっている最初の 450ns (代表値) の間、非飽和スイッチはオン状態を維持し、DESAT ピンの電圧をロー・レベルにクランプします。450ns (代表値) の遅延時間が経過した後、DESAT ピンが解放され、DESAT ピンは開始電圧 (V_3) = $V_{CE} + V_F + V_{R_DESAT}$ まで上昇して、このとき通常 100 Ω 程度の抵抗で電流を抑えます (図 30 を参照)。ファースト・リカバリ型で適切なブロッキング電圧を持ったブロッキング・ダイオードを選択してください。

非飽和状態になると、非飽和検出回路で V_{CE} が 9V の閾値を超えます。DESAT ピンの電圧は、 C_{BLANK} コンデンサと R_{BLANK} 抵抗に依存する抵抗コンデンサ (RC) 時定数プロファイルに応じて上昇します。この正確なタイミングは、 V_3 、電源電圧 (V_{DD2})、 R_{BLANK} 抵抗、および C_{BLANK} コンデンサの値によって異なります。IGBT の仕様規定によって異なりますが、代表的なブランキング時間は約 2 μ s です。DESAT ピンが 9V の閾値を超えると、故障がレジスタに記録され、ゲート出力がローに駆動されます。NFET のソフト・シャットダウン MOSFET は、突然のターンオフ・イベント時に IGBT に過電圧スパイクが発生する可能性を低減するために、出力をロー (15 Ω (代表値)) にしてソフト・シャットダウンを実行します。825ns (代表値) 以内に、1 次側の FAULT ピンに故障が通知されます。

サーマル・シャットダウン

ADuM4138 は 2 つのサーマル・シャットダウン (TSD) を内蔵しています。ADuM4138 の 2 次側の内部温度が 150 $^{\circ}$ C (代表値) を超えると、ADuM4138 は TSD 故障に入り、ソフト・シャットダウンによってゲート駆動を無効にします。TSD が発生すると、ADuM4138 は内部温度が 130 $^{\circ}$ C (代表値) を下回るまで TSD を終了しません。この温度に達すると、ADuM4138 はシャットダウンを終了します。2 次側での TSD イベント発生時、FAULT ピンにより 1 次側で故障出力を使用できます。

1 次側のダイ温度が 154 $^{\circ}$ C (代表値) を超えると、1 次側機能がシャットダウンし、フライバック・スイッチングが停止して、2 次側がシャットダウンします。内部温度が 135 $^{\circ}$ C (代表値) を下回ると、1 次側は TSD を終了します。

過熱の主な原因は、所与の周囲温度に対して負荷の駆動が大きすぎるためです。この種の温度過負荷は一般に 2 次側のダイに影響を与えます。ここが、負荷駆動に対して主な電力消費が発生する場所だからです。

絶縁型温度センサー

ADuM4138 では、簡単な絶縁型の温度検出が可能です。ADuM4138 は、内部電流源を使って外付け温度検出ダイオードをバイアスすることにより、ダイオードの順方向バイアス電圧を PWM 信号にエンコードします。PWM 信号は、絶縁バリアを越えて 2 次側から 1 次側に渡されます。PWM 信号は 10kHz または 50kHz で動作します (EEPROM に設定)。10% (代表値) の PWM 信号は 2.45V の電圧に対応し、92% (代表値) の PWM 信号は 1.55V に対応します。最小値と最大値の間の電圧はほぼ線形で、単調増加で補間されます。ADuM4138 は 2 つのリモート温度検出ダイオード・アセンブリをサポートしていますが、どちらも 2 次側で過熱故障を引き起こす可能性があります。更に、1 つの温度センサーの指示値は、絶縁された温度通知チャンネルを介して 1 次側で読み出すことができます。2 つの温度センサー・ピン TS1 と TS2 の低い方の電圧 (高い方の温度) が TEMP_OUT ピンで通知されます。PWM 温度センサーのゲインとオフセットは、TEMP_OUT ピンの電圧マッピングで設定できます (図 22 を参照)。

の関係

TS1 ピンで検出される電圧が 2.4V (代表値) より大きい場合、低温動作モードが利用可能です。最大ゲート電圧は 11.90V (代表値) の 2 レベル・プラトー電圧に設定されます (図 23 を参照)。ヒステリシスにより、TS1 ピンの電圧が 2.36V (代表値) を下回るまで低温動作を継続できます。低温動作は、LOW_T_OP ビットのアドレス 01、ビット 12 の EEPROM 設定で有効または無効にすることができます。基本動作を図 23 に示します。2 レベル駆動時、ターンオンおよびターンオフ・ドライバの $R_{DS(on)}$ 抵抗は通常のターンオンおよびターンオフ抵抗の約 4 倍まで増加します。

GATE DRIVE LEVEL

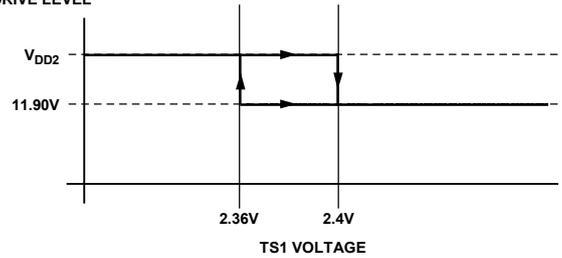


図 23. 低温動作：

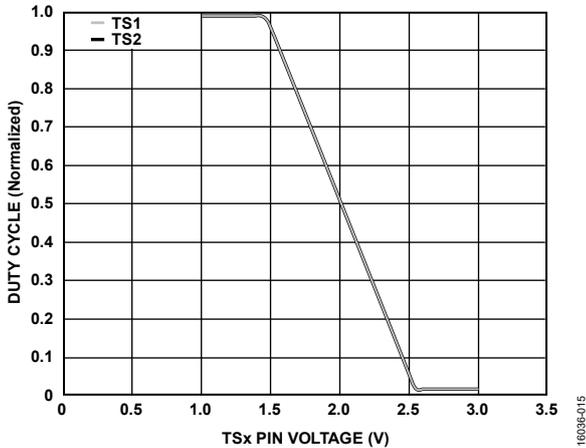
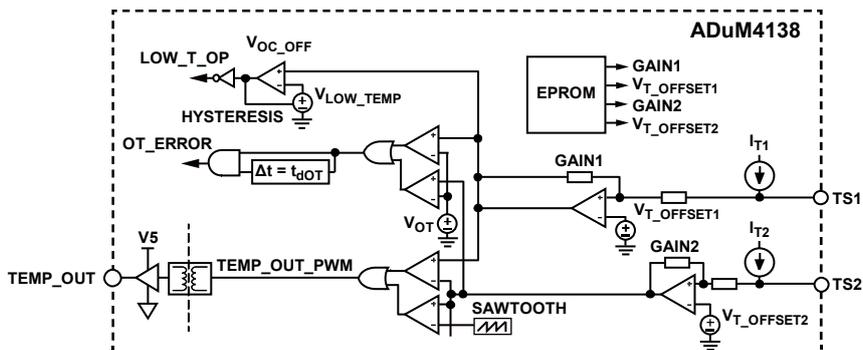


図 22. TEMP_OUT デューティ・サイクルと低い方の TSx ピン電圧



NOTES

1. V_{LOW_TEMP} IS THE LOW TEMPERATURE OPERATION COMPARATOR REFERENCE.
2. V_{OT} IS THE OVERTEMPERATURE ERROR COMPARATOR REFERENCE.

図 24. リモート温度検出のブロック図

消費電力

IGBT ゲートを駆動の際、ドライバは電力を消費することになります。以下の点を考慮しないと、この電力が TSD を引き起こす可能性があります。IGBT のゲートは、容量性負荷として大まかにシミュレートすることができます。ミラー容量と他の非直線性により、一般的には、所与の IGBT の指定入力容量 C_{ISS} に 5 を乗算して、駆動される負荷の概算値を見積もります。この値を使用して、スイッチング動作によるシステムの総消費電力 (P_{DISS}) を見積もるには、次の数式を使用します。

$$P_{DISS} = C_{EST} \times (V_{DD2})^2 \times f_s$$

ここで、

$$C_{EST} = C_{ISS} \times 5。$$

V_{DD2} は V_{DD2} ピンの電圧、 f_s は IGBT のスイッチング周波数です。

この消費電力は、内部ゲート・ドライバの内部オン抵抗と外部ゲート抵抗 R_{GON} および R_{GOFF} で共有されます。直列抵抗の合計に対する内部ゲート抵抗の比率により、ADuM4138 チップ内の損失を計算できます。

スイッチングによってチップ内部で発生する電力損失を求め、静止電力損失を加算し、それに θ_{JA} を乗算することで、周囲温度に対する ADuM4138 の温度上昇値が得られます。

$$P_{DISS_ADuM4138} = P_{DISS} \times 0.5 (R_{DS(on)_P} \div (R_{GON} + R_{DS(on)_P}) + (R_{DS(on)_N} \div (R_{GOFF} + R_{DS(on)_N})) + P_{QUIESCENT}$$

ここで、

$P_{DISS_ADuM4138}$ は ADuM4138 の消費電力。

R_{GON} はオン経路の外付け直列抵抗。

R_{GOFF} はオフ経路の外付け直列抵抗。

$P_{QUIESCENT}$ は静止電力。

$$T_{ADuM4138} = \theta_{JA} \times P_{DISS_ADuM4138} + T_{AMB}$$

ここで、

$T_{ADuM4138}$ は ADuM4138 のジャンクション温度。

T_{AMB} は周囲温度。

ADuM4138 が仕様範囲内にあるためには、 $T_{ADuM4138}$ は 150°C (代表値) を超えることはできません。 $T_{ADuM4138}$ が 150°C (代表値) を超えると、ADuM4138 は TSD に入ります。

絶縁寿命

すべての絶縁構造は、充分長い時間にわたり電圧ストレスを加えると、最終的には破壊されます。絶縁性能の低下率は、絶縁に加えらる電圧波形の特性に依存します。アナログ・デバイセズは、規制当局が行うテストの他に、広範囲な評価を実施して ADuM4138 の絶縁構造の寿命を決定しています。

アナログ・デバイセズは、定格連続動作電圧より高い電圧レベルを使った加速寿命テストを実施しています。複数の動作条件に対する加速ファクタが定められています。これらの係数を使うと、実際の動作電圧での故障までの時間を計算することができます。

バイポーラ AC 動作条件での 20 年の動作寿命に対するピーク電圧と、CSA/VDE 認定の最大動作電圧をまとめて表 10 に示します。多くのケースで、承認された動作電圧は 20 年運用寿命の電圧より高くなっています。これらの高い動作電圧での動作は、場合によって絶縁寿命を短くすることがあります。

ADuM4138 の絶縁寿命は、絶縁バリアに加えらる電圧波形のタイプに依存します。*iCoupler* 絶縁構造の性能は、波形がバイポーラ AC、ユニポーラ AC、DC のいずれであるかに応じて、異なる割合で低下します。これらの様々な絶縁電圧波形を図 25、図 26、図 27 に示します。

バイポーラ AC 電圧環境は *iCoupler* 製品にとって最も厳しい条件ですが、アナログ・デバイセズの推奨する最大動作電圧に対する運転寿命は 20 年です (図 25 参照)。ユニポーラ AC または DC 電圧の場合、絶縁に加わるストレスは大幅に低くなります。これにより、20 年間の耐用年数を実現しながら、より高い電圧での動作が可能になります。図 26 または図 27 に適合しない絶縁電圧波形は、バイポーラ AC 波形として扱う必要があります。ピーク電圧は表 10 に示す 20 年寿命電圧値に制限する必要があります。

図 26 に示す電圧は、説明のためにだけ正弦波としていることに注意してください。すなわち、0V とある規定値との間で変化する任意の電圧波形とすることができます。規定値は正または負となることができますが、電圧は 0V を通過することはできません。

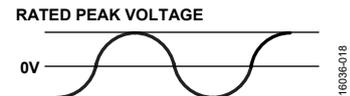


図 25. バイポーラ AC 波形

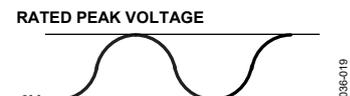


図 26. ユニポーラ AC 波形

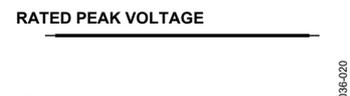


図 27. ユニポーラ DC 波形

DC 精度と磁界耐性

ADuM4138 は、外部磁界に対する耐性を備えています。トランスの受信側コイルに発生する誘導電圧が、誤ってデコーダをセットまたはリセットする値まで大きくなると、ADuM4138 の磁界耐性が限界に達します。この状態が発生する条件は次の解析によって求めることができます。

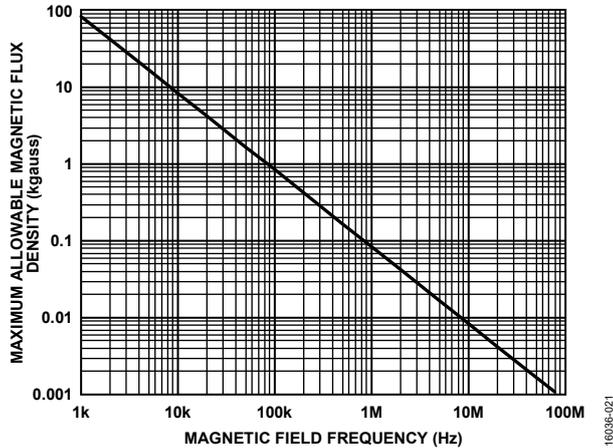


図 28. 最大許容外部磁束密度

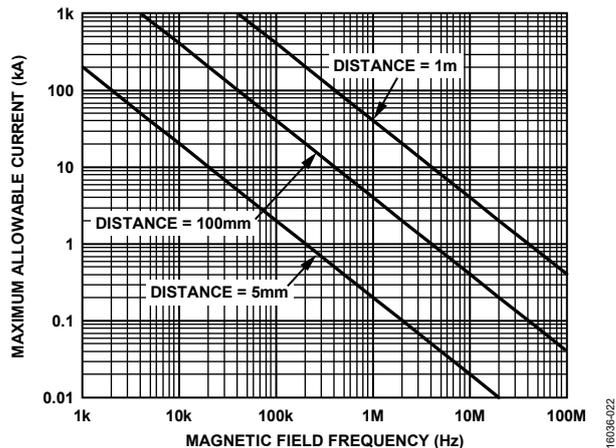


図 29. 電流と ADuM4138 との様々な間隔に対する最大許容電流

代表的なアプリケーション回路

IGBT 駆動の使用例については図 30 を参照してください。

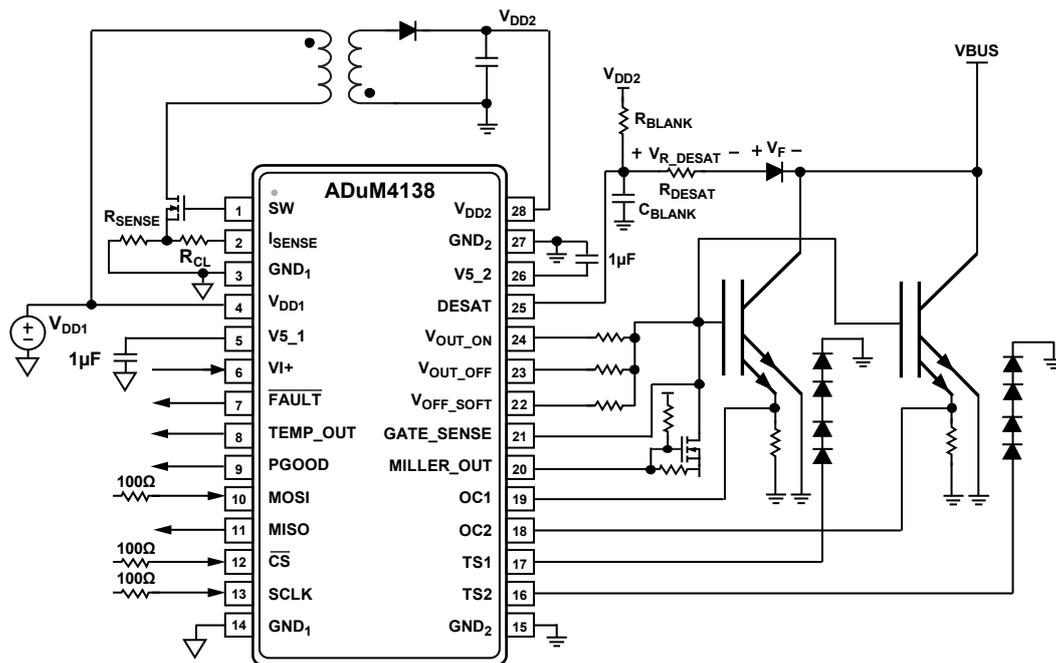


図 30. IGBT 駆動のアプリケーション例、スナバをフライバックに追加可能

外形寸法

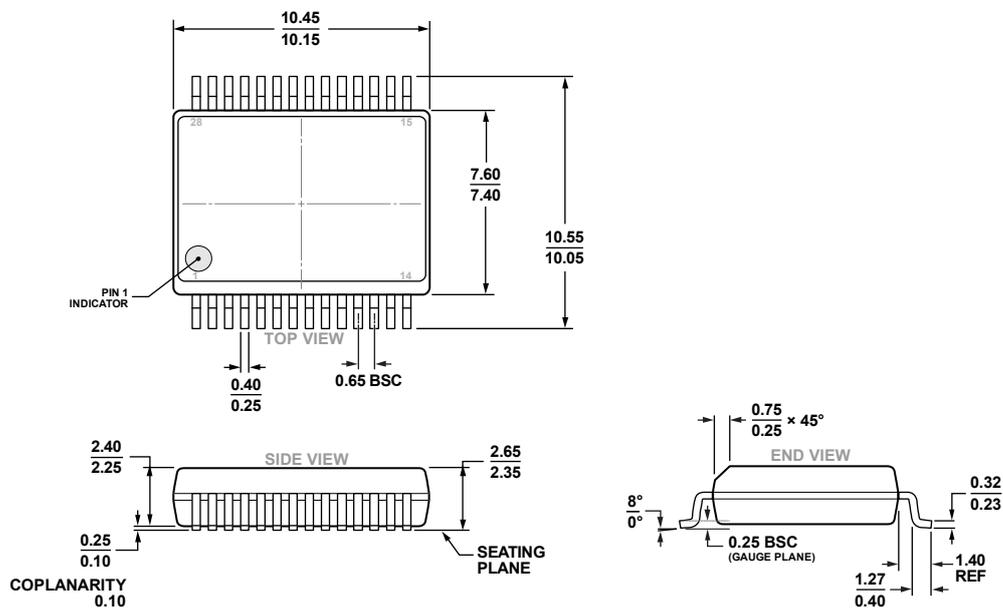


図 31.28 ピン標準スモール・アウトライン、ワイド・ボディ、精細ピッチ [SOIC_W_FP]
(RN-28-1)
寸法：mm

オーダー・ガイド

Model ^{1,2}	Temperature Range	Package Description	Package Option
ADuM4138WBRNZ	-40°C to +150°C	28-Lead Standard Small Outline, Wide Body with Finer Pitch [SOIC_W_FP]	RN-28-1
ADuM4138WBRNZ-RL	-40°C to +150°C	28-Lead Standard Small Outline, Wide Body, with Finer Pitch [SOIC_W_FP]	RN-28-1
EVAL-ADuM4138EBZ		Evaluation Board	

¹ Z = RoHS 準拠製品。

² W = 車載アプリケーション向けに性能を評価済み。

オートモーティブ製品

ADuM4138W モデルは、車載アプリケーションの品質と信頼性の条件に対応するよう管理された製造により提供されています。これらの車載モデルの仕様は商用モデルと異なる場合があるため、設計者はこのデータシートの仕様のセクションを慎重に検討してください。車載アプリケーション向けには、上記の車載グレード製品のみを提供しています。特定製品のオーダー情報とこれらのモデルに特有の車載信頼性レポートについては、最寄りのアナログ・デバイスまでお問い合わせください。