

# 高精度絶縁型 0.1A出力ハーフ・ブリッジ・ドライバ

# **ADuM1234**

#### 特長

絶縁したハイサイド出力とローサイド出力 入力を基準とするハイサイドまたはローサイド: ±700 VPEAK ハイサイド/ローサイド差動: 700 V<sub>PEAK</sub>

ピーク出力電流: 0.1 A

入力スレッショールド・レベル: CMOS

高周波動作: 5 MHz 最大

同相モード・トランジェント耐性: >75 kV/μs

高温動作: 105℃

RoHS 準拠のワイド・ボディ 16 ピン SOIC を採用

入力-出力間耐圧: UL1577 2500 V rms

### アプリケーション

絶縁型 IGBT/MOSFET ゲートの駆動 プラズマ・ディスプレイ 工業用インバータ スイッチング電源

### 概要

ADuM1234<sup>1</sup> は、アナログ・デバイセズの iCoupler®技術を採用 して、独立したハイサイド出力とローサイド出力を提供する絶 縁型ハーフ・ブリッジ・ゲート・ドライバです。このアイソレ ータ製品は高速 CMOS とモノリシック・トランス技術の組合わ せにより、フォトカプラ・デバイスより優れた性能特性を提供 します。

LED とフォトダイオードの使用を回避することにより、この iCoupler ゲート駆動デバイスはフォトカプラでは不可能な高精 度のタイミング特性を提供することができます。さらに、フォ トカプラ LED のために発生するする信頼性と性能安定性の問題 はありません。

ADuM1234 は、高電圧レベル変換方式を採用するゲート・ドラ イバと比較すると、入力と各出力との間で真の電流アイソレー ションを提供する利点を持っています。各出力は入力に対して 最大±700 VPEAK で動作することができるため、負電圧までのロ ーサイド・スイッチングをサポートすることができます。ハイ サイドとローサイドとの間の差動電圧は700 VPEAKまで高くする ことができます。

このため、ADuM1234 は広い範囲の正または負のスイッチング 電圧に対して、IGBT/MOSFET 構成のスイッチング特性につい て信頼度の高い制御を行うことができます。

### 機能ブロック図

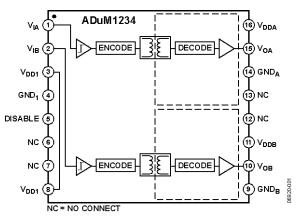


図 1

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に ファロファ アバーにへてはた、近次ドップはWATEME に自殺しこのものものもことを切らているテルド、Cの情報が70mに関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様 予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。 本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。 ※日本語デ ©2007 Analog Devices, Inc. All rights reserved.

Rev. 0

社/〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル 電話 03(5402)8200

<sup>1</sup>米国特許 5,952,849; 6,873,065; 7,075,329 により保護されています。その他の特許は申請中です。

# ADuM1234

## 目次

符長	
概要	
機能ブロック図	
目次	
改訂履歴	
以 1 複 位	
電気的特性	
电×1の付注	
<u> </u>	
適用規管	

推奨動作条件	4
絶対最大定格	5
ESD の注意	5
ピン配置および機能説明	6
代表的な性能特性	7
アプリケーション・ノート	8
同相モード・トランジェント耐性	8
絶縁寿命	9
外形寸法	10
オーダー・ガイド	10

# 改訂履歴

7/07—Revision 0: Initial Version

# 仕様

#### 電気的特性

特に指定のない限り、 $4.5~V \le V_{DDI} \le 5.5~V$ 、 $12~V \le V_{DDA} \le 18~V$ 、 $12~V \le V_{DDB} \le 18~V$ 。 すべての最小/最大仕様は推奨動作範囲に対して適用。 すべての typ 仕様は、 $T_A = 25$   $^{\circ}$   $^{\circ$ 

表 1.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions
DC SPECIFICATIONS						
Input Supply Current, Quiescent	$I_{\mathrm{DDI}(\mathrm{Q})}$		3.0	4.2	mA	
Output Supply Current A or Output Supply Current B, Quiescent	$I_{\mathrm{DDA(Q)}}, \\ I_{\mathrm{DDB(Q)}}$		0.3	1.2	mA	
Input Supply Current, 10 Mbps	$I_{DDI(10)}$		6.0	9.0	mA	
Output Supply Current A or Output Supply Current B, 10 Mbps	$I_{\mathrm{DDA}(10)}, \ I_{\mathrm{DDB}(10)}$		16	22	mA	$C_L = 200 \text{ pF}$
Input Currents	$I_{\mathrm{IA}},I_{\mathrm{IB}},\\I_{\mathrm{DISABLE}}$	-10	+0.01	+10	μΑ	$0~V \leq V_{IA},~V_{IB},~V_{DISABLE} \leq V_{DD1}$
Logic High Input Threshold	$V_{IH}$	$0.7 \times V_{\rm DD1}$			V	
Logic Low Input Threshold	$V_{IL}$			$0.3 \times V_{\text{DD1}}$	V	
Logic High Output Voltages	$V_{OAH}, V_{OBH}$	$\begin{aligned} V_{DDA} - 0.1, \\ V_{DDB} - 0.1 \end{aligned}$	$V_{ m DDA}, \ V_{ m DDB}$		V	$I_{OA}$ , $I_{OB} = -1 \text{ mA}$
Logic Low Output Voltages	$V_{OAL}, V_{OBL}$			0.1	V	$I_{OA}$ , $I_{OB} = +1 \text{ mA}$
Output Short-Circuit Pulsed Current	$I_{\mathrm{OA(SC)}}, \\ I_{\mathrm{OB(SC)}}$	100			mA	
SWITCHING SPECIFICATIONS						
Minimum Pulse Width <sup>2</sup>	PW			100	ns	$C_L = 200 \text{ pF}$
Maximum Switching Frequency <sup>3</sup>		10			Mbps	$C_L = 200 \text{ pF}$
Propagation Delay <sup>4</sup>	$t_{PHL}, t_{PLH}$	97	124	160	ns	$C_L = 200 \text{ pF}$
Change vs. Temperature			100		ps/°C	$C_L = 200 \text{ pF}$
Pulse Width Distortion, $ t_{PLH} - t_{PHL} $	PWD			8	ns	$C_L = 200 \text{ pF}$
Channel-to-Channel Matching, Rising or Falling Edges <sup>5</sup>				5	ns	$C_L = 200 \text{ pF}$
Channel-to-Channel Matching, Rising vs. Falling Edges <sup>6</sup>				13	ns	$C_L = 200 \text{ pF}$
Part-to-Part Matching, Rising or Falling Edges <sup>7</sup>				55	ns	$C_L = 200 \text{ pF}$ , Input $t_R = 3 \text{ ns}$
Part-to-Part Matching, Rising vs. Falling Edges <sup>8</sup>				63	ns	$C_L = 200 \text{ pF}$ , Input $t_R = 3 \text{ ns}$
Output Rise/Fall Time (10% to 90%)	$t_R/t_F$			25	ns	$C_L = 200 \text{ pF}$

<sup>1</sup>短絡時間は1秒以下。

<sup>2</sup>最小パルス幅は、規定のタイミング・パラメータが保証される最小のパルス幅。

 $<sup>^3</sup>$ 最大スイッチング周波数は、規定のタイミング・パラメータが保証される最大信号周波数。

 $<sup>^4</sup>$  伝搬遅延  $_{\rm tPLL}$  は、 $V_{\rm Ix}$  信号の立下がりエッジの  $_{\rm 50\%}$  レベルから  $V_{\rm Ox}$  信号の立下がりエッジの  $_{\rm 50\%}$  レベルまでを測定した値です。伝搬遅延  $_{\rm tPLH}$  は、 $V_{\rm Ix}$  信号の立上がりエッジの  $_{\rm 50\%}$  レベルから  $V_{\rm Ox}$  信号の立上がりエッジの  $_{\rm 50\%}$  レベルから  $V_{\rm Ox}$  信号の立上がりエッジの  $_{\rm 50\%}$  レベルまでを測定した値です。

<sup>&</sup>lt;sup>5</sup> チャンネル間一致(立ち上がりまたは立ち下がりエッジ)は、入力が立ち上がりまたは立ち下がりエッジのときの、同じデバイスの2つのチャンネル間の伝搬遅延差の大きさです。各チャンネルの電源電圧と負荷は同じです。

<sup>6</sup> チャンネル間一致(立ち上がり対立ち下がりエッジ)は、片方の入力が立ち上がりエッジで、他方の入力が立ち下がりエッジのときの、同じデバイスでの2つのチャンネル間の伝搬遅延差の大きさです。各チャンネルの電源電圧と負荷は同じです。

<sup>&</sup>lt;sup>7</sup>デバイス間一致(立ち上がりまたは立ち下がりエッジ)は、入力が立ち上がりまたは立ち下がりエッジのときの、異なる2つのデバイスの2つのチャンネル間の伝搬遅延差の大きさです。各デバイスの電源電圧、温度、負荷は同じです。

<sup>8</sup> デバイス間一致(立ち上がり対立ち下がりエッジ)は、片方の入力が立ち上がりエッジで、他方の入力が立ち下がりエッジのときの、異なる2つのデバイスでの2つのチャンネル間の伝搬遅延差の大きさです。各デバイスの電源電圧、温度、負荷は同じです。

## パッケージ特性

表 2

Parameter	Symbol	Min Typ	Max	Unit	Test Conditions
Resistance (Input-to-Output) <sup>1</sup>	R <sub>I-O</sub>	$10^{12}$		Ω	
Capacitance (Input-to-Output) <sup>1</sup>	$C_{I-O}$	2.0		pF	f = 1  MHz
Input Capacitance	$C_{I}$	4.0		pF	
IC Junction-to-Ambient Thermal Resistance	$\theta_{\mathrm{JA}}$	76		°C/W	

<sup>「</sup>デバイスは2端子デバイスと見なします。 すなわち、ピン1~ピン8を相互に接続し、ピン9~ピン16を相互に接続します。

## 適用規格

ADuM1234 は、表 3.に記載する組織の認定を取得しています。特定のクロスアイソレーション波形と絶縁レベルに対する推奨最大動作電圧については、

表7と絶縁寿命のセクションを参照してください。

表 3.

UL

Recognized under the 1577 component recognition program<sup>1</sup>

Single/basic insulation, 2500 V rms isolation voltage

## 絶縁および安全性関連の仕様

表 4.

Parameter	Symbol	Value	Unit	Conditions
Rated Dielectric Insulation Voltage		2500	V rms	1 minute duration
Minimum External Air Gap (Clearance)	L(I01)	7.7 min	mm	Measured from input terminals to output terminals, shortest distance through air
Minimum External Tracking (Creepage)	L(I02)	8.1 min	mm	Measured from input terminals to output terminals, shortest distance path along body
Minimum Internal Gap (Internal Clearance)		0.017 min	mm	Insulation distance through insulation
Tracking Resistance (Comparative Tracking Index)	CTI	>175	V	DIN IEC 112/VDE 0303 Part 1
Isolation Group		IIIa		Material Group (DIN VDE 0110, 1/89, Table 1)

## 推奨動作条件

表 5.

Parameter	Symbol	Min	Max	Unit
Operating Temperature	$T_{A}$	-40	+105	°C
Input Supply Voltage <sup>1</sup>	$V_{ m DD1}$	4.5	5.5	V
Output Supply Voltages <sup>1</sup>	$V_{ m DDA},V_{ m DDB}$	12	18	
Input Signal Rise and Fall Times			100	ns
Common-Mode Transient Immunity, Input-to-Output <sup>2</sup>		-75	+75	kV/μs
Common-Mode Transient Immunity, Between Outputs <sup>2</sup>		-75	+75	kV/μs
Transient Immunity, Supply Voltages <sup>2</sup>		-75	+75	kV/μs

<sup>「</sup>すべての電圧はそれぞれのグラウンドを基準とします。

Rev. 0 — 4/10 —

<sup>「</sup>UL1577 に従い、絶縁テスト電圧  $\geq$  3000 V rms を 1 秒間加えて各 ADuM1234 を確認テストします(リーク電流検出規定値 = 5 μA)。

<sup>2</sup> 詳細については、同相モード・トランジェント耐性のセクションを参照してください。

# 絶対最大定格

特に指定のない限り、周囲温度は25℃です。

#### 表 6.

Parameter	Rating
Storage Temperature (T <sub>ST</sub> )	−55°C to +150°C
Ambient Operating Temperature (T <sub>A</sub> )	−40°C to +105°C
Input Supply Voltage $(V_{DD1})^1$	-0.5 V to +7.0 V
Output Supply Voltage <sup>1</sup> (V <sub>DDA</sub> , V <sub>DDB</sub> )	-0.5 V to +27 V
Input Voltage <sup>1</sup> (V <sub>IA</sub> , V <sub>IB</sub> )	$-0.5 \text{ V to V}_{DDI} + 0.5 \text{ V}$
Output Voltage <sup>1</sup>	
$V_{OA}$	$-0.5 \text{ V to V}_{DDA} + 0.5 \text{ V}$
$ m V_{OB}$	$-0.5 \text{ V to V}_{\text{DDB}} + 0.5 \text{ V}$
Input-to-Output Voltage <sup>2</sup>	-700 V <sub>PEAK</sub> to +700 V <sub>PEAK</sub>
Output Differential Voltage <sup>3</sup>	$700 V_{PEAK}$
Output DC Current (I <sub>OA</sub> , I <sub>OB</sub> )	-20 mA to +20 mA
Common-Mode Transients <sup>4</sup>	$-100 \text{ kV/}\mu\text{s}$ to $+100 \text{ kV/}\mu\text{s}$

<sup>1</sup> すべての電圧はそれぞれのグランドを基準とします。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒 久的な損傷を与えることがあります。この規定はストレス定格 の規定のみを目的とするものであり、この仕様の動作の節に記 載する規定値以上でのデバイス動作を定めたものではありませ ん。デバイスを長時間絶対最大定格状態に置くとデバイスの信 頼性に影響を与えます。

#### ESD の注意



ESD (静電放電)の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

#### 表 7. 最大連続動作電圧1

Parameter	Max	Unit	Constraint
AC Voltage, Bipolar Waveform	565	V peak	50-year minimum lifetime
AC Voltage, Unipolar Waveform		V peak	
Basic Insulation	700	V peak	Analog Devices recommended maximum working voltage
DC Voltage			
Basic Insulation	700	V peak	Analog Devices recommended maximum working voltage

<sup>「</sup>アイソレーション障壁に加わる連続電圧の大きさを意味します。詳細については、絶縁寿命のセクションを参照してください。

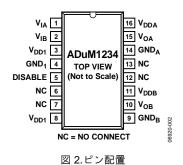
Rev. 0 - 5/10 -

 $<sup>^2</sup>$ 入力-出力間電圧は、 $GND_A-GND_I$  または  $GND_B-GND_I$  と定義します。

 $<sup>^3</sup>$  出力差動電圧は、 $GND_A-GND_B$  と定義します。

<sup>4</sup> 任意の絶縁障壁に加わる同相モード・トランジェントを意味します。. 絶対最大定格を超える同相モード・トランジェントは、ラッチアップまたは永久故障の原因になります。

# ピン配置および機能説明



#### 表 8.ADuM1234 のピン機能の説明

ピン番号	記号	説明
1	$V_{IA}$	ロジック入力 A。
2	$V_{IB}$	ロジック入力 B。
$3^1, 8^1$	$V_{DD1}$	入力電源電圧、4.5 V~5.5 V。
4	$GND_1$	入力ロジック信号のグラウンド基準。
5	DISABLE	入力ディスエーブル。アイソレータ入力とリフレッシュ回路をディスエーブルします。出力はデフォルトのロー・レベル状態を続けます。
$6, 7, 12^2, 13^2$	NC	未接続。
9	$GND_B$	出力Bのグラウンド基準。
10	$V_{OB}$	出力B。
11	$V_{DDB}$	出力 B の電源電圧、12 V~18 V。
14	$GND_A$	出力Aのグラウンド基準。
15	$V_{OA}$	出力 <b>A</b> 。
16	$V_{DDA}$	出力 A の電源電圧、12 V~18 V。

<sup>「</sup>ピン3とピン8は内部で接続されています。したがって、両ピンを VDD1に接続することが推奨されます。

#### 表 9.真理值表(正論理)

V <sub>IA</sub> /V <sub>IB</sub> Input	V <sub>DD1</sub> State	DISABLE	V <sub>OA</sub> /V <sub>OB</sub> Output	Notes
Н	Powered	L	Н	
L	Powered	L	L	
X	Unpowered	X	L	Output returns to input state within 1 $\mu$ s of $V_{DD1}$ power restoration.
X	Powered	Н	L	

Rev. 0 — 6/10 —

 $<sup>^2</sup>$ ピン 12 とピン 13 はフローティングにして、未接続のままにしてください。

# 代表的な性能特性

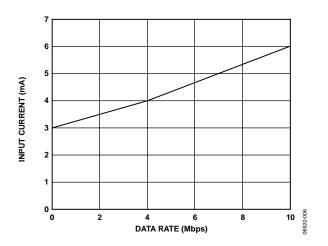


図 3.データレートに対する入力電源電流変動(Typ)

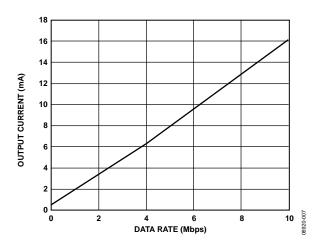


図 4.データレートに対する出力電源電流変動(Typ)

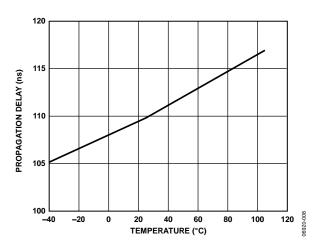


図 5.伝搬遅延変動(Typ)の温度特性

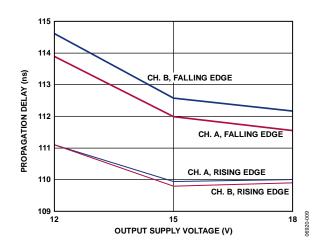


図 6.出力電源電圧に対する伝搬遅延変動(Typ) 入力電源電圧= 5.0 V

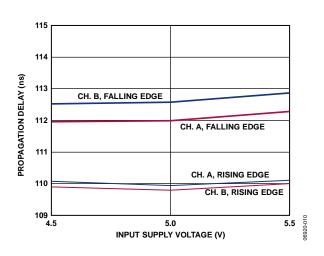


図 7.入力電源電圧に対する伝搬遅延変動(Typ) 出力電源電圧= 15.0 V

Rev. 0 - 7/10 -

# アプリケーション・ノート

#### 同相モード・トランジェント耐性

一般に、同相モード・トランジェントは、リニア成分と正弦波成分から構成されています。同相モード・トランジェントのリニア成分は次式で与えられます。

 $V_{CM. linear} = (\Delta V / \Delta t) t$ 

ここで、 $\Delta W \Delta t$  は図 11 と図 12 に示すトランジェントの傾斜です。

リニア成分のトランジェントは次式で与えられます。

#### $dV_{CM}/dt = \Delta V/\Delta t$

図8は、リニア・トランジェントが存在してもADuM1234が正常に動作できることを示しています。このデータはデザイン・シミュレーションに基づいており、誤動作なしでADuM1234が許容できる最大リニア・トランジェント振幅を表しています。表5.に示すトランジェント耐性値は測定データを使っており、測定誤差と余裕を考慮しているため、このデータ方が、表5.に記載された内容に比べて強固であることを示しています。

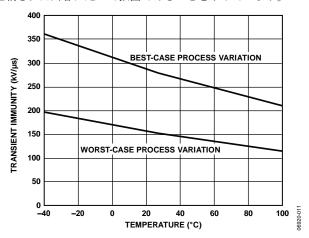


図 8. トランジェント耐性(リニア・トランジェント)の温度特性

与えられた周波数の正弦波成分は次式で与えられます。

$$V_{CM, sinusoidal} = V_0 \sin(2\pi \text{ ft})$$

ここで、

 $V_0$ は正弦波の振幅。 fは正弦波の周波数。

正弦波成分のトランジェント振幅は次式で与えられます。

$$dV_{CM}/dt = 2\pi f V_0$$

図9と図10は、正弦波トランジェントが存在してもADuM1234が正常に動作できることを示しています。このデータはデザイン・シミュレーションに基づいており、誤動作なしでADuM1234が許容できる最大正弦波トランジェント振幅を表しています。このような値を取得する測定は不可能であるため、表5.には正弦波トランジェントに対する耐性値が含まれていません。

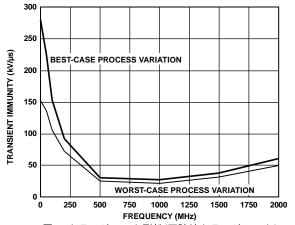


図 9. トランジェント耐性(正弦波トランジェント) 27℃周囲温度

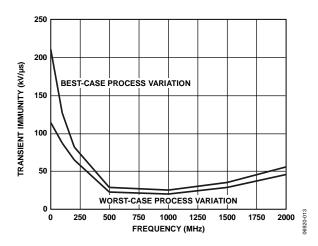


図 10. トランジェント耐性(正弦波トランジェント) 100℃周囲温度

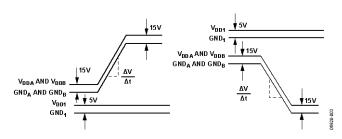


図 11. 同相モード・トランジェント耐性波形、入力一出力間

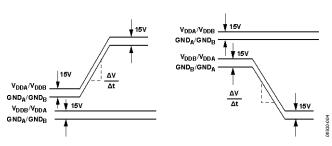


図 12. 同相モード・トランジェント耐性波形 出力相互間

Rev. 0 — 8/10 —

# **ADuM1234**

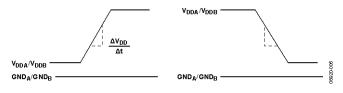


図 13.トランジェント耐性波形、出力電源

#### 絶縁寿命

すべての絶縁構造は、十分長い時間電圧ストレスを受けるとブレークダウンします。絶縁性能の低下率は、絶縁に加えられる電圧波形の特性に依存します。アナログ・デバイセズは、規制当局が行うテストの他に、広範囲なセットの評価を実施してADuM1234内の絶縁構造の寿命を測定しています。

アナログ・デバイセズは、定格連続動作電圧より高い電圧レベルを使った加速寿命テストを実施しています。複数の動作条件に対する加速ファクタを求めました。これらのファクタを使うと、実際の動作電圧での故障までの時間を計算することができます。

表 7 に、バイポーラ AC 動作条件とアナログ・デバイセズの最大推奨動作電圧での 50 年のサービス寿命に対するピーク電圧の一覧を示します。多くのケースで、実証された動作電圧は 50 年サービス寿命の電圧より高くなっています。これらの高い動作電圧での動作は、ケースによって絶縁寿命を短くすることがあります。

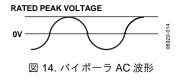
ADuM1234 の絶縁寿命は、アイソレーション障壁に加えられる電 圧 波 形 の タ イ プ に 依 存 し ま す 。 iCoupler 絶縁構造の性能は、波形がバイポーラ AC、ユニポーラ AC、DC のいずれであるかに応じて、異なるレートで低下します。図 14、図 15、図 16 に、これらのアイソレーション電圧波形を示します。

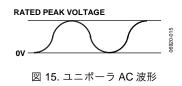
バイポーラ AC 電圧は最も厳しい環境です。AC バイポーラ条件での 50 年動作寿命の目標により、アナログ・デバイセズが推奨する最大動作電圧が決定されています。

ユニポーラ AC またはユニポーラ DC 電圧の場合、絶縁に加わるストレスは大幅に少なくなります。このために高い動作電圧での動作が可能になり、さらに 50 年のサービス寿命を実現することができます。

表 7 に示す動作電圧は、ユニポーラ AC 電圧またはユニポーラ DC 電圧のケースに適合する場合、50 年最小寿命に適用することができます。図 15 または図 16 適合しない絶縁電圧波形は、バイポーラ AC 波形として扱う必要があり、ピーク電圧は

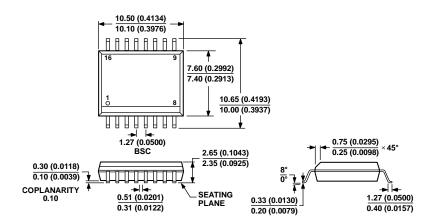
表 7 に示す 50 年寿命電圧値に制限する必要があります。図 15 に示す電圧は、説明目的のためにのみ正弦波としています。すなわち、0 V とある規定値との間で変化する任意の電圧波形とすることができます。規定値は正または負となることができますが、電圧は0 V を通過することはできません。







# 外形寸法



COMPLIANT TO JEDEC STANDARDS MS-013-AA
CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS
(IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR
REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

図 17.16 ピン標準スモール・アウトライン・パッケージ[SOIC\_W] ワイドボディ(RW-16) 寸法: mm (インチ)

# オーダー・ガイド

Model	No. of Channels	Output Peak Current (A)	Output Voltage (V)	Temperature Range	Package Description	Package Option
ADuM1234BRWZ <mark>¹</mark>	2	0.1	15	−40°C to +105°C	16-Lead SOIC_W	RW-16
ADuM1234BRWZ-RL <sup>1, 2</sup>	2	0.1	15	−40°C to +105°C	16-Lead SOIC_W	RW-16

<sup>&</sup>lt;sup>1</sup>Z = RoHS 準拠製品

<sup>&</sup>lt;sup>2</sup> 13 インチ・テープとリールのオプション (1,000 個)