



正と負の出力が独立した1A/0.6A DC/DCスイッチング・レギュレータ

データシート

ADP5072

特長

- 入力電源の電圧範囲：2.85V~5.5V
- 十分に安定化され、抵抗により個別にプログラム可能な V_{POS} 出力と V_{NEG} 出力を生成
- V_{POS} 出力を生成する昇圧レギュレータ
 - 35V まで調整可能な正出力
 - 1.0A メイン・スイッチ内蔵
- V_{NEG} 出力を生成する反転レギュレータ
 - 30V まで調整可能な負出力
 - 0.6A メイン・スイッチ内蔵
- 1.0MHz~2.6MHz の外付け周波数同期機能 (オプション) 付きの 1.2MHz/2.4MHz スwitching 周波数
- 抵抗によりプログラム可能なソフト・スタート・タイマー
- システム・ノイズ低減用のスルー・レート制御
- 個別の高精度イネーブルと柔軟な起動シーケンス制御により、正負対称の起動、 V_{POS} の先行起動、または V_{NEG} の先行起動に対応
- 位相をずらした動作
- UVLO、OCP、OVP、および TSD 保護
- 1.61mm×2.18mm、20 ボール WLCSP
- ジャンクション温度範囲：-40°C~+125°C

概要

ADP5072 は、安定化された正側レールと負側レールを個別に生成するデュアル高性能 DC/DC レギュレータです。2.85V~5.5 V の入力電圧範囲により、様々なアプリケーションをサポートできます。両方のレギュレータに内蔵されたメイン・スイッチにより、最大 35V の調整可能な正の出力電圧と、最小 -30V の負の出力電圧を生成できます。

ADP5072 は、ピン選択により 1.2MHz または 2.4MHz のスイッチング周波数で動作します。ADP5072 は、1.0MHz~2.6MHz の外部発振器に同期して、ノイズに敏感なアプリケーションでのノイズ・フィルタリングを容易にすることができます。レギュレータは、両方とも MOSFET ドライバ段のプログラマブル・スルー・レート制御回路を実装して、電磁干渉 (EMI) を低減します。手動イネーブル、同時モード、正電源の先行起動、および負電源の先行起動のオプションにより、柔軟な起動シーケンスが得られます。

ADP5072 には、起動時の突入電流を防ぐために、固定式または抵抗プログラム式のソフト・スタート・タイマーが組み込まれています。

ADP5072 の主要な安全機能には、過電流保護 (OCP)、過電

アプリケーション

- バイポーラ・アンプ、A/D コンバータ (ADC)、D/A コンバータ (DAC)、マルチプレクサ
- 電荷結合素子 (CCD) のバイアス電源
- 光モジュールの電源
- RF パワー・アンプのバイアス
- 飛行時間モジュールの電源

代表的なアプリケーション回路

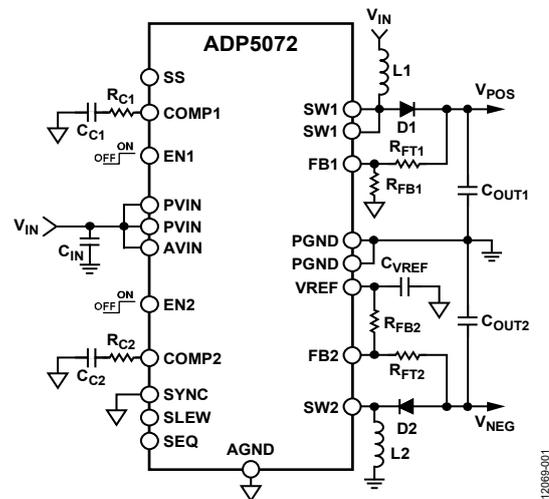


図 1.

圧保護 (OVP)、サーマル・シャットダウン (TSD)、および入力低電圧ロックアウト (OVLO) が含まれています。ADP5072 は 20 ボールの WLCSP パッケージで供給され、-40°C~+125°C のジャンクション温度範囲にわたって定格が規定されています。

表 1. ファミリー・モデル

Model	Boost Switch (A)	Inverter Switch (A)	Package
ADP5070	1.0	0.6	20-lead LFCSP (4 mm×4 mm) and 20-lead TSSOP
ADP5071	2.0	1.2	20-lead LFCSP (4 mm×4 mm) and 20-lead TSSOP
ADP5072	1.0	0.6	20-ball WLCSP (1.61 mm×2.18 mm)
ADP5073	N/A	1.2	16-lead LFCSP (3 mm×3 mm)
ADP5074	N/A	2.4	16-lead LFCSP (3 mm×3 mm)
ADP5075	N/A	0.8	12-ball WLCSP (1.61 mm×2.18 mm)

Rev. 0

©2019 Analog Devices, Inc. All rights reserved.

アナログ・デバイセス株式会社

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル 10F
電話 03 (5402) 8200

大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー 10F
電話 06 (6350) 6868

名古屋営業所 / 〒451-6038 愛知県名古屋市中区牛島町 6-1 名古屋ルーセントタワー 38F
電話 052 (569) 6300

アナログ・デバイセス社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセス社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本誌記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

目次

特長.....	1	高精度イネーブル.....	14
アプリケーション.....	1	ソフト・スタート.....	14
代表的なアプリケーション回路.....	1	スルー・レート制御.....	14
概要.....	1	電流制限保護.....	14
改訂履歴.....	2	過電圧保護.....	14
仕様.....	3	サーマル・シャットダウン.....	14
絶対最大定格.....	5	起動シーケンス.....	14
熱抵抗.....	5	アプリケーション情報.....	16
ESDに関する注意.....	5	部品の選択.....	16
ピン配置およびピン機能の説明.....	6	出力コンデンサ.....	17
代表的な性能特性.....	7	ループ補償.....	19
動作原理.....	13	一般的アプリケーション.....	21
PWMモード.....	13	レイアウトに関する検討事項.....	23
PSMモード.....	13	外形寸法.....	24
低電圧ロックアウト (UVLO).....	13	オーダー・ガイド.....	24
発振器と同期.....	13		
内部レギュレータ.....	13		

改訂履歴

1/2019-Revision 0: 初版

仕様

特に指定のない限り、 $PVIN = AVIN = 2.85V \sim 5.5V$ 、正の出力電圧 (V_{POS}) = 15 V、負の出力電圧 (V_{NEG}) = -15V、 $f_{SW} = 1200kHz$ 、仕様の最小値/最大値については $T_J = -40^{\circ}C \sim +125^{\circ}C$ 、仕様の代表値については $T_A = 25^{\circ}C$ 。

表 2.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
INPUT SUPPLY VOLTAGE RANGE	V_{IN}	2.85		5.5	V	$PVIN, AVIN$
QUIESCENT CURRENT						
Operating Quiescent Current $PVIN, AVIN$ (Total)	I_Q		3.5	4.0	mA	No switching, $EN1 = EN2 =$ high, $PVIN = AVIN = 5 V$
Standby Current	I_{STNDBY}		2.05	2.2	mA	No switching, $EN1 = EN2 =$ low, $PVIN = AVIN = 5 V$
UVLO						$AVIN$
System UVLO Threshold						
Rising	V_{UVLO_RISING}		2.8	2.85	V	
Falling	$V_{UVLO_FALLING}$	2.5	2.55		V	
Hysteresis	V_{HYS}		0.25		V	
OSCILLATOR CIRCUIT						
Switching Frequency	f_{SW}	1.130 2.240	1.2 2.4	1.270 2.560	MHz MHz	$SYNC = low$ $SYNC = high$ (connect to $PVIN$)
SYNC Input						
Input Clock Range	f_{SYNC}	1.0		2.6	MHz	
Input Clock Minimum On Pulse Width	$t_{SYNC_MIN_ON}$	100			ns	
Input Clock Minimum Off Pulse Width	$t_{SYNC_MIN_OFF}$	100			ns	
Input Clock High Logic	$V_H(SYNC)$			1.3	V	
Input Clock Low Logic	$V_L(SYNC)$	0.4			V	
PRECISION ENABLING ($EN1, EN2$)						
High Level Threshold	V_{TH_H}	1.125	1.15	1.175	V	
Low Level Threshold	V_{TH_L}	1.025	1.05	1.075	V	
Shutdown Mode	V_{TH_S}	0.4			V	Internal circuitry disabled to achieve I_{STNDBY}
Pull-Down Resistance	R_{EN}		1.48		$M\Omega$	
BOOST REGULATOR						
Adjustable Positive Output Voltage	V_{POS}			35	V	
Feedback Voltage	V_{FB1}		0.8		V	
Feedback Voltage Accuracy		-0.5 -1.5		+0.5 +1.5	% %	$T_J = 25^{\circ}C$ $T_J = -40^{\circ}C$ to $+125^{\circ}C$
Feedback Bias Current	I_{FB1}			0.1	μA	
Overvoltage Protection Threshold	V_{OV1}		0.86		V	At $FB1$ pin
Load Regulation	$(\Delta V_{FB1}/V_{FB1})/\Delta I_{LOAD1}$		0.0003		%/mA	$I_{LOAD1}^1 = 5 mA$ to $150 mA$
Line Regulation	$(\Delta V_{FB1}/V_{FB1})/\Delta V_{PVIN}$		0.002		%/V	$V_{PVIN} = 2.85 V$ to $5.5 V$, $I_{LOAD1} = 50 mA$
Error Amplifier (EA) Transconductance	g_{M1}	260	300	340	$\mu A/V$	
Power FET On Resistance	$R_{DS(ON) BOOST}$		175		$m\Omega$	
Power FET Maximum Drain Source Voltage	$V_{DS(MAX) BOOST}$		39		V	
Current-Limit Threshold, Main Switch	$I_{LIM(BOOST)}$	1.0	1.1	1.3	A	
Minimum On Time			50		ns	
Minimum Off Time			25		ns	

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
INVERTING REGULATOR						
Adjustable Negative Output Voltage	V_{NEG}	-30			V	
Reference Voltage	V_{REF}		1.60		V	
Reference Voltage Accuracy		-0.5		+0.5	%	$T_J = 25^\circ\text{C}$
		-1.5		+1.5	%	$T_J = -40^\circ\text{C to } +125^\circ\text{C}$
Feedback Voltage	$V_{REF} - V_{FB2}$		0.8		V	
Feedback Voltage Accuracy		-0.5		+0.5	%	$T_J = 25^\circ\text{C}$
		-1.5		+1.5	%	$T_J = -40^\circ\text{C to } +125^\circ\text{C}$
Feedback Bias Current	I_{FB2}			0.1	μA	
Overvoltage Protection Threshold	V_{OV2}		0.74		V	At FB2 pin after soft start has completed
Load Regulation	$(\Delta(V_{REF} - V_{FB2}) / (V_{REF} - V_{FB2})) / I_{LOAD2}$		0.0004		%/mA	$I_{LOAD2} = 5 \text{ mA to } 75 \text{ mA}$
Line Regulation	$(\Delta(V_{REF} - V_{FB2}) / (V_{REF} - V_{FB2})) / V_{PVIN}$		0.003		%/V	$V_{PVIN} = 2.85 \text{ V to } 5.5 \text{ V}$, $I_{LOAD2} = 25 \text{ mA}$
EA Transconductance	g_{M2}	260	300	340	$\mu\text{A/V}$	
Power FET On Resistance	$R_{DS(ON) INVERTER}$		350		$\text{m}\Omega$	
Power FET Maximum Drain Source Voltage	$V_{DS(MAX) INVERTER}$		39		V	
Current-Limit Threshold, Main Switch	$I_{LIM (INVERTER)}$	600	660	750	mA	
Minimum On Time			60		ns	
Minimum Off Time			50		ns	
SOFT START						
Soft Start Timer for DC to DC Regulators	t_{SS}		4		ms	SS = open
			32		ms	SS resistor = 50 k Ω to GND
Hiccup Time	t_{HICCUP}		$8 \times t_{SS}$		ms	
THERMAL SHUTDOWN						
Threshold	T_{SHDN}		150		$^\circ\text{C}$	
Hysteresis	T_{HYS}		15		$^\circ\text{C}$	

¹ I_{LOADx} は、出力コンデンサの両端に接続された抵抗性負荷を流れる電流（ここで、x は昇圧レギュレータ負荷の場合は 1、反転レギュレータ負荷の場合は 2）。

絶対最大定格

表 3.

Parameter	Rating
PVIN, AVIN	-0.3 V to +6V
SW1	-0.3 V to +40 V
SW2	PVIN - 40 V to PVIN + 0.3 V
PGND, AGND	-0.3 V to +0.3 V
EN1, EN2, FB1, FB2, SYNC,	-0.3 V to +6 V
COMP1, COMP2, SLEW, SS, SEQ, VREF	-0.3 V to AVIN + 0.3 V
Operating Junction Temperature Range	-40°C to +125°C
Storage Temperature Range	-65°C to +150°C
Soldering Conditions	JEDEC J-STD-020

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、プリント回路基板（PCB）の設計と動作環境に直接関連しています。PCB の熱設計には細心の注意を払う必要があります。

θ_{JA} は、1 立方フィートの密閉管体内で測定された、自然対流でのジャンクションと周辺の間熱抵抗です。 θ_{JC} は、ジャンクションとケースの間熱抵抗です。 Ψ_{JT} は、ジャンクションとケースの間熱特性評価パラメータです。

表 4. 熱抵抗

Package Type	θ_{JA}	θ_{JC}	Ψ_{JT}	Unit
CB-20-14 ^{1,2}	50	0.54	0.13	C/W

¹ θ_{JA} と Ψ_{JT} は、レイアウトに関する検討事項セクションの推奨事項に従って露出パッドをグラウンド・プレーンに接続する 9 つのサーマル・ビアを設けた 4 層プリント回路基板（PCB）（2 つの信号プレーンと 2 つの電源プレーン）を基本としています。 θ_{JC} はパッケージの上面で測定した値であり、PCB には左右されません。アプリケーションのジャンクションからケースにかけての温度の計算には Ψ_{JT} の方が適しています。

² 表 4 に規定されている熱抵抗値は、JEDEC 仕様に基づいてシミュレーションが行われており、特に規定のない限り、JESD51-12 に従って使用する必要があります。

ESD に関する注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

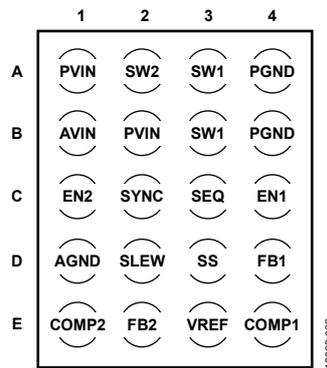


図 2. ピン配置 (上面図)

表 5. ピン機能の説明

ピン番号	記号	説明
A1, B2	PVIN	昇圧レギュレータの電源入力。
A2	SW2	反転レギュレータのスイッチング・ノード。
A3, B3	SW1	昇圧レギュレータのスイッチング・ノード。
A4, B4	PGND	昇圧レギュレータの電源グラウンド。
B1	AVIN	ADP5072 のシステム電源。
C1	EN2	反転レギュレータの高精度イネーブル。EN2 ピンは、反転レギュレータ出力をイネーブルするために内部高精度リファレンスと比較されます。
C2	SYNC	周波数設定および同期入力。スイッチング周波数を 2.4MHz に設定するには、SYNC ピンをハイにします。スイッチング周波数を 1.2MHz に設定するには、SYNC ピンをローにします。スイッチング周波数を同期するには、SYNC ピンを外部クロックに接続します。
C3	SEQ	起動シーケンス制御。個別の高精度イネーブル・ピン (ENx) を使用して V _{POS} /V _{NEG} を手動で起動するには、SEQ ピンをオープンのままにしておきます。EN2 ピンの電圧が上昇したときに V _{POS} /V _{NEG} を同時に起動するには、SEQ ピンを PVIN に接続します (必要な場合は、EN1 ピンを使用して内部リファレンスを先にイネーブルしてかまいません)。シーケンス制御によって起動する場合は、SEQ ピンをローにします。EN1 と EN2 のいずれを使用してもかまいません。対応する電源の方が先に起動します。もう一方のイネーブル・ピンはローのままにします。
C4	EN1	昇圧レギュレータの高精度イネーブル。EN1 ピンは、昇圧レギュレータ出力をイネーブルするために内部高精度リファレンスと比較されます。
D1	AGND	アナログ・グラウンド。
D2	SLEW	ドライバ段スルー・レート制御。SLEW ピンは、SW1 と SW2 のドライバのスルー・レートを設定します。最大スルー・レート (最大効率) を得るには、SLEW ピンをオープンのままにしてください。通常のスルー・レートにする場合は、SLEW ピンを PVIN に接続します。最小スルー・レート (最良ノイズ性能) にするには、SLEW ピンを AGND に接続します。
D3	SS	ソフト・スタート・プログラミング。ソフト・スタート時間を最小にするには SS ピンをオープン状態のままにします。ソフト・スタート時間を長くするには、SS ピンと AGND の間に抵抗を接続します。
D4	FB1	昇圧レギュレータの帰還入力。出力電圧をプログラムするには、昇圧レギュレータの出力コンデンサの正側と AGND の間に抵抗分圧器を接続します。
E1	COMP2	反転レギュレータの誤差アンプ補償。このピンと AGND の間に補償ネットワークを接続します。
E2	FB2	反転レギュレータの帰還入力。出力電圧をプログラムするには、反転レギュレータの出力コンデンサの負側と VREF の間に抵抗分圧器を接続します。
E3	VREF	反転レギュレータのリファレンス出力。VREF ピンと AGND の間に 1.0μF のセラミック・フィルタ・コンデンサを接続します。
E4	COMP1	昇圧レギュレータの誤差アンプ補償。このピンと AGND の間に補償ネットワークを接続します。

代表的な性能特性

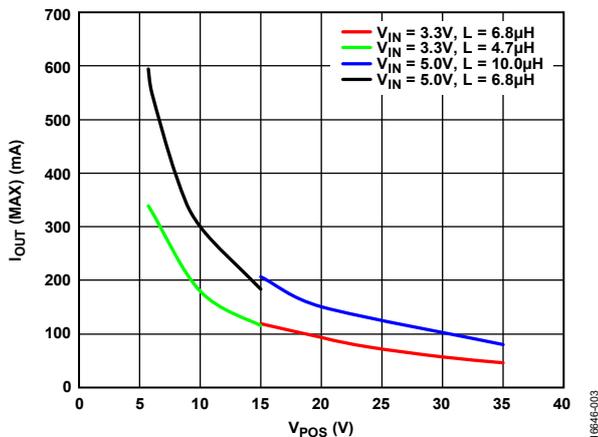


図 3. 昇圧レギュレータの最大出力電流 (I_{OUT}) と V_{POS} の関係、 $f_{SW} = 1.2\text{MHz}$ 、 $T_A = 25^\circ\text{C}$ 、 $I_{LIM(BOOST)}$ の 70% という目標値に基づいた値

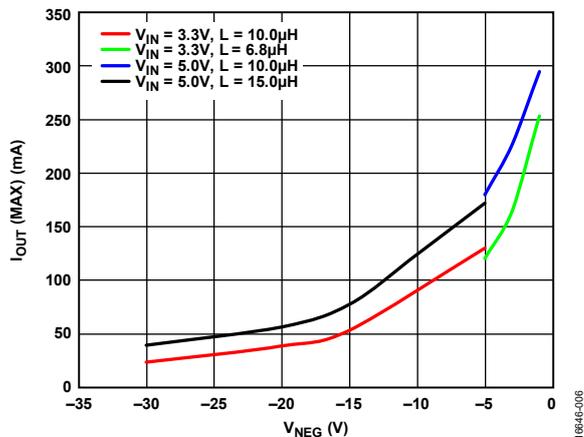


図 6. 反転レギュレータの最大出力電流 (I_{OUT}) と V_{NEG} の関係、 $f_{SW} = 1.2\text{MHz}$ 、 $T_A = 25^\circ\text{C}$ 、 $I_{LIM(INVERTER)}$ の 70% という目標値に基づいた値

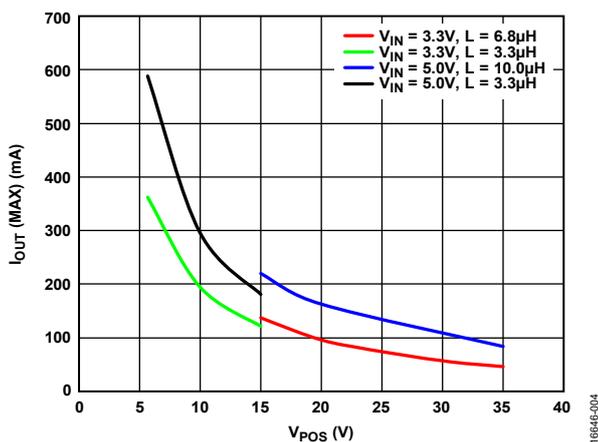


図 4. 昇圧レギュレータの最大出力電流 (I_{OUT}) と V_{POS} の関係、 $f_{SW} = 2.4\text{MHz}$ 、 $T_A = 25^\circ\text{C}$ 、 $I_{LIM(BOOST)}$ の 70% という目標値に基づいた値

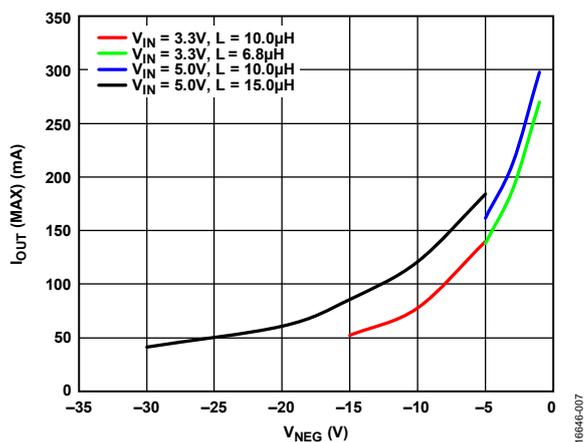


図 7. 反転レギュレータの最大出力電流 (I_{OUT}) と V_{NEG} の関係、 $f_{SW} = 2.4\text{MHz}$ 、 $T_A = 25^\circ\text{C}$ 、 $I_{LIM(INVERTER)}$ の 70% という目標値に基づいた値

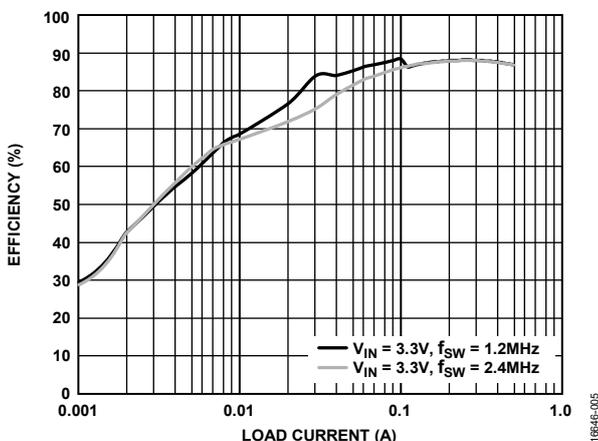


図 5. 昇圧レギュレータの効率と負荷電流の関係、 $V_{IN} = 3.3\text{V}$ 、 $V_{POS} = 5\text{V}$ 、 $T_A = 25^\circ\text{C}$

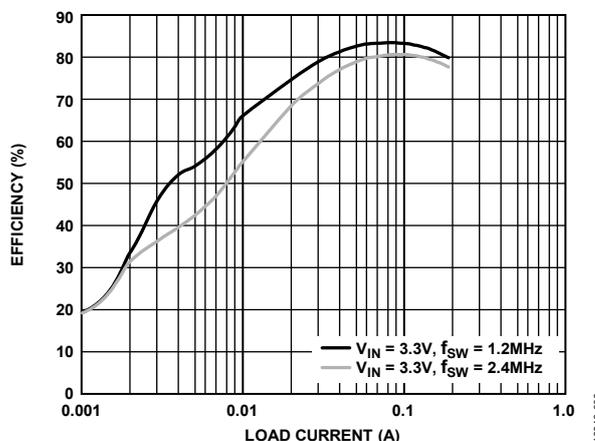


図 8. 反転レギュレータの効率と負荷電流の関係、 $V_{IN} = 3.3\text{V}$ 、 $V_{NEG} = -5\text{V}$ 、 $T_A = 25^\circ\text{C}$

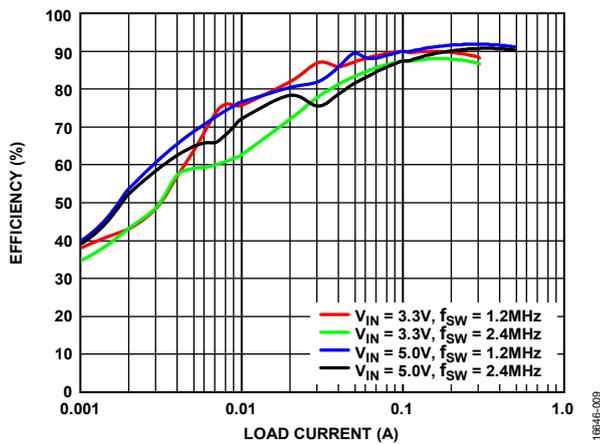


図 9. 昇圧レギュレータの効率と負荷電流の関係、 $V_{POS} = 9V$ 、 $T_A = 25^\circ C$

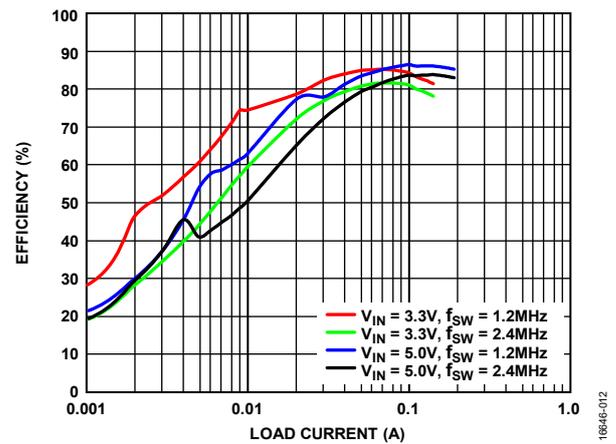


図 12. 反転レギュレータの効率と負荷電流の関係、 $V_{NEG} = -9V$ 、 $T_A = 25^\circ C$

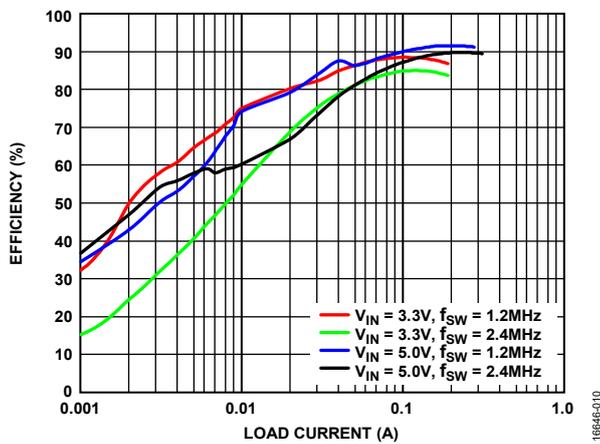


図 10. 昇圧レギュレータの効率と負荷電流の関係、 $V_{POS} = 15V$ 、 $T_A = 25^\circ C$

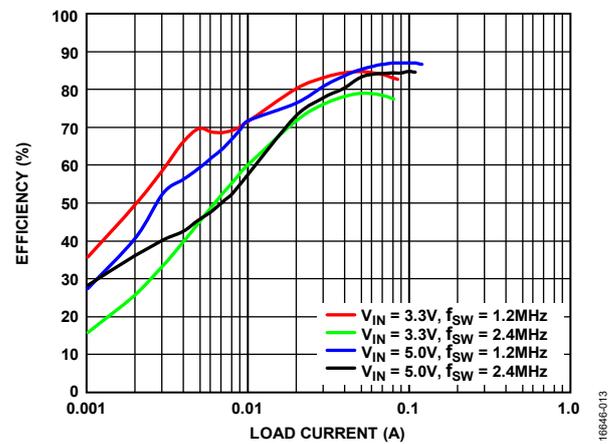


図 13. 反転レギュレータの効率と負荷電流の関係、 $V_{NEG} = -15V$ 、 $T_A = 25^\circ C$

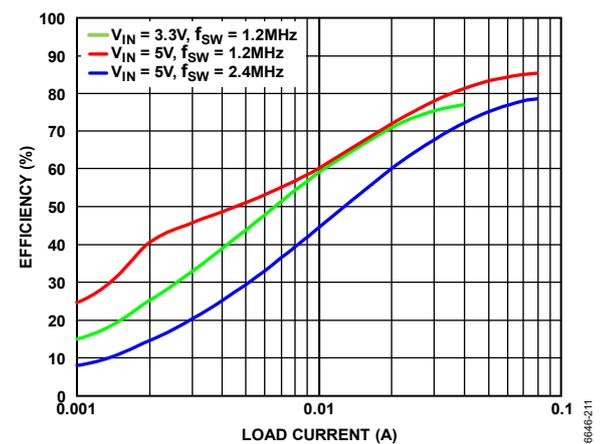


図 11. 昇圧レギュレータの効率と負荷電流の関係、 $V_{POS} = 35V$ 、 $T_A = 25^\circ C$

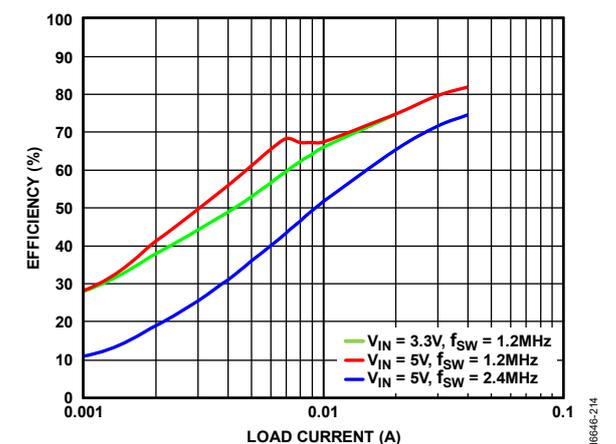


図 14. 反転レギュレータの効率と負荷電流の関係、 $V_{NEG} = -30V$ 、 $T_A = 25^\circ C$

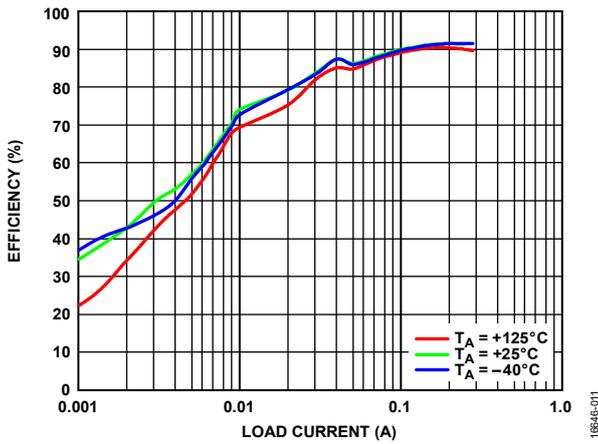


図 15. 全温度範囲での昇圧レギュレータの効率と負荷電流の関係、
 $V_{IN} = 5V$ 、 $V_{POS} = 15V$ 、 $f_{SW} = 1.2MHz$

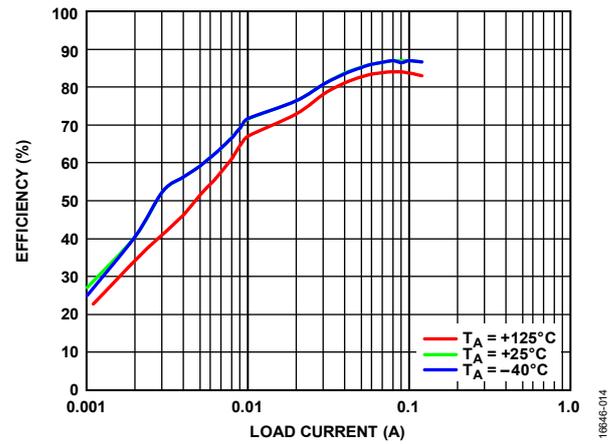


図 18. 全温度範囲での反転レギュレータの効率と負荷電流の関係、
 $V_{IN} = 5V$ 、 $V_{NEG} = -15V$ 、 $f_{SW} = 1.2MHz$

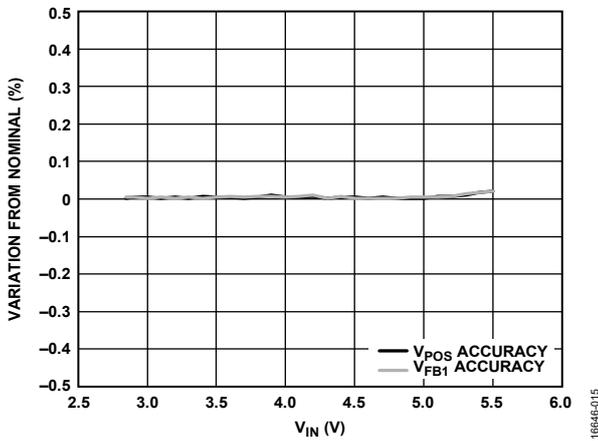


図 16. 昇圧レギュレータのライン・レギュレーション、
 $V_{POS} = 15V$ 、 $f_{SW} = 1.2MHz$ 、15mA 負荷、 $T_A = 25^\circ C$

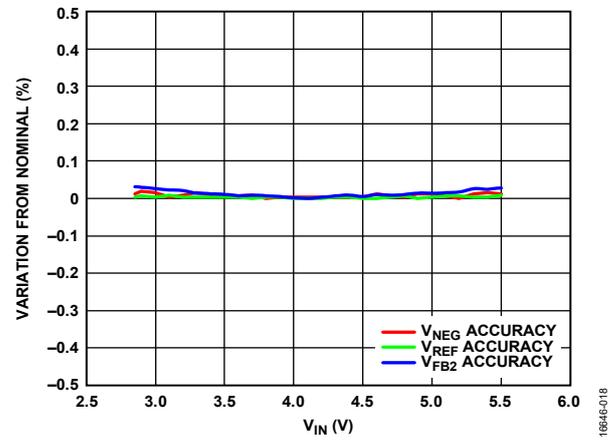


図 19. 反転レギュレータのライン・レギュレーション、
 $V_{NEG} = -15V$ 、 $f_{SW} = 1.2MHz$ 、15mA 負荷、 $T_A = 25^\circ C$

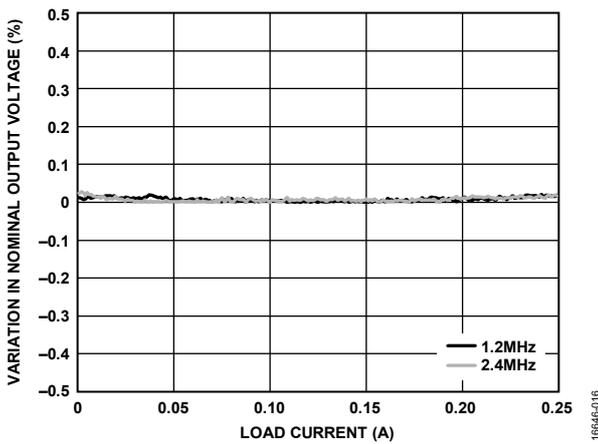


図 17. 昇圧レギュレータの負荷レギュレーション、
 $V_{IN} = 5V$ 、 $V_{POS} = 15V$

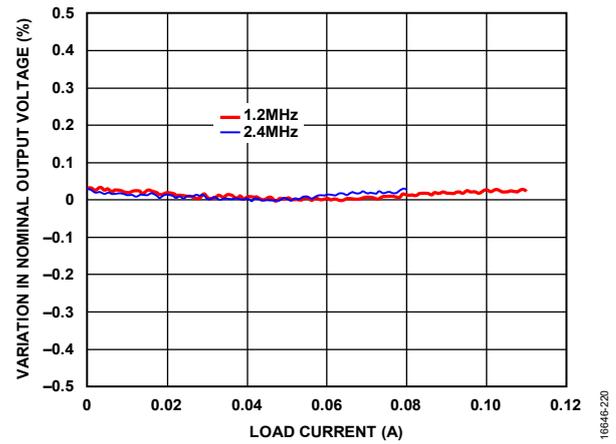


図 20. 反転レギュレータの負荷レギュレーション、
 $V_{IN} = 5V$ 、 $V_{NEG} = -15V$

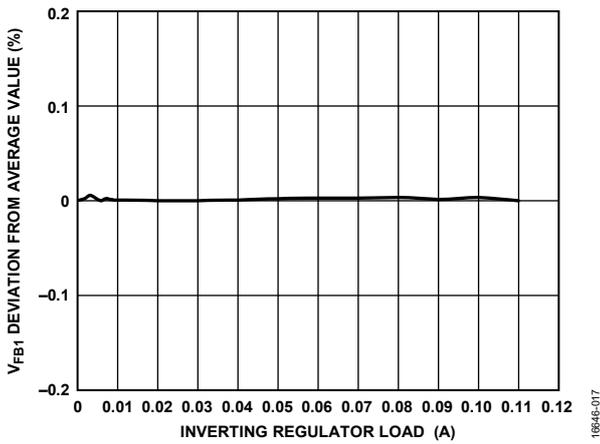


図 21. クロス・レギュレーション、昇圧レギュレータの V_{FB1} レギュレーション、 $V_{IN} = 5V$ 、 $V_{POS} = 15V$ 、 $V_{NEG} = -15V$ 、 $f_{SW} = 2.4MHz$ 、 $T_A = 25^\circ C$ 、昇圧レギュレータはテストのため連続導通モードと固定負荷で動作

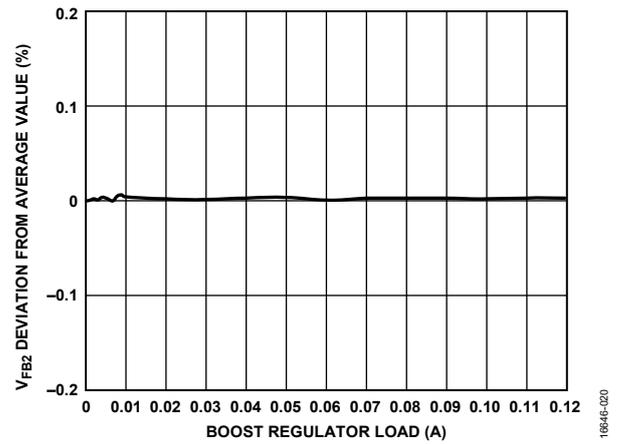


図 24. クロス・レギュレーション、反転レギュレータの V_{FB2} レギュレーション、 $V_{IN} = 5V$ 、 $V_{POS} = 15V$ 、 $V_{NEG} = -15V$ 、 $f_{SW} = 2.4MHz$ 、 $T_A = 25^\circ C$ 、反転レギュレータはテストのため連続導通モードと固定負荷で動作

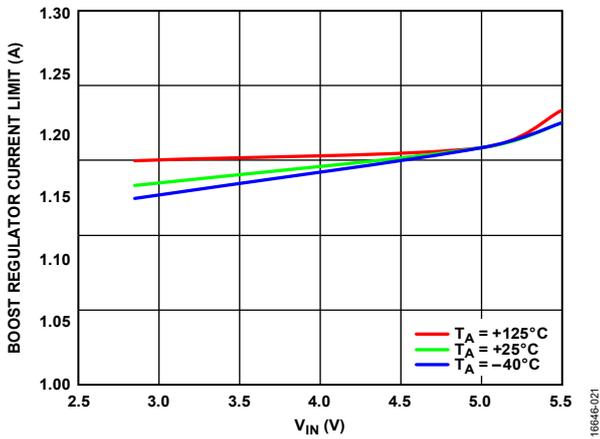


図 22. 全温度範囲での昇圧レギュレータの電流制限 (I_{LIMIT}) と入力電圧 (V_{IN}) の関係

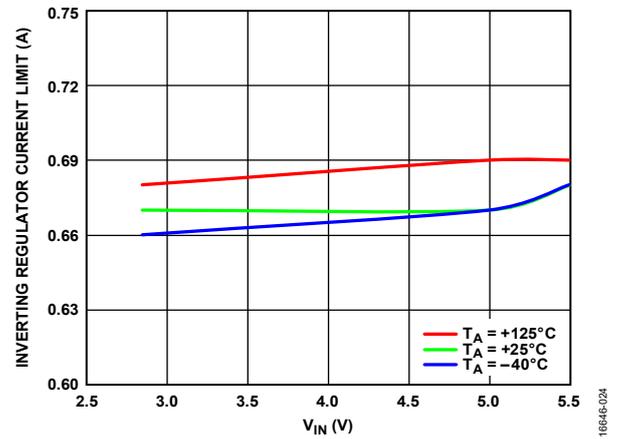


図 25. 全温度範囲での反転レギュレータの電流制限 (I_{LIMIT}) と入力電圧 (V_{IN}) の関係

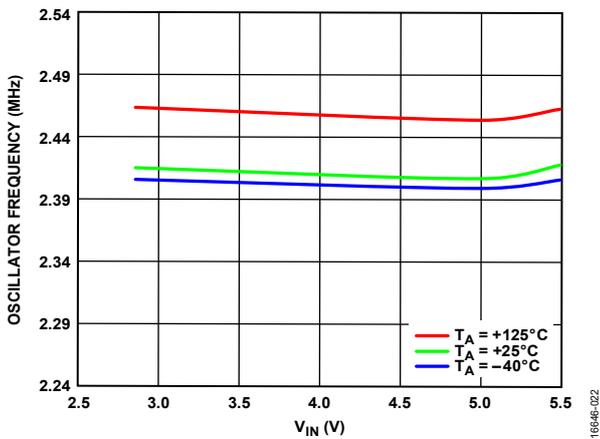


図 23. 全温度範囲での発振周波数と入力電圧 (V_{IN}) の関係、SYNC ピン = ハイ

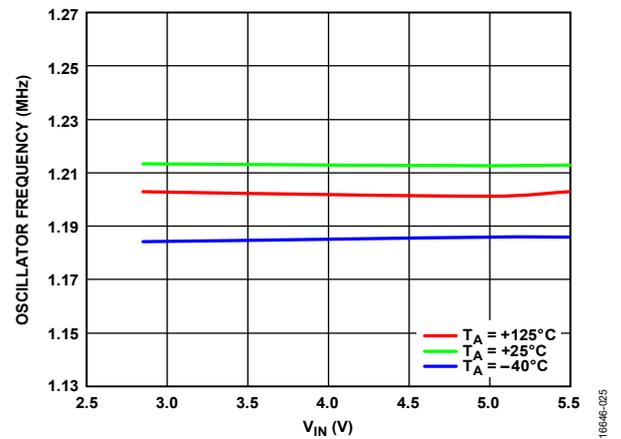


図 26. 全温度範囲での発振周波数と入力電圧 (V_{IN}) の関係、SYNC ピン = ロー

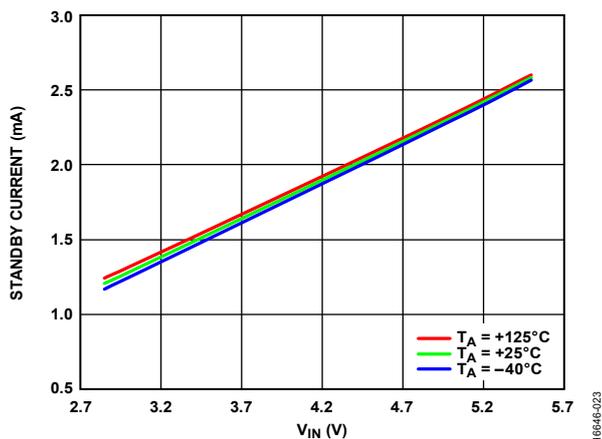


図 27. 全温度範囲でのスタンバイ電流と入力電圧 (V_{IN}) の関係、ENx ピンは両方ともシャットダウン閾値より低い

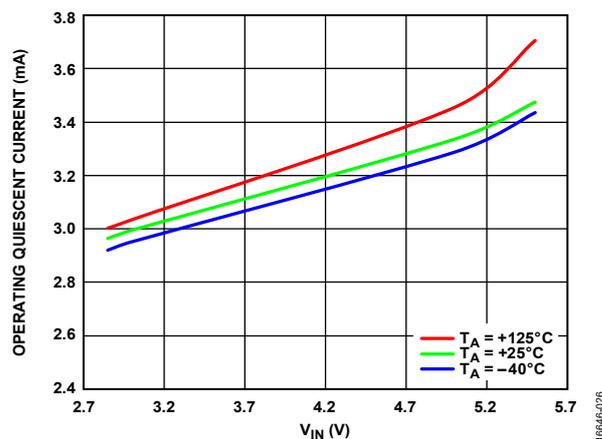


図 30. 全温度範囲での動作自己消費電流と入力電圧 (V_{IN}) の関係、ENx ピンは両方ともオン

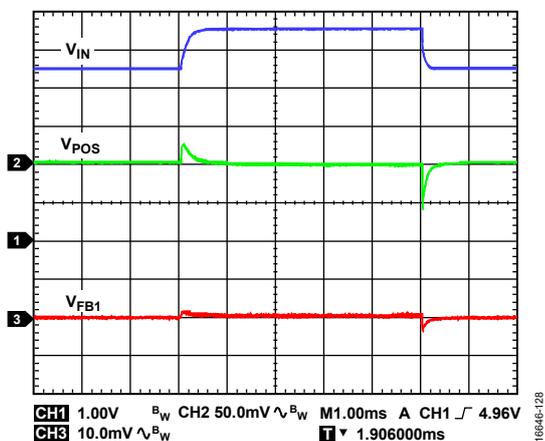


図 28. 昇圧レギュレータの入力過渡応答、 $V_{IN} = 4.5V$ から $5.5V$ へのステップ、 $V_{POS} = 15V$ 、 $R_{LOAD1} = 300\Omega$ 、 $f_{SW} = 2.4MHz$ 、 $T_A = 25^\circ C$

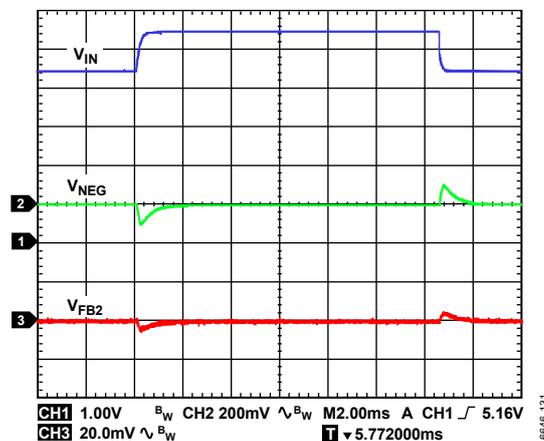


図 31. 反転レギュレータの入力過渡応答、 $V_{IN} = 4.5V$ から $5.5V$ へのステップ、 $V_{NEG} = -15V$ 、 $R_{LOAD2} = 300\Omega$ 、 $f_{SW} = 2.4MHz$ 、 $T_A = 25^\circ C$

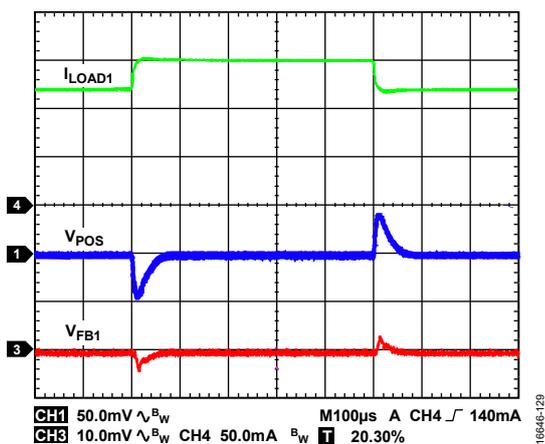


図 29. 昇圧レギュレータの負荷過渡応答、 $V_{IN} = 5V$ ステップ、 $V_{POS} = 15V$ 、 $I_{LOAD1} = 120mA$ から $150mA$ へのステップ、 $f_{SW} = 2.4MHz$ 、 $T_A = 25^\circ C$

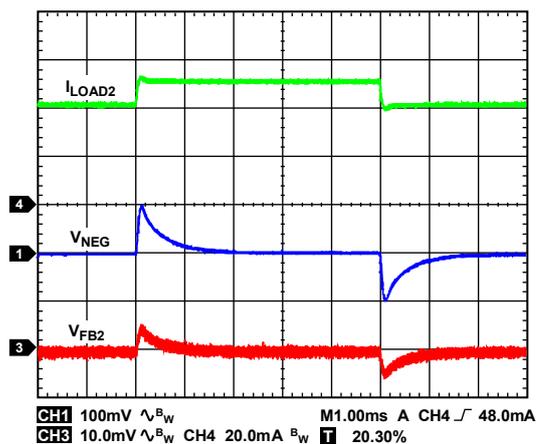


図 32. 反転レギュレータの負荷過渡応答、 $V_{IN} = 5V$ ステップ、 $V_{NEG} = -15V$ 、 $I_{LOAD2} = 35mA$ から $45mA$ へのステップ、 $f_{SW} = 2.4MHz$ 、 $T_A = 25^\circ C$

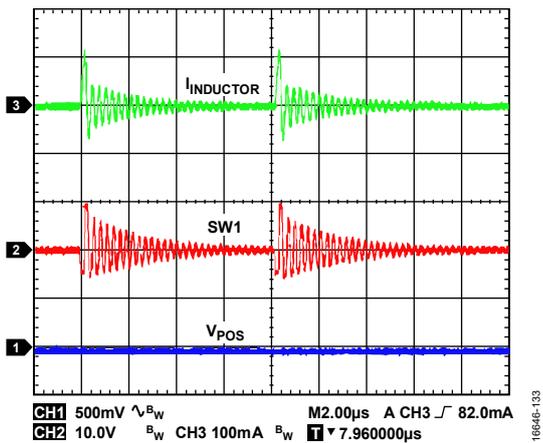


図 33. 昇圧レギュレータのスキップ・モード動作（インダクタ電流 ($I_{INDUCTOR}$)、スイッチ・ノード電圧、出力リップルを表示)、
 $V_{IN} = 12V$ 、 $V_{POS} = 15V$ 、 $I_{LOAD1} = 4mA$ 、 $f_{SW} = 2.4MHz$ 、 $T_A = 25^\circ C$

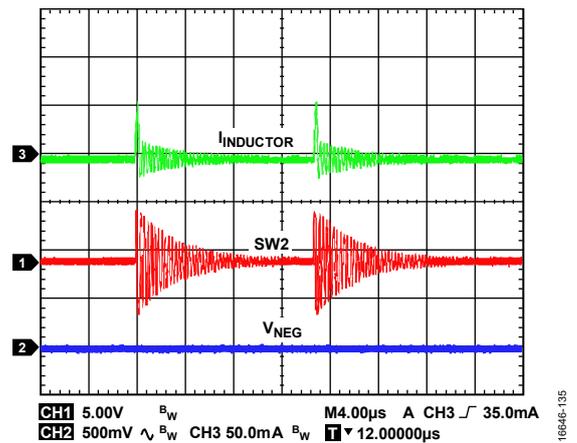


図 36. 反転レギュレータのスキップ・モード動作（インダクタ電流 ($I_{INDUCTOR}$)、スイッチ・ノード電圧、出力リップルを表示)、
 $V_{IN} = 5V$ 、 $V_{NEG} = -5V$ 、 $I_{LOAD2} = 0mA$ 、 $f_{SW} = 2.4MHz$ 、 $T_A = 25^\circ C$

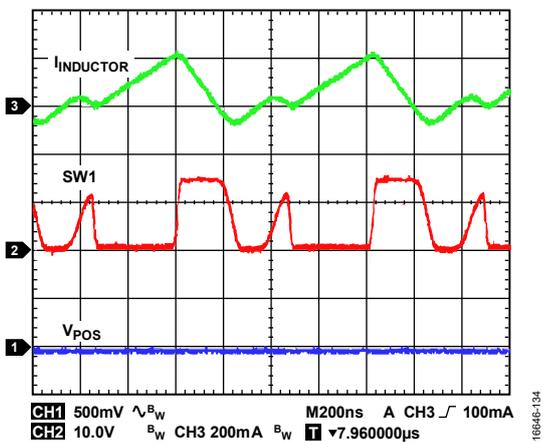


図 34. 昇圧レギュレータの不連続導通モード動作（インダクタ電流 ($I_{INDUCTOR}$)、スイッチ・ノード電圧、出力リップルを表示)、
 $V_{IN} = 5V$ 、 $V_{POS} = 15V$ 、 $I_{LOAD1} = 6mA$ 、 $f_{SW} = 2.4MHz$ 、 $T_A = 25^\circ C$

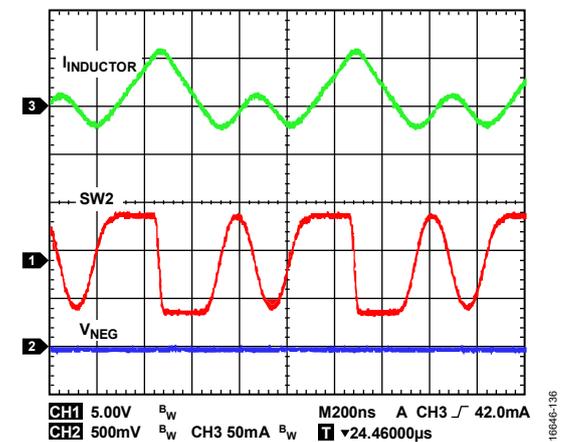


図 37. 反転レギュレータの不連続導通モード動作（インダクタ電流 ($I_{INDUCTOR}$)、スイッチ・ノード電圧、出力リップルを表示)、
 $V_{IN} = 5V$ 、 $V_{NEG} = -5V$ 、 $I_{LOAD2} = 6mA$ 、 $f_{SW} = 2.4MHz$ 、 $T_A = 25^\circ C$

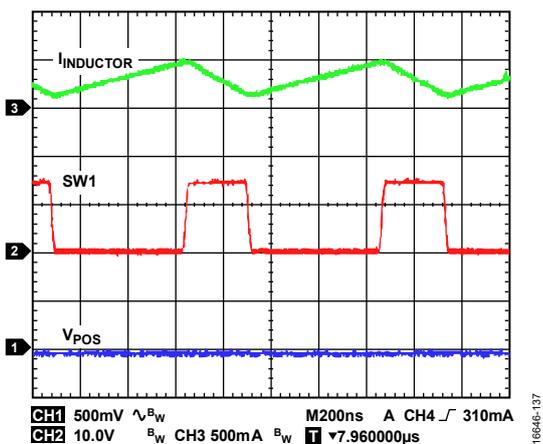


図 35. 昇圧レギュレータの連続導通モード動作（インダクタ電流 ($I_{INDUCTOR}$)、スイッチ・ノード電圧、出力リップルを表示)、
 $V_{IN} = 5V$ 、 $V_{POS} = 15V$ 、 $I_{LOAD1} = 90mA$ 、 $f_{SW} = 2.4MHz$ 、 $T_A = 25^\circ C$

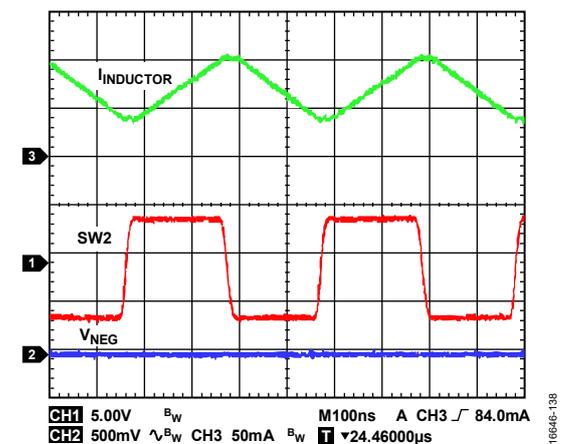


図 38. 反転レギュレータの連続導通モード動作（インダクタ電流 ($I_{INDUCTOR}$)、スイッチ・ノード電圧、出力リップルを表示)、
 $V_{IN} = 5V$ 、 $V_{NEG} = -5V$ 、 $I_{LOAD2} = 35mA$ 、 $f_{SW} = 2.4MHz$ 、 $T_A = 25^\circ C$

高精度イネーブル

ADP5072 には、昇圧レギュレータと反転レギュレータに対して、個別のイネーブル・ピンである EN1 と EN2 があります。イネーブル・ピンは、正確なリファレンス電圧を使用する高精度のイネーブル回路を備えています。このリファレンスにより、ADP5072 では、他の電源から容易にシーケンシングを行うことができます。また、抵抗分圧器を使用することにより、プログラマブル UVLO 入力として使用することも可能です。イネーブル・ピンはプルダウン抵抗を内蔵しています。この抵抗により、各レギュレータはピンがフロート状態のときデフォルトでオフになります。イネーブル・ピンの電圧が $V_{TH,H}$ リファレンス・レベルを超えると、レギュレータはイネーブルされます。

ソフト・スタート

ADP5072 の各レギュレータはソフト・スタート回路を内蔵しており、起動時に出力電圧を制御状態で上昇させることによって、突入電流を制限します。SS ピンをオープン状態にすると、ソフト・スタート時間が最短に設定されます。SS ピンと AGND の間に抵抗を接続すると、ソフト・スタート遅延を調整できます。遅延の長さは両方のレギュレータに共通です。

スルー・レート制御

ADP5072 は、出力ドライバのプログラマブル・スルー・レート制御回路を採用しています。図 40 に示すように、この回路はスイッチング・ノードのスルー・レートを低減するので、リングングと EMI が低減します。スルー・レートのプログラムには SLEW ピンを使います。このピンを PVIN ピンに接続すると通常モード、AGND ピンに接続すると低速モード、オープン状態のままにすると高速モードになります。この設定を使用すれば、ノイズに敏感なデバイスからオープンドレイン出力を使用して、ADC サンプルング中にスルー・レートを高速から低速に切り替えることができます。スルー・レート制御においては、効率と低 EMI のトレードオフが発生します。



図 40. 異なるスルー・レート設定でのスイッチング・ノード

電流制限保護

ADP5072 の昇圧レギュレータと反転レギュレータには、MOSFET スイッチを流れる順方向電流の大きさを制限する電流制限保護回路が組み込まれています。過負荷または短絡状態のときに、一定のクロック・サイクル数にわたってピーク・インダクタ電流が電流制限の閾値を上回ると、レギュレータがヒカップ・モードに移行します。レギュレータはスイッチングを停止して t_{HICCUP} 経過後に新しいソフト・スタート・サイクルで再開し、過電流状態が解消されるまでこれを繰り返します。

過電圧保護

昇圧レギュレータと反転レギュレータの FB1 ピンおよび FB2 ピンは、過電圧保護の仕組みを備えています。昇圧レギュレータでは、FB1 ピンの電圧が V_{ov1} の閾値を超えると、電圧が閾値より再び低くなるまで SW1 のスイッチングは停止します。このレギュレータでは、この機能が永続的に有効です。反転レギュレータでは、FB2 ピンの電圧が V_{ov2} の閾値より低くなると、電圧が閾値より高くなるまでスイッチングは停止します。この機能は、ソフト・スタート時間が経過すると有効になります。

サーマル・シャットダウン

ADP5072 のジャンクション温度が T_{SHDN} より高くなると、サーマル・シャットダウン回路によってデバイスはオフになります。ジャンクション温度が非常に高くなってしまう原因としては、長時間にわたる大電流での動作、不適切な回路基板設計、高い周囲温度などが考えられます。サーマル・シャットダウンが発生すると、チップ上の温度が T_{SHDN} から T_{HYS} を引いた値より低くなるまで、ADP5072 は動作状態に戻りません。サーマル・シャットダウンから回復するときは、イネーブルされたチャンネルごとにソフト・スタートが実行されます。

起動シーケンス

ADP5072 は、様々なシステム条件を満たす柔軟な起動シーケンスを実装しています。表 7 で説明しているように、3 つの異なるイネーブル・モードを SEQ ピンを介して実装できます。

表 7. SEQ ピンの設定

SEQ Pin	Description
Open	Manual enable mode
PVIN	Simultaneous enable mode
Low	Sequential enable mode

手動イネーブル・モードを設定するには、SEQ ピンをオープンのままにします。昇圧レギュレータと反転レギュレータは、それぞれの高精度イネーブル・ピンから別々に制御されます。

同時イネーブル・モードを設定するには、SEQ ピンを PVIN ピンに接続します。EN2 ピンがハイになると、両方のレギュレータが同時に起動します。必要に応じて、EN1 ピンのイネーブル機能を使用して、内部リファレンスを先にイネーブルしてから出力をイネーブルしてもかまいません。同時イネーブル・モードのタイミングを図 41 に示します。

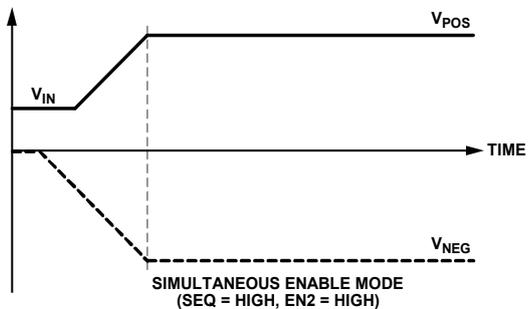


図 41. 同時イネーブル・モード

順次イネーブル・モードを設定するには、SEQ ピンをローにします。このモードでは、EN1 ピンまたは EN2 ピンを使用して、VPOS または VNEG を先にイネーブルできます。他方のピンはローのままにします。1 次電源がソフト・スタートを完了して、その帰還電圧が目標値の約 85%に達すると、2 次電源がイネーブルされます。順次イネーブル・モードのタイミングを図 42 に示します。

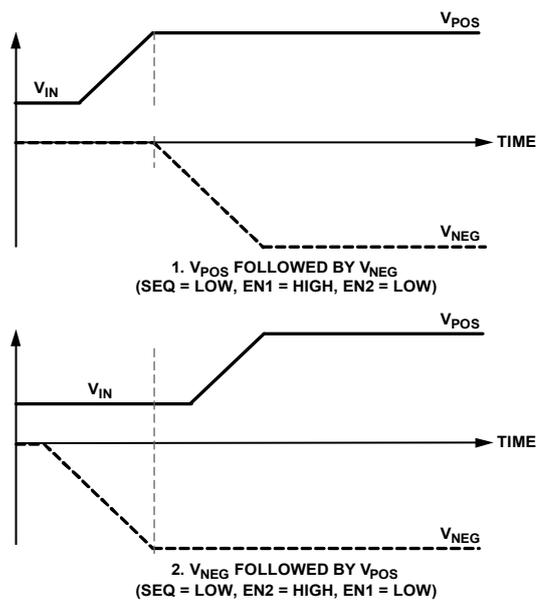


図 42. 順次イネーブル・モード

アプリケーション情報

部品の選択

帰還抵抗

ADP5072 は、昇圧レギュレータと反転レギュレータの両方で調整可能な出力電圧を供給します。出力電圧は外付け抵抗分圧器によって設定しますが、この分圧器出力は、該当する帰還リファレンス電圧 (V_{FB1} または V_{FB2}) と等しくする必要があります。帰還バイアス電流による出力電圧精度の低下を制限するため、分圧器を流れる電流は I_{FB1} または I_{FB2} の 10 倍以上にしてください。

昇圧レギュレータの正出力は次式により設定します。

$$V_{POS} = V_{FB1} \times \left(1 + \frac{R_{FT1}}{R_{FB1}} \right)$$

ここで、

V_{POS} は正の出力電圧、

V_{FB1} は FB1 のリファレンス電圧、

R_{FT1} は V_{POS} と FB1 の間の帰還抵抗、

R_{FB1} は FB1 と AGND の間の帰還抵抗です。

反転レギュレータの負出力は次式により設定します。

$$V_{NEG} = V_{FB2} - \frac{R_{FT2}}{R_{FB2}} (V_{REF} - V_{FB2})$$

ここで、

V_{NEG} は負の出力電圧、

V_{FB2} は FB2 のリファレンス電圧、

R_{FT2} は V_{NEG} と FB2 の間の帰還抵抗、

R_{FB2} は FB2 と VREF の間の帰還抵抗、

V_{REF} は VREF ピンのリファレンス電圧です。

表 8. 推奨帰還抵抗値

Desired Output Voltage (V)	Boost Regulator			Inverting Regulator		
	R_{FT1} (M Ω)	R_{FB1} (k Ω)	Calculated Output Voltage (V)	R_{FT2} (M Ω)	R_{FB2} (k Ω)	Calculated Output Voltage (V)
±4.2	0.432	102	4.188	0.715	115	-4.174
±5	0.604	115	5.002	1.15	158	-5.023
±9	1.24	121	8.998	1.62	133	-8.944
±12	1.4	100	12.000	1.15	71.5	-12.067
±13	2.1	137	13.063	2.8	162	-13.027
±15	2.43	137	14.990	2.32	118	-14.929
±18	2.15	100	18.000	2.67	113	-18.103
±20	2.55	107	19.865	2.94	113	-20.014
±24	3.09	107	23.903	3.16	102	-23.984
±30	3.65	100	30.000	4.12	107	-30.004

出力コンデンサ

出力コンデンサの値を大きくすると、出力電圧リップルが減少して負荷過渡応答が改善されます。この値を選ぶ時は、出力電圧の DC バイアスによる容量損失を考慮することも重要です。

セラミック・コンデンサは、温度や印加する電圧に対して異なる動作を示す、様々な誘電体で製造されています。必要な温度範囲と DC バイアス条件に対して最小容量を確保するため、適切な誘電体を使用したコンデンサを選ぶ必要があります。最適な性能を得るには、電圧定格が（出力に応じて）25V または 50V の X5R または X7R 誘電体を推奨します。Y5V および Z5U 誘電体は温度特性と DC バイアス特性に劣るので、DC/DC コンバータに使用することは推奨できません。

温度、部品公差、電圧による容量の変動を考慮に入れ、以下の式を使って最も厳しい条件の容量を計算してください。

$$C_{EFFECTIVE} = C_{NOMINAL} \times (1 - TEMPCO) \times (1 - DCBIASCO) \times (1 - Tolerance)$$

ここで、

$C_{EFFECTIVE}$ は動作電圧における実効容量、 $C_{NOMINAL}$ はデータシートに記載の公称容量、 $TEMPCO$ は最も厳しい条件のコンデンサ温度係数、 $DCBIASCO$ は出力電圧における DC バイアス係数デレディング、 $Tolerance$ は最も厳しい条件の部品公差です。

デバイスの性能を確保するには、DC バイアス、温度、誤差がコンデンサの動作におよぼす影響をアプリケーションごとに評価することが不可欠です。

出力電圧リップルを最小限に抑えるには、等価直列抵抗 (ESR) と等価直列インダクタンス (ESL) の小さいものが適しています。

大きい出力コンデンサを使用すると、起動時に電流制限値に到達しないように、ソフト・スタート時間を長くすることが必要になる場合があります。性能とサイズのバランスが絶妙な 10 μ F のコンデンサを推奨します。

入力コンデンサ

入力コンデンサは、値が大きい方が、入力電圧リップルを減らし過渡応答を改善する上で有効です。

電源ノイズを最小限に抑えるため、AVIN ピンと PVIN ピンのできるだけ近くに入力コンデンサを配置します。低 ESR コンデンサの使用を推奨します。

安定性を確保するのに必要な実効容量は最小 10 μ F です。電源ピンを個別にデカップリングする場合は、電流制限に到達しないように、PVIN ピンに 5.6 μ F 以上のコンデンサを使用し、AVIN ピンに 3.3 μ F 以上のコンデンサを使用することを推奨します。ここに示す最小値では、アプリケーションに依存し、考慮する必要がある DC バイアス、温度、許容誤差の影響は除外されています。

VREF コンデンサ

VREF ピンと AGND の間に 1.0 μ F のセラミック・コンデンサ (C_{VREF}) が必要です。

ソフト・スタート抵抗

SS ピンと AGND ピンの間に抵抗を接続して、ソフト・スタート時間を長くすることができます。ソフト・スタート時間は、この抵抗によって 4ms (268k Ω) ~ 32ms (50k Ω) の範囲に設定できます。SS ピンをオープン状態のままにすると最短の 4ms になります。図 43 にこの動作を示します。次式を使用して、ソフト・スタート時間を計算します。

$$t_{SS} = 38.4 \times 10^{-3} - 1.28 \times 10^{-7} \times R_{SS} (\Omega)$$

ここで、50k Ω \leq R_{SS} \leq 268k Ω です。

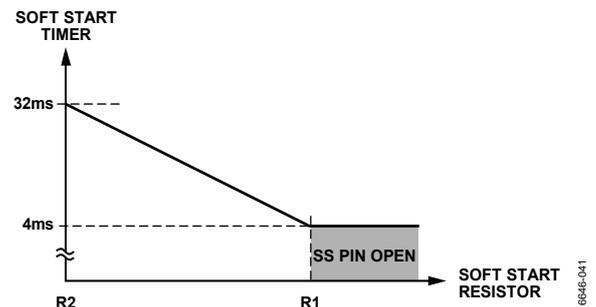


図 43. ソフト・スタート動作

ダイオード

V_{POS} と V_{NEG} のダイオード (それぞれ D1 および D2) としては、接合容量の小さいショットキー・ダイオードを推奨します。出力電圧やスイッチング周波数が高い場合は接合容量が効率に大きく影響しますが、特に高スイッチング周波数ではその傾向が顕著です。また、容量の大きいダイオードはスイッチング・ノイズも大きくなります。出力電圧が 5V よりも大きい場合は、40pF 未満の接合容量のダイオードを使用することを推奨します。

昇圧レギュレータ用のインダクタの選択

インダクタはパワー・スイッチがオンの時はエネルギーを蓄積し、オフの時は出力整流器を通じてそのエネルギーを出力に転送します。小さいインダクタ電流リップルと効率の間でトレードオフのバランスをとるには、インダクタンス値を 1 μ H ~ 22 μ H の範囲にすることを推奨します。一般に、物理的サイズが同じであれば、インダクタンス値が小さいほど飽和電流が大きく、直列抵抗が小さくなります。しかし、インダクタンスを小さくするとピーク電流が大きくなります。これは効率を低下させ、入力または出力リップル、もしくはその両方を増大させる結果となります。インダクタのリップル電流のピーク to ピーク値がアプリケーションでの最大 DC 入力電流の 30% に近いと、通常は最適なバランスが得られます。

連続導通モード (CCM) 動作でのインダクタ・リップル電流の場合、スイッチのデューティ・サイクル (DUTY₁) は、入力電圧 (V_{IN}) と出力電圧 (V_{POS}) から次式を使用して求めます。

$$DUTY_1 = \left(\frac{V_{POS} - V_{IN} + V_{DIODE1}}{V_{POS} + V_{DIODE1}} \right)$$

ここで、V_{DIODE1} はショットキー・ダイオード (D1) の順方向電圧降下です。

CCM での DC 入力電流 (I_{IN}) は、次式を使用して求めることができます。

$$I_{IN} = \frac{I_{OUT1}}{(1 - DUTY_1)}$$

更に、デューティ・サイクル (DUTY₁) とスイッチング周波数 (f_{SW}) を使用して、次式によってオン時間 (t_{ON1}) を求めます。

$$t_{ON1} = \frac{DUTY_1}{f_{SW}}$$

定常状態におけるインダクタ・リップル電流 (ΔI_{L1}) は次式で得られます。

$$\Delta I_{L1} = \frac{V_{IN} \times t_{ON1}}{L1}$$

インダクタンス値 (L1) は次式で求めます。

$$L1 = \frac{V_{IN} \times t_{ON1}}{\Delta I_{L1}}$$

インダクタ・リップル電流を最大 DC 入力電流の 30% と仮定すると、次式が得られます。

$$L1 = \frac{V_{IN} \times t_{ON1} \times (1 - DUTY_1)}{0.3 \times I_{OUT1}}$$

ピーク・インダクタ電流 (最大入力電流+インダクタ・リップル電流の 1/2) は、インダクタの定格飽和電流より小さくなるようにしてください。同様に、インダクタの最大定格実効値電流は、レギュレータに流れ込む最大 DC 入力電流より大きくなるようにしてください。

ADP5072 の昇圧レギュレータを 50% より高いデューティ・サイクルにして CCM で動作させた場合、電流モード・ループを安定させるためにスロープ補償が必要です。このスロープ補償は ADP5072 に組み込まれています。安定した電流モード動作を実現するため、次式により、選択したインダクタンスがアプリケーション・パラメータの計算上の最小インダクタンス (L_{MINI}) 以上であることを確認してください。

$$L1 > L_{MINI} = V_{IN} \times \left(\frac{0.13}{(1 - DUTY_1)} - 0.16 \right) (\mu H)$$

表 10 に、ADP5072 の昇圧レギュレータでの使用が推奨される一連のインダクタを示します。

反転レギュレータ用のインダクタの選択

インダクタはパワー・スイッチがオンの時はエネルギーを蓄積し、オフの時は出力整流器を通じてそのエネルギーを出力に転送します。小さいインダクタ電流リップルと効率の間にトレードオフのバランスをとるには、インダクタンス値を 1 μH ~ 22 μH の範囲にすることを推奨します。一般に、物理的サイズが同じであれば、インダクタンス値が小さいほど飽和電流が大きく、直列抵抗が小さくなります。しかし、インダクタンスを小さくするとピーク電流が大きくなります。これは効率を低下させ、入力または出力リップル、もしくはその両方を増大させる結果となります。インダクタのリップル電流のピーク to ピーク値がインダクタ内における最大 DC 電流の 30% に近いと、通常は最適なバランスが得られます。

連続導通モード (CCM) 動作でのインダクタ・リップル電流の場合、スイッチのデューティ・サイクル (DUTY₂) は、入力電圧 (V_{IN}) と出力電圧 (V_{NEG}) から次式を使用して求めます。

$$DUTY_2 = \left(\frac{|V_{NEG}| + V_{DIODE2}}{V_{IN} + |V_{NEG}| + V_{DIODE2}} \right)$$

ここで、V_{DIODE2} はショットキー・ダイオード (D2) の順方向電圧降下です。

CCM でのインダクタの DC 電流 (I_{L2}) は、次式を使用して求めることができます。

$$I_{L2} = \frac{I_{OUT2}}{(1 - DUTY_2)}$$

更に、デューティ・サイクル (DUTY₂) とスイッチング周波数 (f_{SW}) を使用して、次式によってオン時間 (t_{ON2}) を求めます。

$$t_{ON2} = \frac{DUTY_2}{f_{SW}}$$

定常状態におけるインダクタ・リップル電流 (ΔI_{L2}) は次式で得られます。

$$\Delta I_{L2} = \frac{V_{IN} \times t_{ON2}}{L2}$$

インダクタンス値 (L2) は次式によって求めます。

$$L2 = \frac{V_{IN} \times t_{ON2}}{\Delta I_{L2}}$$

インダクタ・リップル電流をインダクタ内における最大 DC 電流の 30% と仮定すると、次式が得られます。

$$L2 = \frac{V_{IN} \times t_{ON2} \times (1 - DUTY_2)}{0.3 \times I_{OUT2}}$$

ピーク・インダクタ電流 (最大入力電流+インダクタ・リップル電流の 1/2) は、インダクタの定格飽和電流より小さくなるようにしてください。同様に、インダクタの最大定格実効値電流は、レギュレータに流れ込む最大 DC 入力電流より大きくなるようにしてください。

ADP5072 の反転レギュレータを 50%より高いデューティ・サイクルにして CCM で動作させた場合、電流モード・ループを安定させるためにスロープ補償が必要です。安定した電流モード動作を実現するため、次式により、選択したインダクタンスがアプリケーション・パラメータの計算上の最小インダクタンス (L_{MIN2}) 以上であることを確認してください。

$$L2 > L_{MIN2} = V_{IN} \times \left(\frac{0.13}{(1 - DUTY_2)} - 0.16 \right) \quad (\mu\text{H})$$

表 11 に、ADP5072 の反転レギュレータでの使用が推奨される一連のインダクタを示します。

ループ補償

ADP5072 では、外付け部品を使用してレギュレータ・ループを補償し、特定アプリケーションのためにループ動作を最適化することができます。

昇圧レギュレータ

昇圧コンバータは、好ましくない右半平面ゼロをレギュレーション帰還ループで生成します。この帰還ループでは、クロスオーバー周波数が右半平面ゼロの周波数よりも大幅に低くなるようにレギュレータを補償する必要があります。右半平面ゼロは、次式により求められます。

$$f_{z1}(RHP) = \frac{R_{LOAD1}(1 - DUTY)^2}{2\pi \times L1}$$

ここで、 $f_{z1}(RHP)$ は右半平面ゼロの周波数、 R_{LOAD1} は等価負荷抵抗、つまり出力電圧を負荷電流で割った値です。

$$DUTY_1 = \left(\frac{V_{POS} - V_{IN} + V_{DIODE1}}{V_{POS} + V_{DIODE1}} \right)$$

ここで、 V_{DIODE1} はショットキー・ダイオード (D1) の順方向電圧降下です。

レギュレータを安定させるには、レギュレータのクロスオーバー周波数が右半平面ゼロの周波数の 1/10 以下となるようにしてください。

昇圧レギュレータのループ・ゲインは次式で表されます。

$$A_{VLI} = \frac{V_{FBI}}{V_{POS}} \times \frac{V_{IN}}{V_{POS}} \times g_{MI} \times \left| R_{OUT1} \parallel Z_{COMP1} \right| \times g_{CSI} \times \left| Z_{OUT1} \right|$$

ここで、 A_{VLI} はループ・ゲイン、 V_{FBI} は帰還レギュレーション電圧、 V_{POS} は正の安定化出力電圧、 V_{IN} は入力電圧、 g_{MI} は誤差アンプのトランスコンダクタンス・ゲイン、 R_{OUT1} は誤差アンプの出力インピーダンスで値は 33MΩ、 Z_{COMP1} は COMP1 と AGND の間の直列抵抗/コンデンサ (RC) ネットワークのインピーダンス、 g_{CSI} は、電流検出トランスコンダクタンス・ゲイン (インダクタ電流を COMP1 の電圧で割った値) で、ADP5072 によって内部で 6.25A/V に設定されています。 Z_{OUT1} は出力コンデンサと並列に接続された負荷のインピーダンスです。

クロスオーバー周波数 (f_{C1}) を求めるときは、その周波数での補償インピーダンス (Z_{COMP1}) は主に抵抗 R_{C1} によって決まり、出力インピーダンス (Z_{OUT1}) は主に出力コンデンサ (C_{OUT1}) のインピーダンスによって決まることに留意することが重要です。したがって、クロスオーバー周波数を求める場合、(クロスオーバー周波数の定義による) 式は次のように簡略化されま

$$\left| A_{VLI} \right| = \frac{V_{FBI}}{V_{POS}} \times \frac{V_{IN}}{V_{POS}} \times g_{MI} \times R_{C1} \times g_{CSI} \times \frac{1}{2\pi \times f_{C1} \times C_{OUT1}} = 1$$

ここで、 f_{C1} はクロスオーバー周波数です。

R_{C1} を求めるには、次式を使用します。

$$R_{C1} = \frac{2\pi \times f_{C1} \times C_{OUT1} \times (V_{POS})^2}{V_{FBI} \times V_{IN} \times g_{MI} \times g_{CSI}}$$

ここで、 $g_{CSI} = 6.25 \text{ A/V}$ です。

V_{FBI} と g_{MI} に代表値を使用すると、次の結果が得られます。

$$R_{C1} = \frac{4188 \times f_{C1} \times C_{OUT1} \times (V_{POS})^2}{V_{IN}}$$

精度を向上させるには、 R_{C1} を計算するとき、デバイスが動作する DC バイアス条件下で想定される出力容量の値 C_{OUT1} を使用することを推奨します。

補償抵抗が分かったら、補償コンデンサおよび抵抗 (C_{C1} および R_{C1}) によって形成されるゼロを、クロスオーバー周波数の 1/4 に設定します。つまり、次のような関係が成り立ちます。

$$C_{C1} = \frac{2}{\pi \times f_{C1} \times R_{C1}}$$

ここで、 C_{C1} は補償コンデンサの値です。

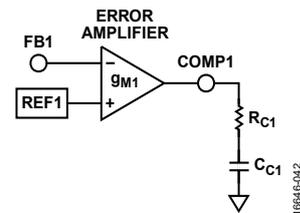


図 44. 補償部品

反転レギュレータ

反転コンバータは、昇圧コンバータと同様に、好ましくない右半平面ゼロをレギュレーション帰還ループで生成します。この帰還ループでは、クロスオーバー周波数が右半平面ゼロの周波数よりも大幅に低くなるようにレギュレータを補償する必要があります。右半平面ゼロの周波数は次式により求められます。

$$f_{z2}(RHP) = \frac{R_{LOAD2}(1 - DUTY_2)^2}{2\pi \times L2 \times DUTY_2}$$

ここで、 $f_{z2}(RHP)$ は右半平面ゼロの周波数、 R_{LOAD2} は等価負荷抵抗、つまり出力電圧を負荷電流で割った値です。

$$DUTY_2 = \left(\frac{|V_{NEG}| + V_{DIODE2}}{V_{IN} + |V_{NEG}| + V_{DIODE2}} \right)$$

ここで、 V_{DIODE2} はショットキー・ダイオード (D2) の順方向電圧降下です。

レギュレータを安定させるには、レギュレータのクロスオーバー周波数が右半平面ゼロの周波数の 1/10 以下となるようにしてください。

反転レギュレータのループ・ゲインは次式で表されます。

$$A_{VL2} = \frac{V_{FB2}}{|V_{NEG}|} \times \frac{V_{IN}}{(V_{IN} + 2 \times |V_{NEG}|)} \times g_{M2} \times$$

$$|R_{OUT2} \parallel Z_{COMP2}| \times g_{CS2} \times |Z_{OUT2}|$$

ここで、 A_{VL2} はループ・ゲイン、 V_{FB2} は帰還レギュレーション電圧、 V_{NEG} は負の安定化出力電圧、 V_{IN} は入力電圧、 g_{M2} は誤差アンプのトランスコンダクタンス・ゲイン、 R_{OUT2} は誤差アンプの出力インピーダンスで値は 33MΩ、 Z_{COMP2} は COMP2 と AGND の間の直列 RC ネットワークのインピーダンス、 g_{CS2} は、電流検出トランスコンダクタンス・ゲイン (インダクタ電流を COMP2 の電圧で割った値) で、ADP5072 によって内部で 6.25A/V に設定されています。 Z_{OUT2} は出力コンデンサと並列に接続された負荷のインピーダンスです。

クロスオーバー周波数を求めるときは、その周波数での補償インピーダンス (Z_{COMP2}) は主に抵抗 R_{C2} によって決まり、出力インピーダンス (Z_{OUT2}) は主に出力コンデンサ C_{OUT2} のインピーダンスによって決まることに留意することが重要です。したがって、クロスオーバー周波数を求める場合、(クロスオーバー周波数の定義による) 式は次のように簡略化されます。

$$|A_{VL2}| = \frac{V_{FB2}}{|V_{NEG}|} \times \frac{V_{IN}}{(V_{IN} + 2 \times |V_{NEG}|)} \times g_{M2} \times R_{C2} \times g_{CS2} \times \frac{1}{2\pi \times f_{C2} \times C_{OUT2}} = 1$$

ここで、 f_{C2} はクロスオーバー周波数です。 R_{C2} を求めるには、次式を使用します。

$$R_{C2} = \frac{2\pi \times f_{C2} \times C_{OUT2} \times |V_{NEG}| \times (V_{IN} + (2 \times |V_{NEG}|))}{V_{FB2} \times V_{IN} \times g_{M2} \times g_{CS2}}$$

ここで、 $g_{CS2} = 6.25A/V$ です。

V_{FB2} と g_{M2} に代表値を使用すると、次の結果が得られます。

$$R_{C2} = \frac{4188 \times f_{C2} \times C_{OUT2} \times |V_{NEG}| \times (V_{IN} + (2 \times |V_{NEG}|))}{V_{IN}}$$

精度を向上させるには、 R_{C2} を計算するとき、デバイスが動作する DC バイアス条件下で想定される出力容量の値 C_{OUT2} を使用することを推奨します。

補償抵抗が分かったら、補償コンデンサおよび抵抗 (C_{C2} および R_{C2}) によって形成されるゼロを、クロスオーバー周波数の 1/4 に設定します。つまり、次のような関係が成り立ちます。

$$C_{C2} = \frac{2}{\pi \times f_{C2} \times R_{C2}}$$

ここで、 C_{C2} は補償コンデンサです。

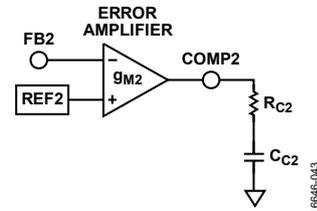


図 45. 補償部品

一般的应用

表 9～表 11 に、 V_{IN} 、 V_{POS} 、および V_{NEG} の代表的な条件に適したいくつかの一般的な部品を示します。これらの部品はベンチ・テストが行われており、これらの条件に適したカスタム・アプリケーションに対して推奨されます。昇圧レギュレータと反転レギュレータの部品表を組み合わせる場合には、 V_{IN} とスイッチング周波数に同じ値を選択してください。

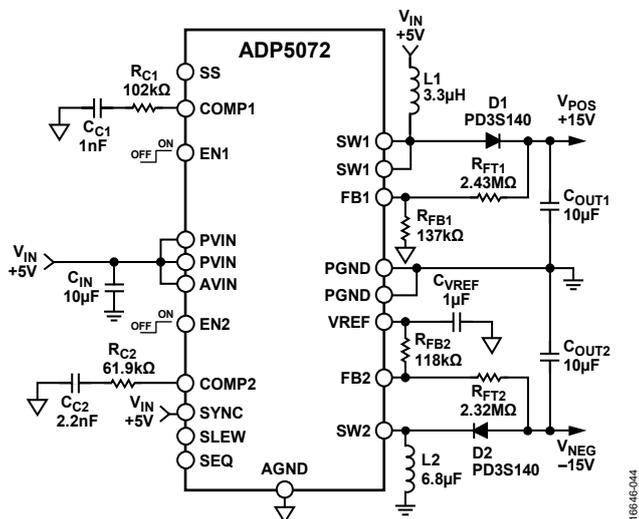


図 46. 代表的な+5V 入力、±15V 出力アプリケーション

図 46 に示す回路図は、表 9～表 11 が参照表になっており、5V の入力電圧から ±15V の出力電圧を生成する場合の部品の値の例を付記しています。表 9 には、 V_{IN} 、 V_{POS} 、および V_{NEG} の全ての条件に共通する部品を示します。

表 9. 推奨共通部品

Reference Designator	Description	Value (µF)	Part Number	Manufacturer
C_{IN}	Input capacitor on PVIN	10	GRM21BZ71C106KE15L	Murata
C_{VREF}	VREF capacitor	1	GRM188R71C105KA12C	Murata

図 47 には、表 9、表 10、および表 11 に記載されている推奨の小型部品を使用した昇圧レギュレータと反転レギュレータの効率曲線を示します ($V_{IN} = 5V$ 、 $V_{POS} = 15V$ 、および $V_{NEG} = -15V$)。

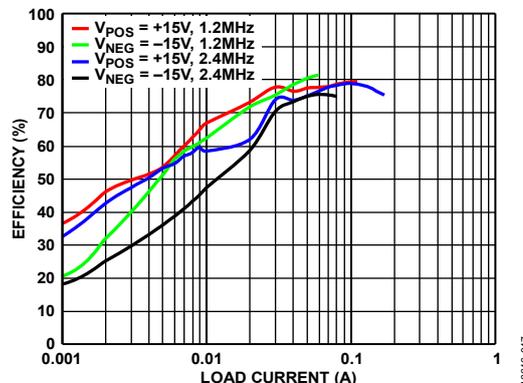


図 47. 昇圧レギュレータおよび反転レギュレータの効率と負荷電流の関係、 $T_A = 25^\circ C$

表 10 および表 11 は、最小サイズの部品をベースにしています。最大出力電流は、2mm×2mm インダクタの I_{SAT} 定格により制限されます。インダクタのピーク電流が適切な電流制限規格値より低い値に維持されている条件下で、 I_{SAT} 定格の大きな大型のインダクタを使用すれば、出力電流を増やすことができます。周辺温度が高いときに実際のアプリケーションで小型インダクタの熱性能を検証することが重要です。

表 10. 推奨の昇圧レギュレータ用小型部品

V _{IN} (V)	V _{POS} (V)	I _{LOAD1 (MAX)} (mA)	Freq. (MHz)	L1 (μH)	L1 Manufacturer Part No. (Coilcraft)	C _{OUT1} (μF)	C _{OUT1} , Murata Part No.	D1	R _{FT1} (MΩ)	R _{FB1} (kΩ)	C _{C1} (nF)	R _{C1} (kΩ)
3.3	5	340	1.2	3.3	EPL2014-332ML_	10	GRM21BR71A106KA73L	PMEG2005AELD	0.604	115	0.82	15.8
3.3	5	360	2.4	2.2	EPL2014-222ML_	10	GRM21BR71A106KA73L	PMEG2005AELD	0.604	115	0.47	29.4
3.3	9	180	1.2	4.7	EPL2014-472ML_	10	GRM21BZ71C106KE15L	PMEG2005AELD	1.24	121	1.2	26.1
3.3	9	200	2.4	3.3	EPL2014-332ML_	10	GRM21BZ71C106KE15L	PMEG2005AELD	1.24	121	0.82	17.4
3.3	15	100	1.2	4.7	EPL2014-472ML_	10	GRM31CR71E106MA12L	PD3S140	2.43	137	1.5	14.3
3.3	15	110	2.4	4.7	EPL2014-472ML_	10	GRM31CR71E106MA12L	PD3S140	2.43	137	1.2	16.9
3.3	24	50	1.2	6.8	EPL2014-682ML_	10	GRM32ER7YA106MA12L	PD3S140	3.09	107	1.8	28.7
3.3	24	55	2.4	6.8	EPL2014-682ML_	10	GRM32ER7YA106MA12L	PD3S140	3.09	107	1.8	16.2
5	9	140	1.2	3.3	EPL2014-332ML_	10	GRM21BZ71C106KE15L	PMEG2005AELD	1.24	121	0.56	16.9
5	9	280	2.4	2.2	EPL2014-222ML_	10	GRM21BZ71C106KE15L	PMEG2005AELD	1.24	121	0.39	18.7
5	15	110	1.2	4.7	EPL2014-472ML_	10	GRM31CR71E106MA12L	PD3S140	2.43	137	1	18.2
5	15	170	2.4	3.3	EPL2014-332ML_	10	GRM31CR71E106MA12L	PD3S140	2.43	137	0.56	20.5
5	24	50	1.2	10	EPL2014-103ML_	10	GRM32ER7YA106MA12L	PD3S140	3.09	107	1.8	15.8
5	24	80	2.4	6.8	EPL2014-682ML_	10	GRM32ER7YA106MA12L	PD3S140	3.09	107	1.2	10
5	34	40	1.2	10	EPL2014-103ML_	10	GRM32ER71H106KA12L	PD3S140	4.22	102	1.5	25.5
5	34	45	2.4	8.2	EPL2014-822ML_	10	GRM32ER71H106KA12L	PD3S140	4.22	102	1.2	18.2

表 11. 推奨の反転レギュレータ用小型部品

V _{IN} (V)	V _{NEG} (V)	I _{LOAD2 (MAX)} (mA)	Freq. (MHz)	L2 (μH)	L2 Manufacturer Part No. (Coilcraft)	C _{OUT2} (μF)	C _{OUT2} , Murata Part No.	D2	R _{FT2} (MΩ)	R _{FB2} (kΩ)	C _{C2} (nF)	R _{C2} (kΩ)
3.3	-5	120	1.2	6.8	EPL2014-682ML_	10	GRM21BR71A106KA73L	PMEG2005AELD	1.15	158	8.2	7.5
3.3	-5	130	2.4	4.7	EPL2014-472ML_	10	GRM21BR71A106KA73L	PMEG2005AELD	1.15	158	3.3	10.5
3.3	-9	70	1.2	4.7	EPL2014-472ML_	10	GRM21BZ71C106KE15L	PMEG2005AELD	1.62	133	3.9	8.06
3.3	-9	90	2.4	4.7	EPL2014-472ML_	10	GRM21BZ71C106KE15L	PMEG2005AELD	1.62	133	1.8	8.06
3.3	-15	50	1.2	8.2	EPL2014-822ML_	10	GRM31CR71E106MA12L	PD3S140	2.32	118	3.3	10.5
3.3	-15	55	2.4	6.8	EPL2014-682ML_	10	GRM31CR71E106MA12L	PD3S140	2.32	118	2.2	8.25
3.3	-24	30	1.2	10	EPL2014-103ML_	10	GRM32ER7YA106MA12L	PD3S140	3.16	102	3.3	10.5
3.3	-24	30	2.4	6.8	EPL2014-682ML_	10	GRM32ER7YA106MA12L	PD3S140	3.16	102	1.5	14.3
5	-9	90	1.2	8.2	EPL2014-822ML_	10	GRM21BZ71C106KE15L	PMEG2005AELD	1.62	133	5.6	4.87
5	-9	120	2.4	6.8	EPL2014-682ML_	10	GRM21BZ71C106KE15L	PMEG2005AELD	1.62	133	2.2	10
5	-15	60	1.2	8.2	EPL3015-822ML_	10	GRM31CR71E106MA12L	PD3S140	2.32	118	4.7	10
5	-15	80	2.4	8.2	EPL2014-822ML_	10	GRM31CR71E106MA12L	PD3S140	2.32	118	1.8	13.3
5	-24	40	1.2	10	EPL3015-103ML_	10	GRM32ER7YA106MA12L	PD3S140	3.16	102	4.7	10
5	-24	50	2.4	10	EPL2014-103ML_	10	GRM32ER7YA106MA12L	PD3S140	3.16	102	2.2	7.15
5	-30	30	1.2	10	EPL3015-103ML_	10	GRM32ER71H106KA12L	PD3S140	4.99	75	3.9	15.8
5	-30	35	2.4	8.2	EPL2014-822ML_	10	GRM32ER71H106KA12L	PD3S140	4.99	75	1.2	1.2

レイアウトに関する検討事項

レイアウトはすべてのスイッチング・レギュレータで重要ですが、スイッチング周波数が高いレギュレータで特に重要です。高効率、正常なレギュレーション、安定性、低ノイズを実現するには、PCB レイアウトを適切に行う必要があります。PCB の設計時は以下のガイドラインに従ってください（図 48 参照）。

- 入力バイパス・コンデンサ CIN は、PVIN ピンと AVIN ピンの近くに配置します。
- 大電流経路はできるだけ短くします。これらの経路には、以下の部品と場所の間の接続が含まれます。
 - 昇圧レギュレータの場合は、CIN、L1、D1、COUT1、および PGND
 - 反転レギュレータの場合は L2、D2、COUT2、および PGND
 - 昇圧レギュレータと反転レギュレータの両方から ADP5072 までの間の場合は、これらの部品の接続箇所
- 基板の最上層では、AGND と PGND を分離します。この分離により、スイッチング・ノイズによる AGND の汚染を防止できます。AGND と PGND の両方をビアを介して基板のグラウンド・プレーンに接続します。理想的には、入力コンデンサと出力コンデンサの間の 1 点で PGND をグラウンド・プレーンに接続します。
- 大電流パターンは、スパイクや EMI を発生させる寄生直列インダクタンスを最小限に抑えるために、できるだけ短く、幅を広くしてください。
- SW1 ピンと SW2 ピンに接続するノードの近くや、インダクタ L1 および L2 の近くには高インピーダンスのパターンを通さないようにして、放射スイッチング・ノイズの混入を防ぎます。
- 帰還抵抗は FB1 ピンと FB2 ピンのできるだけ近くに配置して、高周波スイッチング・ノイズの混入を防ぎます。
- 出力電圧の検出を最適化するため、上側の帰還抵抗

(RFT1 および RFT2) を COUT1 と COUT2 の上端にできるだけ近づけて配置するか、抵抗 RFT1 および RFT2 までのパターンを COUT1 と COUT2 の上端にできるだけ近づけて配線します。

- 補償部品は COMP1 と COMP2 のできるだけ近くに配置します。敏感な COMP1 ピンおよび COMP2 ピンへの高周波ノイズ結合を避けるため、グラウンド・プレーンへのビアを帰還抵抗と共用することはしないでください。
- この CVREF コンデンサは VREF ピンのできるだけ近くに配置します。VREF と RFB2 の間のパターンはできるだけ短くしてください。

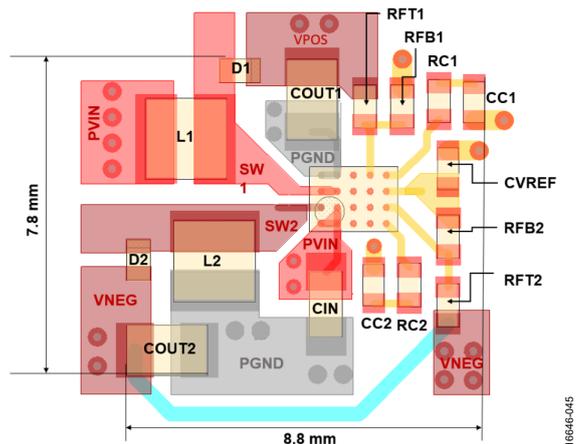


図 48. $V_{IN} = 3.3V$ 、 $V_{POS} = 12V$ 、 $I_{LOAD1} = 100mA$ 、 $V_{NEG} = -3.2V$ 、 $I_{LOAD2} = 60mA$ の場合の推奨レイアウト、実寸ではありません

外形寸法

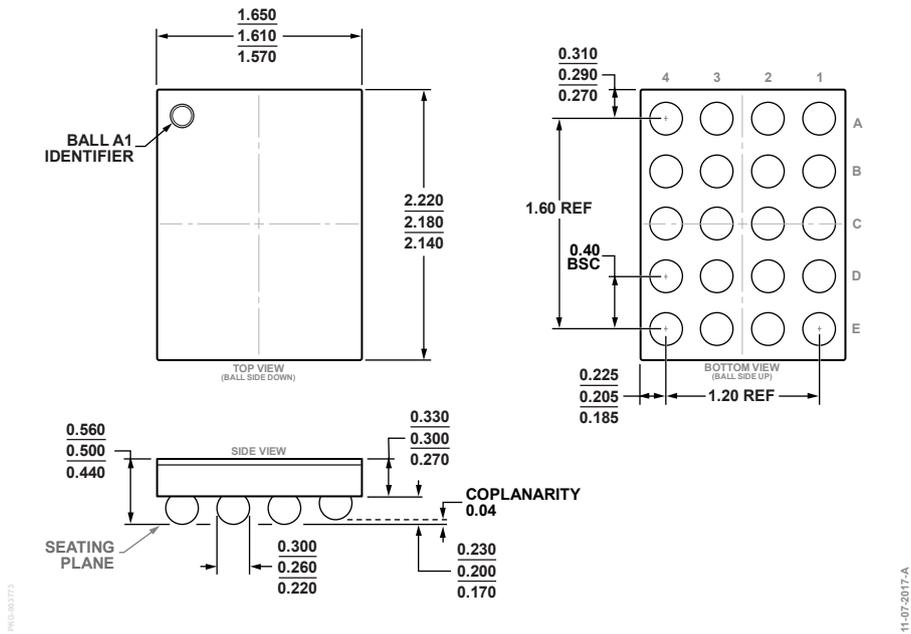


図 49. 20 ボール、ウェーハ・レベル・チップ・スケール・パッケージ [WLCSP]
(CB-20-14)
寸法単位：mm

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Package Option
ADP5072ACBZ-R7	-40°C to +125°C	20-Ball Wafer Level Chip Scale Package [WLCSP]	CB-20-14
ADP5072CB-EVALZ		Evaluation Board	

¹Z = RoHS 準拠製品