200 mA、低ノイズ、高PSRRのトリプル電圧レギュレータ

ADP322/ADP323

特長

固定出力(ADP322)と調整可能出力(ADP323)オプションを提供
バイアス電圧範囲: 2.5 V～5.5 V (VBIAS)
LDO 入力電圧範囲: 1.8 V～5.5 V (VIN1/VIN2、VIN3)
200 mA のロー・ドロップアウト電圧レギュレータ(LDO)を 3 個内蔵
16 ピン 3 mm × 3 mm の LFCSP パッケージを採用
初期精度: ±1%
1 µF のセラミック出力コンデンサで安定
ノイズ・バイパス・コンデンサが不要
3 つの独立したロジック制御イネーブル
過電流およびサーマル保護機能
主な仕様
　高い PSRR
　　1 kHz までの PSRR: 76 dB
　　10 kHz での PSRR: 70 dB
　　100 kHz での PSRR: 60 dB
　　1 MHz での PSRR: 40 dB
　低出力ノイズ
　　V_{OUT} = 1.2 V での出力ノイズ: 29 µV rms (typ)
　　V_{OUT} = 2.8 V での出力ノイズ: 55 µV rms (typ)
優れた過渡応答
低ドロップアウト電圧: 200 mA 負荷で 110 mV
グラウンド電流: 無負荷、すべての LDO をイネーブル時に 85 µA (typ)
100 µs の高速ターンオン回路
レギュレータあたり 200 mA の出力電流を保証
ジャンクション温度: −40°C～+125°C

アプリケーション

携帯電話機
デジタル・カメラおよびオーディオ機器
ポータブル型およびバッテリ駆動の装置
ポータブル医用機器
ポスト DC/DC レギュレーション

代表的なアプリケーション回路

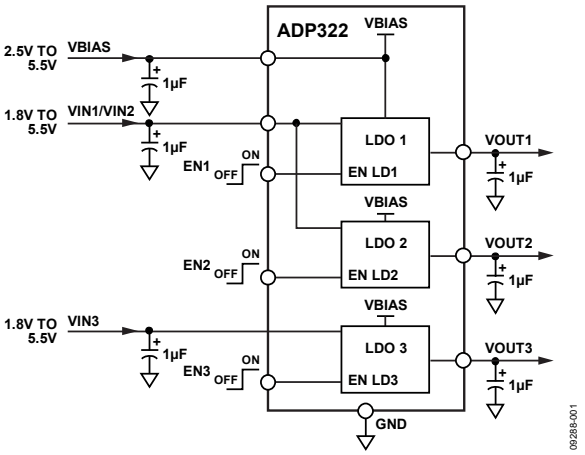

図 1.ADP322 の代表的なアプリケーション回路

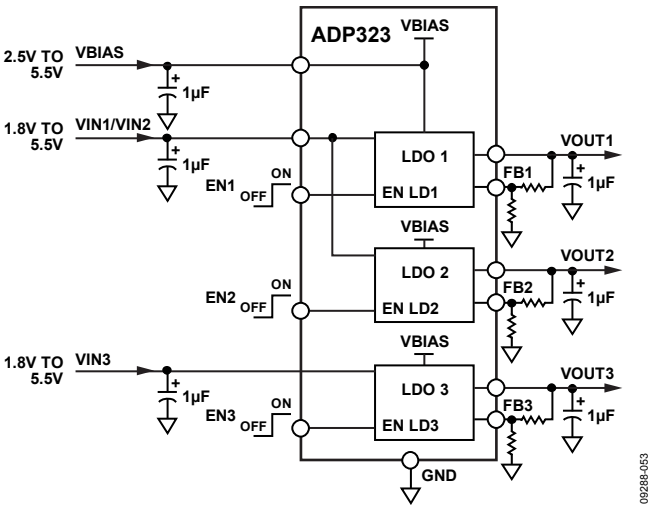

図 2.ADP323 の代表的なアプリケーション回路

概要

3 つの 200 mA LDO 出力を提供する ADP322/ADP323 は、高 PSRR、低ノイズ、低静止電流、ロー・ドロップアウト電圧との組み合わせにより携帯型デバイスのバッテリ寿命を伸ばすため、厳しい性能とボード・スペース条件が要求されるワイヤレス・アプリケーションに最適です。

ADP322/ADP323 の PSRR は最大 100 kHz までの周波数で 60 dB 以上あり、小さいヘッドルーム電圧で動作します。ADP322/ADP323 は、ノイズ・バイパス・コンデンサなしで、競合 LDO より大幅に低いノイズ性能を提供します。

ADP322/ADP323 は 16 ピンの 3 mm × 3 mm 小型 LFCSP パッケージを採用し、小型の 1 µF ±30%セラミック出力コンデンサで安定動作するため、多様な携帯型電源ニーズに対して最小のボード面積を提供します。

ADP322 は、出力電圧範囲 0.8 V～3.3 V の組み合わせを提供し、悪条件での損傷を防止する過電流保護機能とサーマル保護機能を内蔵しています。調整可能な 3 個の LDO を内蔵する APDP323 は、各出力に対して 2 本の抵抗を使って 0.5 V～5 V の任意の出力電圧に設定することができます。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。
※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。
©2010 Analog Devices, Inc. All rights reserved.

Rev. 0

アナログ・デバイセズ株式会社

本　　社／〒105-6891　東京都港区海岸 1-16-1　ニューピア竹芝サウスタワービル
電話 03（5402）8200
大阪営業所／〒532-0003　大阪府大阪市淀川区宮原 3-5-36　新大阪トラストタワー
電話 06（6350）6868

目次

特長 1
アプリケーション 1
代表的なアプリケーション回路 1
概要 1
改訂履歴 2
仕様 3
　入力コンデンサと出力コンデンサの推奨仕様 4
絶対最大定格 5
　熱抵抗 5
　ESDの注意 5
ピン配置およびピン機能説明 6
代表的な性能特性 8
動作原理 15
アプリケーション情報 16
　コンデンサの選択 16
　低電圧ロックアウト機能 17
　イネーブル機能 17
　電流制限および熱過負荷保護 18
　熱に対する考慮事項 18
　プリント回路ボード・レイアウトでの考慮事項 20
外形寸法 21
　オーダー・ガイド 21

改訂履歴

9/10—Revision 0: Initial Version

仕様

特に指定がない限り、$V_{IN1}/V_{IN2} = V_{IN3} = (V_{OUT} + 0.5\ V)$または 1.8 V (いずれか大きい方)、$V_{BIAS} = 2.5$ V、EN1、EN2、EN3 = V_{BIAS}、$I_{OUT1} = I_{OUT2} = I_{OUT3} = 10$ mA、$C_{IN} = C_{OUT1} = C_{OUT2} = C_{OUT3} = 1$ µF、$T_A = 25°C$。

表 1.

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
VOLTAGE RANGE						
Input Bias Voltage Range	V_{BIAS}	$T_J = -40°C$ to $+125°C$	2.5		5.5	V
Input LDO Voltage Range	$V_{IN1}/V_{IN2}/V_{IN3}$	$T_J = -40°C$ to $+125°C$	1.8		5.5	V
CURRENT						
Ground Current with All Regulators On	I_{GND}	$I_{OUT} = 0$ µA		85		µA
		$I_{OUT} = 0$ µA, $T_J = -40°C$ to $+125°C$			160	µA
		$I_{OUT} = 10$ mA		120		µA
		$I_{OUT} = 10$ mA, $T_J = -40°C$ to $+125°C$			220	µA
		$I_{OUT} = 200$ mA		250		µA
		$I_{OUT} = 200$ mA, $T_J = -40°C$ to $+125°C$			380	µA
Bias Voltage Input Current	I_{BIAS}			66		µA
		$T_J = -40°C$ to $+125°C$			140	µA
Shutdown Current	I_{GND-SD}	EN1 = EN2 = EN3 = GND		0.1		µA
		EN1 = EN2 = EN3 = GND, $T_J = -40°C$ to $+125°C$			2.5	µA
FEEDBACK INPUT CURRENT	FB_{IN}			0.01		µA
VOLTAGE ACCURACY						
Output Voltage Accuracy (ADP322)	V_{OUT}		−1		+1	%
		100 µA < I_{OUT} < 200 mA, $V_{IN} = (V_{OUT} + 0.5\ V)$ to 5.5 V, $T_J = -40°C$ to $+125°C$	−2		+2	%
Feedback Voltage Accuracy (ADP323)[1]	V_{FB}		0.495	0.5	0.505	V
		100 µA < I_{OUT} < 200 mA, $V_{IN} = (V_{OUT} + 0.5\ V)$ to 5.5 V, $T_J = -40°C$ to $+125°C$	0.490		0.510	V
LINE REGULATION	$\Delta V_{OUT}/\Delta V_{IN}$	$V_{IN} = (V_{OUT} + 0.5\ V)$ to 5.5 V		0.01		%/V
		$V_{IN} = (V_{OUT} + 0.5\ V)$ to 5.5 V, $T_J = -40°C$ to $+125°C$	−0.03		+0.03	%/V
LOAD REGULATION[2]	$\Delta V_{OUT}/\Delta I_{OUT}$	$I_{OUT} = 1$ mA to 200 mA		0.001		%/mA
		$I_{OUT} = 1$ mA to 200 mA, $T_J = -40°C$ to $+125°C$			0.005	%/mA
DROPOUT VOLTAGE[3]	$V_{DROPOUT}$	$V_{OUT} = 3.3$ V				mV
		$I_{OUT} = 10$ mA		6		mV
		$I_{OUT} = 10$ mA, $T_J = -40°C$ to $+125°C$			9	mV
		$I_{OUT} = 200$ mA		110		mV
		$I_{OUT} = 200$ mA, $T_J = -40°C$ to $+125°C$			170	mV
START-UP TIME[4]	$T_{START-UP}$	$V_{OUT} = 3.3$ V, all V_{OUT} initially off, enable any LDO		240		µs
		$V_{OUT} = 0.8$ V		100		µs
		$V_{OUT} = 3.3$ V, one V_{OUT} initially on, enable second or third LDO		160		µs
		$V_{OUT} = 0.8$ V		20		µs
CURRENT LIMIT THRESHOLD[5]	I_{LIMIT}		250	360	600	mA
THERMAL SHUTDOWN						
Thermal Shutdown Threshold	TS_{SD}	T_J rising		155		°C
Thermal Shutdown Hysteresis	TS_{SD-HYS}			15		°C

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
EN INPUT						
EN Input Logic High	V_{IH}	2.5 V ≤ V_{BIAS} ≤ 5.5 V	1.2			V
EN Input Logic Low	V_{IL}	2.5 V ≤ V_{BIAS} ≤ 5.5 V			0.4	V
EN Input Leakage Current	$V_{I-LEAKAGE}$	EN1 = EN2 = EN3 = V_{IN} or GND		0.1		µA
		EN1 = EN2 = EN3 = V_{IN} or GND, T_J = −40°C to +125°C			1	µA
UNDERVOLTAGE LOCKOUT	UVLO					
Input Bias Voltage (VBIAS) Rising	$UVLO_{RISE}$				2.45	V
Input Bias Voltage (VBIAS) Falling	$UVLO_{FALL}$		2.0			V
Hysteresis	$UVLO_{HYS}$			180		mV
OUTPUT NOISE	OUT_{NOISE}	10 Hz to 100 kHz, V_{IN} = 5 V, V_{OUT} = 3.3 V		63		µV rms
		10 Hz to 100 kHz, V_{IN} = 5 V, V_{OUT} = 2.8 V		55		µV rms
		10 Hz to 100 kHz, V_{IN} = 3.6 V, V_{OUT} = 2.5 V		50		µV rms
		10 Hz to 100 kHz, V_{IN} = 3.6 V, V_{OUT} = 1.2 V		29		µV rms
POWER SUPPLY REJECTION RATIO	PSRR	V_{IN} = 1.8 V, V_{OUT} = 0.8 V, I_{OUT} = 100 mA				
		100 Hz		70		dB
		1 kHz		70		dB
		10 kHz		70		dB
		100 kHz		60		dB
		1 MHz		40		dB
		V_{IN} = 3.8 V, V_{OUT} = 2.8 V, I_{OUT} = 100 mA				
		100 Hz		68		dB
		1 kHz		62		dB
		10 kHz		68		dB
		100 kHz		60		dB
		1 MHz		40		dB

[1] VOUTx を直接 FBx へ接続したときの精度。VOUTx 電圧を外部帰還抵抗により設定すると、調整モードでの絶対精度は使用する抵抗の偏差に依存します。
[2] 1 mA 負荷と 200 mA 負荷を使った端点計算。
[3] ドロップアウト電圧仕様は、1.8 V 以上の出力電圧に対してのみ適用されます。ドロップアウト電圧は、入力電圧を公称出力電圧に設定したときの入力電圧―出力電圧間の電位差として定義されます。
[4] スタートアップ時間は、ENx の立ち上がりエッジから VOUTx が公称値の 90%になるまでの時間として定義されます。
[5] 電流制限スレッショールドは、出力電圧が規定 typ 値の 90%に低下する電流値として定義されます。例えば、3.0 V 出力電圧の電流制限スレッショールドは、出力電圧が 3.0 V の 90%すなわち 2.7 V に低下する電流値として定義されます。

入力コンデンサと出力コンデンサの推奨仕様

表 2.

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
MINIMUM INPUT AND OUTPUT CAPACITANCE[1]	C_{MIN}	T_A = −40°C to +125°C	0.70			µF
CAPACITOR ESR	R_{ESR}	T_A = −40°C to +125°C	0.001		1	Ω

[1] 最小入力容量と最小出力容量は、全動作範囲で 0.70 µF より大きい必要があります。アプリケーションでの全動作範囲は、最小容量規定値を満たすため、デバイス選択時に考慮する必要があります。X7R タイプと X5R タイプのコンデンサの使用が推奨されます。Y5V コンデンサと Z5U コンデンサは LDO に推奨できません。

絶対最大定格

表 3.

Parameter	Rating
VIN1/VIN2, VIN3, VBIAS to GND	–0.3 V to +6.5 V
VOUT1, VOUT2, FB1, FB2 to GND	–0.3 V to VIN1/VIN2
VOUT3, FB3 to GND	–0.3 V to VIN3
EN1, EN2, EN3 to GND	–0.3 V to +6.5 V
Storage Temperature Range	–65°C to +150°C
Operating Junction Temperature Range	–40°C to +125°C
Soldering Conditions	JEDEC J-STD-020

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

熱データ

絶対最大定格は、組み合わせではなく個別に適用されます。

ジャンクション温度の規定値を超えると ADP322/ADP323 トリプル LDO は損傷を受けることがあります。周囲温度をモニタしても、ジャンクション温度(T_J)が規定温度範囲内にあることを保証できません。消費電力が大きくかつ熱抵抗が大きいアプリケーションでは、最大周囲温度を下げる必要があります。中程度の消費電力と低い PCB 熱抵抗を持つアプリケーションでは、ジャンクション温度が規定値内にあるかぎり、最大周囲温度は最大値を超えることができます。

デバイスのジャンクション温度(T_J)は、周囲温度(T_A)、デバイス消費電力(P_D)、パッケージのジャンクション—周囲間熱抵抗(θ_{JA})に依存します。最大ジャンクション温度(T_J)は、次式を使って周囲温度(T_A)と消費電力(P_D)から計算されます。

$$T_J = T_A + (P_D \times \theta_{JA})$$

パッケージのジャンクション—周囲間熱抵抗(θ_{JA})は、4 層ボードを使用したモデルと計算に基づいています。ジャンクション—周囲間熱抵抗は、アプリケーションとボード・レイアウトに強く依存します。最大消費電力が大きいアプリケーションでは、ボードの熱デザインに注意が必要です。θ_{JA} の値は、PCB の材料、レイアウト、環境条件に依存します。θ_{JA} の規定値は、4 層の 4 インチ×3 インチ回路ボードに基づいています。ボードの構造については JEDEC JESD 51-9 を参照してください。その他の情報については、アプリケーション・ノート AN-617「*MicroCSP™ Wafer Level Chip Scale Package*」を参照してください。

Ψ_{JB} はジャンクション—ボード間サーマル・キャラクタライゼーション・パラメータであり、単位は°C/W です。パッケージの Ψ_{JB} は、4 層ボードを使ったモデルと計算に基づいています。JESD51-12「*Guidelines for Reporting and Using Package Thermal Information*」には、サーマル・キャラクタライゼーション・パラメータは熱抵抗と同じではないと記載されています。Ψ_{JB} は、熱抵抗 θ_{JB} の場合のように 1 つのサーマル・パスではなく、複数のパスを通過する電力成分を表します。したがって、Ψ_{JB} サーマル・パスには、パッケージ上面からの対流、パッケージからの放射、実際のアプリケーションで Ψ_{JB} を有効にしているファクタが含まれます。最大ジャンクション温度(T_J)は、次式を使ってボード温度(T_B)と消費電力(P_D)から計算されます。

$$T_J = T_B + (P_D \times \Psi_{JB})$$

Ψ_{JB} の詳細については、JEDEC JESD51-8 と JESD51-12 を参照してください。

熱抵抗

θ_{JA} と Ψ_{JB} はワーストケース条件で規定されます。すなわち表面実装パッケージの場合、デバイスを回路ボードにハンダ付けした状態で規定します。

表 4.

Package Type	θ_{JA}	Ψ_{JB}	Unit
16-Lead, 3 mm × 3 mm LFCSP	49.5	25.2	°C/W

ESDの注意

ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明

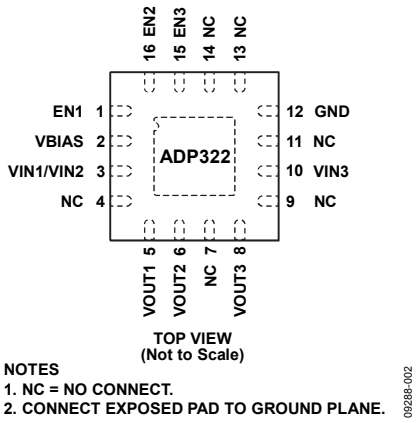

図 3.ADP322 のピン配置

表 5.ADP322 のピン機能説明

ピン番号	記号	説明
1	EN1	レギュレータ 1 に対するイネーブル入力。EN1 をハイ・レベルに駆動するとレギュレータ 1 がターンオンし、ロー・レベルに駆動するとレギュレータ 1 をターンオフします。自動スタートアップの場合は EN1 を VBIAS に接続してください。
2	VBIAS	入力電圧バイアス電源。 VBIAS は 1 µF 以上のコンデンサで GND へバイパスしてください。
3	VIN1/VIN2	出力電圧 1 と出力電圧 2 に対するレギュレータ入力電源。VIN1/VIN2 は 1 µF 以上のコンデンサで GND へバイパスしてください。
4	NC	内部で接続されていません。
5	VOUT1	安定化出力電圧 1。VOUT1 と GND の間に 1 µF 以上の出力コンデンサを接続してください。
6	VOUT2	安定化出力電圧 2。VOUT2 と GND の間に 1 µF 以上の出力コンデンサを接続してください。
7	NC	内部で接続されていません。
8	VOUT3	安定化出力電圧 3。VOUT3 と GND の間に 1 µF 以上の出力コンデンサを接続してください。
9	NC	内部で接続されていません。
10	VIN3	出力電圧 3 に対するレギュレータ入力電源。VIN3 は 1 µF 以上のコンデンサで GND へバイパスしてください。
11	NC	内部で接続されていません。
12	GND	グラウンド・ピン。
13	NC	内部で接続されていません。
14	NC	内部で接続されていません。
15	EN3	レギュレータ 3 に対するイネーブル入力。EN3 をハイ・レベルに駆動するとレギュレータ 3 がターンオンし、ロー・レベルに駆動するとレギュレータ 3 をターンオフします。自動スタートアップの場合は EN3 を VBIAS に接続してください。
16	EN2	レギュレータ 2 に対するイネーブル入力。EN2 をハイ・レベルに駆動するとレギュレータ 2 がターンオンし、ロー・レベルに駆動するとレギュレータ 2 をターンオフします。自動スタートアップの場合は EN2 を VBIAS に接続してください。
	EP	熱性能を強化するエクスポーズド・パッド。銅のグラウンド・プレーンへ接続してください。

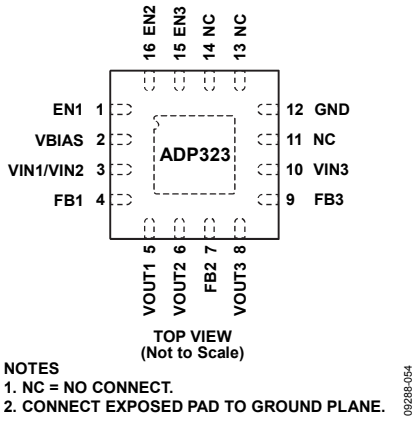

図 4.ADP323 のピン配置

表 6.ADP323 のピン機能説明

ピン番号	記号	説明
1	EN1	レギュレータ 1 に対するイネーブル入力。EN1 をハイ・レベルに駆動するとレギュレータ 1 がターンオンし、ロー・レベルに駆動するとレギュレータ 1 をターンオフします。自動スタートアップの場合は EN1 を VBIAS に接続してください。
2	VBIAS	入力電圧バイアス電源。 VBIAS は 1 μF 以上のコンデンサで GND へバイパスしてください。
3	VIN1/VIN2	出力電圧 1 と出力電圧 2 に対するレギュレータ入力電源。VIN1/VIN2 は 1 μF 以上のコンデンサで GND へバイパスしてください。
4	FB1	VOUT1—GND 間分圧器の中点を接続して VOUT1 を設定します。
5	VOUT1	安定化出力電圧 1。VOUT1 と GND の間に 1 μF 以上の出力コンデンサを接続してください。
6	VOUT2	安定化出力電圧 2。VOUT2 と GND の間に 1 μF 以上の出力コンデンサを接続してください。
7	FB2	VOUT2—GND 間分圧器の中点を接続して VOUT2 を設定します。
8	VOUT3	安定化出力電圧 3。VOUT3 と GND の間に 1 μF 以上の出力コンデンサを接続してください。
9	FB3	VOUT3—GND 間分圧器の中点を接続して VOUT3 を設定します。
10	VIN3	出力電圧 3 に対するレギュレータ入力電源。VIN3 は 1 μF 以上のコンデンサで GND へバイパスしてください。
11	NC	内部で接続されていません。
12	GND	グラウンド・ピン。
13	NC	内部で接続されていません。
14	NC	内部で接続されていません。
15	EN3	レギュレータ 3 に対するイネーブル入力。EN3 をハイ・レベルに駆動するとレギュレータ 3 がターンオンし、ロー・レベルに駆動するとレギュレータ 3 をターンオフします。自動スタートアップの場合は EN3 を VBIAS に接続してください。
16	EN2	レギュレータ 2 に対するイネーブル入力。EN2 をハイ・レベルに駆動するとレギュレータ 2 がターンオンし、ロー・レベルに駆動するとレギュレータ 2 をターンオフします。自動スタートアップの場合は EN2 を VBIAS に接続してください。
	EP	熱性能を強化するエクスポーズド・パッド。銅のグラウンド・プレーンへ接続してください。

代表的な性能特性

特に指定がない限り、$V_{IN1}/V_{IN2} = V_{IN3} = V_{BIAS} = 4$ V、$V_{OUT1} = 3.3$ V、$V_{OUT2} = 1.8$ V、$V_{OUT3} = 1.5$ V、$I_{OUT} = 10$ mA、$C_{IN} = C_{OUT1} = C_{OUT2} = C_{OUT3} = 1$ µF、V_{ENX}はイネーブル電圧、$T_A = 25°C$。

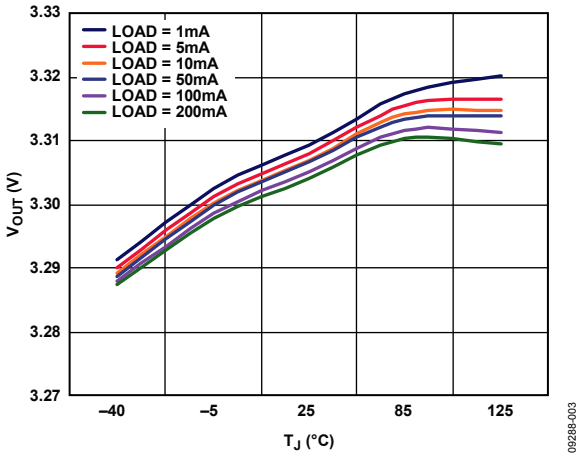

図 5.ジャンクション温度対出力電圧

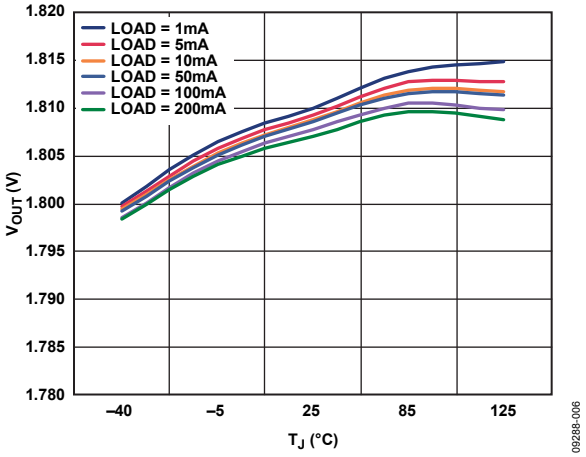

図 8.ジャンクション温度対出力電圧

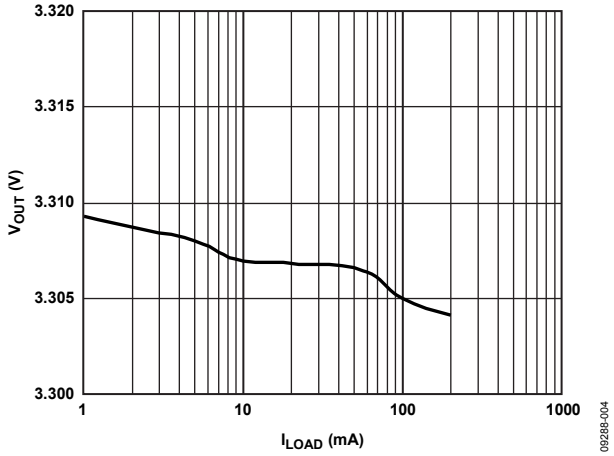

図 6.負荷電流対出力電圧

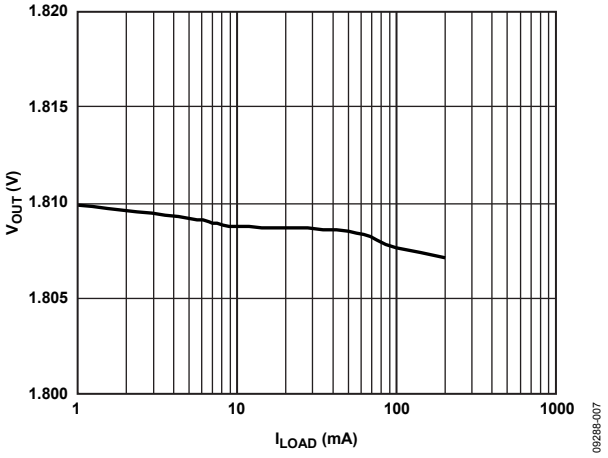

図 9.負荷電流対出力電圧

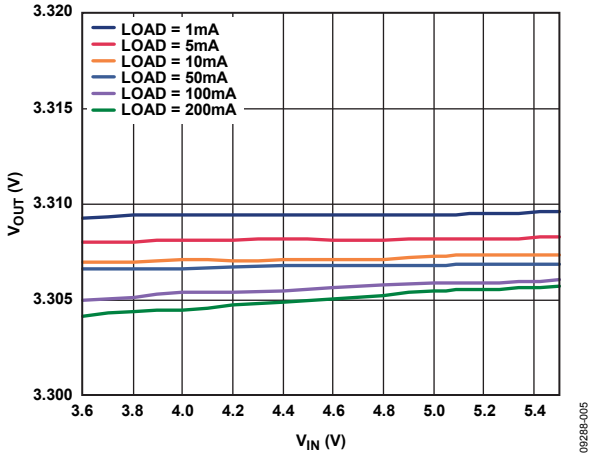

図 7.入力電圧対出力電圧

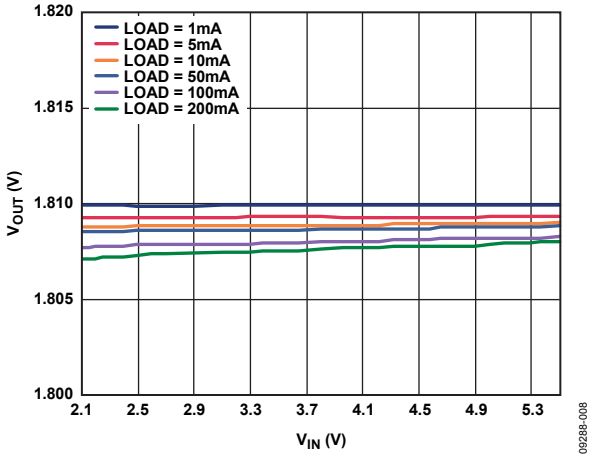

図 10.入力電圧対出力電圧

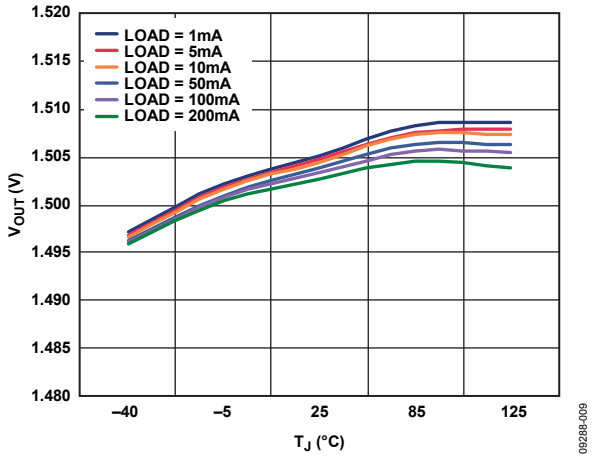

図 11.ジャンクション温度対出力電圧

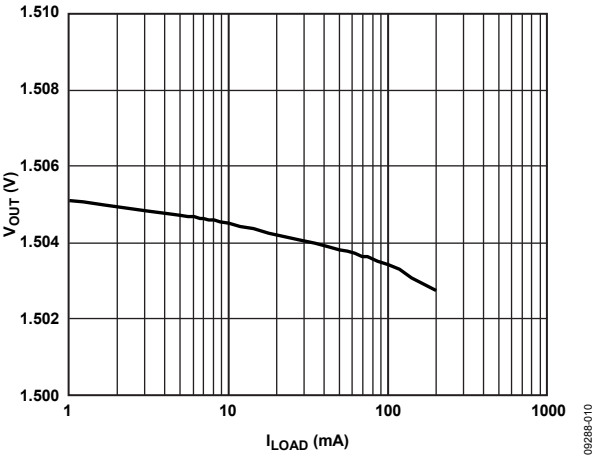

図 12.負荷電流対出力電圧

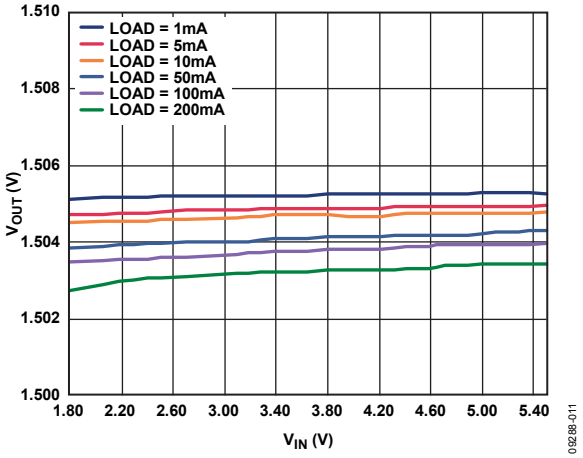

図 13.入力電圧対出力電圧

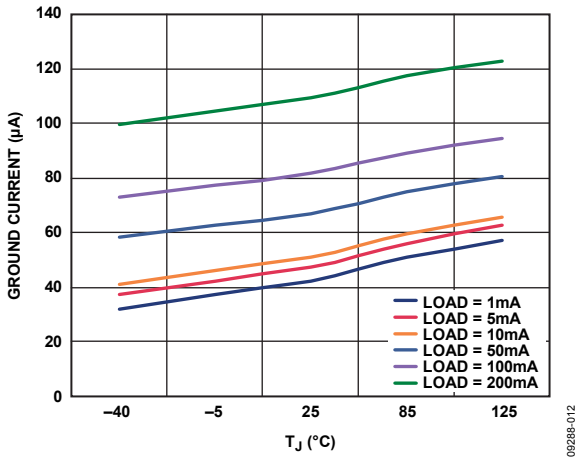

図 14.ジャンクション温度対グラウンド電流、シングル出力負荷

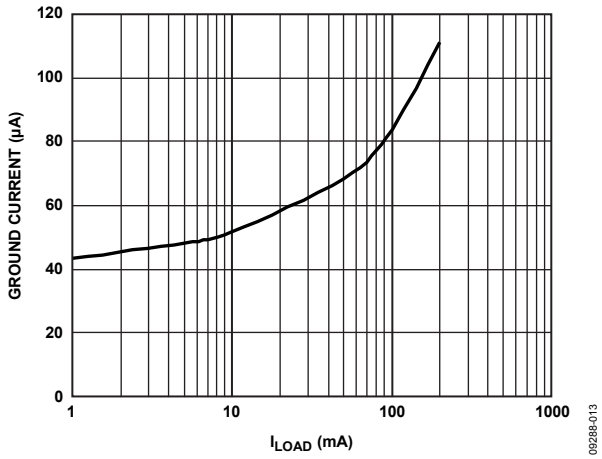

図 15.負荷電流対グラウンド電流、シングル出力負荷

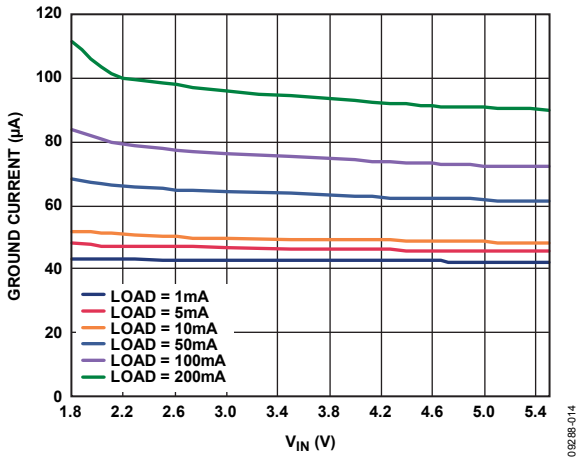

図 16.入力電圧対グラウンド電流、シングル出力負荷

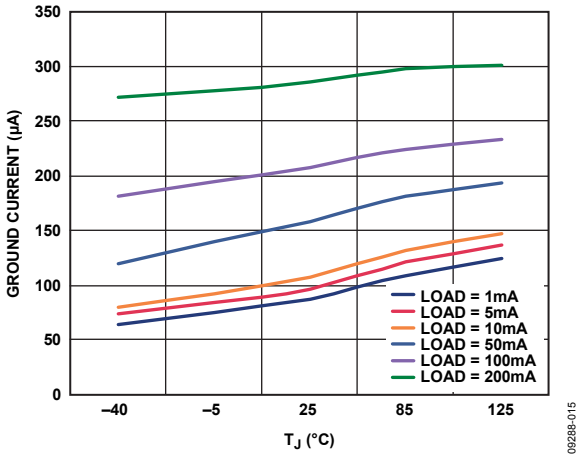

図 17.ジャンクション温度対グラウンド電流、全出力同一負荷

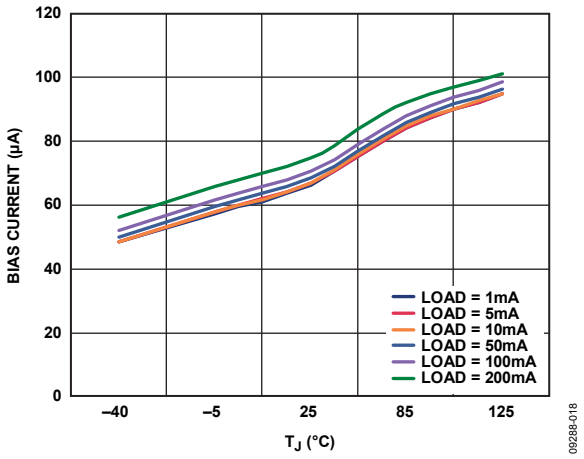

図 20.ジャンクション温度対バイアス電流、シングル出力負荷

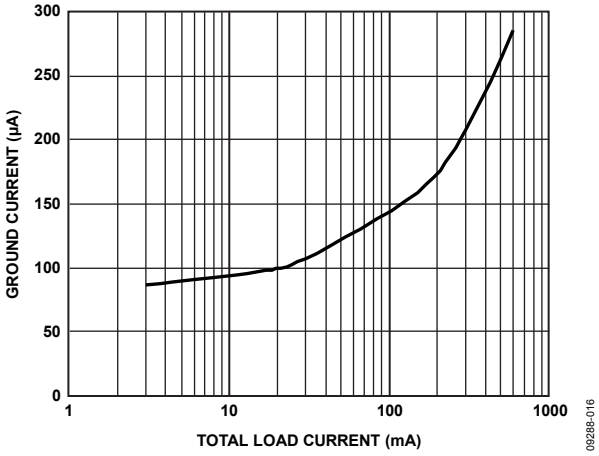

図 18.負荷電流対グラウンド電流、全出力同一負荷

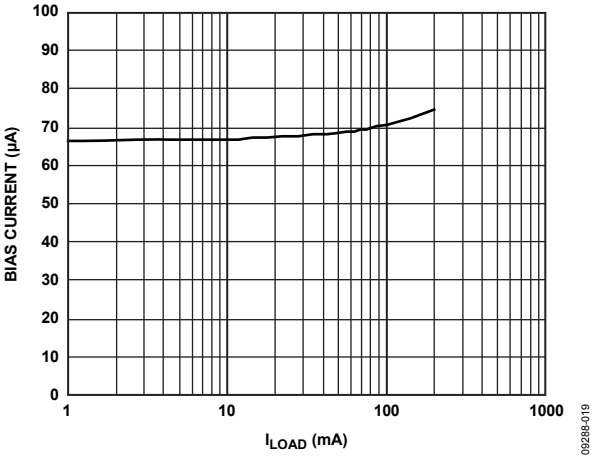

図 21.負荷電流対バイアス電流、シングル出力負荷

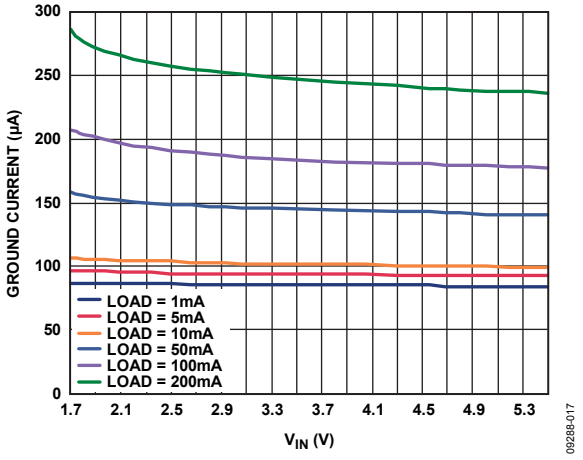

図 19.入力電圧対グラウンド電流、全出力同一負荷

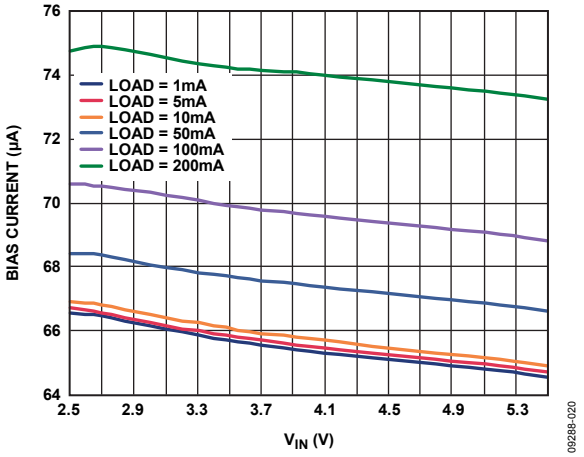

図 22.入力電圧対バイアス電流、シングル出力負荷

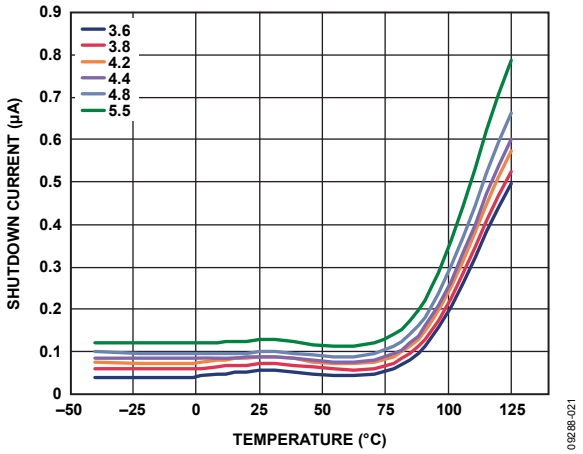

図 23.様々な入力電圧でのシャットダウン電流の温度特性

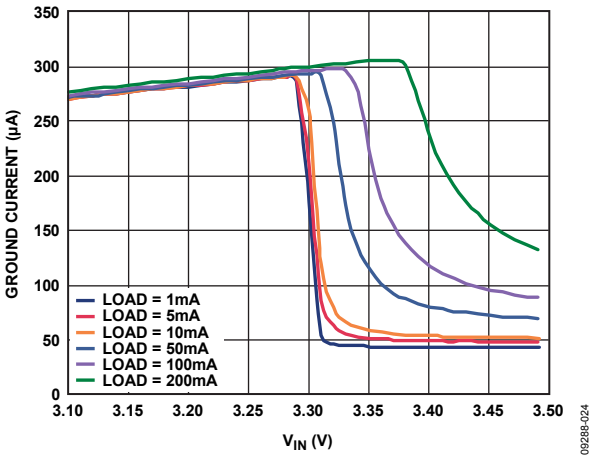

図 26.入力電圧対グラウンド電流(ドロップアウト)
V_{OUT1} = 3.3 V

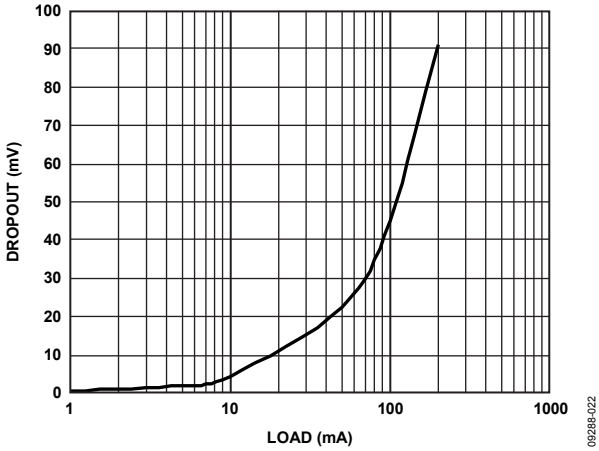

図 24.ドロップアウト電圧対負荷電流および出力電圧
V_{OUT1} = 3.3 V

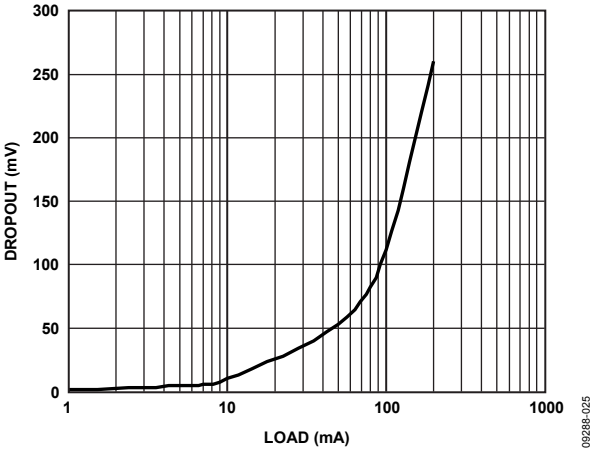

図 27.ドロップアウト電圧対負荷電流および出力電圧
V_{OUT2} = 1.8 V

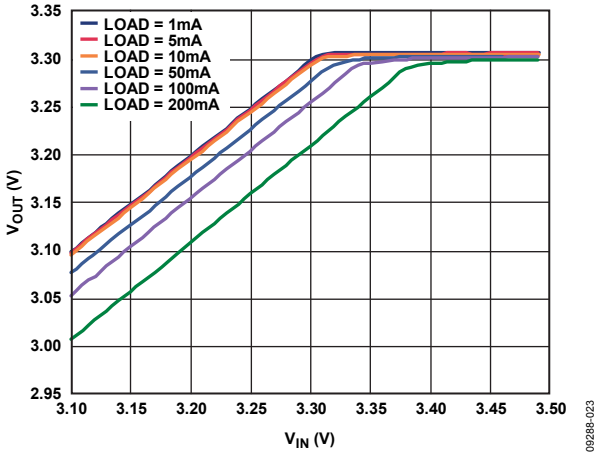

図 25.入力電圧対出力電圧(ドロップアウト)
V_{OUT1} = 3.3 V

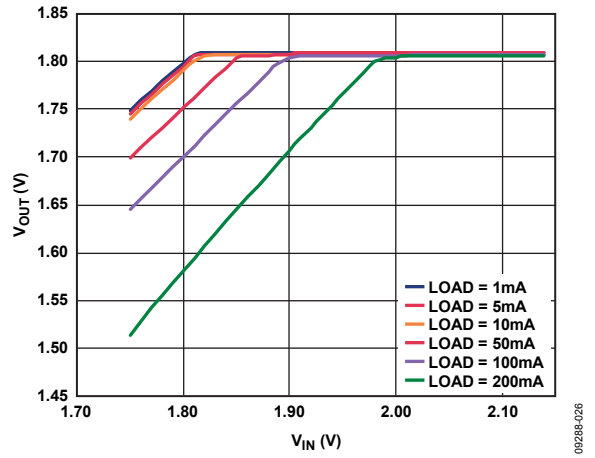

図 28.入力電圧対出力電圧(ドロップアウト)
V_{OUT2} = 1.8 V

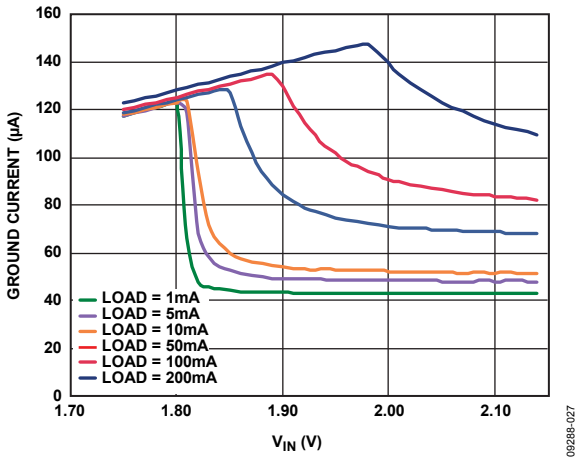

図 29.入力電圧対グラウンド電流(ドロップアウト)
V_{OUT2} = 1.8 V

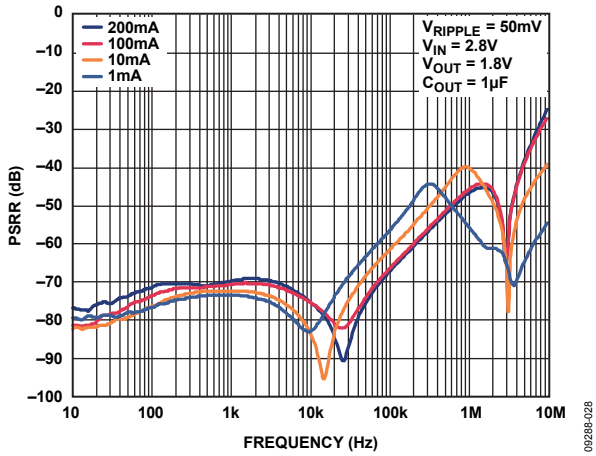

図 30.電源除去比の周波数特性、1.8 V

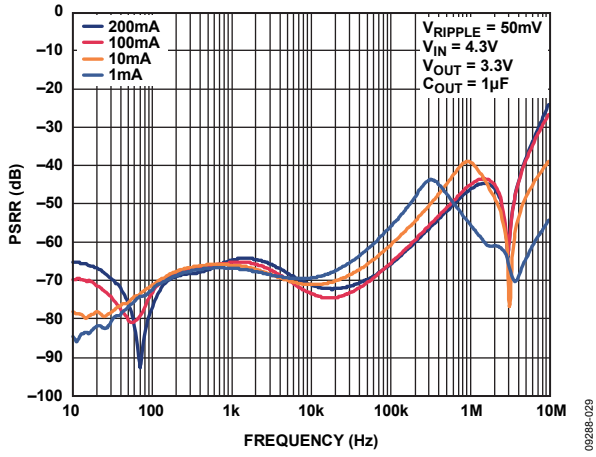

図 31.電源除去比の周波数特性、3.3 V

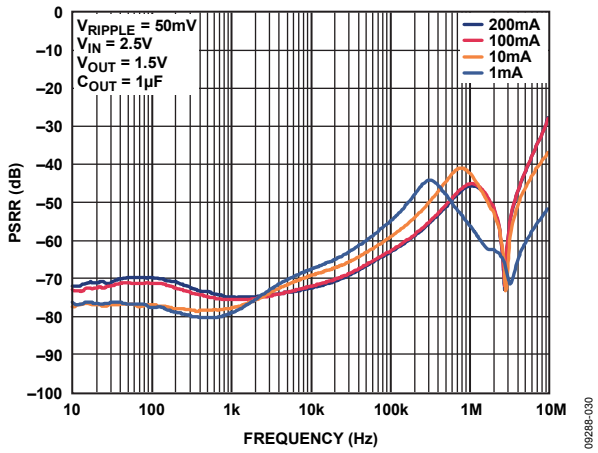

図 32.電源除去比の周波数特性、1.5 V

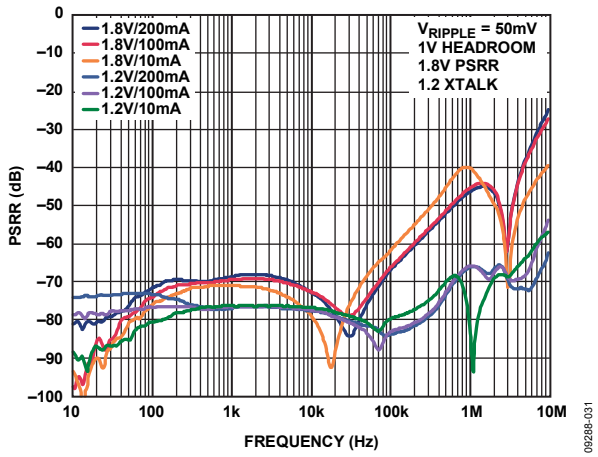

図 33.電源除去比の周波数特性
チャンネル—チャンネル間クロストーク

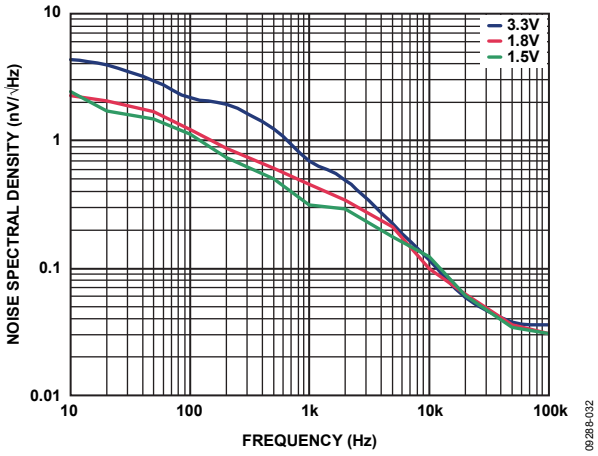

図 34.出力ノイズ・スペクトル密度の周波数特性
V_{IN} = 5 V、I_{LOAD} = 10 mA

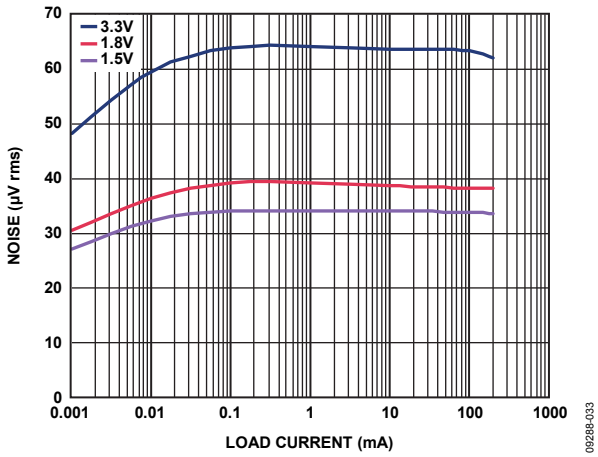

図 35.出力ノイズ対負荷電流および出力電圧、V_{IN} = 5 V

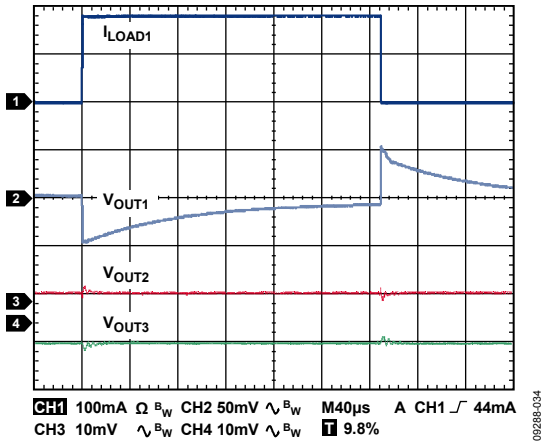

図 36.負荷過渡応答
I_{LOAD1} = 1 mA～200 mA、I_{LOAD2} = I_{LOAD3} = 1 mA
CH1 = I_{LOAD1}、CH2 = V_{OUT1}、CH3 = V_{OUT2}、CH4 = V_{OUT3}

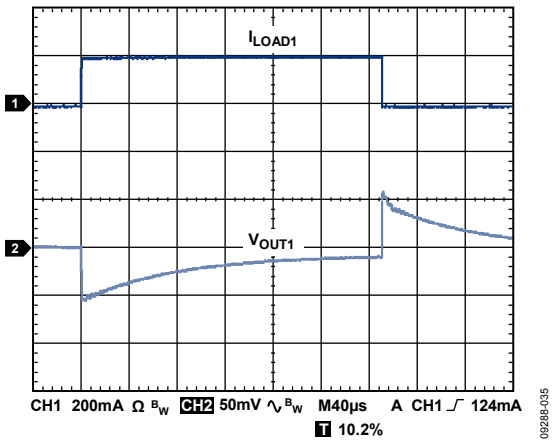

図 37.負荷過渡応答
I_{LOAD1} = 1 mA～200 mA、C_{OUT1} = 1 µF
CH1 = I_{LOAD1}、CH2 = V_{OUT1}

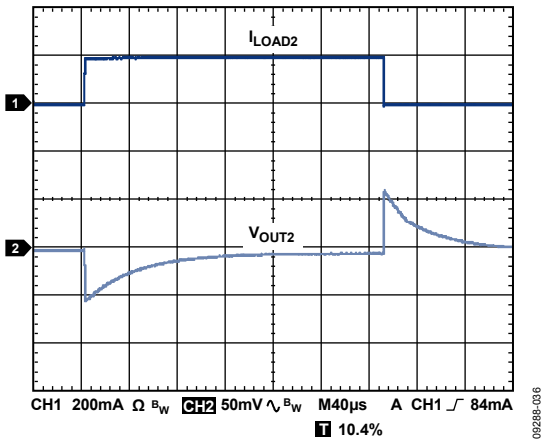

図 38.負荷過渡応答
I_{LOAD2} = 1 mA～200 mA、C_{OUT2} = 1 µF,CH1 = I_{LOAD2}、CH2 = V_{OUT2}

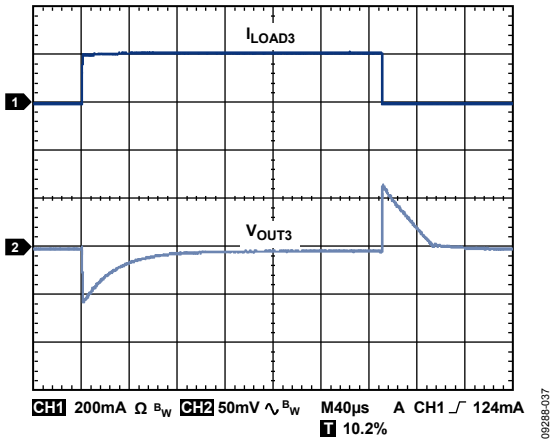

図 39.負荷過渡応答
I_{LOAD3} = 1 mA～200 mA
C_{OUT3} = 1 µF、CH1 = I_{LOAD3}、CH2 = V_{OUT3}

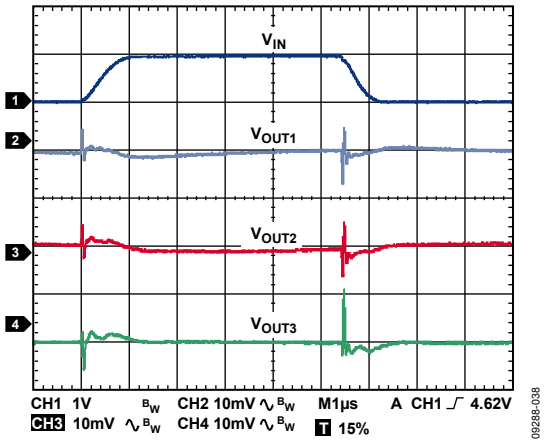

図 40.ライン過渡応答
V_{IN} = 4 V～5 V、I_{LOAD1} = I_{LOAD2} = I_{LOAD3} =100 mA
CH1 = V_{IN}、CH2 = V_{OUT1}、CH3 = V_{OUT2}、CH4 = V_{OUT3}

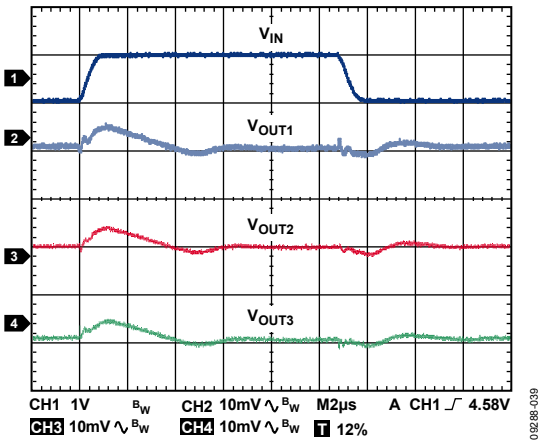

図 41.ライン過渡応答
V_{IN} = 4 V～5 V、I_{LOAD1} = I_{LOAD2} = I_{LOAD3} =1 mA
CH1 = V_{IN}、CH2 = V_{OUT1}
CH3 = V_{OUT2}、CH4 = V_{OUT3}

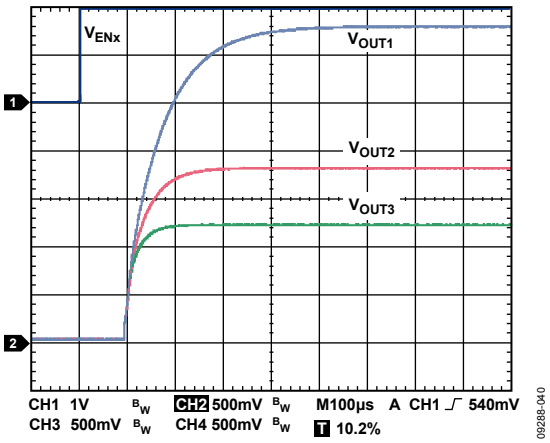

図 42.ターンオン応答
I_{LOAD1} = I_{LOAD2} = I_{LOAD3} =100 mA
CH1 = V_{ENx} (イネーブル電圧)、CH2 = V_{OUT1}
CH3 = V_{OUT2}、CH4 = V_{OUT3}

動作原理

ADP322/ADP323 トリプル LDO は低静止電流、ロー・ドロップアウトのリニア・レギュレータであり、VIN1/VIN2 と VIN3 に入力された 1.8 V～5.5 V で動作し、各出力から最大 200 mA の電流を供給します。ADP322/ADP323 は、フル負荷での静止電流が 250 µA (typ)と小さいため、バッテリで動作する携帯機器向けに最適です。シャットダウン消費電流は 100 nA (typ)です。ADP322/ADP323 は 1 µF の小型セラミック・コンデンサを使用するように最適化されているため、優れた過渡性能を提供します。

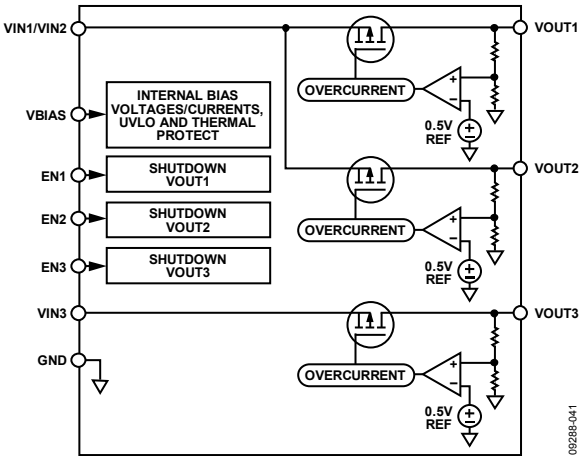

図 43.ADP322 の内部ブロック図

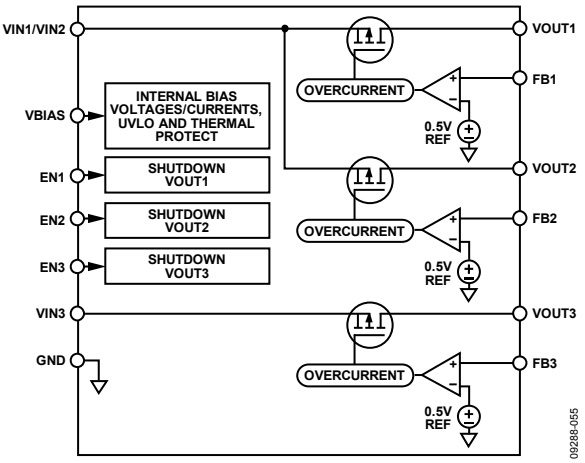

図 44.ADP323 の内部ブロック図

ADP322 の内部は、1 個のリファレンス、3 個の誤差アンプ、3 個の帰還分圧器、3 個の PMOS パス・トランジスタで構成されています。出力電流は、誤差アンプから制御される PMOS パス・デバイスを経由して供給されます。誤差アンプは、リファレンス電圧と出力からの帰還電圧を比較して、その差を増幅します。帰還電圧がリファレンス電圧より低い場合、PMOS デバイスのゲート電位が低くなるので、流れる電流が大きくなり、出力電圧が上昇します。帰還電圧がリファレンス電圧より高い場合は、PMOS デバイスのゲート電位が高くなるので、流れる電流が小さくなり、出力電圧が低下します。

ADP323 は ADP322 と同じですが、各出力に対して、出力分圧器が内部で切り離され、誤差アンプの帰還入力が外部ピンに接続されている点が異なります。出力電圧は次式を使って設定することができます。

$$V_{OUT} = 0.5\ \text{V}(1 + R1/R2) + (FB_{IN})(R1)$$

R1 の値は 200 kΩ より小さくして、FBx ピンの入力電流から発生する、出力電圧の誤差を小さくする必要があります。例えば、R1 と R2 をそれぞれ 200 kΩ にすると、出力電圧は 1.0 V になります。FBx ピンの入力電流を 25°C で 10 nA (typ)とすると、FBx ピンの入力電流により発生する出力電圧誤差は 2 mV すなわち 0.20%になります。

ADP322 は、0.8 V～3.3 V の複数の出力電圧オプションを提供しています。

ADP322/ADP323 では EN1/EN2 ピンと EN3 ピンを使って、通常の動作状態で VOUT1/VOUT2/VOUT3 ピンをイネーブル/ディスエーブルします。EN1/EN2 ピンと EN3 ピンをハイ・レベルにすると、VOUT1/VOUT2/VOUT3 がターンオンし、EN1/EN2 ピンと EN3 ピンをロー・レベルにすると、VOUT1/VOUT2/VOUT3 がターンオフします。自動スタートアップの場合は、EN1/EN2 ピンと EN3 ピンを VBIAS に接続することができます。

アプリケーション情報

コンデンサの選択

出力コンデンサ

ADP322/ADP323 は、小型で省スペースのセラミック・コンデンサで動作するようにデザインされていますが、実効直列抵抗(ESR)値に注意すれば一般的に使用されているコンデンサで動作することもできます。出力コンデンサの ESR は、LDO 制御ループの安定性に影響を与えます。ADP322/ADP323 の安定性のためには、1 Ω 以下の ESR を持つ最小 0.70 µF のコンデンサの使用が推奨されます。

負荷電流の変化に対する過渡応答も出力容量の影響を受けます。大きな値の出力容量を使用すると、負荷電流の大きな変化に対するADP322/ADP323 の過渡応答を向上させることができます。図 45 に、1 µFの出力容量値に対する過渡応答を示します。

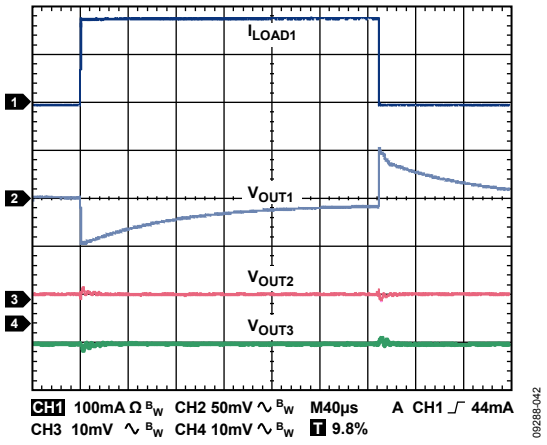

図 45.出力過渡応答
I_{LOAD1} = 1 mA～200 mA、I_{LOAD2} = 1 mA、I_{LOAD3} = 1 mA
CH1 = I_{LOAD1}、CH2 = V_{OUT1}、CH3 = V_{OUT2}、CH4 = V_{OUT3}

入力バイパス・コンデンサ

VIN1/VIN2、VIN3、VBIAS と GND の間に 1 µF のコンデンサを接続すると、特に入力パターンが長いか、またはソース・インピーダンスが高い場合に、PCB レイアウトに対する回路の感受性を小さくすることができます。1 µF より大きい出力容量が必要な場合は、出力容量に合わせて入力コンデンサを大きくすることが推奨されます。

入力コンデンサと出力コンデンサの特性

最小容量と最大 ESR の条件を満たすかぎり、ADP322/ ADP323 で任意の高品質セラミック・コンデンサを使うことができます。セラミック・コンデンサは様々な誘電体を使って製造されて、各々は温度と加えられる電圧に対して異なる動作をします。コンデンサは、必要とされる温度範囲と DC バイアス条件に対して最小容量を保証する適切な誘電体を持っている必要があります。電圧定格 6.3 V または 10 V の X5R 誘電体または X7R 誘電体の使用が推奨されます。Y5V 誘電体と Z5U 誘電体は温度特性と DC バイアス特性が十分でないため推奨されません。

図 46 に、0402 1 µF、10 VのX5Rコンデンサについて容量対電圧バイアス特性を示します。コンデンサの電圧安定性は、コンデンサのサイズと電圧定格の影響を大きく受けます。一般に、コンデンサのパッケージが大きいほど、または電圧定格が大きいほど、優れた安定性を示します。X5R誘電体の温度変動は、−40°C～+85°Cの温度範囲で±15%であり、パッケージまたは電圧定格の関数になっていません。

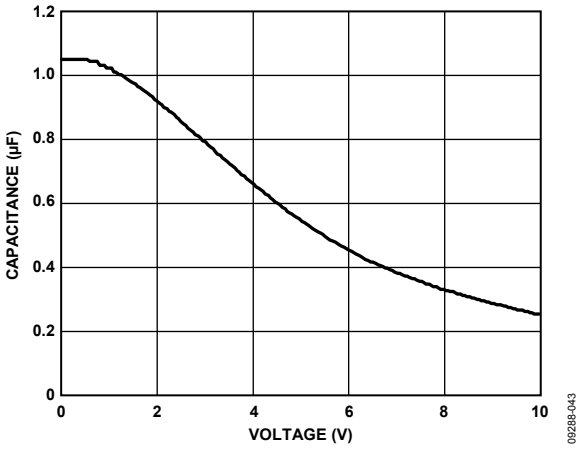

図 46.バイアス電圧対容量

式 1 を使うと、温度、部品偏差、電圧に対するコンデンサの変動を考慮した、ワーストケース容量を求めることができます。

$$C_{EFF} = C_{BIAS} \times (1 - TEMPCO) \times (1 - TOL) \quad (1)$$

ここで、
C_{BIAS}は動作電圧での実効容量。
TEMPCO はワーストケースのコンデンサ温度係数。
TOL はワーストケースの部品偏差。

この例では、−40°C～+85°CでのTEMPCOを、X5R誘電体では15%と想定しています。図 46 のグラフに示すように、TOLは10%、かつ 1.8 VでC$_{BIAS}$ = 0.94 µFとしています。

これらの値を式 1 に代入すると、

$$C_{EFF} = 0.94\ \mu F \times (1 - 0.15) \times (1 - 0.1) = 0.719\ \mu F$$

したがって、この例で選択したコンデンサは、選択した出力電圧で、温度と偏差に対する LDO の最小容量条件を満たします。

ADP322/ADP323 トリプル LDO の性能を保証するためには、コンデンサ動作に対する DC バイアス、温度、偏差の影響を各アプリケーションごとに評価することが不可欠です。

低電圧ロックアウト機能

ADP322/ADP323 には、入力電圧バイアス VBIAS が約 2.2 V を下回ったとき、すべての入力と出力をディスエーブルする低電圧ロックアウト回路が内蔵されています。この回路は、ADP322/ADP323 の入力と出力がパワーアップ時に予測可能な方法で動作することを保証します。

イネーブル機能

ADP322/ADP323 ではENxピンを使って、通常の動作状態でVOUTxピンをイネーブル/ディスエーブルします。図 47 に示すように、ENxの電圧がアクティブ・スレッショールドを超えると、VOUTxがターンオンします。ENxの電圧が非アクティブ・スレッショールドを下回ると、VOUTxがターンオフします。

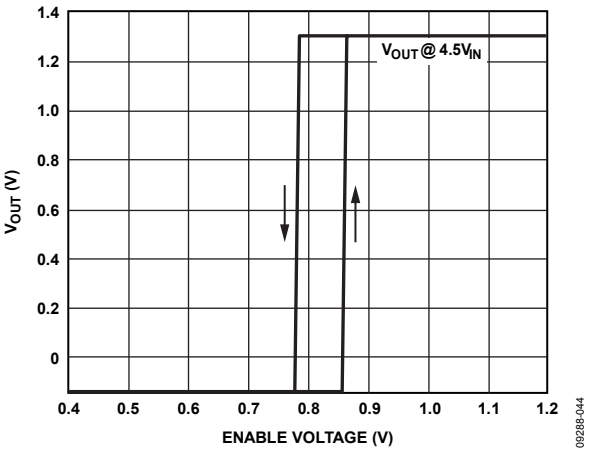

図 47.代表的な ENx ピンの動作

図 47 に示すように、ENxピンにはヒステリシスが付いています。このヒステリシスは、ENxピンがスレッショールド・ポイントを通過するときにノイズにより発生するオン/オフ発振を防止します。

ENxピンのアクティブ/非アクティブ・スレッショールドはV$_{BIAS}$電圧から発生されます。このため、これらのスレッショールドは入力電圧の変化により変動します。図 48 に、入力電圧が 2.5 Vから 5.5 Vまで変化するときのENxのアクティブ/非アクティブ・スレッショールド(typ値)を示します(V$_{ENx}$はイネーブル電圧であることに注意)。

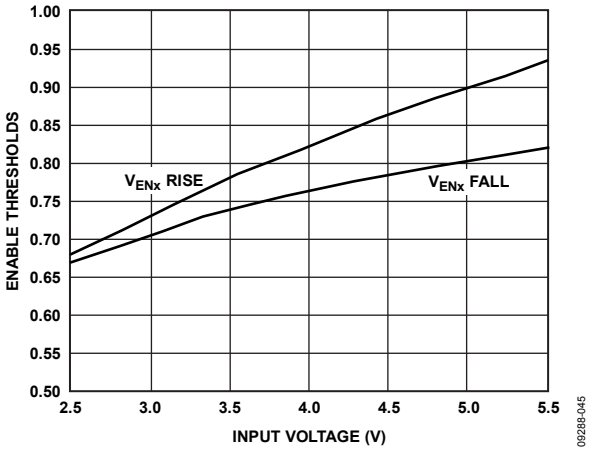

図 48.入力電圧対 ENx ピン・スレッショールド(typ)

ADP322/ADP323 では内部ソフト・スタート機能を使って、出力をイネーブルしたときの突入電流を制限しています。2.8 V オプションでのスタートアップ時間は、ENx アクティブ・スレッショールドを通過してから出力が最終値の 90%に到達するまでとして約 220 µs です。スタートアップ時間は出力電圧の設定にある程度依存するため、出力電圧が高くなると少し大きくなります。

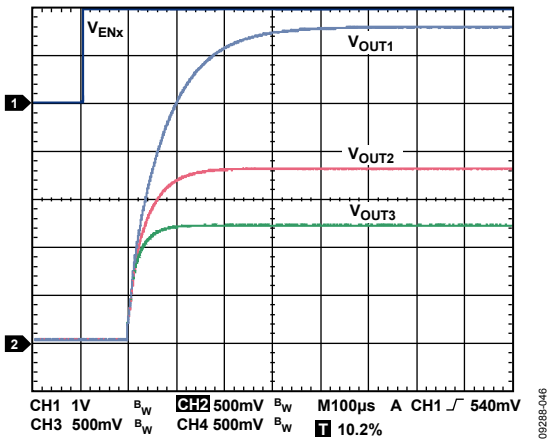

図 49.代表的なスタートアップ時間
$I_{LOAD1} = I_{LOAD2} = I_{LOAD3}$ = 100 mA
CH1 = V_{ENx} (イネーブル電圧)、CH2 = V_{OUT1}
CH3 = V_{OUT2}、CH4 = V_{OUT3}

電流制限および熱過負荷保護

ADP322/ADP323 は、電流と熱の過負荷に対する保護回路により、大きな消費電力による損傷から保護されています。ADP322/ADP323 は、出力負荷が 300 mA (typ)に到達したとき、電流制限するようにデザインされています。出力負荷が 300 mA を超えると、出力電圧を下げて一定の電流限界値を維持します。

ジャンクション温度を最大 155°C (typ)に制限する熱過負荷保護機能も内蔵しています。極限状態(周囲温度が高く、消費電力が大きい)で、ジャンクション温度が 155°C を超え始めると、出力がターンオフされて、出力電流がゼロになります。ジャンクション温度が 140°C を下回ると、出力が再びターンオンして、出力電流が公称値に戻ります。

VOUTx が GND へ短絡するケースを考えます。先ず、ADP322/ADP323 は短絡電流が 300 mA を超えないように電流を制限します。ジャンクションの自己発熱が大きくなると温度が 155°C を超えるので、サーマル・シャットダウンが起動されて、出力がターンオフされ、出力電流がゼロになります。ジャンクション温度が 140°C を下回ると、出力がターンオンして短絡に 300 mA が流れて、再びジャンクション温度が 155°C を超えます。140°C と 155°C の間のこの熱的発振により、0 mA と 300 mA の間の電流発振が発生して、出力に短絡が残っている間この発振が続きます。

電流制限機能と熱過負荷保護機能は、偶発的な過負荷状態に対してデバイスを保護することを目的としています。信頼度の高い動作を得るためには、外部からデバイス消費電力を制限して、ジャンクション温度が 125°C を超えないようにする必要があります。

熱に対する考慮事項

大部分のアプリケーションでは、ADP322/ADP323 の効率が高いため、大きな発熱はありませんが、周囲温度が高く、かつ電源電圧と出力電圧の差が大きいアプリケーションでは、パッケージの発熱が大きくなって、チップのジャンクション温度が最大ジャンクション温度 125°C を超えるようになります。

ジャンクション温度が 155°C を超えると、コンバータはサーマル・シャットダウンします。永久的な損傷を防止するため、ジャンクション温度が 140°C を下回るまで回復しません。したがって、すべての条件で信頼度の高い性能を保証するためには、アプリケーションの熱解析が非常に重要です。式 2 に示すように、チップのジャンクション温度は、周囲温度と電力消費によるパッケージの温度上昇の和です。

信頼度の高い動作を保証するためには、ADP322/ADP323 のジャンクション温度が 125°Cを超えないようにする必要があります。ジャンクション温度をこの最大値より低く維持するためには、ジャンクション温度の変化に寄与するパラメータを知っておく必要があります。これらのパラメータとしては、周囲温度、パワー・デバイスの消費電力、ジャンクション—周囲間の熱抵抗(θ_{JA})などがあります。θ_{JA}値は、パッケージ材料とパッケージ GNDピンとPCBをハンダ接続する際の銅の量に依存します。表 7 に、種々のPCB銅サイズに対するADP322/ADP323 のθ_{JA}値(typ)を示します。

表 7.θ_{JA} 値(typ)

Copper Size (mm2)	ADP322/ADP323 Triple LDO (°C/W)
JEDEC[1]	49.5
100	83.7
500	68.5
1000	64.7

[1]デバイスは JEDEC 標準ボードにハンダ付け。

ADP322/ADP323 のジャンクション温度は次式で計算できます。

$$T_J = T_A + (P_D \times \theta_{JA}) \quad (2)$$

ここで、
T_Aは周囲温度。
P_Dはチップの消費電力で、次式で与えられます。

$$P_D = \Sigma[(V_{IN} - V_{OUT}) \times I_{LOAD}] + \Sigma(V_{IN} \times I_{GND}) \quad (3)$$

ここで、
I_{LOAD}は負荷電流。
I_{GND}はグラウンド電流。
V_{IN}と V_{OUT}は、それぞれ入力電圧と出力電圧。

グラウンド電流による消費電力は小さいため無視できます。このため、次のように簡単になります。

$$T_J = T_A + \{\Sigma[(V_{IN} - V_{OUT}) \times I_{LOAD}] \times \theta_{JA}\} \quad (4)$$

式 4 に示すように、与えられた周囲温度に対して、ジャンクション温度が 125°Cを超えないようにするため、入力と出力間の電位差、連続負荷電流、最小銅サイズ条件がPCBに対して存在します。図 50～図 53 に、様々な周囲温度、総合消費電力、PCB銅面積に対するジャンクション温度計算を示します。

ボード温度が既知の場合、サーマル・キャラクタライゼーション・パラメータ Ψ_{JB} を使ってジャンクション温度上昇を計算することができます。T_J は次式を使って T_B と P_D から計算されます。

$$T_J = T_B + (P_D \times \Psi_{JB}) \quad (5)$$

16 ピンの 3 mm × 3 mm LFCSP の Ψ_{JB} 値は 25.2°C/W (typ)です。

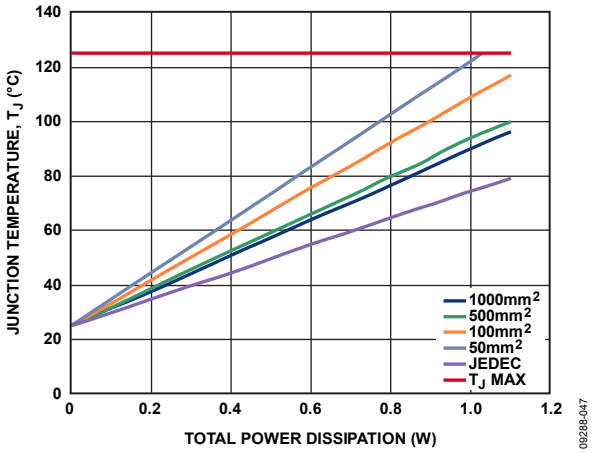

図 50.総合消費電力対ジャンクション温度、T_A = 25°C

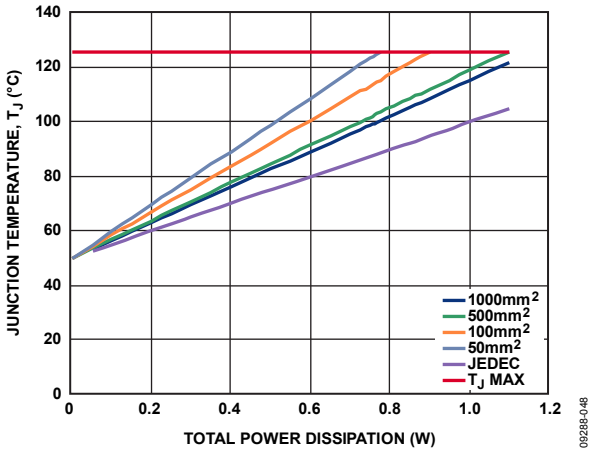

図 51.総合消費電力対ジャンクション温度、T_A = 50°C

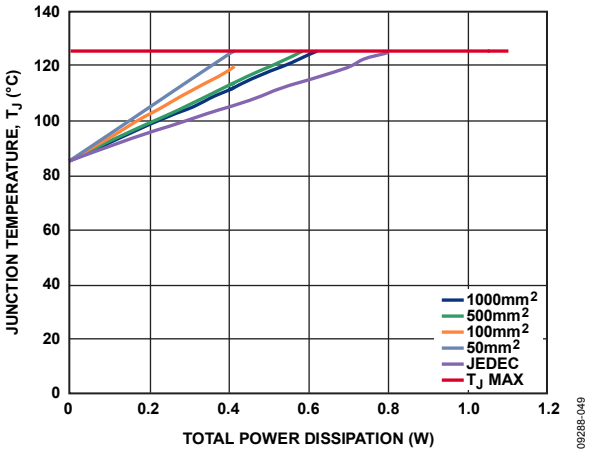

図 52.総合消費電力対ジャンクション温度、T_A = 85°C

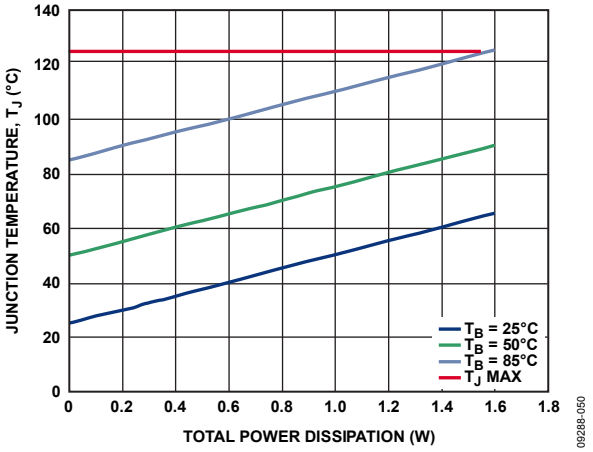

図 53.ジャンクション温度対総合消費電力およびボード温度

プリント回路ボード・レイアウトでの考慮事項

ADP322/ADP323 のピンに接触する銅の量を増やすとパッケージからの放熱を改善することができますが、表 7 から分かるように、限界点に到達して、それ以上銅サイズを増やしても熱放散を大きく改善できません。

入力コンデンサは VINx ピンと GND ピンのできるだけ近くに配置します。出力コンデンサは VOUTx ピンと GND ピンのできるだけ近くに配置します。0402 または 0603 サイズのコンデンサと抵抗を使うと、面積が制限されているボード上で最小のフットプリント・ソリューションが実現できます。

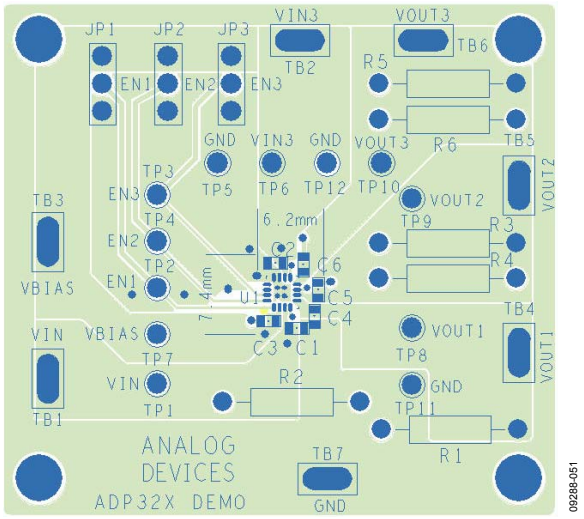

図 54.PCB レイアウトの例—上面

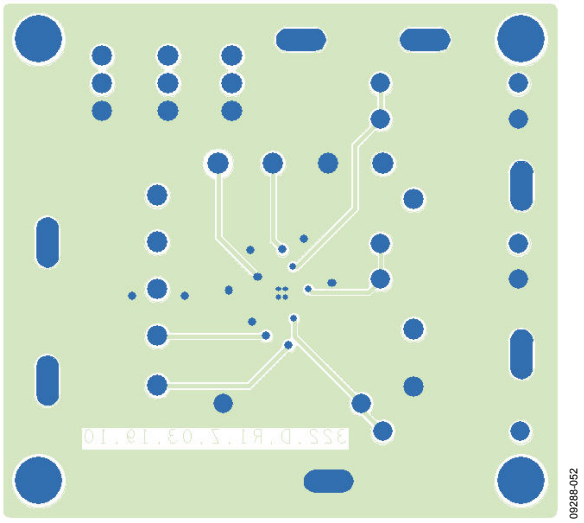

図 55.PCB レイアウトの例—裏面

外形寸法

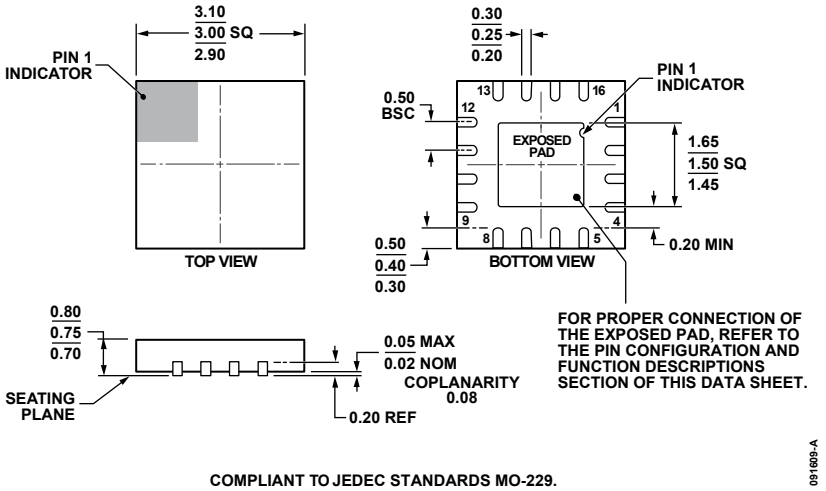

図 56.16 ピン・リードフレーム・チップ・スケール・パッケージ[LFCSP_WQ]
3 mm x 3 mm ボディ、超極薄クワッド
(CP-16-27)
寸法: mm

オーダー・ガイド

Model[1]	Temperature Range	Output Voltage (V)[2]			Package Description	Package Option	Branding
		VOUT1	VOUT2	VOUT3			
ADP322ACPZ-115-R7	−40°C to +125°C	3.3 V	2.8 V	1.8 V	16-Lead LFCSP_WQ	CP-16-27	LGU
ADP322ACPZ-135-R7	−40°C to +125°C	3.3 V	2.5 V	1.8 V	16-Lead LFCSP_WQ	CP-16-27	LGT
ADP322ACPZ-145-R7	−40°C to +125°C	3.3 V	2.5 V	1.2 V	16-Lead LFCSP_WQ	CP-16-27	LJC
ADP322ACPZ-155-R7	−40°C to +125°C	3.3 V	1.8 V	1.5 V	16-Lead LFCSP_WQ	CP-16-27	LGS
ADP322ACPZ-175-R7	−40°C to +125°C	2.8 V	1.8 V	1.2 V	16-Lead LFCSP_WQ	CP-16-27	LGR
ADP322ACPZ-189-R7	−40°C to +125°C	2.5 V	1.8 V	1.2 V	16-Lead LFCSP_WQ	CP-16-27	LJD
ADP323ACPZ-R7	−40°C to +125°C	Adjustable	Adjustable	Adjustable	16-Lead LFCSP_WQ	CP-16-27	LGQ

[1] Z = RoHS 準拠製品。
[2] その他の電圧オプションについては、最寄りの ADI または代理店にお尋ねください。