

特長

高さ 1 mm の低背設計が可能
PC ボード上の小さいフットプリント
シームレスなモード間遷移
静止電流：38 μ A (typ)
1.5 μ H インダクタを使用できる 2.5 MHz 動作
入力電圧：2.3~5.5 V
固定出力電圧：2.8~5.0 V
調整可能モデルの出力電圧範囲：2.8~5.5 V
出力オプション：600 mA (ADP2503)、1000 mA (ADP2504)
負荷切断機能付きの昇圧コンバータ構成
3 種のモードに対応する SYNC ピン
軽負荷時の効率を改善するパワー・セーブモード (PSM)
強制固定周波数動作モード
外部クロックとの同期
内部補償
ソフトスタート
イネーブル／シャットダウン・ロジック入力
過大温度保護
短絡保護
低電圧ロックアウト保護
小型の 10 ピン、3 mm $\times$ 3 mm、LFCSP (QFN) パッケージ

アプリケーション

ワイヤレス・ハンドセット
デジタル・カメラ／ポータブル・オーディオ・プレーヤ
小型のハードディスク電源
USB 駆動デバイス

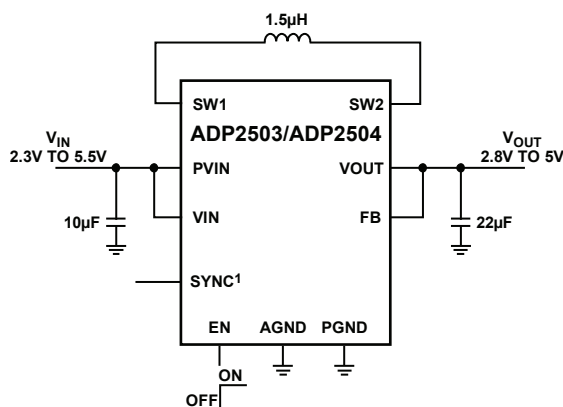
概要

ADP2503/ADP2504 は、高効率、低静止電流のステップアップ／ステップダウン DC/DC コンバータです。入力電圧が出力電圧より高くても低くても等しくても動作し、安定化した出力電圧を提供します。パワー・スイッチと同期式整流器を内蔵し、外付け部品数が最小になります。また、負荷電流が高いときに安定性と過渡応答性を最適化するために、電流モード、固定周波数パルス幅変調 (PWM) 制御方式を利用します。携帯機器アプリケーションでバッテリー寿命を延ばすために、軽負荷条件下でスイッチング周波数を低減するオプションのパワー・セーブモードもあります。可変周波数のパワー・セーブモードでは干渉が生じるおそれがある無線その他の低ノイズ・アプリケーションでは、ロジック制御入力 SYNC を使ってあらゆる負荷条件下で一定の周波数 PWM 動作ができます。

ADP2503/ADP2504 は 2.3~5.5V の入力電圧で動作するため、リチウムまたはリチウム・ポリマーの単一セル、アルカリ／NiMH のマルチセル、PCMCIA、USB、その他の標準電源を使用できます。固定出力電圧オプションのほか、外付け抵抗分圧器を使用して出力電圧を調整できるモデルもあります。補償回路が内蔵されているため、外付け部品数が最小になります。

ロジック制御のシャットダウン中は、入力が出力から切り離され、入力源からの消費電流は 1 μ A を下回ります。昇圧コンバータとして、電源に対して負荷を絶縁する真の負荷切断機能を備えています。その他の主要な特長としては、バッテリーの完全放電を防止する低電圧ロックアウト、スタートアップ時の入力電流オーバーシュートを防止するソフトスタートがあります。

代表的なアプリケーション回路



¹ALLOWS THE ADP2503/ADP2504 TO OPERATE IN THREE DIFFERENT MODES.

07475-001

図 1.

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。
※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。
©2008–2009 Analog Devices, Inc. All rights reserved.

Rev. A

目次

特長.....	1	ソフトスタート.....	11
アプリケーション.....	1	SYNC 機能.....	11
概要.....	1	イネーブル.....	11
代表的なアプリケーション回路.....	1	低電圧ロックアウト.....	12
改訂履歴.....	2	サーマル・シャットダウン.....	12
仕様.....	3	短絡保護.....	12
絶対最大定格.....	4	逆電流制限.....	12
熱データ.....	4	アプリケーション情報.....	13
熱抵抗.....	4	インダクタの選択.....	13
ESD に関する注意.....	4	出力電圧の設定.....	14
ピン配置と機能の説明.....	5	PC ボードのレイアウトのガイドライン.....	15
代表的な性能特性.....	6	外形寸法.....	16
動作原理.....	11	オーダー・ガイド.....	16
パワー・セーブモード.....	11		

改訂履歴

8/09—Rev. 0 to Rev. A	
Changes to Features Section, Figure 1, and General Description Section.....	1
Changes to Feedback Voltage Parameter and EN, SYNC Leakage Current Parameter, Table 1.....	3
Changes to Table 2 and Thermal Resistance Section.....	4
Added Thermal Data Section.....	4
Changes to Figure 2 and Table 4.....	5
Changes to Figure 12.....	7
Changes to Figure 17.....	8
Changes to SYNC Function Section.....	11
Changes to Undervoltage Lockout Section.....	12
Changes to Table 6.....	13
Added Output Voltage Programming Section.....	14
Added Figure 30; Renumbered Sequentially.....	14
Changes to Ordering Guide.....	16
10/08—Revision 0: Initial Version	

仕様

特に指定のない限り、 $V_{IN} = 3.6\text{ V}$ 、 $V_{OUT} = 3.3\text{ V}$ 、仕様の最小値／最大値については $T_A = T_J = -40\sim+125^\circ\text{C}$ 、仕様の代表値については $T_A = 25^\circ\text{C}$ ¹。

表 1.

Parameters	Conditions	Min	Typ	Max	Unit
INPUT CHARACTERISTICS					
Input Voltage Range		2.3		5.5	V
Undervoltage Lockout Threshold	V_{IN} rising	2.15	2.20	2.25	V
	V_{IN} falling	2.10	2.14	2.20	V
OUTPUT CHARACTERISTICS					
Output Voltage Range		2.8		5.5	V
Feedback Impedance			450		k Ω
Feedback Voltage	ADP2503/ADP2504 adjustable output (PWM operation, no load)	490	500	510	mV
Output Voltage Initial Accuracy	ADP2503/ADP2504 fixed output (PWM operation, no load)	-2		+2	%
Load and Line Regulation	$V_{IN} = 2.3\text{ V}$ to 3.6 V , $I_{LOAD} = 0\text{ mA}$ to 500 mA , forced PWM mode			0.5	%
	$V_{IN} = 2.3\text{ V}$ to 5.5 V , $I_{LOAD} = 0\text{ mA}$ to 500 mA , forced PWM mode			0.6	%
CURRENT CHARACTERISTICS					
Quiescent Current (V_{IN})	$I_{OUT} = 0\text{ mA}$, $V_{IN} = EN = 3.6\text{ V}$, device not switching		38	50	μA
Shutdown Current	$T_A = T_J = -40^\circ\text{C}$ to $+85^\circ\text{C}$		0.2	1	μA
SWITCH CHARACTERISTICS					
N-Channel Switches	$V_{IN} = 3.6\text{ V}$		150		m Ω
P-Channel Switches	$V_{IN} = V_{OUT} = 3.6\text{ V}$		150		m Ω
P-Channel Leakage	$T_J = -40^\circ\text{C}$ to $+85^\circ\text{C}$			1	μA
Switch Current Limit					
	ADP2504	1.3		2.0	A
ADP2503		1.0		1.4	A
				1.1	A
OSCILLATOR AND STARTUP					
Oscillator Frequency		2.1	2.5	2.9	MHz
On Time PMOS1 (Buck Mode)	Minimum duty cycle = 30%	130			ns
On Time NMOS2 (Boost Mode)	Maximum duty cycle = 50% ($\times 2$)			200	ns
SYNC Clock Frequency		2.2		2.8	MHz
SYNC Clock Minimum Off Time		160			ns
LOGIC LEVEL CHARACTERISTICS					
EN, SYNC Input High Threshold		1.2			V
EN, SYNC Input Low Threshold				0.4	V
EN, SYNC Leakage Current	$V_{EN} = V_{IN}$, $V_{SYNC} = V_{IN}$	-1	+0.1	+1	μA
THERMAL CHARACTERISTICS					
Thermal Shutdown Threshold			150		$^\circ\text{C}$
Thermal Shutdown Hysteresis			25		$^\circ\text{C}$

¹ 極限温度での限界値はすべて、標準の統計品質管理 (SQC) による相関性で保証されています。

絶対最大定格

表 2.

Parameter	Rating
PVIN, VIN, SW1, SW2, VOUT, SYNC, EN, FB	−0.3 V to +6 V
PGND to AGND	−0.3 V to 0.3 V
Operating Ambient Temperature Range	−40°C to +85°C
Operating Junction Temperature Range	−40°C to +125°C
Storage Temperature Range	−65°C to +150°C
Soldering Conditions	JEDEC J-STD-020
ESD Human Body Model	±2000 V
ESD Charged Device Model	±1500 V
ESD Machine Model	±100 V

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱データ

絶対最大定格はこれらの値の組み合わせではなく個別に適用されます。

ジャンクション温度の制限値を超えると、ADP2503/ADP2504 は損傷する可能性があります。周囲温度 (T_A) を監視しても、ジャンクション温度 (T_J) が規定温度範囲内にあることを保証できません。消費電力が大きく、熱抵抗が小さいアプリケーションでは、最大周囲温度の定格を下げる必要がある場合があります。中程度の消費電力で、PCB の熱抵抗が低いアプリケーションでは、ジャンクション温度が規定値内にある限り、最大周囲温度がこの最大値を超えても問題はありません。デバイスの T_J は、 T_A 、デバイスの消費電力 (P_D)、パッケージのジャンクション／周囲間熱抵抗 (θ_{JA}) に依存します。最大値の T_J は、次式を使って T_A と P_D から計算します。

$$T_J = T_A + (P_D \times \theta_{JA})$$

パッケージの θ_{JA} は、4 層ボードを使ったモデルと計算に基づいています。ジャンクション／周囲間熱抵抗は、アプリケーションとボードのレイアウトに大きく依存しています。最大消費電力が大きいアプリケーションでは、ボードの熱設計に注意する必要があります。 θ_{JA} の値は、PCB の材料、レイアウト、環境条件によって変わります。 θ_{JA} の規定値は、4×3 インチの 4 層 PCB に基づいています。ボード構成の詳細については、JESD 51-7 を参照してください。

熱抵抗

θ_{JA} は最悪の条件、すなわち回路ボードに表面実装パッケージをハンダ付けした状態で規定しています。

表 3.

Package Type	θ_{JA}	Unit
10-Lead LFCSP (QFN)	84	°C/W

ESDに関する注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置と機能の説明

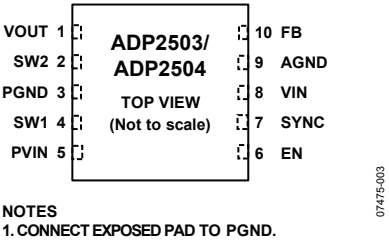


図 2. ピン配置

表 4. ピン機能の説明

ピン番号	記号	説明
1	VOUT	ADP2503/ADP2504 の出力。VOUT と PGND の間に出力コンデンサを接続します。
2	SW2	パワー・スイッチ 2 接続。入力 PMOS および NMOS スイッチへの内部接続です。太くて短いパターンを使って SW2 をインダクタに接続してください。
3	PGND	電源 GND。入出力コンデンサと PGND ピンを PGND プレーンに接続します。
4	SW1	パワー・スイッチ 1 接続。出力 PMOS および NMOS スイッチへの内部接続です。太くて短いパターンを使って SW1 をインダクタに接続してください。
5	PVIN	電源入力。降圧／昇圧パワー・スイッチへの入力です。10 μ F コンデンサを PVIN と PGND の間の、できるだけ ADP2503/ADP2504 の近くに配置してください。
6	EN	イネーブル。EN をハイレベルに駆動して ADP2503/ADP2504 をオンにします。EN をローレベルにすると、デバイスはシャットダウン・モードになります。
7	SYNC	SYNC ピンは、ADP2503/ADP2504 の 3 種類の動作モードに対応しています。 通常動作：SYNC をローレベルに駆動すると、ADP2503/ADP2504 は中～高負荷で 2.5 MHz PWM モードで動作し、軽負荷ではパワー・セーブモード（PSM）に移行します。 強制 PWM 動作：SYNC をハイレベルに駆動すると、ADP2503/ADP2504 はすべての負荷条件で固定の 2.5 MHz PWM モードで動作します。 SYNC モード：ADP2503/ADP2504 のスイッチングを外部信号に同期させるには、2.2～2.8 MHz クロックでこのピンを駆動します。SYNC 信号のオン・オフ時間は 160 ns 以下にならないようにしてください。
8	VIN	アナログ電源。ADP2503/ADP2504 の内部回路用の電源です。
9	AGND	アナログ・グラウンド。
10	FB	出力帰還。固定出力バージョンの場合は、内部誤差アンプへの入力として VOUT に接続する必要があります。調整可能モデルでは、電圧帰還ピンになります。
EP	Exposed pad	露出パッドは PGND に接続します。

代表的な性能特性

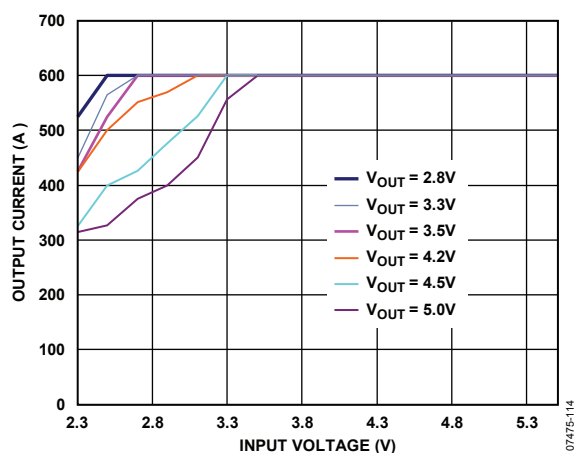


図 3. ADP2503 の入力電圧 対 出力電流

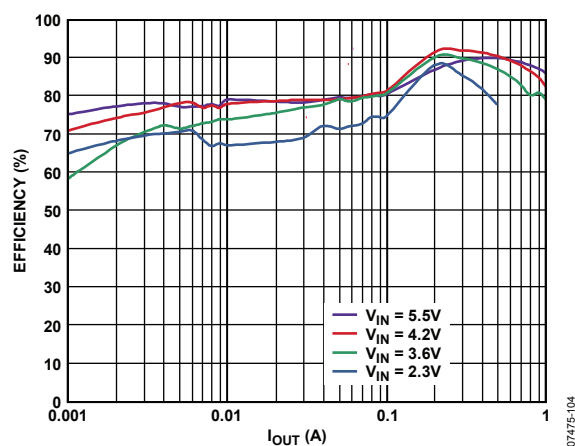


図 6. PSM および PWM モードでの出力電流 対 効率 ($V_{OUT} = 5.0V$)

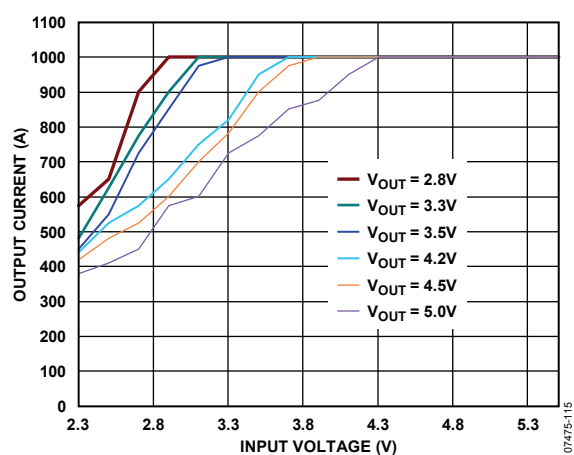


図 4. ADP2504 の入力電圧 対 出力電流

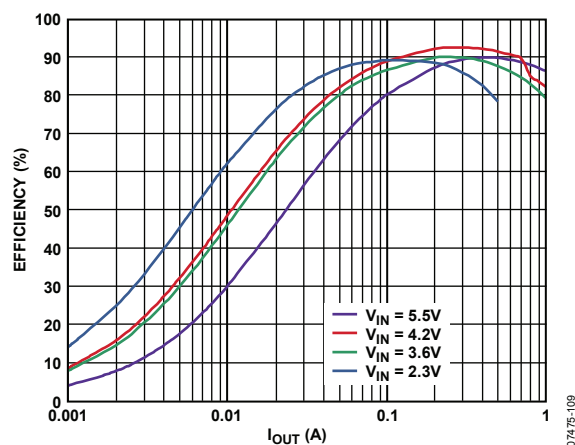


図 7. PWM モードでの出力電流 対 効率 ($V_{OUT} = 3.3V$)

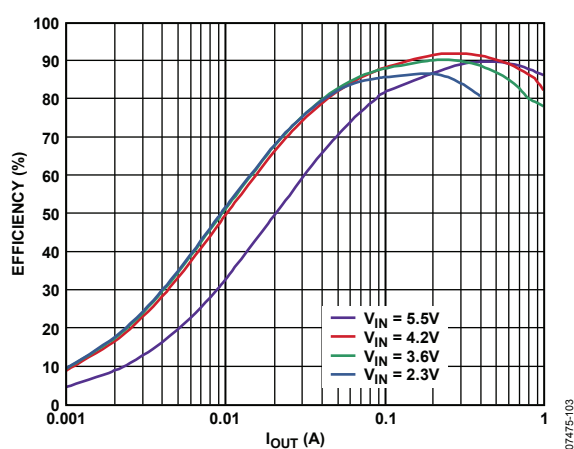


図 5. PWM モードでの出力電流 対 効率 ($V_{OUT} = 5.0V$)

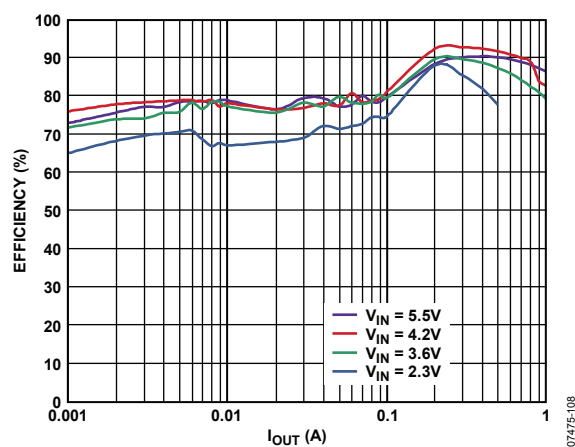


図 8. PSM および PWM モードでの出力電流 対 効率 ($V_{OUT} = 3.3V$)

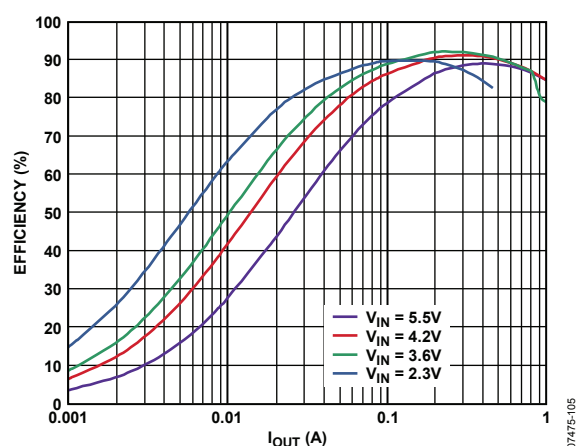


図 9. PWM モードでの出力電流 対 効率 ($V_{OUT} = 2.8\text{ V}$)

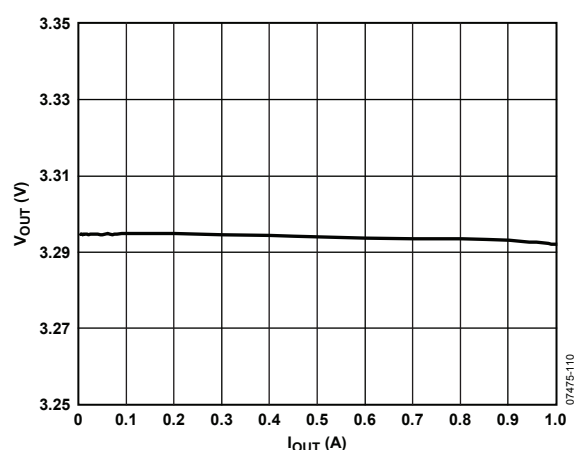


図 12. 負荷レギュレーション ($V_{IN} = 3.6\text{ V}$, $V_{OUT} = 3.3\text{ V}$)

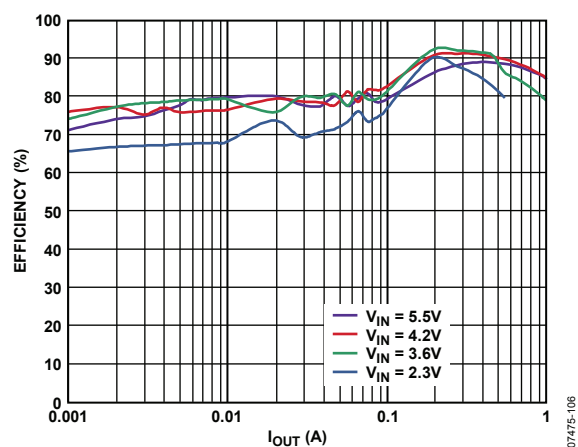


図 10. PSM および PWM モードでの出力電流 対 効率 ($V_{OUT} = 2.8\text{ V}$)

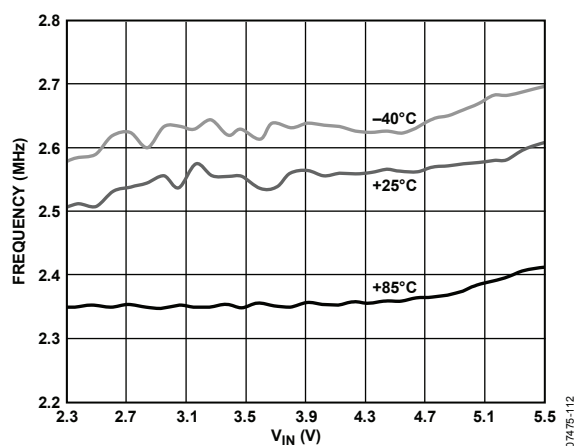


図 13. 温度変化に伴う入力電圧の周波数特性 ($V_{OUT} = 3.3\text{ V}$)

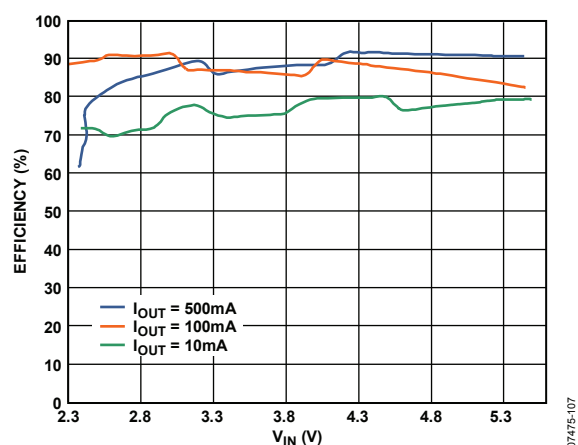


図 11. 入力電圧 対 効率 ($V_{OUT} = 3.3\text{ V}$)

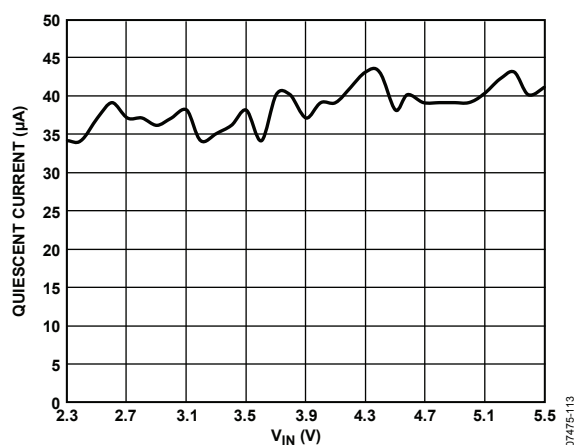


図 14. 入力電圧 対 静止電流 ($V_{OUT} = 3.3\text{ V}$)

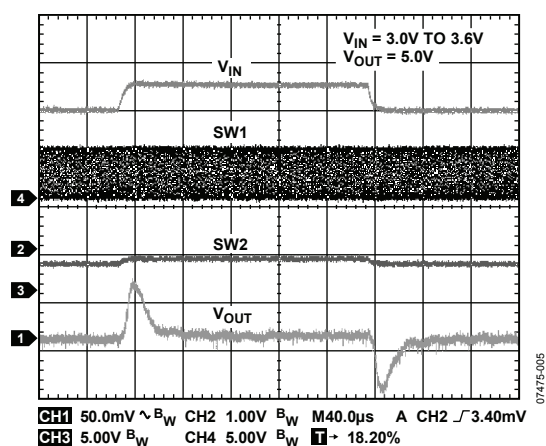


図 15. PWM モードでのライン過渡電圧
($V_{IN} = 3.0 \sim 3.6$ V, $V_{OUT} = 5.0$ V)

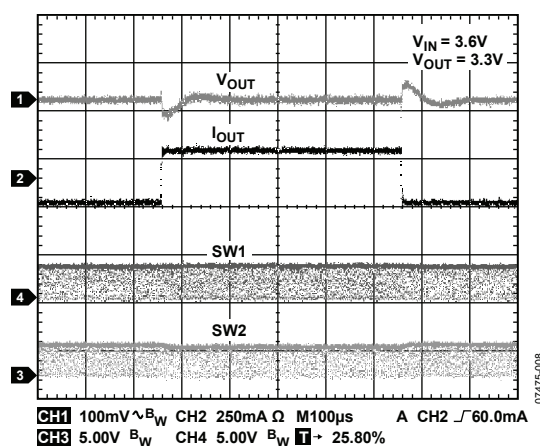


図 18. 負荷過渡電圧 ($V_{IN} = 3.6$ V, $V_{OUT} = 3.3$ V,
 $I_{OUT} = 100 \sim 350$ mA)

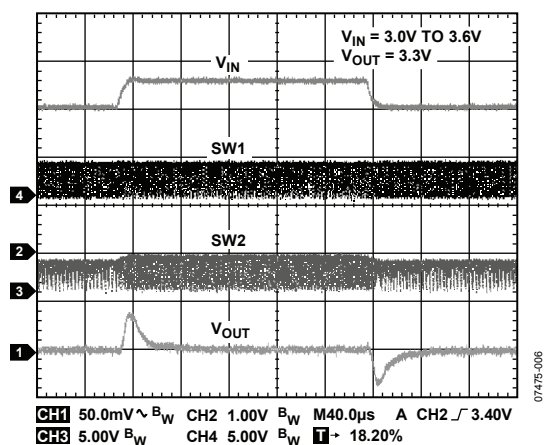


図 16. PWM モードでのライン過渡電圧
($V_{IN} = 3.0 \sim 3.6$ V, $V_{OUT} = 3.3$ V)

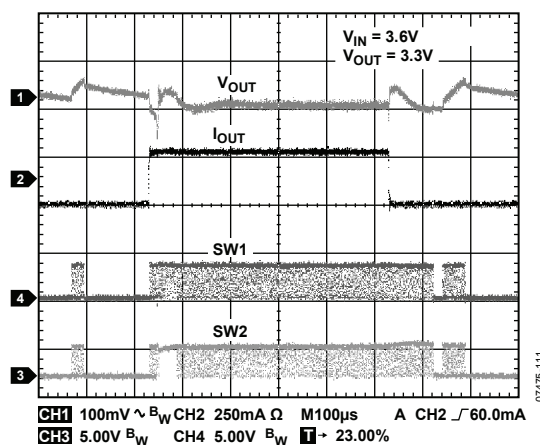


図 19. 負荷過渡電圧 ($V_{IN} = 3.6$ V, $V_{OUT} = 3.3$ V,
 $I_{OUT} = 10 \sim 300$ mA)

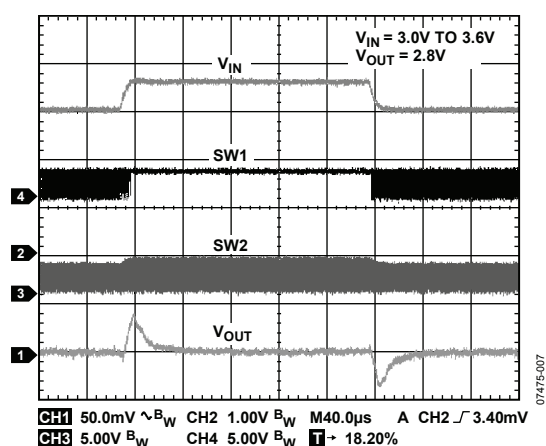


図 17. PWM モードでのライン過渡電圧
($V_{IN} = 3.0 \sim 3.6$ V, $V_{OUT} = 2.8$ V)

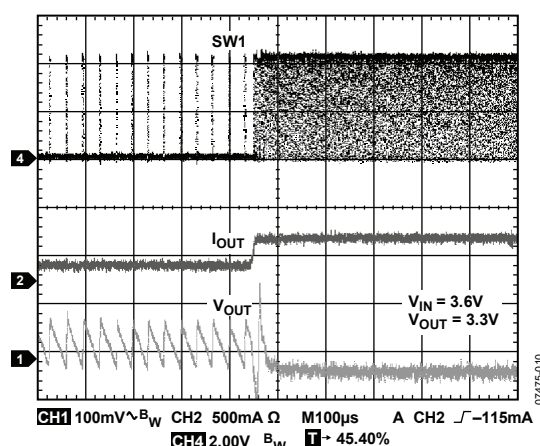


図 20. 負荷上昇時の過渡電圧によるモード変化
($V_{IN} = 3.6$ V, $V_{OUT} = 3.3$ V)

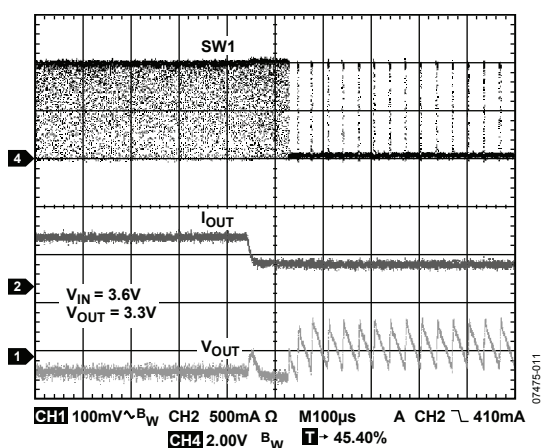


図 21. 負荷下降時の過渡電圧によるモード変化 ($V_{OUT} = 3.3V$)

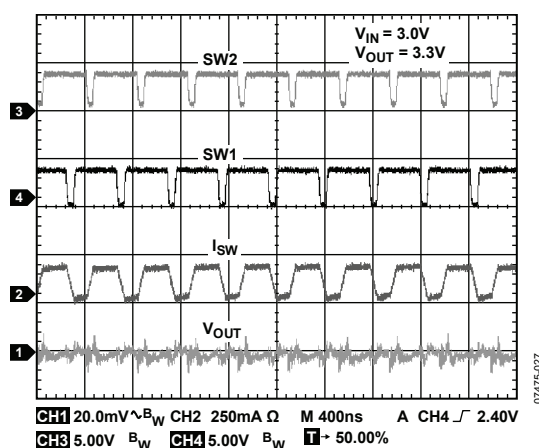


図 24. 降圧／昇圧動作時の PWM スイッチング波形 ($V_{OUT} = 3.3V$)

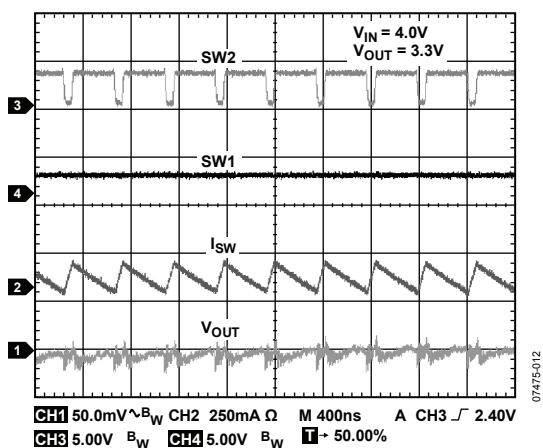


図 22. 降圧動作時の PWM スイッチング波形 ($V_{OUT} = 3.3V$)

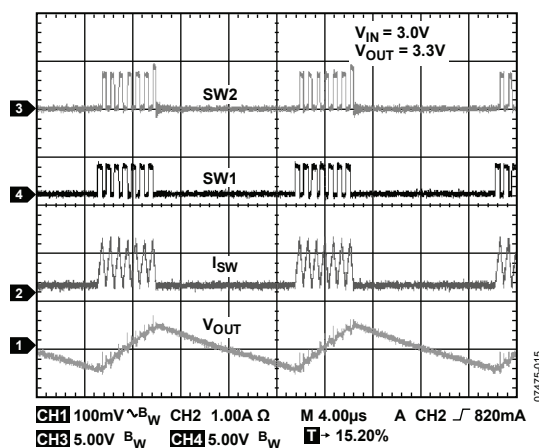


図 25. 降圧／昇圧動作時の PSM スイッチング波形 ($V_{OUT} = 3.3V$)

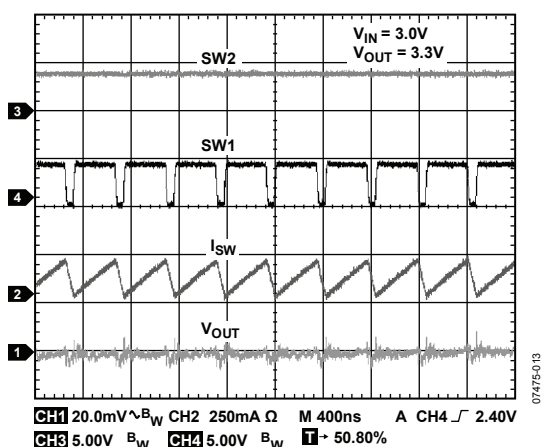


図 23. 昇圧動作時の PWM スイッチング波形 ($V_{OUT} = 3.3V$)

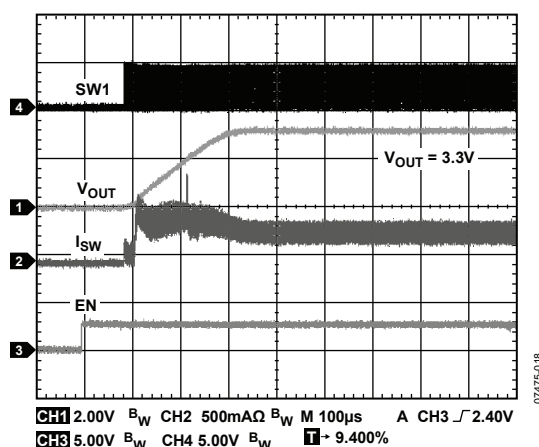


図 26. PWM モードへのスタートアップ ($V_{OUT} = 3.3V$, $I_{OUT} = 300mA$)

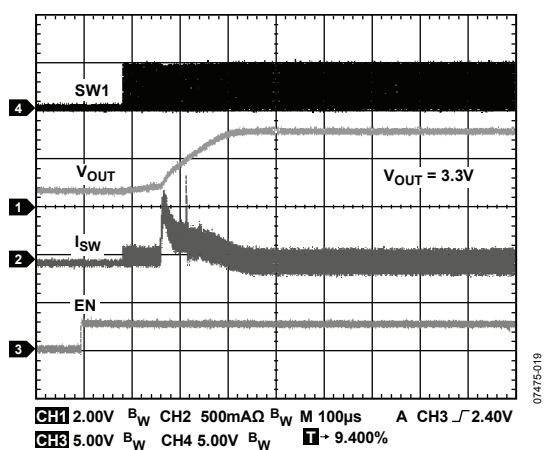


図 27. PWM モードへのスタートアップ
($V_{OUT} = 3.3\text{ V}$ 、 $I_{OUT} = 10\text{ mA}$)

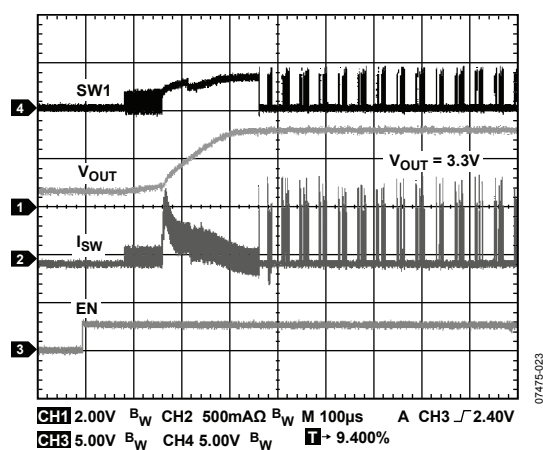


図 28. PSM モードへのスタートアップ
($V_{OUT} = 3.3\text{ V}$ 、 $I_{OUT} = 10\text{ mA}$)

動作原理

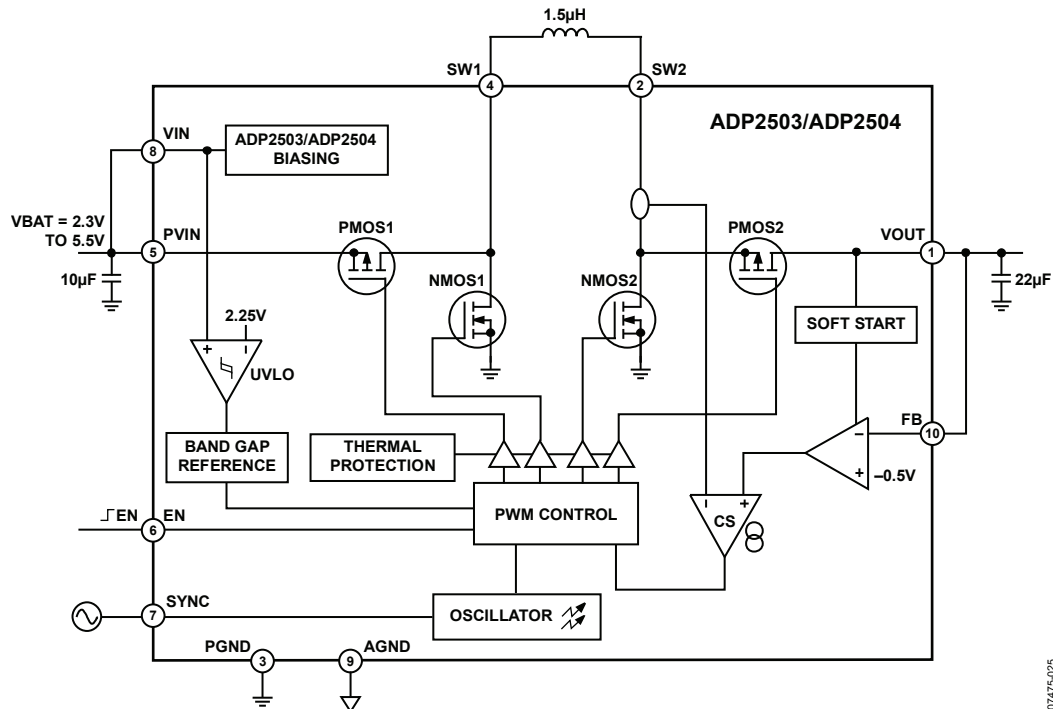


図 29. ADP2503/ADP2504 のブロック図

ADP2503/ADP2504 は同期平均電流モードのスイッチング降圧／昇圧レギュレータです。入力電源の V_{IN} が出力電圧 V_{OUT} より高くても低くても等しくても一定の V_{OUT} を維持します。 V_{IN} が V_{OUT} よりかなり大きいと、デバイスは降圧モードになり、PMOS2 が常時アクティブ、NMOS2 が常時オフになり、PMOS1 と NMOS1 のスイッチで降圧コンバータを構成します。 V_{IN} が V_{OUT} よりかなり小さい場合は、デバイスは昇圧モードになり、PMOS1 が常時アクティブ、NMOS1 が常時オフになり、PMOS2 と NMOS2 のスイッチで昇圧コンバータを構成します。 V_{IN} が $[V_{OUT} \pm 10\%]$ の範囲にある場合は、ADP2503/ADP2504 は自動的に降圧／昇圧モードになります。このモードでは、クロックの各期間で降圧動作 (PMOS1 と NMOS1 が逆位相でスイッチ) と昇圧動作 (NMOS2 と PMOS2 が逆位相でスイッチ) の 2 種類の動作が行われます。これによって、レギュレーションを維持し、インダクタの電流リップルを最小限に抑え、優れた過渡性能を実現します。

パワー・セーブモード

SYNC ピンがローレベルになると、ADP2503/ADP2504 はパワー・セーブモード (PSM) で動作します。このモードの場合、 $V_{IN}=3.6\text{ V}$ のときに負荷電流の公称値が 75 mA を下回ると、コントローラが V_{OUT} を引き上げて、 V_{OUT} が再スタートする値に戻るまでスイッチを停止します。新しいサイクルで再び V_{OUT} の値を引き上げます。このようにすることで、軽負荷時のスイッチング損失が最小限に抑えられます。負荷が 150 mA を上回ると、ADP2503/ADP2504 は固定 PWM モードに復帰します。その結果、PSM と固定 PWM 間のヒステリシスが約 75 mA となり、両モード間の発振を防ぎます。

ソフトスタート

ADP2503/ADP2504 が起動すると、 V_{OUT} は $200\text{ }\mu\text{s}$ (typ) で 0 V から最終設定値まで増大します。そのため、 $20\text{ }\mu\text{F}$ の公称出力コンデンサで突入電流は 600 mA を下回ります。 V_{OUT} のスタートアップのスロープは一定であるため、出力コンデンサを大きくすると、突入電流も大きくなります。

SYNC機能

SYNCピンがハイレベルのとき、PSMは非アクティブになります。ADP2503/ADP2504は、内部発振器を使って常にPWMモードで動作します。SYNCピンが $2.1\sim 2.9\text{ MHz}$ の範囲で切り替わるとき、レギュレータのスイッチング周波数はSYNCに適用されている周波数に移行し、その周波数にロックされます。SYNCがスイッチングを停止すると、レギュレータのスイッチング周波数は内部発振器の周波数に戻ります。

イネーブル

EN ピンがハイレベルになると、デバイスはソフトスタートで動作を開始します。EN ピンをローレベルにすると、デバイスはシャットダウン状態になります。代表的なシャットダウン電流は $0.2\text{ }\mu\text{A}$ です。

このモードでは、PMOS パワー・スイッチがオフになり、NMOS パワー・スイッチがオンになって、制御回路がイネーブルではなくなります。正しい動作を実現するには、EN ピンを無接続のままにせず終端する必要があります。

低電圧ロックアウト

低電圧ロックアウト回路は、低入力電圧時にデバイスの動作が正しくなくなるのを防止します。この回路は規定外の条件でコンバータのパワー・スイッチがオンにならないようにし、これによってバッテリー電源の完全放電を防ぎます。 V_{IN} が 2.25 V を上回らないと、コンバータはイネーブルになりません。動作中に V_{IN} が 2.10 V を下回ると、電源が UVLO の立ち上がりスレッシュホールドを上回るまで ADP2503/ADP2504 はディスエーブル（オフ）になります。

サーマル・シャットダウン

ジャンクション温度 T_J が 150°C (typ) を超えると、デバイスはサーマル・シャットダウン・モードになり、パワー・スイッチがオフになります。ジャンクション温度が 125°C (typ) を再び下回ると、デバイスは動作を再開します。

短絡保護

ADP2503/ADP2504 は、インダクタの公称ピーク電流値 1.5 A に達すると、アクティブになっている NMOS2 トランジスタをオフにします。さらに電流がそれから 200 mA 増大すると、PMOS1 トランジスタもオフになります。この動作は、短絡が終わると元に戻せます。これによってインダクタの電流リップルが 1.5 A 近くまで小さくなるため、短絡後に負荷電流が高くてもコントローラは V_{OUT} を復帰できます。

逆電流制限

V_{OUT} の短絡電流が予想を上回る場合、インダクタの電流が負（逆電流）になります。負のピーク値は、PMOS2 スイッチをオフにすることで 1.1 A に制限されます。

アプリケーション情報

インダクタの選択

ADP2503/ADP2504 のスイッチング周波数は 2.5 MHz と高いため、出力電圧リップルを最小限に抑えると同時に、インダクタのサイズとコストも抑えることができます。また、正しいインダクタを選択することで効率性を最適化し、電磁干渉 (EMI) を低減することができます。インダクタの値によって、インダクタの電流リップルとループ・ダイナミックスが決まります。

$$\Delta I_{L, peak}(Buck) = \frac{V_{OUT} \times (V_{IN} - V_{OUT})}{V_{IN} \times f_{OSC} \times L}$$

$$\Delta I_{L, peak}(Boost) = \frac{(V_{OUT} - V_{IN})}{V_{OUT}} \times \frac{V_{IN}}{f_{OSC} \times L}$$

ここで、

f_{OSC} はスイッチング周波数です (2.5 MHz typ)。

L はヘンリー単位のインダクタの値です。

インダクタの値が大きいと電流リップルが小さくなります (インダクタのピーク電流が小さくなる)、物理的な寸法は直流抵抗値の増大に伴って大きくなります。インダクタの値は、1~1.5 μH の間が良いでしょう。安定性が得られるインダクタの最大値は 2.0 μH です。ADP2504 で高効率を実現するには、1.5 μH のインダクタの使用を推奨します。

インダクタのピーク電流は昇圧モードで最大になります。昇圧モード時の実際のインダクタの最大電流を決めるには、入力直流電流を求める必要があります。

$$I_{IN(MAX)} = I_{LOAD(MAX)} \times \left(\frac{V_{OUT}}{V_{IN}} \right) \times \frac{1}{\eta}$$

ここで、 η は効率です ($\eta \approx 0.85 \sim 0.90$)。

インダクタの定格飽和電流は次の値以上とします。

$$I_{IN(MAX)} + \Delta I_{LOAD}/2$$

低電流の設計では、セラミック多層インダクタを使って全体的なソリューションのサイズと直流抵抗値 (DCR) を低減できます。これらのインダクタは低プロファイル・パッケージで使用できます。特に動作温度が高い場合などは、インダクタの値が増すと急激に定格が下がるので注意してください。

フェライト・コアのインダクタは、コア損失特性が優れており、直流抵抗値も十分です。シールド付きフェライト・インダクタを使用すれば、インダクタで発生する EMI を低減できます。

表 6. 推奨出力コンデンサ

Vendor	Value	Part No.	Dimensions L × W × H (mm)
Murata	2 × 10 μF , 6.3 V	GRM188R60J106ME47	1.6 × 0.8 × 0.8 (2)
TDK	2 × 10 μF , 6.3 V	C1608JB0J106K	1.6 × 0.8 × 0.8 (2)
Murata	22 μF , 6.3 V	GRM21BR60J226ME39	2 × 1.25 × 1.25
TDK	22 μF , 6.3 V	C2012X5R0J226M	2 × 1.25 × 1.25
TDK	22 μF , 10 V	C3216X5R1A226K	2 × 1.25 × 1.25
Murata	2 × 10 μF , 10 V	GRM21BR71A106KE51L	2 × 1.25 × 1.25 (2)

表 5. 推奨インダクタの例

Vendor	Value (μH)	Part No.	DCR (m Ω)	I _{SAT} (A)	Dimensions L × W × H (mm)
Toko	1.2	DE2810C	55	1.7	2.8 × 2.8 × 1.0
Toko	1.5	DE2810C	60	1.5	2.8 × 2.8 × 1.0
Toko	1	MDT2520-CN	100	1.8	2.5 × 2 × 1.2
Murata	1	LQM2HP-G0	55	1.6	2.5 × 2 × 1
Murata	1.5	LQM2HP-G0	70	1.5	2.5 × 2 × 1
TDK	1.0	CPL2512T	90	1.5	2.5 × 1.5 × 1.2
TDK	1.5	CPL2512T	120	1.2	2.5 × 1.5 × 1.2
Coilcraft	1.0	LPS3010	85	1.7	3.0 × 3.0 × 0.9
Coilcraft	1.5	LPS3010	120	1.3	3.0 × 3.0 × 0.9
Taiyo Yuden	1.5	NR3015T1	40	1.5	3.0 × 3.0 × 1.5

出力コンデンサの選択

出力コンデンサによって、ADP2503/ADP2504 のループ・ダイナミックス、出力電圧リップル、過渡応答が決まります。任意の出力コンデンサの出力電圧リップルは次式で得られます。

$$\Delta V_{OUT, peak}(Buck) = \frac{V_{OUT} \times (V_{IN} - V_{OUT})}{V_{IN} \times 8 \times L \times (f_{OSC})^2 \times C_{OUT}}$$

$$\Delta V_{OUT, peak}(Boost) = \frac{I_{LOAD} \times (V_{OUT} - V_{IN})}{C_{OUT} \times V_{OUT} \times f_{OSC}}$$

ADP2503/ADP2504 が降圧モードで動作している場合、最悪時の電圧リップルは最大入力電圧 V_{IN} で発生します。昇圧モードで動作している場合は、最小入力電圧 V_{IN} で電圧リップルが最悪になります。

最大電圧オーバーシュートまたはアンダーシュートは、出力コンデンサの値に反比例します。安定性と優れた過渡応答を得るには、出力に最低 1 個の 22 μF X5R 6.3 V のコンデンサまたは 2 個の 10 μF X5R 6.3 V コンデンサを使用してください。安定性に必要な実効容量 (温度や DC バイアスの影響も含む) は 14 μF です。

入力コンデンサの選択

VIN ピンのノイズをフィルタ処理し、一定の入出力電圧を維持しながら過渡電流を供給するために、ADP2503/ADP2504 には入力コンデンサが必要です。電圧定格 6.3V の 10 μ F X5R/X7R セラミック・コンデンサが、最小の推奨入力コンデンサになります。入力容量が大きくなると、バッテリーのスイッチング周波数リップルの振幅が小さくなります。セラミック・コンデンサの DC バイアス特性の観点から、0603、6.3 V、X5R/X7R の 10 μ F セラミック・コンデンサの使用を推奨します。

表 7. 推奨入力コンデンサ

Vendor	Value	Part No.	Dimensions L × W × H (mm)
Murata	10 μ F, 6.3 V	GRM188R60J106ME47	1.6 × 0.8 × 0.8
TDK	10 μ F, 6.3 V	C1608JB0J106K	1.6 × 0.8 × 0.8

出力電圧の設定

ADP2503/ADP2504 には、外付け抵抗分圧器によって出力設定を調整できるモデルがあります。抵抗分圧器は VOUT と FB の間および FB と GND の間に接続し、全部で 400 k Ω 近くの値にします。代表的な電圧リファレンス (V_{REF}) は 500 mV であり、所要の出力電圧により、次の式から抵抗値を計算できます。

$$V_{OUT} = \left(\frac{R1 + R2}{R2} \right) \times V_{REF}$$

たとえば、所要の出力電圧を 3.0 V とする場合の計算は以下のようになります。

$$3.0 \text{ V} = \left(\frac{360 \text{ k}\Omega}{60 \text{ k}\Omega} \right) \times 0.5 \text{ V}$$

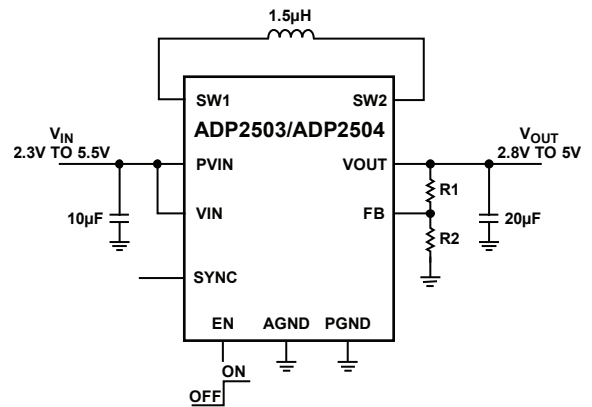


図 30. 調整可能な ADP2503/ADP2504 の代表的なアプリケーション回路

07475-101

PCボードのレイアウトのガイドライン

レイアウトが悪いと、ADP2503/ADP2504 の性能に影響を及ぼし、電磁波障害 (EMI)、電磁両立性 (EMC)、グラウンド・バウンス、電圧損失などを引き起こします。また、レギュレーションや安定性に影響する場合があります。以下のルールを守って、正しいレイアウトを行ってください。

- 短いパターンを使用し、インダクタ、入力コンデンサ、出力コンデンサを IC の近くに配置します。これらの部品は高スイッチング周波数を伝送し、太いパターンはアンテナとして機能します。

- 出力電圧経路をインダクタや SW ノードから一定の距離を置いて配線し、ノイズと電磁干渉を最小限に抑えます。
- 部品側のグラウンド・メタルのサイズを最大限大きくして、放熱性を高めます。
- 影響を受けやすい回路ノードに対するノイズの干渉を低減するために、グラウンド・プレーンに複数のビアを設けて部品側のグラウンドと接続させます。

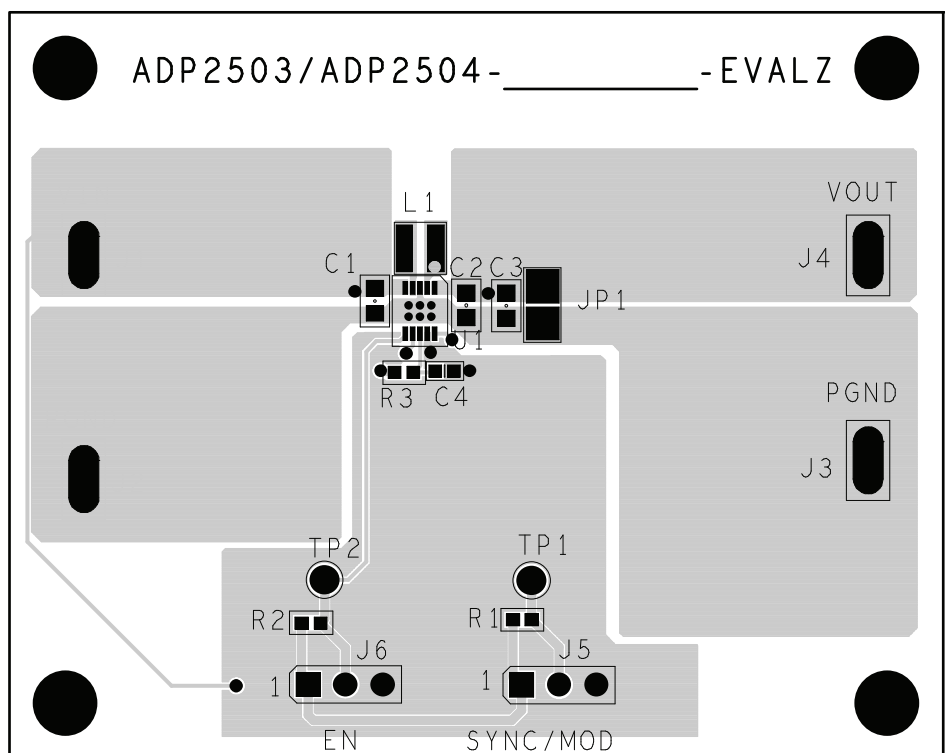
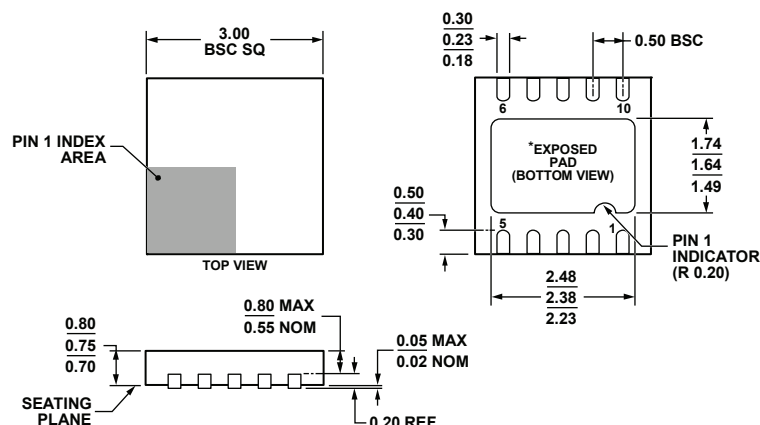


図 31. 固定出力電圧用の ADP2503/ADP2504 評価用ボード

外形寸法



*FOR PROPER CONNECTION OF THE EXPOSED PAD PLEASE REFER TO THE PIN CONFIGURATION AND FUNCTION DESCRIPTIONS SECTION OF THIS DATA SHEET.

031208-B

図 32. 10 ピン・リード・フレーム・チップ・スケール・パッケージ [LFCSP_WD]
3 mm × 3 mm ボディ、超極薄クワッド、デュアル・リード
(CP-10-9)
寸法単位: mm

オーダー・ガイド

Model	Voltage	Max Current	Temperature Range	Package Description	Package Option	Branding
ADP2503ACPZ-2.8-R7 ¹	2.8 V	0.6 A	-40°C to +85°C	10-Lead Lead Frame Chip Scale Package [LFCSP_WD]	CP-10-9	L9Y
ADP2503ACPZ-3.3-R7 ¹	3.3 V	0.6 A	-40°C to +85°C	10-Lead Lead Frame Chip Scale Package [LFCSP_WD]	CP-10-9	L9Z
ADP2503ACPZ-3.5-R7 ¹	3.5 V	0.6 A	-40°C to +85°C	10-Lead Lead Frame Chip Scale Package [LFCSP_WD]	CP-10-9	LAP
ADP2503ACPZ-4.2-R7 ¹	4.2 V	0.6 A	-40°C to +85°C	10-Lead Lead Frame Chip Scale Package [LFCSP_WD]	CP-10-9	LA0
ADP2503ACPZ-4.5-R7 ¹	4.5 V	0.6 A	-40°C to +85°C	10-Lead Lead Frame Chip Scale Package [LFCSP_WD]	CP-10-9	LA1
ADP2503ACPZ-5.0-R7 ¹	5.0 V	0.6 A	-40°C to +85°C	10-Lead Lead Frame Chip Scale Package [LFCSP_WD]	CP-10-9	LA2
ADP2503ACPZ-R7 ¹	Adj	0.6 A	-40°C to +85°C	10-Lead Lead Frame Chip Scale Package [LFCSP_WD]	CP-10-9	LE7
ADP2504ACPZ-2.8-R7 ¹	2.8 V	1 A	-40°C to +85°C	10-Lead Lead Frame Chip Scale Package [LFCSP_WD]	CP-10-9	L9T
ADP2504ACPZ-3.3-R7 ¹	3.3 V	1 A	-40°C to +85°C	10-Lead Lead Frame Chip Scale Package [LFCSP_WD]	CP-10-9	L85
ADP2504ACPZ-3.5-R7 ¹	3.5 V	1 A	-40°C to +85°C	10-Lead Lead Frame Chip Scale Package [LFCSP_WD]	CP-10-9	LAN
ADP2504ACPZ-4.2-R7 ¹	4.2 V	1 A	-40°C to +85°C	10-Lead Lead Frame Chip Scale Package [LFCSP_WD]	CP-10-9	L9U
ADP2504ACPZ-4.5-R7 ¹	4.5 V	1 A	-40°C to +85°C	10-Lead Lead Frame Chip Scale Package [LFCSP_WD]	CP-10-9	L9V
ADP2504ACPZ-5.0-R7 ¹	5.0 V	1 A	-40°C to +85°C	10-Lead Lead Frame Chip Scale Package [LFCSP_WD]	CP-10-9	L9W
ADP2504ACPZ-R7 ¹	Adj	1 A	-40°C to +85°C	10-Lead Lead Frame Chip Scale Package [LFCSP_WD]	CP-10-9	LE8
ADP2503CPZ-REDYKIT ²				Evaluation Board for Fixed Output Voltages, 3.3 V and 5.0 V		
ADP2504CPZ-REDYKIT ²				Evaluation Board for Fixed Output Voltages, 2.8 V and 5.0 V		

¹ Z = RoHS 準拠製品。

² Redykit には、記載の出力電圧の 2 個の評価用ボードとそれぞれの固定出力電圧の 3 個のデバイスが含まれています。