

ハイサイド MOSFET内蔵の デュアル3 A、20 V同期整流降圧レギュレータ

ADP2323

特長

入力電圧: 4.5 V~20 V

出力精度: $\pm 1\%$

90 mΩ (typ)のハイ・サイド MOSFET を内蔵

柔軟な出力構成

デュアル出力: 3 A/3 A

パラレル・シングル出力: 6 A

設定可能なスイッチング周波数: 250 kHz~1.2 MHz

位相シフトが調整可能な外部同期入力または内部クロック出力

PWM 動作モードまたは PFM 動作モードが選択可能

インダクタを小型化する調整可能な電流制限値

外部補償機能とソフト・スタート機能

プリチャージ出力でのスタートアップ

アプリケーション

通信インフラストラクチャ

ネットワークとサーバ

工業用機器および計装機器

健康管理機器および医用機器

中間電源電圧変換

DC/DC ポイント・オブ・ロード・アプリケーション

概要

ADP2323 は、電流モード・アーキテクチャを採用したフル機能のデュアル出力降圧 DC/DC レギュレータです。**ADP2323** は、2 個のハイ・サイド・パワー MOSFET と外付け N チャンネル MOSFET 用の 2 個のローサイド・ドライバを内蔵しています。2 チャンネルのパルス幅変調 (PWM) チャンネルを構成して 2 つの 3 A 出力にするか、またはこれらを並列接続して 1 つの 6 A 出力にすることができます。このレギュレータは、4.5 V ~ 20 V の入力電圧で動作し、最小 0.6 V までの電圧を出力することができます。

スイッチング周波数は 250 kHz~1.2 MHz で設定することができ、あるいは外部クロックに同期させて複数電源アプリケーションで干渉を小さくすることができます。2 つの PWM チャンネルは位相が 180°ずれているため、入力電流リップルが小さく、入力コンデンサ・サイズも小さくなります。

双方向の同期ピンを使うと、60°、90°、120°の位相シフトが可能であるため、縦続接続可能な多相電源ソリューションが可能になります。

ADP2323 は、軽い負荷で高い周波数のパルス周波数変調 (PFM) 動作モードに、またはノイズに敏感なアプリケーションでは PWM 動作モードに設定することができます。外部補償機能とソフト・スタート機能により、デザインの柔軟性が高くなります。独立なイネーブル入力とパワーグッド出力により、信頼度の高い電源シーケンシングが得られます。信頼性の高いシステムを実現するため、デバイスには低電圧ロックアウト (UVLO) 機能、過電

代表的なアプリケーション回路

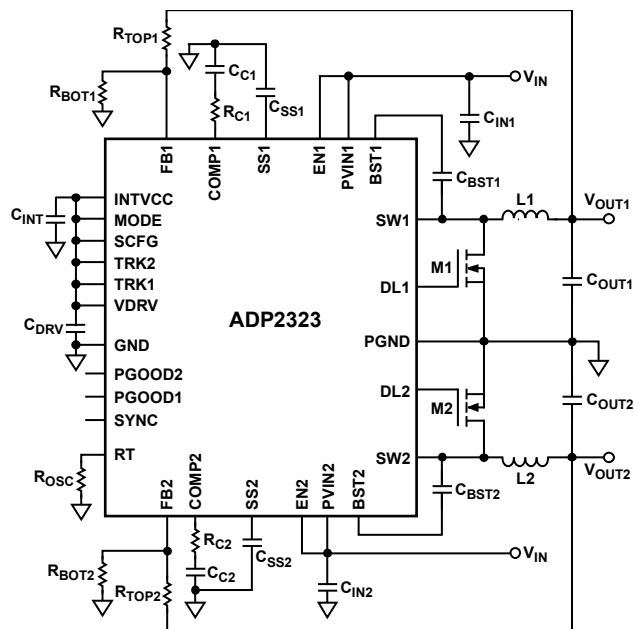


图 1.

圧保護 (OVP) 機能、過電流保護 (OCP) 機能、サーマル・シャットダウン (TSD) 機能が内蔵されています。

ADP2323 は -40°C~+125°Cのジャンクション温度範囲で動作し、32 ピン LFCSP WO パッケージを採用しています。

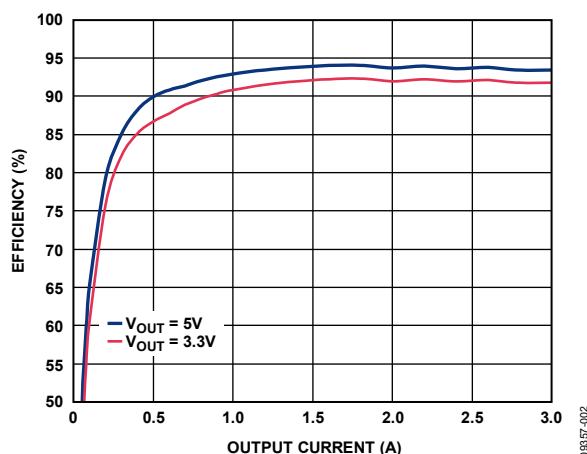


図 2.出力電流対効率、 $V_{IN} = 12\text{ V}$ 、 $f_{SW} = 600\text{ kHz}$

アナログ・デバイス社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイス社の特許または特許の権利の使用を明示または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。

※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

©2011 Analog Devices, Inc. All rights reserved.

Rev. 0

アナログ・デバイスズ株式会社

本社／〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル
電話 03 (5402) 8200

大阪営業所／〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー
電話 06 (6350) 6868

目次

特長.....	1	過電圧保護機能.....	17
アプリケーション.....	1	低電圧ロックアウト機能.....	18
代表的なアプリケーション回路.....	1	サーマル・シャットダウン.....	18
概要.....	1	アプリケーション情報.....	19
改訂履歴.....	2	入力コンデンサの選択.....	19
機能ブロック図.....	3	出力電圧の設定.....	19
仕様.....	4	電圧変換の制約.....	19
絶対最大定格.....	6	電流制限の設定.....	19
熱抵抗.....	6	インダクタの選択.....	19
ESDの注意.....	6	出力コンデンサの選択.....	20
ピン配置およびピン機能説明.....	7	ローサイド・パワー・デバイスの選択.....	20
代表的な性能特性.....	9	UVLO 入力の設定.....	21
動作原理.....	15	補償部品のデザイン.....	21
制御方式.....	15	デザイン例.....	23
PWMモード.....	15	出力電圧の設定.....	23
PFM モード.....	15	電流制限の設定.....	23
高精度なイネーブル/シャットダウン.....	15	周波数の設定.....	23
2 種類の入力電圧.....	15	インダクタの選択.....	23
内蔵レギュレータ (INTVCC).....	15	出力コンデンサの選択.....	23
ブートストラップ回路.....	16	ローサイド MOSFET の選択.....	24
ローサイド・ドライバ.....	16	補償部品.....	24
発振器.....	16	ソフト・スタート時間の設定.....	24
同期化.....	16	入力コンデンサの選択.....	24
ソフト・スタート.....	16	推奨外付け部品.....	25
ピーク電流制限機能と短絡保護機能.....	16	代表的なアプリケーション回路.....	26
電圧のトラッキング.....	17	外形寸法.....	31
パラレル動作.....	17	オーダー・ガイド.....	31
パワーグッド.....	17		

改訂履歴

7/11—Revision 0: Initial Version

機能ブロック図



図 3.機能ブロック図

仕様

特に指定がない限り、 $PVIN1 = PVIN2 = 12\text{ V}$ 、 $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 。

表 1.

Parameters	Symbol	Test Conditions/Comments	Min	Typ	Max	Units
POWER INPUT (PVINx PINS)						
Power Input Voltage Range	V_{PVIN}	MODE = GND, no switching EN1 = EN2 = GND	4.5		20	V
Quiescent Current (PVIN1 + PVIN2)	I_Q		3	5	mA	
Shutdown Current (PVIN1 + PVIN2)	I_{SHDN}		50	100	μ A	
PVINx Undervoltage Lockout Threshold	UVLO					
PVINx Rising				4.3	4.5	V
PVINx Falling			3.5	3.8		V
FEEDBACK (FBx PINS)						
FBx Regulation Voltage ¹	V_{FB}	PVINx = 4.5 V to 20 V	0.594	0.6	0.606	V
FBx Bias Current	I_{FB}			0.01	0.1	μ A
ERROR AMPLIFIER (COMPx PINS)						
Transconductance	g_m		230	300	370	μ S
EA Source Current	I_{SOURCE}		25	45	65	μ A
EA Sink Current	I_{SINK}		25	45	65	μ A
INTERNAL REGULATOR (INTVCC PIN)						
INTVCC Voltage		$I_{INTVCC} = 30\text{ mA}$	4.75	5	5.25	V
Dropout Voltage			400			mV
Regulator Current Limit			40	75	120	mA
SWITCH NODE (SWx PINS)						
High-Side On Resistance ²		V_{BST} to $V_{SW} = 5\text{ V}$		90	130	m Ω
SWx Peak Current Limit		$R_{ILIM} = \text{floating}$, V_{BST} to $V_{SW} = 5\text{ V}$	4	4.8	5.8	A
		$R_{ILIM} = 47\text{ k}\Omega$, V_{BST} to $V_{SW} = 5\text{ V}$	2.3	3	3.7	A
		$R_{ILIM} = 15\text{ k}\Omega$, V_{BST} to $V_{SW} = 5\text{ V}$	0.8	1.5	2.2	A
SWx Minimum On Time ³	t_{MIN_ON}			130		ns
SWx Minimum Off Time ³	t_{MIN_OFF}			150		ns
LOW-SIDE DRIVER (DLx PINS)						
Rising Time ³		$C_{DL} = 2.2\text{ nF}$, see Figure 19		20		ns
Falling Time ³		$C_{DL} = 2.2\text{ nF}$, see Figure 22		10		ns
Sourcing Resistor				4	6	Ω
Sinking Resistor				2	4.5	Ω
OSCILLATOR (RT PIN)						
PWM Switching Frequency	f_{SW}	$R_{OSC} = 100\text{ k}\Omega$	530	600	670	kHz
PWM Frequency Range			250		1200	kHz
SYNCHRONIZATION (SYNC PIN)						
SYNC Input		SYNC configured as input				
Synchronization Range			300		1200	kHz
Minimum On Pulse Width			100			ns
Minimum Off Pulse Width			100			ns
High Threshold			1.3			V
Low Threshold					0.4	V
SYNC Output		SYNC configured as output				
Frequency on SYNC Pin	f_{CLKOUT}			f_{SW}		kHz
Positive Pulse Time			100			ns
SOFT START (SSx PINS)						
SSx Pin Source Current	I_{SS}		2.5	3.5	4.5	μ A

Parameters	Symbol	Test Conditions/Comments	Min	Typ	Max	Units
TRACKING INPUT (TRKx PINS)						
TRKx Input Voltage Range			0		600	mV
TRKx-to-FBx Offset Voltage		TRKx = 0 mV to 500 mV	-10		+10	mV
TRKx Input Bias Current					100	nA
POWER GOOD (PGOODx PINS)						
Power Good Rising Threshold			87	90	93	%
Power Good Hysteresis				5		%
Power Good Deglitch Time		From FBx to PGOODx		16		Clock cycle
PGOODx Leakage Current		V _{PGOOD} = 5 V		0.1	1	μA
PGOODx Output Low Voltage		I _{PGOOD} = 1 mA		50	100	mV
ENABLE (ENx PINS)						
ENx Rising Threshold				1.2	1.28	V
ENx Falling Threshold			1.02	1.1		V
ENx Source Current		EN voltage below falling threshold		5		μA
		EN voltage above rising threshold		1		μA
MODE (MODE PIN)						
Input High Voltage			1.3			V
Input Low Voltage					0.4	V
THERMAL						
Thermal Shutdown Threshold				150		°C
Thermal Shutdown Hysteresis				15		°C

¹ COMPx ピンの規定電圧を実現するために V_{FB} を調整する帰還ループ内でテストしています。

² ピン間測定値。

³ デザインで保証します。

絶対最大定格

表 2.

Parameter	Rating
PVIN1, PVIN2, EN1, EN2	−0.3 V to +22 V
SW1, SW2	−1 V to +22 V
BST1, BST2	$V_{SW} + 6\text{ V}$
FB1, FB2, SS1, SS2,COMP1, COMP2, PGOOD1, PGOOD2, TRK1, TRK2, SCFG, SYNC, RT, MODE	−0.3 V to +6 V
INTVCC, VDRV, DL1, DL2	−0.3 V to +6 V
PGND to GND	−0.3 V to +0.3 V
Temperature Range	
Operating (Junction)	−40°C to +125°C
Storage	−65°C to +150°C
Soldering Conditions	JEDEC J-STD-020

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

熱抵抗

θ_{JA} はワーストケース条件で規定。すなわち表面実装パッケージの場合、デバイスを回路ボードにハンダ付けした状態で規定。

周囲条件

θ_{JA} は、JEDEC 4 層ボードに実装し、エクスポーズド・パッドをサーマル・ビアを使ったプリント回路ボード (PCB) にハンダ付けして自然空冷で測定しています。

表 3.熱抵抗

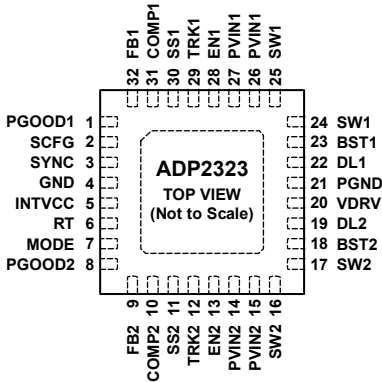
Package Type	θ_{JA}	Unit
32-Lead LFCSP_WQ	32.7	°C/W

ESDの注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明



NOTES
1. THE EXPOSED PAD SHOULD BE SOLDERED TO AN EXTERNAL GND PLANE.

09357403

図 4.ピン配置 (上面図)

表 4.ピン機能の説明

ピン番号	記号	説明
1	PGOOD1	チャンネル 1 のパワーグッド出力(オープン・ドレイン)。10 kΩ～100 kΩ のプルアップ抵抗の使用が推奨されます。
2	SCFG	同期設定入力。この SCFG ピンを使って SYNC ピンを入力または出力に設定します。SCFG を INTVCC に接続すると、SYNC は出力に設定されます。抵抗で GND にプルダウンすると、SYNC は種々の位相シフトを持つ入力に設定されます。
3	SYNC	同期ピン。このピンは、入力または出力に設定することができます。出力に設定すると、スイッチング周波数のクロックを出力します。入力に設定した場合、このピンに外部クロックを入力すると、このクロックにレギュレータが同期し、位相シフトは SCFG により設定されます。SYNC を入力に設定すると、PFM モードがディスエーブルされるため、デバイスは連続導通モード (CCM)でのみ動作することに注意してください。
4	GND	アナログ・グラウンド。グラウンド・プレーンへ接続します。
5	INTVCC	内蔵 5 V レギュレータ出力。IC 制御回路の電源はこの電圧から供給されます。INTVCC と GND の間に 1 μF のセラミック・コンデンサを接続してください。
6	RT	RT と GND との間に抵抗を接続して、スイッチング周波数を 250 kHz～1.2 MHz に設定します。
7	MODE	モードの選択。このを INTVCC に接続すると、PFM モードがディスエーブルされるため、レギュレータは CCMでのみ動作します。このピンをグラウンドに接続すると、PFM モードがイネーブルされます。ローサイド・デバイスがダイオードの場合は、MODE ピンをグラウンドへ接続する必要があります。
8	PGOOD2	チャンネル 2 のパワーグッド出力(オープン・ドレイン)。10 kΩ～100 kΩ のプルアップ抵抗の使用が推奨されます。
9	FB2	チャンネル 2 の帰還電圧検出入力。チャンネル 2 の出力電圧 V_{OUT2} からの抵抗分圧器に接続してください。パラレル・アプリケーションでは、FB2 を INTVCC に接続します。
10	COMP2	チャンネル 2 の誤差アンプ出力。RC 回路を COMP2 から GND へ接続します。パラレル・アプリケーションでは、COMP1 と COMP2 を接続します。
11	SS2	チャンネル 2 のソフト・スタート制御。SS2 と GND との間にコンデンサを接続して、ソフト・スタート時間を設定します。パラレル・アプリケーションでは、SS2 をオープンのままにします。
12	TRK2	チャンネル 2 のトラッキング入力。マスター電圧に追従させるため、マスター電圧の分圧器からこのピンを駆動します。トラッキング機能を使わない場合は、TRK2 と INTVCC を接続します。
13	EN2	チャンネル 2 のイネーブル・ピン。外付け抵抗分圧器を使ってターンオン・スレッシュホールドを設定することができます。イネーブル・ピンを使用しないときは、EN2 と PVIN2 を接続します。
14、15	PVIN2	チャンネル 2 の電源入力。PVIN2 を入力電源に接続し、バイパス・コンデンサを PVIN2 とグラウンドの間に接続します。
16、17	SW2	チャンネル 2 のスイッチ・ノード。
18	BST2	チャンネル 2 のゲート駆動用電源。0.1 μF のコンデンサを SW2 と BST2 の間に接続します。
19	DL2	チャンネル 2 のローサイド・ゲート・ドライバ出力。抵抗を DL2 と PGND の間に接続して、チャンネル 2 の電流制限スレッシュホールドを設定します。
20	VDRV	ローサイド・ドライバの電源入力。VDRV と INTVCC を接続します。1 μF のセラミック・コンデンサを VDRV ピンと PGND の間に接続します。
21	PGND	ドライバ電源グラウンド。同期 N チャンネル MOSFET のソースへ接続します。

ピン番号	記号	説明
22	DL1	チャンネル 1 のローサイド・ゲート・ドライバ出力。抵抗をこのピンと PGND の間に接続して、チャンネル 1 の電流制限スレッシュホールドを設定します。
23	BST1	チャンネル 1 のゲート駆動用電源。0.1 μ F のコンデンサを SW1 と BST1 の間に接続します。
24、25	SW1	チャンネル 1 のスイッチ・ノード。
26、27	PVIN1	チャンネル 1 の電源入力。チャンネル 1 の電源で、内蔵レギュレータにも電源を供給します。入力電源に接続し、バイパス・コンデンサを PVIN1 とグラウンドの間に接続します。
28	EN1	チャンネル 1 のイネーブル・ピン。外付け抵抗分圧器を使ってターンオン・スレッシュホールドを設定することができます。イネーブル・ピンを使用しないときは、EN1 と PVIN1 を接続します。
29	TRK1	チャンネル 1 のトラッキング入力。マスター電圧に追従させるため、マスター電圧の分圧器からこのピンを駆動します。トラッキング機能を使わない場合は、TRK1 と INTVCC を接続します。
30	SS1	チャンネル 1 のソフト・スタート制御。ソフト・スタートを設定するときは、SS1 と GND との間にコンデンサを接続します。
31	COMP1	チャンネル 1 の誤差アンプ出力。RC 回路を COMP1 から GND へ接続します。パラレル・アプリケーションでは、COMP1 と COMP2 を接続します。
32	FB1	チャンネル 1 の帰還電圧検出入力。チャンネル 1 の出力電圧 V_{OUT1} からの抵抗分圧器に接続してください。
	エクスポーズド・パッド	エクスポーズド・パッドは外部 GND プレーンにハンダ付けしてください。

代表的な性能特性

動作条件: 特に指定がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 3.3\text{ V}$ 、 $L = 4.7\text{ }\mu\text{H}$ 、 $C_{OUT} = 2 \times 47\text{ }\mu\text{F}$ 、 $f_{SW} = 600\text{ kHz}$ 。

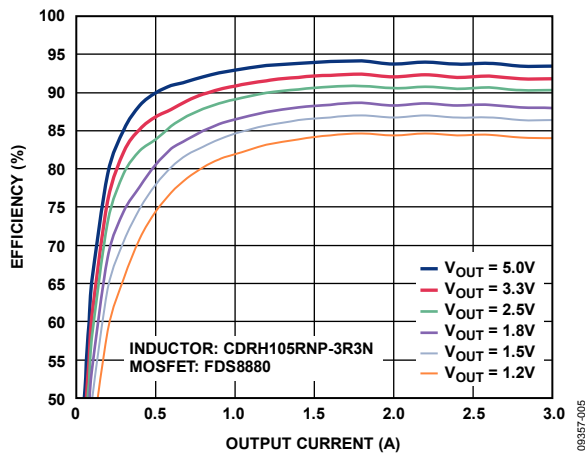


図 5. 効率、 $V_{IN} = 12\text{ V}$ 、 $f_{SW} = 600\text{ kHz}$ 、FPWM

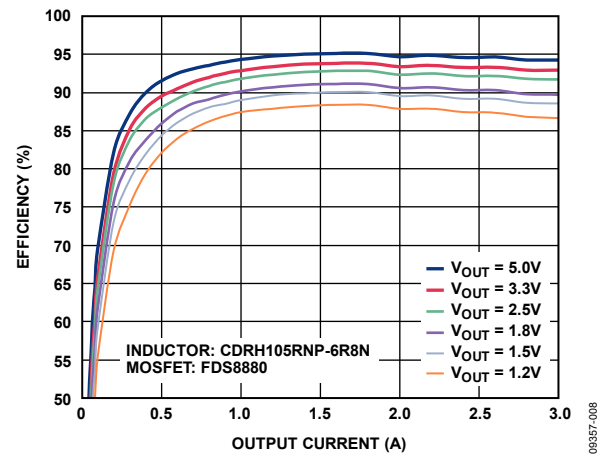


図 8. 効率、 $V_{IN} = 12\text{ V}$ 、 $f_{SW} = 300\text{ kHz}$ 、FPWM

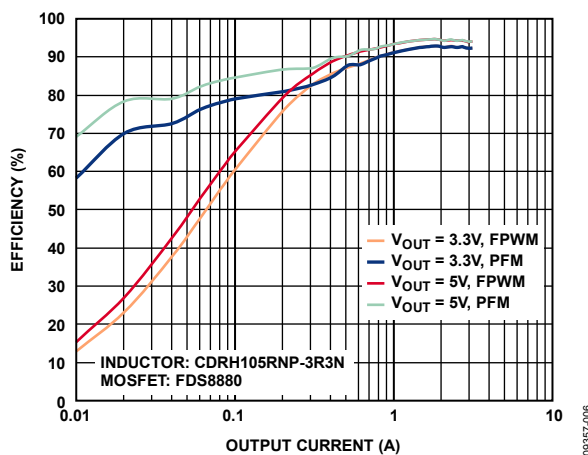


図 6. 効率、 $V_{IN} = 12\text{ V}$ 、 $f_{SW} = 600\text{ kHz}$ 、PFM

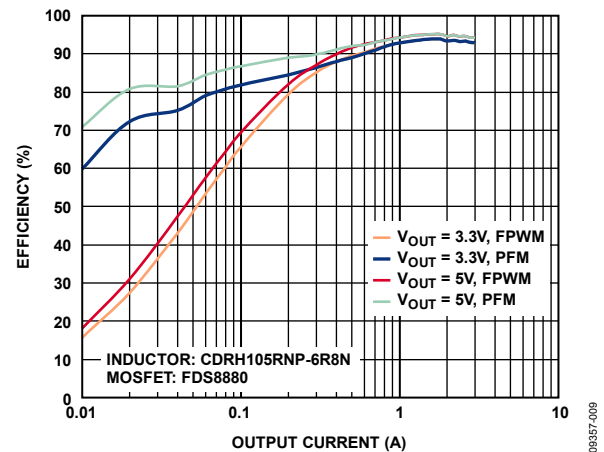


図 9. 効率、 $V_{IN} = 12\text{ V}$ 、 $f_{SW} = 300\text{ kHz}$ 、PFM

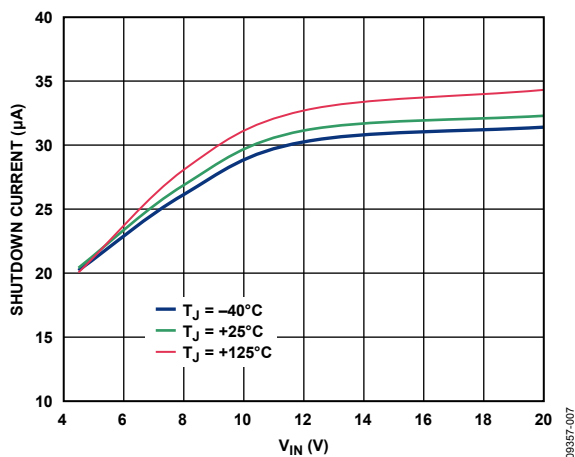


図 7. V_{IN} 対シャットダウン電流

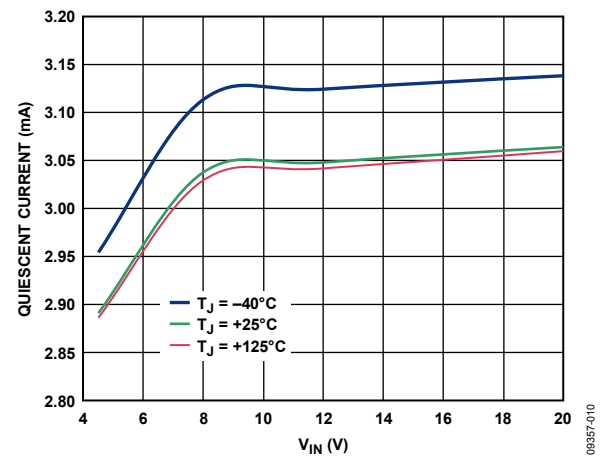


図 10. V_{IN} 対静止電流

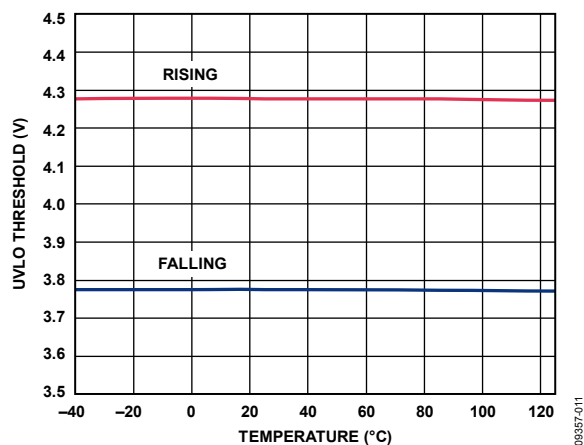


図 11. UVLO スレッシュホールドの温度特性

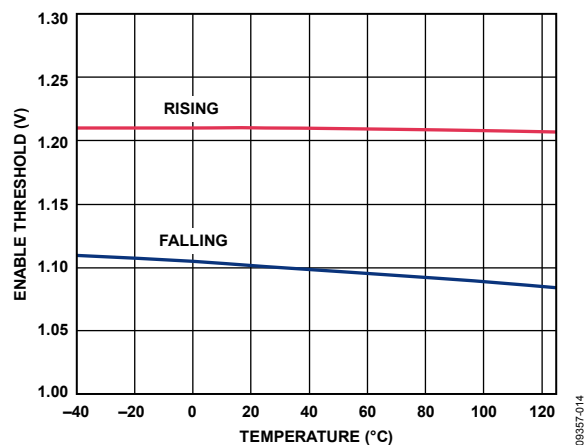


図 14. EN スレッシュホールドの温度特性

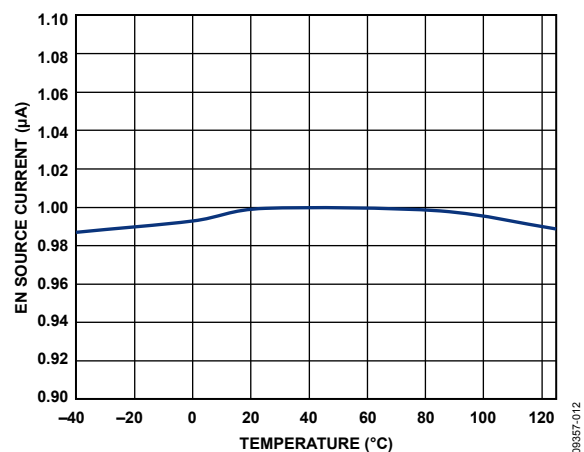
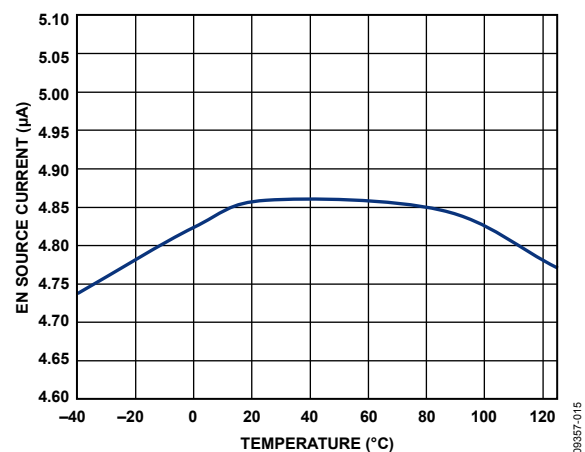
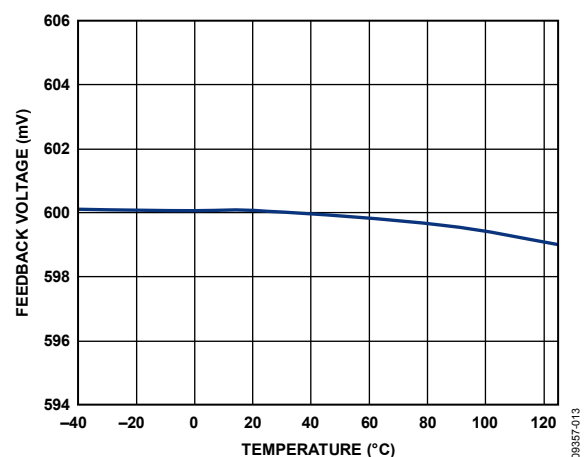
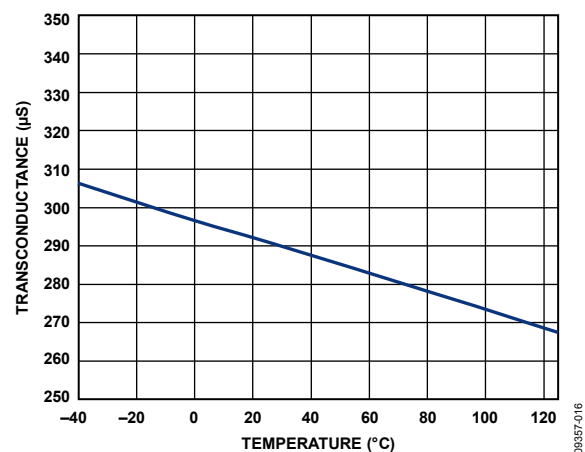
図 12. EN ソース電流、 $V_{EN} = 1.5V$ 図 15. EN ソース電流、 $V_{EN} = 1V$ 

図 13. FB 電圧の温度特性

図 16. g_m の温度特性

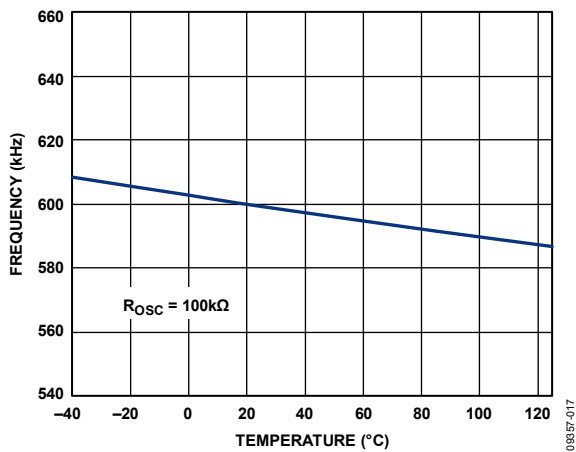


図 17. 温度対周波数

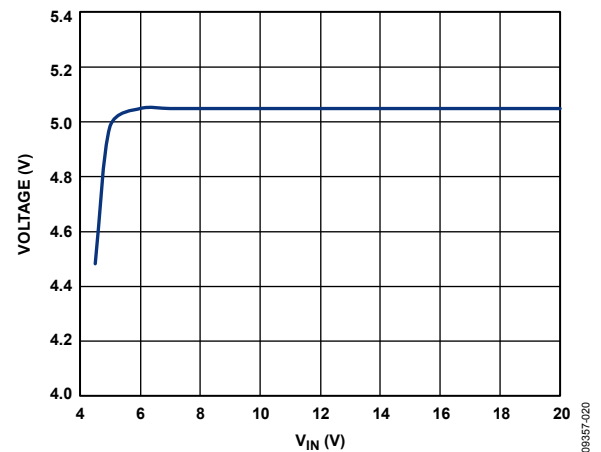
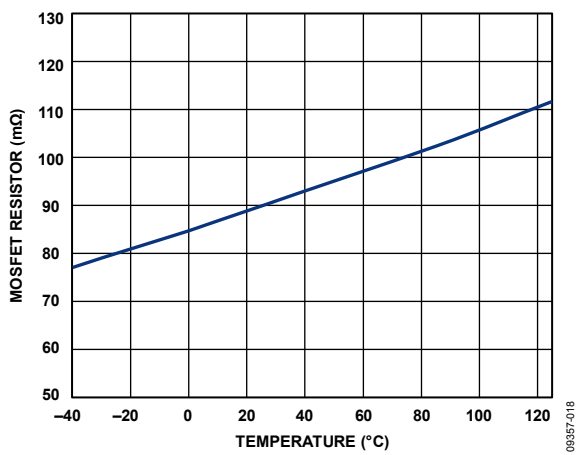
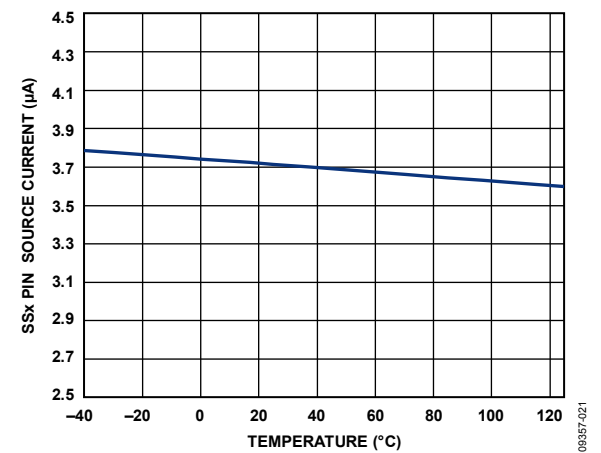
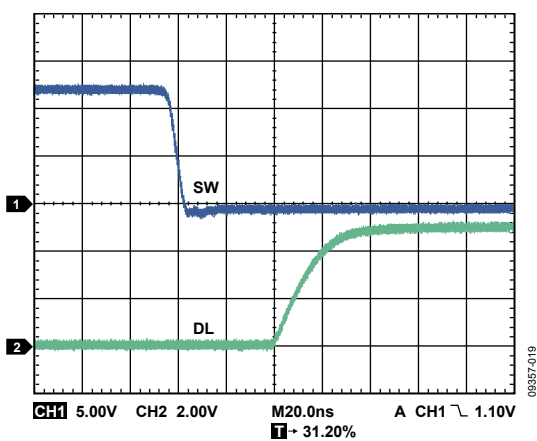
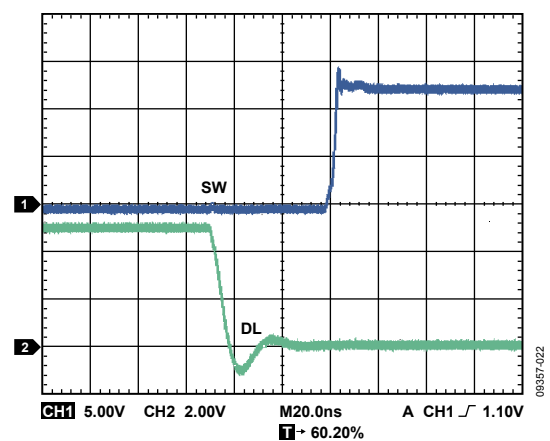
図 20. V_{IN} 対 INTVCC 電圧図 18. MOSFET $R_{DS(on)}$ の温度特性

図 21. SSx ピン・ソース電流の温度特性

図 19. ローサイドドライバの立上がりエッジ波形、 $C_{DL} = 2.2 \text{ nF}$ 図 22. ローサイドドライバの立下がりエッジ波形、 $C_{DL} = 2.2 \text{ nF}$

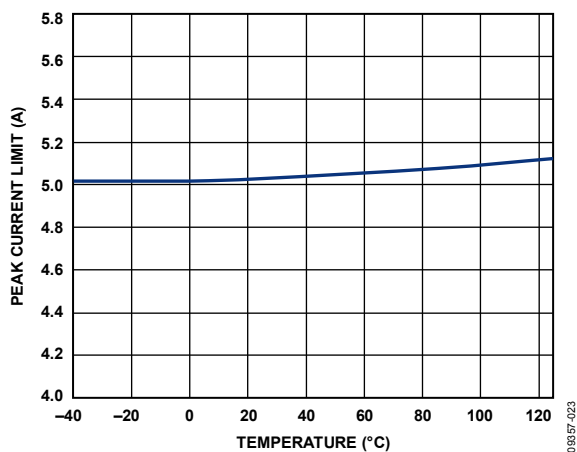


図 23.電流制限スレッショールドの温度特性
 R_{ILIM} = フローティング

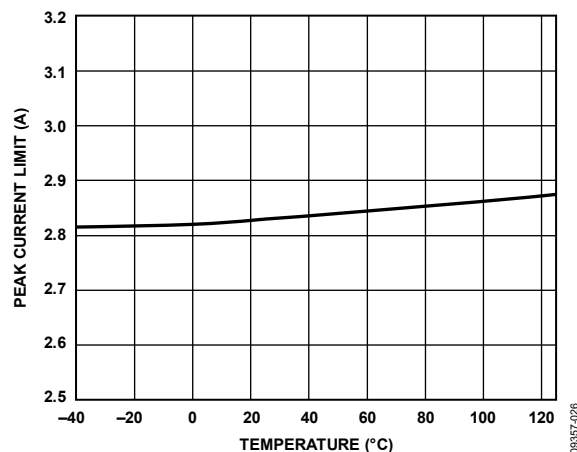


図 26.電流制限スレッショールドの温度特性
 R_{ILIM} = 47 kΩ

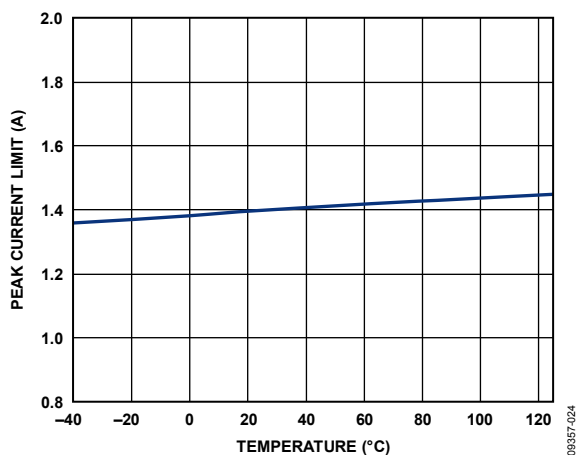


図 24.電流制限スレッショールドの温度特性
 R_{ILIM} = 15 kΩ

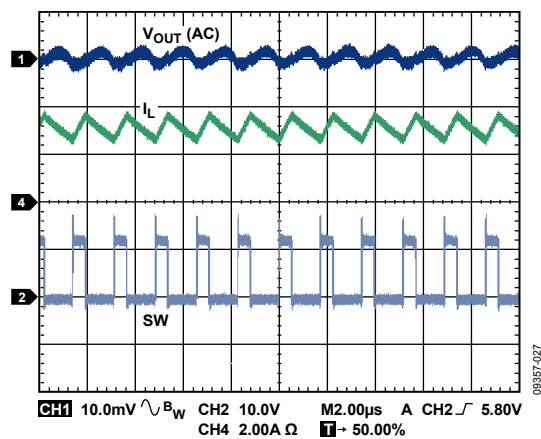


図 27.連続導通モード (CCM)

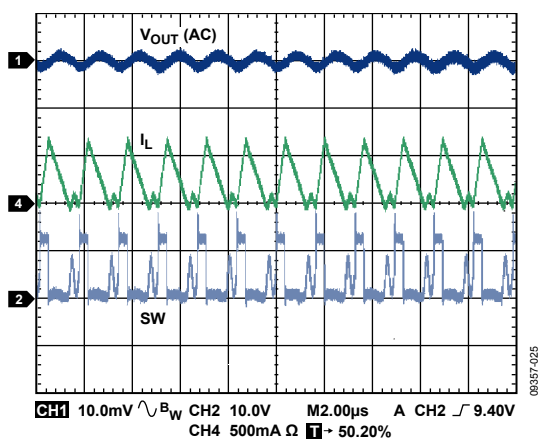


図 25.不連続導通モード (DCM)

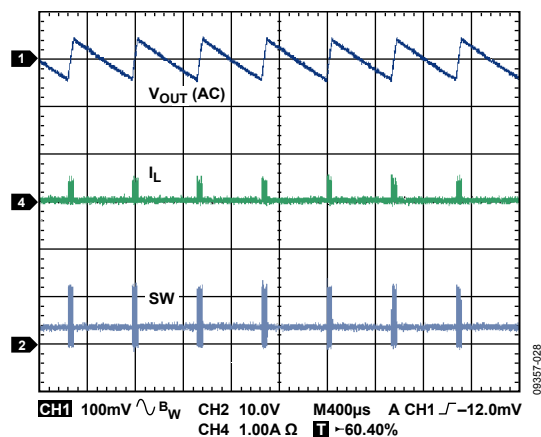


図 28.省電力モード

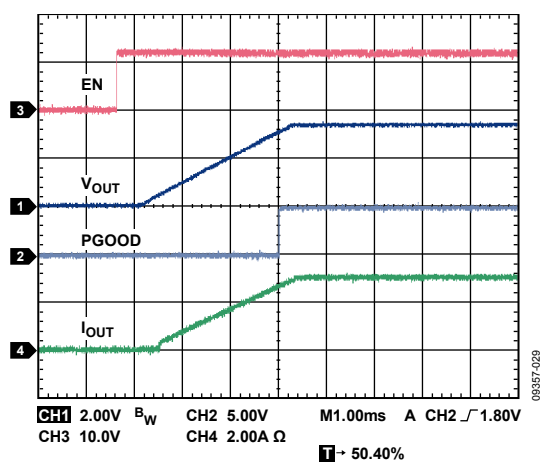


図 29.フル負荷でのソフト・スタート

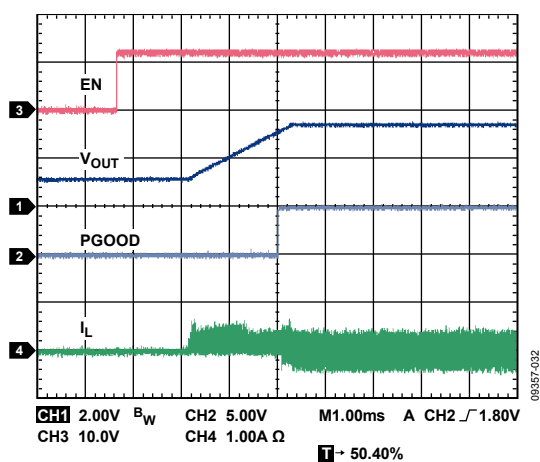


図 32.プリチャージ出力

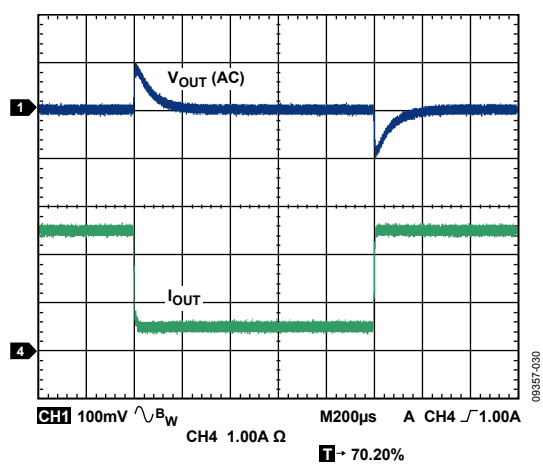
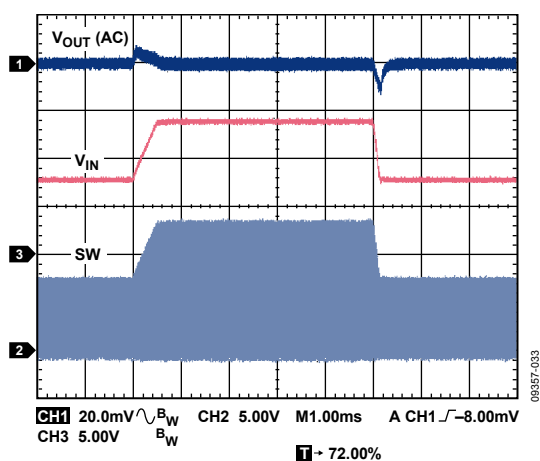
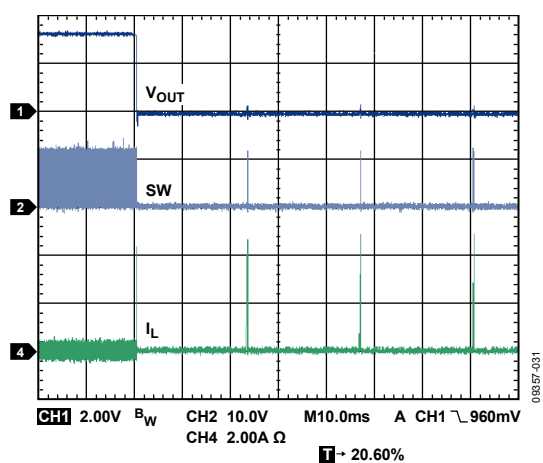
図 30.負荷過渡応答
0.5 A $\rightarrow$ 2.5 A図 33.ライン過渡応答
 $V_{IN} = 8\text{ V} \rightarrow 14\text{ V}$, $I_{OUT} = 3\text{ A}$ 

図 31.出力短絡

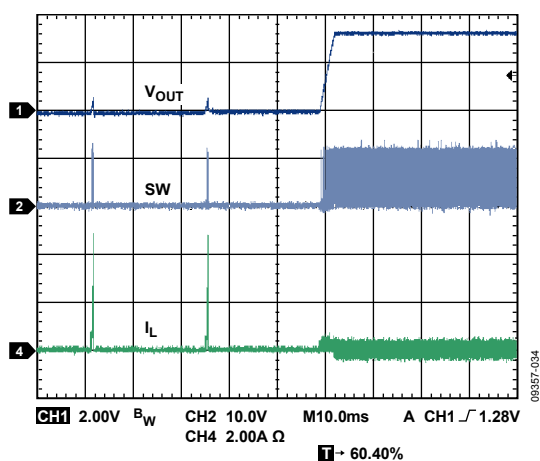


図 34.出力短絡回復

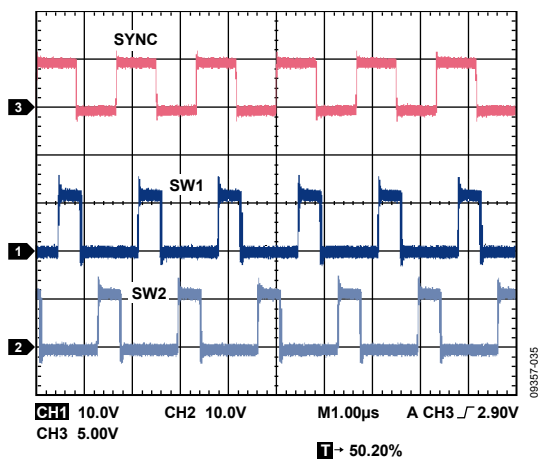


図 35.60° 位相シフトでの外部同期

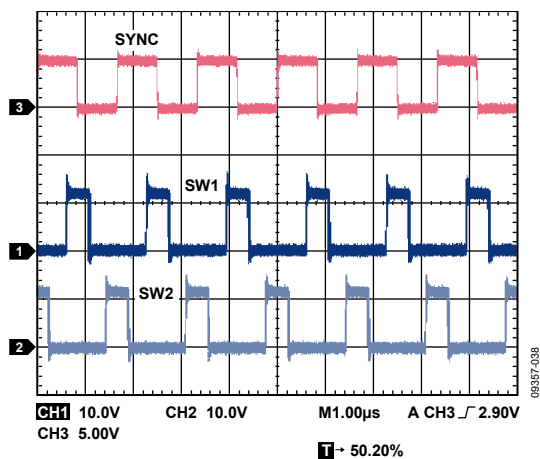


図 38.90° 位相シフトでの外部同期

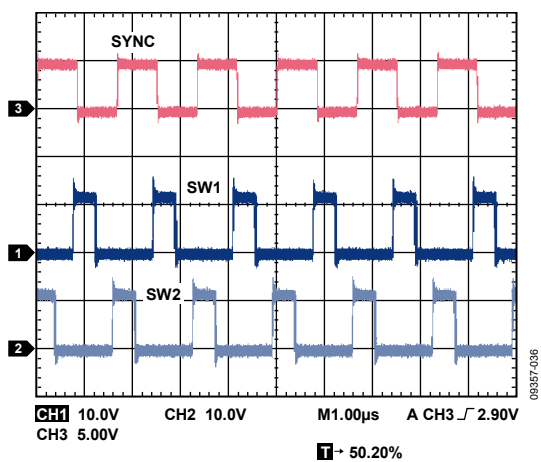


図 36.120° 位相シフトでの外部同期

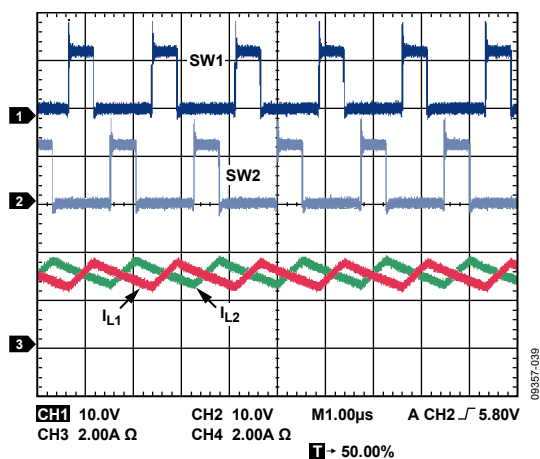
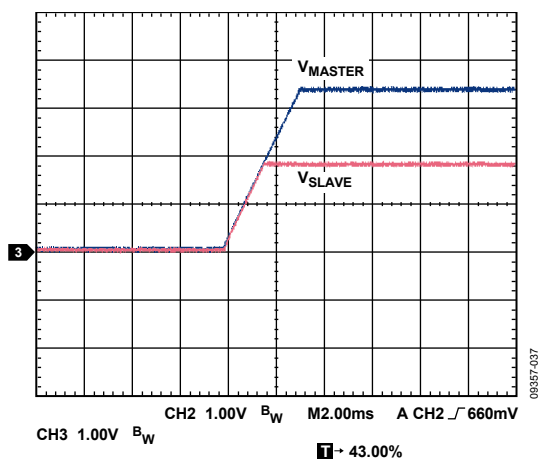
図 39.2 相、シングル出力
 $V_{OUT} = 3.3V$ 、 $I_{OUT} = 6A$ 

図 37.一致トラッキング

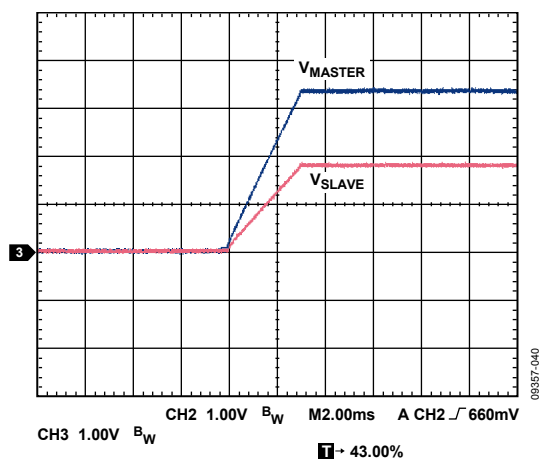


図 40.比例トラッキング

動作原理

ADP2323 は、電流モード・アーキテクチャを採用したフル機能のデュアル出力降圧 DC/DC レギュレータです。このデバイスは、2 個のハイ・サイド・パワー MOSFET と外付け MOSFET 用の 2 個のローサイド・ドライバを内蔵しています。**ADP2323** は、高い周波数とデザイン柔軟性を必要とする高性能アプリケーションを対象にしています。

ADP2323 は 4.5 V ~ 20 V の入力電圧で動作し、最小 0.6 V までの出力電圧をレギュレーションすることができます。デザイン柔軟性のその他の機能としては、設定可能なスイッチング周波数、設定可能なソフト・スタート、外部補償、独立な各イネーブル入力、パワーグッド出力などがあります。

制御方式

ADP2323 は中負荷からフル負荷までは固定周波数の電流モード PWM 制御アーキテクチャを使用しますが、軽い負荷で PFM モードがイネーブルされると、省電力モード (PFM) へシフトします。省電力モードではスイッチング損失が少なくなるため、軽い負荷で効率が向上します。固定周波数の PWM モードで動作する場合、内蔵 N チャンネル MOSFET (同じ意味で NFET または MOSFET と呼ばれます) のデューティ・サイクルが調整されて、出力電圧がレギュレーションされます。省電力モードで動作する場合は、スイッチング周波数が調整されて出力電圧がレギュレーションされます。

PWM モード

PWM モードでは、**ADP2323** は外付け抵抗で設定される固定周波数で動作します。各発振器サイクルの開始で、ハイ・サイド NFET がターンオンし、インダクタの両端に正電圧が発生します。インダクタ電流は電流検出信号がピーク・インダクタ電流スレッシュホールドに到達するまで増加します。このスレッシュホールドでハイ・サイド NFET がターンオフし、ローサイド NFET (ダイオード) がターンオンします。ここで、インダクタの両端に負電圧が発生して、インダクタ電流が減少し始めます。ローサイド NFET (ダイオード) はサイクルの残りの間、またはインダクタ電流がゼロになるまでオン状態を続けます。

PFM モード

MODE ピンをグラウンドに接続すると、PFM モードがイネーブルされます。COMPx 電圧が PFM スレッシュホールド電圧を下回ると、デバイスは PFM モードになります。

デバイスが PFM モードになると、FBx 電圧をモニタして出力電圧をレギュレーションします。ハイ・サイド NFET とローサイド NFET がターンオフするため、出力コンデンサを放電させる負荷電流により出力電圧が低下します。FBx 電圧が 0.605 V を下回ると、デバイスがスイッチングを開始し、インダクタ電流により出力コンデンサが充電されるので出力電圧が上昇します。FBx 電圧が 0.62 V を超えると、ハイ・サイド NFET とローサイド NFET がターンオフし、FBx 電圧が 0.605 V を下回るまでこのターンオフが続きます。PFM モードでは、出力電圧リップルは、PWM モードでのリップルより大きくなります。

高精度なイネーブル/シャットダウン

ADP2323 には 2 本の独立したチャンネル・イネーブル・ピン (EN1 と EN2) があります。ENx ピンには、ENx ピンがオープンの際にデフォルトでターンオフさせるプルダウン電流源 (5 μ A) があります。

EN1 ピンまたは EN2 ピンの電圧が 1.2 V (typ) を超えると、チャンネル 1 またはチャンネル 2 がイネーブルされ、EN1 ピンまたは

EN2 ピンの内蔵プルダウン電流源が 1 μ A に減少します。この機能により、入力電圧の低電圧ロックアウト (UVLO) 機能を設定することができます。

EN1 ピンまたは EN2 ピンの電圧が 1.1 V (typ) を下回ると、チャンネル 1 またはチャンネル 2 がターンオフします。EN1 と EN2 が共に 1.1 V を下回ると、すべての内部回路がターンオフして、デバイスはシャットダウン・モードになります。

2 種類の入力電圧

ADP2323 は、2 種類の入力電圧をサポートしています。すなわち、PVIN1 電圧と PVIN2 電圧を異なる 2 つの電源電圧に接続することができます。これらのタイプのアプリケーションでは、PVIN2 電圧が上昇する前に PVIN1 電圧は UVLO 電圧より高くなっている必要があります。これは、PVIN1 電圧が内蔵レギュレータと制御回路に電源を供給しているためです。

この機能により、図 41 に示すような電源のカスケード接続動作が可能になっています。ここでは、PVIN2 はチャンネル 1 出力から供給されています。この構成では、チャンネル 1 の出力電圧はチャンネル 2 のレギュレーションを維持するため十分高い必要があり、チャンネル 1 の出力電圧は入力電圧 UVLO スレッシュホールドより高い必要があります。

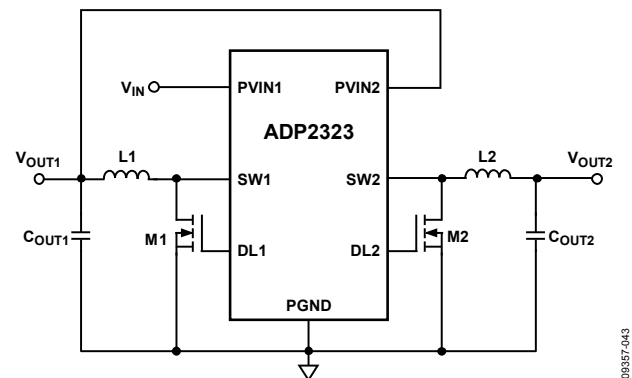


図 41. 電源のカスケード接続動作

内蔵レギュレータ (INTVCC)

内蔵レギュレータは、ローサイド・ゲート・ドライバの内部制御回路とバイアス電圧に対して安定な電源電圧を供給します。1 μ F のセラミック・コンデンサを INTVCC と GND の間に接続することが推奨されます。内蔵レギュレータにも保護用の電流制限回路があります。

いずれかのチャンネルがイネーブルされると、内蔵レギュレータがアクティブになります。PVIN1 ピンは、両チャンネルで使用される内蔵レギュレータに電源を供給します。

ブートストラップ回路

ADP2323 は、ハイ・サイド NFET にゲート駆動電圧を供給するブート・レギュレータを内蔵しています。このレギュレータは、BSTx ピンと SWx ピンの間に 5 V のブートストラップ電圧を発生します。

X7R または X5R の 0.1 μF セラミック・コンデンサを BSTx ピンと SWx ピンの間に接続することが推奨されます。

ローサイド・ドライバ

DLx ピンは、ローサイド N チャンネル MOSFET のゲートを駆動します。相互導通を防止するためにブレイク・ビフォア・メーカー・スイッチング動作を確実にを行うため、内部回路がゲート駆動信号をモニタしています。

VDRV ピンはローサイド・ドライバの電源を供給します。このピンの最大入力値は 5.5 V に制限されており、1 μF のセラミック・コンデンサをこのピンの近くに接続することが推奨されます。

発振器

RT と GND との間の抵抗により、次式に従ってスイッチング周波数が設定されます。

$$f_{sw} \text{ [kHz]} = \frac{60,000}{R_{osc} \text{ [k}\Omega\text{]}}$$

200 kΩ の抵抗で周波数 300 kHz が、100 kΩ の抵抗で周波数 600 kHz が、それぞれ設定されます。図 42 に、f_{sw} と R_{osc} の代表的な関係を示します。

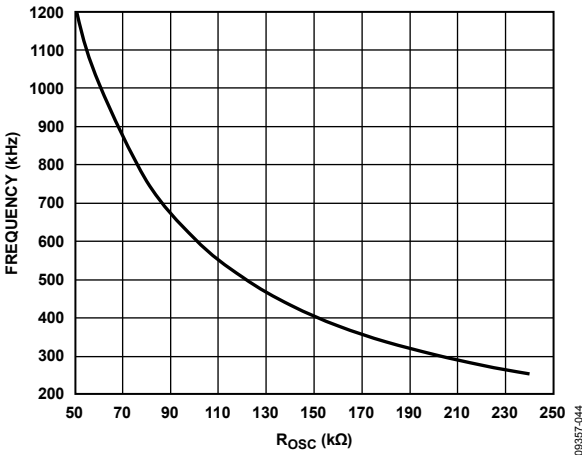


図 42. f_{sw} 対 R_{osc}

同期化

SCFG ピンを表 5 のように設定して、SYNC ピンを入力または出力に設定することができます。

表 5. SCFG の設定

SCFG	SYNC	Phase Shift
High	Output	0°
GND	Input	90°
180 kΩ to GND	Input	120°
100 kΩ to GND	Input	60°

SYNC ピンを出力に設定すると、内部スイッチング周波数に等しい周波数のクロックが発生されます。

SYNC ピンを入力に設定すると、ADP2323 は SYNC ピンに入力される外部クロックに同期するため、内部クロックは外部クロックより低く設定する必要があります。位相シフトは SCFG ピンを使って設定することができます。

同期モードで動作する場合、ADP2323 は PFM モードをディスエーブルするため、CCM モードでのみ動作します。

ソフト・スタート

SSx ピンを使ってソフト・スタート時間を設定します。SSx と GND の間にコンデンサを接続すると、内部電流がこのコンデンサを充電してソフト・スタート・ランプを発生します。ソフト・スタート時間は、次式で計算することができます。

$$T_{ss} = \frac{0.6 V \times C_{ss}}{I_{ss}}$$

ここで、
C_{ss} はソフト・スタート容量。
I_{ss} はソフト・スタート・プルアップ電流 (3.5 μA)。

出力電圧がパワーアップの前にプリチャージされると、ADP2323 はソフト・スタート電圧が FBx ピン電圧を超えるまでローサイド MOSFET がターンオンしないようにします。

ソフト・スタート時に、ADP2323 は周波数フォールドバック機能を使って、出力電流の暴走を防止します。スイッチング周波数が FBx ピンの電圧に従って低下し、インダクタの放電時間を確保します。スイッチング周波数と FBx ピン電圧との関係を表 6 に示します。

表 6. FBx ピン電圧とスイッチング周波数

FBx Pin Voltage	Switching Frequency
V _{FB} ≥ 0.4 V	f _{sw}
0.4 V > V _{FB} ≥ 0.2 V	1/2 f _{sw}
V _{FB} < 0.2 V	1/4 f _{sw}

ピーク電流制限機能と短絡保護機能

ADP2323 では、ピーク電流制限保護回路を使って電流の暴走を防止しています。DLx と PGND の間に抵抗を接続して、表 7 に示す電流制限値を設定します。設定可能な電流制限スレッシュホールド機能を使うと、低電流アプリケーションでインダクタを小型化することができます。

表 7. ピーク電流制限スレッシュホールド設定値

R _{ILIM}	Peak Current-Limit Threshold
Floating	4.8 A
47 kΩ	3 A
15 kΩ	1.5 A

ADP2323 では、過電流保護機能に瞬断モードを使用しています。ピーク・インダクタ電流が電流制限スレッシュホールドに到達すると、ハイ・サイド MOSFET がターンオフし、ローサイド・ドライバが次のサイクルまでターンオンして、過電流カウンタがインクリメントします。

過電流カウンタが 10 に到達するか、またはソフト・スタート後に FBx ピン電圧が 0.51 V を下回ると、デバイスは瞬断モードになります。このモードでは、ハイ・サイド MOSFET とローサイド・ドライバがターンオフします。デバイスはソフト・スタート時間×7

の間このモードを維持した後、ソフト・スタートから再スタートしようします。電流制限故障が解消されると、デバイスは通常動作を再開します。その他の場合は瞬断モードに戻ります。

場合によっては、入力電圧 (PVIN) のランプ・レートが低速すぎるか、またはソフト・スタート時に設定レギュレーション電圧をサポートするには出力コンデンサが大きすぎてデバイスが瞬断モードになってしまうことがあります。このようなことを回避するためには、ENx ピンに抵抗分圧器を接続して入力電圧 UVLO を設定するか、またはソフト・スタート時間を大きくします。

電圧のトラッキング

ADP2323 にはトラッキング入力 TRKx があります。この入力を使うと、出力電圧を外部 (マスター) 電圧に追従させることができます。この機能を使うと、FPGA、DSP、ASIC で使用できる電源のシーケンシングを行うことができます。ここでは、コア電圧と I/O 電圧の間の電源シーケンスが必要になります。

内蔵誤差アンプには、内蔵リファレンス電圧、ソフト・スタート電圧、トラッキング入力電圧の 3 つの正入力があります。誤差アンプは、帰還電圧を 3 つの入力の内の最小値にレギュレーションします。マスター電圧に追従させるときは、TRKx ピンをマスター電圧の抵抗分圧器に接続します(図 43 参照)。

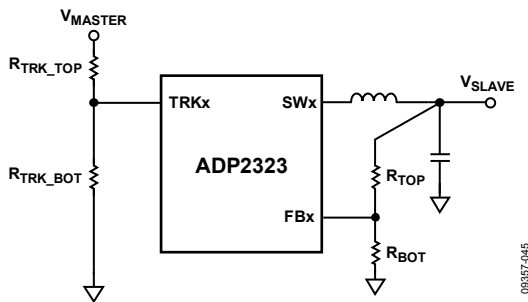


図 43. 電圧のトラッキング

一般的なアプリケーションは、図 44 に示す一致トラッキングです。一致トラッキングでは、スレーブ出力電圧がレギュレーション状態になるまでマスター電圧に一致するように制限されます。一致トラッキングの場合、 $R_{TRK_TOP} = R_{TOP}$ と $R_{TRK_BOT} = R_{BOT}$ に設定します。

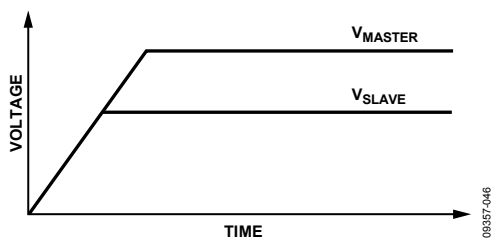


図 44. 一致トラッキング

比例トラッキングを図 45 に示します。スレーブ出力はマスター電圧の整数分の 1 に制限されます。このアプリケーションでは、スレーブ電圧とマスター電圧は同時に最終値に到達します。

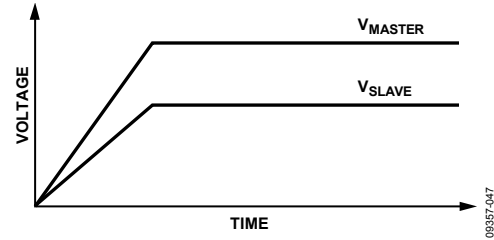


図 45. 比例トラッキング

マスター電圧に対するスレーブ出力電圧の比は、次式のように 2 つの分圧器の関数になります。

$$\frac{V_{SLAVE}}{V_{MASTER}} = \frac{1 + \frac{R_{TOP}}{R_{BOT}}}{1 + \frac{R_{TRK_TOP}}{R_{TRK_BOT}}}$$

TRKx ピンの最終電圧は 0.54 V より高い必要があります。TRK 機能を使わない場合は、TRKx ピンを INTVCC に接続します。

パラレル動作

ADP2323 は 1 つの 6 A 出力を与える 2 相パラレル動作をサポートしています。ADP2323 を 2 相シングル出力に設定するときは次の手順によります。

1. FB2 ピンを INTVCC に接続して、チャンネル 2 の誤差アンプをディスエーブルします。
2. COMP1 と COMP2 を接続し、EN1 と EN2 を接続します。
3. SS1 を使ってソフト・スタート時間を設定し、SS2 をオープンのままにします。

パラレル動作時は、PVIN1 と PVIN2 の電圧を等しくする必要があります。

パワーグッド

PGOODx ピンはアクティブ・ハイのオープン・ドレイン出力で、レギュレータ出力電圧がレギュレーション内にあるか否かを表示します。ハイ・レベルは、FBx ピン電圧(したがって出力電圧) がリファレンス電圧の 90%を超えていることを示します。ロー・レベルは、FBx ピン電圧(したがって出力電圧) がリファレンス電圧の 85%を下回っていることを示します。FBx と PGOODx の間には 16 サイクルのグリッチ除去時間があります。

過電圧保護機能

ADP2323 には、高い電源電圧への出力の短絡または大きな負荷過渡電圧からシステムを保護する過電圧保護 (OVP) 機能があります。帰還電圧が 0.7 V まで上昇すると、内蔵のハイ・サイド MOSFET とローサイド・ドライバがターンオフし、FBx ピン電圧が 0.63 V に下がるまでこのターンオフを続けます。0.63 V に下がると ADP2323 は通常動作を再開します。

低電圧ロックアウト機能

低電圧ロックアウト (UVLO) スレッショールドは 4.2 V で、0.5 V のヒステリシスにより、デバイスでパワーオン・グリッチが発生しないようにしています。PVIN1 電圧または PVIN2 電圧が 4.2 V を越えると、チャンネル 1 またはチャンネル 2 がイネーブルされて、ソフト・スタート周期が開始されます。PVIN1 または PVIN2 が 3.7 V を下回ると、それぞれチャンネル 1 またはチャンネル 2 がターンオフします。

サーマル・シャットダウン

ADP2323 のジャンクション温度が 150°C を超えると、サーマル・シャットダウン回路がレギュレータをターンオフさせます。15°C のヒステリシスにより、ADP2323 の内部温度が 135°C を下回るまでサーマル・シャットダウンから回復しないようにしています。回復すると、ソフト・スタートの後に通常動作になります。

アプリケーション情報

入力コンデンサの選択

入力デカップリング・コンデンサは、入力の高周波ノイズを減衰させ、エネルギー・リザーバとして機能します。このコンデンサは、10 μF ～47 μF のセラミック・コンデンサとし、PVINx ピンの近くに接続する必要があります。この入力コンデンサ、ハイ・サイド NFET、ローサイド NFET から形成されるループはできるだけ小さくする必要があります。入力コンデンサの電圧定格は、最大入力電圧より高い必要があります。入力コンデンサの rms 電流定格は、次式の値より大きい必要があります。

$$I_{C_{IN_rms}} = I_{OUT} \times \sqrt{D \times (1-D)}$$

出力電圧の設定

ADP2323 の出力電圧は、次式を使って外付け抵抗分圧器で設定することができます。

$$V_{OUT} = 0.6 \times \left(1 + \frac{R_{TOP}}{R_{BOT}} \right)$$

FBx ピンのバイアス電流 (最大 0.1 μA) による出力電圧精度の低下を 0.5% (最大)以下に抑えるためには、 R_{BOT} を 30 $\text{k}\Omega$ より小さくする必要があります。

表 8 に、種々の出力電圧オプションに対する推奨抵抗分圧器を示します。

表 8. 種々の出力電圧に対する抵抗分圧器

V_{OUT} (V)	$R_{TOP}, \pm 1\%$ (k Ω)	$R_{BOT}, \pm 1\%$ (k Ω)
1.0	10	15
1.2	10	10
1.5	15	10
1.8	20	10
2.5	47.5	15
3.3	10	2.21
5.0	22	3

電圧変換の制約

与えられた入力電圧とスイッチング周波数に対する最小出力電圧は、最小オン時間に制約されます。ADP2323 の最小オン時間は 130 ns (typ) です。与えられた入力電圧と周波数での CCM モードの最小出力電圧は、次式で計算することができます。

$$V_{OUT_MIN} = V_{IN} \times t_{MIN_ON} \times f_{SW} - (R_{DS_{ON1}} - R_{DS_{ON2}}) \times I_{OUT_MIN} \times t_{MIN_ON} \times f_{SW} - (R_{DS_{ON2}} + R_L) \times I_{OUT_MIN}$$

ここで、

V_{OUT_MIN} は最小出力電圧。

t_{MIN_ON} は最小オン時間。

I_{OUT_MIN} は最小出力電流。

f_{SW} はスイッチング周波数。

$R_{DS_{ON1}}$ はハイ・サイド MOSFET のオン抵抗。

$R_{DS_{ON2}}$ はローサイド MOSFET のオン抵抗。

R_L は出力インダクタの直列抵抗。

与えられた入力電圧とスイッチング周波数に対する最大出力電圧は最小オフ時間と最大デューティ・サイクルにより制約されます。ADP2323 の最小オフ時間は 150 ns (typ) で、最大デューティは 90% です。

与えられた入力電圧と周波数での最小オフ時間により制約される最大出力電圧は次式で計算することができます。

$$V_{OUT_MAX} = V_{IN} \times (1 - t_{MIN_OFF} \times f_{SW}) - (R_{DS_{ON1}} - R_{DS_{ON2}}) \times I_{OUT_MAX} \times (1 - t_{MIN_OFF} \times f_{SW}) - (R_{DS_{ON2}} + R_L) \times I_{OUT_MAX}$$

ここで、

V_{OUT_MAX} は最大出力電圧。

t_{MIN_OFF} は最小オフ時間。

I_{OUT_MAX} は最大出力電流。

与えられた入力電圧での最大デューティ・サイクルにより制約される最大出力電圧は、次式で計算することができます。

$$V_{OUT_MAX} = D_{MAX} \times V_{IN}$$

ここで、 D_{MAX} は最大デューティ。

前式と同様に、スイッチング周波数を小さくすると、最小オン時間の制限と最小オフ時間の制限が軽減されます。

電流制限の設定

ADP2323 には 3 つの設定可能な電流制限スレッシュホールドがあります。選択した電流制限値がインダクタのピーク電流 I_{PEAK} より大きいことを確認してください。

インダクタの選択

インダクタ値は、動作周波数、入力電圧、出力電圧、インダクタのリプル電流により設定されます。小さいインダクタを使うと過渡応答が高速になりますが、インダクタのリプル電流が大きくなると効率が低下します。これに対してインダクタ値を大きくするとリプル電流が小さくなるため効率は良くなりますが、過渡応答は低速になります。このため、過渡応答と効率の間でトレードオフが必要です。1 つのガイドラインとして、インダクタ・リプル電流 ΔI_L を最大負荷電流の 1/3 に設定します。インダクタ値は次式で計算することができます。

$$L = \frac{(V_{IN} - V_{OUT}) \times D}{\Delta I_L \times f_{SW}}$$

ここで、

V_{IN} は入力電圧。

V_{OUT} は出力電圧。

ΔI_L はインダクタのリプル電流。

f_{SW} はスイッチング周波数です。

D はデューティ・サイクル。

$$D = \frac{V_{OUT}}{V_{IN}}$$

ADP2323 では電流ループで適応型スロープ補償を使用し、デューティ・サイクルが 50% を超えたときの低い高調波での発振を防止しています。内部スロープ補償により最小インダクタ値が制限されます。

デューティ・サイクルが 50% を超える場合、最小インダクタ値は次式で決定されます。

$$\frac{V_{OUT} \times (1-D)}{2 \times f_{SW}}$$

インダクタのピーク電流は、次式を使って計算します。

$$I_{PEAK} = I_{OUT} + \frac{\Delta I_L}{2}$$

インダクタの飽和電流は、インダクタのピーク電流より大きい必要があります。迅速な飽和特性を持つフェライト・コア・インダクタの場合、インダクタの飽和電流定格をスイッチの電流制限スレッシュホールドより高くしてインダクタが飽和するのを防止する必要があります。

インダクタの rms 電流は、次式で計算することができます。

$$I_{RMS} = \sqrt{I_{OUT}^2 + \frac{\Delta I_L^2}{12}}$$

低コア損失と低 EMI のため、シールドされたフェライト・コア材料の使用が推奨されます。

表 9. 推奨インダクタ

Vendor	Part No.	Value [μH]	ISAT [A]	IRMS [A]	DCR [mΩ]
Sumida	CDRH105RNP-1R5N	1.5	10.5	8.3	5.8
	CDRH105RNP-2R2N	2.2	9.25	7.5	7.2
	CDRH105RNP-3R3N	3.3	7.8	6.5	10.4
	CDRH105RNP-4R7N	4.7	6.4	6.1	12.3
	CDRH105RNP-6R8N	6.8	5.4	5.4	18
Coilcraft	MSS1048-152NL	1.5	10.5	10.8	5.8
	MSS1048-222NL	2.2	8.4	9.78	7.2
	MSS1048-332NL	3.3	7.38	7.22	10.4
	MSS1048-472NL	4.7	6.46	6.9	12.3
	MSS1048-682NL	6.8	5.94	6.01	18
Würth Elektronik	7447797180	1.8	13.3	7.3	16
	7447797300	3.0	10.5	7.0	18
	7447797470	4.7	8.0	5.8	27
	7447797620	6.2	7.5	5.5	30

出力コンデンサの選択

出力コンデンサの選択は、出力電圧リップルとレギュレータのループ動作に影響を与えます。例えば、出力の負荷ステップ過渡応答で、負荷が突然大きくなると、出力コンデンサから負荷へ供給し、制御ループがインダクタ電流を増加させることができるようになるまでこの供給を続けます。これにより、出力電圧のアンダーシュートが発生します。

電圧低下条件を満たすために必要な出力容量は次式で計算されます。

$$C_{OUT_UV} = \frac{K_{UV} \times \Delta I_{STEP}^2 \times L}{2 \times (V_{IN} - V_{OUT}) \times \Delta V_{OUT_UV}}$$

ここで、

ΔI_{STEP} は負荷ステップ。

ΔV_{OUT_UV} は出力電圧の許容アンダーシュート。

K_{UV} は係数で、一般に $K_{UV} = 2$ です。

もう 1 つのケースは、負荷が出力から突然切り離されて、インダクタに蓄積されたエネルギーが急激に出力コンデンサに流入する際に発生します。これにより出力でオーバーシュートが発生します。オーバーシュート条件を満たすために必要な出力容量は、次式で計算することができます。

$$C_{OUT_OV} = \frac{K_{OV} \times \Delta I_{STEP}^2 \times L}{(V_{OUT} + \Delta V_{OUT_OV})^2 - V_{OUT}^2}$$

ここで、

ΔV_{OUT_OV} は出力電圧の許容オーバーシュート。

K_{OV} は係数で、一般に $K_{OV} = 2$ です。

出力リップルは、出力コンデンサの ESR と容量値により決定されます。出力リップル条件を満たすことができるコンデンサは次式を使って選択します。

$$C_{OUT_RIPPLE} = \frac{\Delta I_L}{8 \times f_{SW} \times \Delta V_{OUT_RIPPLE}}$$

$$R_{ESR} = \frac{\Delta V_{OUT_RIPPLE}}{\Delta I_L}$$

ここで、

ΔV_{OUT_RIPPLE} は許容出力電圧リップル。

R_{ESR} は出力コンデンサの等価直列抵抗。

C_{OUT_UV} 、 C_{OUT_OV} 、 C_{OUT_RIPPLE} により与えられる最大出力容量を選択して、負荷過渡応答と出力リップル性能を満たすようにしてください。

選択した出力コンデンサの定格電圧は、出力電圧より大きい必要があります。出力コンデンサの最小 rms 電流定格は次式で決定されます。

$$I_{C_{OUT_rms}} = \frac{\Delta I_L}{\sqrt{12}}$$

ローサイド・パワー・デバイスの選択

ADP2323 は、ローサイド N チャンネル MOSFET (NFET) を駆動できるローサイド MOSFET ドライバを内蔵しています。ローサイド N チャンネル MOSFET の選択は、DC/DC レギュレータ性能に影響を与えます。

選択する MOSFET は次の条件を満たす必要があります。

- ドレイン・ソース電圧 (V_{DS}) は $1.2 \times V_{IN}$ より高い必要があります。
- ドレイン電流 (I_D) は $1.2 \times I_{LIMIT_MAX}$ より大きい必要があります。ここで I_{LIMIT_MAX} は選択する最大電流制限スレッシュホールドです。

ADP2323 のローサイド・ゲート駆動電圧は 5 V です。選択した MOSFET は 5 V でフルにターンオンできることを確認してください。

総合ゲート電荷 (Qg at 5 V) は 30 nC より小さい必要があります。Qg 特性が小さいと、効率が高くなります。

ハイ・サイド MOSFET がターンオフすると、ローサイド MOSFET にインダクタ電流が流れます。低デューティ・サイクルのアプリケーションでは、ローサイド MOSFET に周期の大部分の間電流が流れます。効率を高くするためには、オン抵抗の小さい MOSFET を選択することが重要です。ローサイド MOSFET の導通損失は次式で計算することができます。

$$P_{FET_LOW} = I_{OUT}^2 \times R_{DS(on)} \times (1 - D)$$

ここで、 $R_{DS(on)}$ はローサイド MOSFET のオン抵抗。

MOSFET が損失から生ずる発熱を処理できることを確認してください。

場合によっては、効率がシステムにとって重要でないことがあります。この場合、ローサイド・パワー・デバイスとしてダイオードを選択することができます。ダイオードの平均電流は次式で計算することができます。

$$I_{DIODE(AVG)} = (1 - D) \times I_{OUT}$$

ダイオードの逆方向ブレイクダウン電圧定格は、入力電圧より大きい必要があり、SWx ノードで発生するリングングを許容する適切な余裕を持っている必要があります。ショットキー・ダイオードは、順方向電圧降下が小さくかつスイッチングが高速であるため、これの使用が推奨されます。

ダイオードをローサイド・デバイスに使用する場合、MODE ピンをグラウンドへ接続して ADP2323 の PFM モードをイネーブルする必要があります。

表 10. 推奨 MOSFET

Vendor	Part No.	V _{DS}	I _D	R _{DS(on)}	Qg
Fairchild	FDS8880	30 V	10.7 A	12 mΩ	12 nC
Fairchild	FDMS7578	25 V	14 A	8 mΩ	8 nC
Fairchild	FDS6898A	20 V	9.4 A	14 mΩ	16 nC
Vishay	Si4804CDY	30 V	7.9 A	27 mΩ	7 nC
Vishay	SiA430DJ	20 V	10.8 A	18.5 mΩ	5.3 nC
AOS	AON7402	30 V	39 A	15 mΩ	7.1 nC
AOS	AO4884L	40 V	10 A	16 mΩ	13.6 nC

UVLO 入力の設定

高精度イネーブル入力を使って、入力電圧の UVLO スレッショールドとヒステリシスを設定することができます(図 46 参照)。

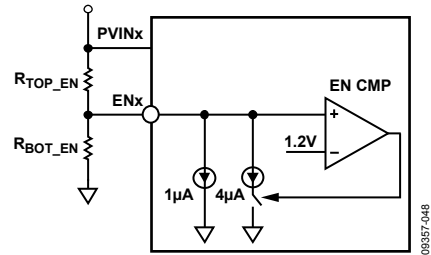


図 46. UVLO 入力の設定

R_{TOP_EN} と R_{BOT_EN} は次式を使って計算します。

$$R_{TOP_EN} = \frac{1.1 \text{ V} \times V_{IN_RISING} - 1.2 \text{ V} \times V_{IN_FALLING}}{1.1 \text{ V} \times 5 \mu\text{A} - 1.2 \text{ V} \times 1 \mu\text{A}}$$

$$R_{BOT_EN} = \frac{1.2 \text{ V} \times R_{TOP_EN}}{V_{IN_RISING} - R_{TOP_EN} \times 5 \mu\text{A} - 1.2 \text{ V}}$$

ここで、

V_{IN_RISING} は V_{IN} の上昇スレッショールド。

$V_{IN_FALLING}$ は V_{IN} の下降スレッショールド。

補償部品のデザイン

ピーク電流モード制御の場合、電圧制御電流源が出力コンデンサと負荷抵抗に電流を供給するためパワー・ステージを簡素化することができます。この回路は、出力コンデンサの ESR が関係する極とゼロ点から構成されています。制御から出力までの伝達関数は次式で表されます。

$$G_{vd}(s) = \frac{V_{OUT}(s)}{V_{COMP}(s)} = A_{VI} \times R \times \left(\frac{1 + \frac{s}{2 \times \pi \times f_z}}{1 + \frac{s}{2 \times \pi \times f_p}} \right)$$

$$f_z = \frac{1}{2 \times \pi \times R_{ESR} \times C_{OUT}}$$

$$f_p = \frac{1}{2 \times \pi \times (R + R_{ESR}) \times C_{OUT}}$$

ここで、

$A_{VI} = 5 \text{ A/V}$

R は負荷抵抗。

C_{OUT} は出力容量。

R_{ESR} は出力コンデンサの等価直列抵抗。

ADP2323 では、誤差アンプにトランスコンダクタンス・アンプを使用してシステムを補償しています。図 47 に、簡略化したピーク電流モード制御の小信号回路を示します。

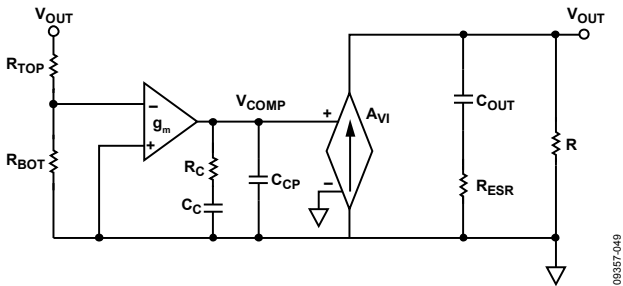


図 47. ピーク電流モード制御の簡略化した小信号回路

補償部品 R_C と C_C はゼロ点に、オプションの C_{CP} と R_C はオプションの極に、それぞれ関係しています。

クローズド・ループ伝達関数は次のように表されます。

$$T_V(s) = \frac{R_{BOT}}{R_{BOT} + R_{TOP}} \times \frac{-g_m}{C_C + C_{CP}} \times \frac{1 + R_C \times C_C \times s}{s \times \left(1 + \frac{R_C \times C_C \times C_{CP} \times s}{C_C + C_{CP}} \right)} \times G_{vd}(s)$$

次のデザイン・ガイドラインに、セラミック出力コンデンサ・アプリケーションに対する補償部品 R_C 、 C_C 、 C_{CP} の選択方法を示します。

クロス周波数 (f_C) を決定します。一般に、 $f_C = f_{SW}/12 \sim f_{SW}/6$ です。 R_C は次式で計算することができます。

$$R_C = \frac{2 \times \pi \times V_{OUT} \times C_{OUT} \times f_C}{0.6V \times g_m \times A_{VI}}$$

極 (f_P) にゼロ補償を配置します。 C_C は次式で計算できます。

$$C_C = \frac{(R + R_{ESR}) \times C_{OUT}}{R_C}$$

C_{CP} はオプションです。これを使って、出力コンデンサの ESR によって生ずるゼロ点を相殺することができます。

$$C_{CP} = \frac{R_{ESR} \times C_{OUT}}{R_C}$$

ADP2323 は COMPx ピンに 10 pF のコンデンサを内蔵しているため、 C_{CP} が 10 pF より小さい場合は、外付けコンデンサは不要です。

デザイン例

このセクションでは、図 50 に示すようにデザイン手順と部品選択について説明します。表 11 に、必要とされる設定を示します。

表 11.デュアル降圧 DC/DC レギュレータの条件

Parameter	Specification
Channel 1	
Input Voltage	$V_{IN1} = 12.0 \text{ V} \pm 10\%$
Output Voltage	$V_{OUT1} = 1.2 \text{ V}$
Output Current	$I_{OUT1} = 3 \text{ A}$
Output Voltage Ripple	$\Delta V_{OUT1_RIPPLE} = 12 \text{ mV}$
Load Transient	$\pm 5\%, 0.5 \text{ A to } 3 \text{ A}, 1 \text{ A}/\mu\text{s}$
Channel 2	
Input Voltage	$V_{IN2} = 12.0 \text{ V} \pm 10\%$
Output Voltage	$V_{OUT2} = 3.3 \text{ V}$
Output Current	$I_{OUT2} = 3 \text{ A}$
Output Voltage Ripple	$\Delta V_{OUT2_RIPPLE} = 33 \text{ mV}$
Load Transient	$\pm 5\%, 0.5 \text{ A to } 3 \text{ A}, 1 \text{ A}/\mu\text{s}$
Switching Frequency	$f_{SW} = 500 \text{ kHz}$

出力電圧の設定

10 kΩ の上側の帰還抵抗 (R_{TOP})を選択します。下側の帰還抵抗を次式で計算します。

$$R_{BOT} = R_{TOP} \times \left(\frac{0.6}{V_{OUT} - 0.6} \right)$$

出力電圧を 1.2 V に設定するときは、抵抗値は $R_{TOP1} = 10 \text{ k}\Omega$ および $R_{BOT1} = 10 \text{ k}\Omega$ になります。出力電圧を 3.3 V に設定するときは、抵抗値は $R_{TOP2} = 10 \text{ k}\Omega$ および $R_{BOT2} = 2.21 \text{ k}\Omega$ になります。

電流制限の設定

3 A の出力電流動作の場合、ピーク電流制限値(typ)は 4.8 A になります。この場合、 R_{ILIM} は不要です。

周波数の設定

スイッチング周波数を 500 kHz に設定するときは、次式を使って抵抗値 R_{OSC} を計算します。

$$R_{OSC}(\text{k}\Omega) = \frac{60,000}{f_{SW}(\text{kHz})}$$

$R_{OSC} = 100 \text{ k}\Omega$ になります。

インダクタの選択

インダクタのピーク to ピーク・リップル電流 ΔI_L は、最大出力電流の 30% に設定します。次式を使ってインダクタ値を計算します。

$$L = \frac{(V_{IN} - V_{OUT}) \times D}{\Delta I_L \times f_{SW}}$$

$V_{OUT1} = 1.2 \text{ V}$ 、インダクタ $L1 = 2.4 \mu\text{H}$ 、 $V_{OUT2} = 3.3 \text{ V}$ 、インダクタ $L2 = 5.3 \mu\text{H}$ の場合、

2.2 μH と 4.7 μH の標準インダクタ値を 1.2 V 電源と 3.3 V 電源に対して選択します。

インダクタのピーク to ピーク・リップル電流を次式で計算します。

$$\Delta I_L = \frac{(V_{IN} - V_{OUT}) \times D}{L \times f_{SW}}$$

$V_{OUT1} = 1.2 \text{ V}$ 、 $\Delta I_{L1} = 0.98 \text{ A}$ 、 $V_{OUT2} = 3.3 \text{ V}$ 、 $\Delta I_{L2} = 1.02 \text{ A}$ の場合、次式でピーク・インダクタ電流を求めます。

$$I_{PEAK} = I_{OUT} + \frac{\Delta I_L}{2}$$

1.2 V 電源の場合ピーク・インダクタ電流は 3.49 A に、3.3 V 電源の場合ピーク・インダクタ電流は 3.51 A に、それぞれなります。

インダクタを流れる rms 電流は次式で計算することができます。

$$I_{RMS} = \sqrt{I_{OUT}^2 + \frac{\Delta I_L^2}{12}}$$

1.2 V と 3.3 V に対するインダクタの rms 電流は約 3.01 A です。

1.2 V 電源の場合は、最小 rms 電流定格 = 3.01 A、かつ最小飽和電流定格 = 3.49 A を持つインダクタを選択します。3.3 V 電源の場合は、最小 rms 電流定格 = 3.01 A かつ最小飽和電流定格 = 3.51 A を持つインダクタを選択します。

これらの条件に基づき、1.2 V 電源の場合、2.2 μH のインダクタ (例えば Sumida 社の CDRH105RNP-2R2N、DCR = 7.2 mΩ) を選択します。3.3 V 電源の場合、4.7 μH のインダクタ (Sumida 社の CDRH105RNP-4R7N、DCR = 12.3 mΩ) を選択します。

出力コンデンサの選択

出力電圧リップル条件と負荷過渡応答条件を満たすためには出力コンデンサが必要です。出力電圧リップル条件を満たすため、次式を使って ESR と容量を計算します。

$$C_{OUT_RIPPLE} = \frac{\Delta I_L}{8 \times f_{SW} \times \Delta V_{OUT_RIPPLE}}$$

$$R_{ESR} = \frac{\Delta V_{OUT_RIPPLE}}{I_L}$$

$V_{OUT1} = 1.2 \text{ V}$ の場合、 $C_{OUT_RIPPLE1} = 20 \mu\text{F}$ 、 $R_{ESR1} = 12 \text{ m}\Omega$ になります。 $V_{OUT2} = 3.3 \text{ V}$ の場合、 $C_{OUT_RIPPLE2} = 7.7 \mu\text{F}$ 、 $R_{ESR2} = 32 \text{ m}\Omega$ になります。

$\pm 5\%$ のオーバーシュートとアンダーシュート条件を満たすため、次式を使って容量を計算します。

$$C_{OUT_OV} = \frac{K_{OV} \times \Delta I_{STEP}^2 \times L}{(V_{OUT} + \Delta V_{OUT_OV})^2 - V_{OUT}^2}$$

$$C_{OUT_UV} = \frac{K_{UV} \times \Delta I_{STEP}^2 \times L}{2 \times (V_{IN} - V_{OUT}) \times \Delta V_{OUT_UV}}$$

計算のため、 $K_{OV} = K_{UV} = 2$ を使います。 $V_{OUT1} = 1.2 \text{ V}$ の場合、 $C_{OUT_OV1} = 191 \mu\text{F}$ と $C_{OUT_UV1} = 21 \mu\text{F}$ を使います。 $V_{OUT2} = 3.3 \text{ V}$ の場合は、 $C_{OUT_OV2} = 54 \mu\text{F}$ と $C_{OUT_UV2} = 20 \mu\text{F}$ を使います。

1.2 V 電源の場合、出力コンデンサの ESR は 12 mΩ より小さい必要があります。出力容量は 191 μF より大きい必要があります。3 個の 100 μF/X5R/6.3 V セラミック・コンデンサ(例えば Murata 社の GRM32ER60J107ME20、ESR = 2 mΩ)を使用することが推奨されます。

3.3 V 電源の場合、出力コンデンサの ESR は 32 mΩ より小さく、かつ出力容量は 54 μF より大きい必要があります。2 個の 47 μF/X5R/6.3 V セラミック・コンデンサ(例えば Murata 社の GRM32ER60J476ME20、ESR = 2 mΩ)を使用することが推奨されます。

ローサイド MOSFET の選択

高効率ソリューションに対しては、 $R_{DS(on)}$ の小さい N チャンネル MOSFET を選択します。MOSFET のブレイクダウン電圧は 1.2 V × V_{IN} より高い必要があります。ドレイン電流は 1.2 V × I_{LIMIT} より大きい必要があります。

30 V の N チャンネル MOSFET (例えば Fairchild 社の FDS8880)を使用することが推奨されます。4.5 V ドライバ電圧での FDS8880 の $R_{DS(on)}$ は 12 mΩ で、総ゲート電荷は 12 nC です。

補償部品

負荷過渡応答と安定性能を良くするため、クロス周波数 f_c を $f_{sw}/10$ に設定します。この場合、 f_{sw} は 500 kHz であるため、 f_c = 50 kHz に設定します。

1.2 V 電源の場合、100 μF のセラミック出力コンデンサ値を 64 μF に下げます。

$$R_{C1} = \frac{2 \times \pi \times 1.2 \text{ V} \times 3 \times 64 \mu\text{F} \times 50 \text{ kHz}}{0.6 \text{ V} \times 300 \mu\text{s} \times 5 \text{ A/V}} = 80.4 \text{ k}\Omega$$

$$C_{C1} = \frac{(0.4 \Omega + 0.001 \Omega) \times 3 \times 64 \mu\text{F}}{80.4 \text{ k}\Omega} = 957 \text{ pF}$$

$$C_{CP1} = \frac{0.001 \Omega \times 3 \times 64 \mu\text{F}}{80.4 \text{ k}\Omega} = 2.4 \text{ pF}$$

標準部品 $R_{C1} = 82 \text{ k}\Omega$ および $C_{C1} = 1000 \text{ pF}$ を選択します。 C_{CP1} は不要です。

図 48 に、1.2 V 電源の 3 A での周波数特性を示します。クロス周波数は 49 kHz で、位相マージンは 59°です。

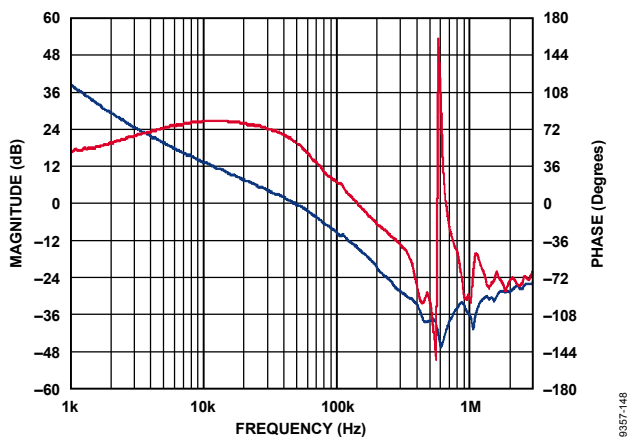


図 48.1.2 V 電源の周波数特性

3.3 V 電源の場合、47 μF のセラミック出力コンデンサ値を 32 μF に下げます。

$$R_{C2} = \frac{2 \times \pi \times 3.3 \text{ V} \times 2 \times 32 \mu\text{F} \times 50 \text{ kHz}}{0.6 \text{ V} \times 300 \mu\text{s} \times 5 \text{ A/V}} = 73.7 \text{ k}\Omega$$

$$C_{C2} = \frac{(1.1 \Omega + 0.001 \Omega) \times 2 \times 32 \mu\text{F}}{73.7 \text{ k}\Omega} = 956 \text{ pF}$$

$$C_{CP2} = \frac{0.001 \Omega \times 2 \times 32 \mu\text{F}}{73.7 \text{ k}\Omega} = 1 \text{ pF}$$

標準部品 $R_{C2} = 75 \text{ k}\Omega$ および $C_{C2} = 1000 \text{ pF}$ を選択します。 C_{CP2} は不要です。

図 49 に、3.3 V 電源の 3 A での周波数特性を示します。クロス周波数は 59 kHz で、位相マージンは 61°です。

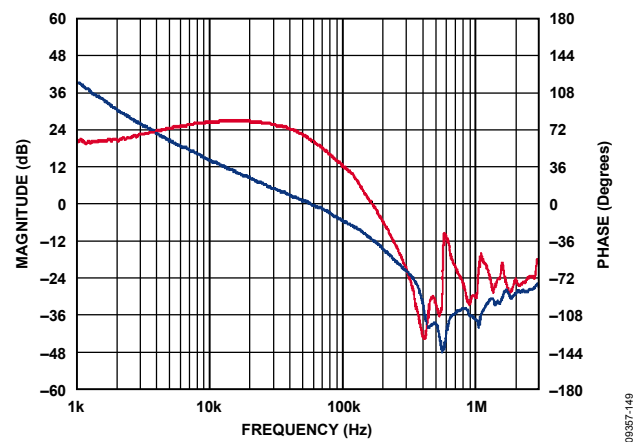


図 49.3.3 V 電源の周波数特性

ソフト・スタート時間の設定

ソフト・スタート機能により、出力電圧は制御された方法で上昇するため、ソフト・スタート時の出力電圧オーバーシュートがなくなり、突入電流が制限されます。ソフト・スタート時間は 3 ms に設定します。

$$C_{SS} = \frac{I_{SS} \times T_{SS}}{0.6 \text{ V}} = \frac{3.5 \mu\text{A} \times 3 \text{ ms}}{0.6 \text{ V}} = 17.5 \text{ nF}$$

標準部品値 $C_{SS1} = C_{SS2} = 22 \text{ nF}$ を選択します。

入力コンデンサの選択

最小 10 μF のセラミック・コンデンサが必要で、PVINx ピンの近くに接続します。このアプリケーションでは、1 個の 10 μF/X5R/25 V セラミック・コンデンサの使用が推奨されます。

推奨外付け部品

表 12.3 A 出力電流の代表的なアプリケーションに対する推奨外付け部品

f_{SW} (kHz)	V_{IN} (V)	V_{OUT} (V)	L (μH)	C_{OUT} (μF) ¹	R_{TOP} (k Ω)	R_{BOT} (k Ω)	R_{C} (k Ω)	C_{C} (pF)	C_{CP} (pF)
300	12	1	3.3	330	10	15	62	1500	33
	12	1.2	4.7	330	10	10	82	1500	22
	12	1.5	4.7	330	15	10	100	1500	22
	12	1.8	4.7	2×100	20	10	47	1500	4.7
	12	2.5	6.8	$100 + 47$	47.5	15	47	1500	4.7
	12	3.3	10	$100 + 47$	10	2.21	62	1500	3.3
	12	5	10	100	22	3	62	1500	2.2
	5	1	3.3	330	10	15	62	1500	33
	5	1.2	3.3	330	10	10	82	1500	22
	5	1.5	3.3	330	15	10	100	1500	22
	5	1.8	4.7	2×100	20	10	47	1500	4.7
	5	2.5	4.7	$100 + 47$	47.5	15	47	1500	4.7
	5	3.3	4.7	100	10	2.21	47	1500	3.3
600	12	1.5	2.2	2×100	15	10	82	820	2.2
	12	1.8	3.3	$100 + 47$	20	10	75	820	3.3
	12	2.5	3.3	2×47	47.5	15	62	820	2.2
	12	3.3	4.7	2×47	10	2.21	82	820	2.2
	12	5	4.7	47	22	3	62	820	2.2
	5	1	1.5	2×100	10	15	56	820	2.2
	5	1.2	1.5	2×100	10	10	62	820	2.2
	5	1.5	2.2	$100 + 47$	15	10	62	820	2.2
	5	1.8	2.2	2×47	20	10	47	820	2.2
	5	2.5	2.2	2×47	47.5	15	62	820	2.2
	5	3.3	2.2	2×47	10	2.21	82	820	2.2
1000	12	1.8	1.5	100	20	10	82	470	2.2
	12	2.5	2.2	47	47.5	15	56	470	2.2
	12	3.3	2.2	47	10	2.21	68	470	2.2
	12	5	3.3	47	22	3	100	470	2.2
	5	1	1	2×100	10	15	82	470	2.2
	5	1.2	1	$100 + 47$	10	10	82	470	2.2
	5	1.5	1	2×47	15	10	68	470	2.2
	5	1.8	1	2×47	20	10	82	470	2.2
	5	2.5	1	47	47.5	15	56	470	2.2
	5	3.3	1	47	10	2.21	62	470	2.2

¹ 330 μF : 6.3 V、Sanyo 社の 6TPD330M; 100 μF : 6.3 V、X5R、Murata 社の GRM32ER60J107ME20; 47 μF : 6.3 V、X5R、Murata 社の GRM32ER60J476ME20。

代表的なアプリケーション回路

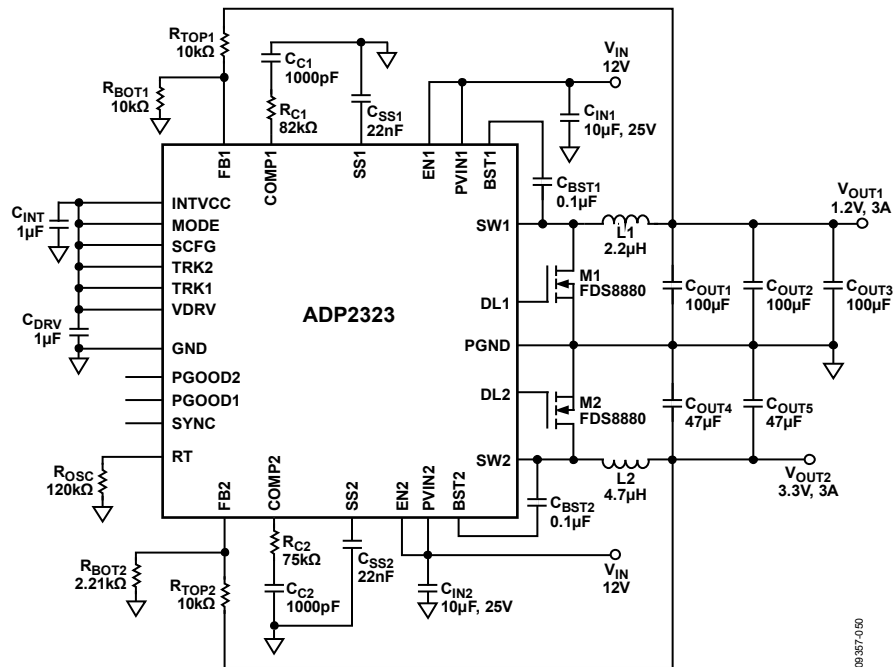


図 50. 外付け MOSFET を使用するアプリケーション

$V_{IN1} = V_{IN2} = 12\text{ V}$ 、 $V_{OUT1} = 1.2\text{ V}$ 、 $I_{OUT1} = 3\text{ A}$ 、 $V_{OUT2} = 3.3\text{ V}$ 、 $I_{OUT2} = 3\text{ A}$ 、 $f_{SW} = 500\text{ kHz}$

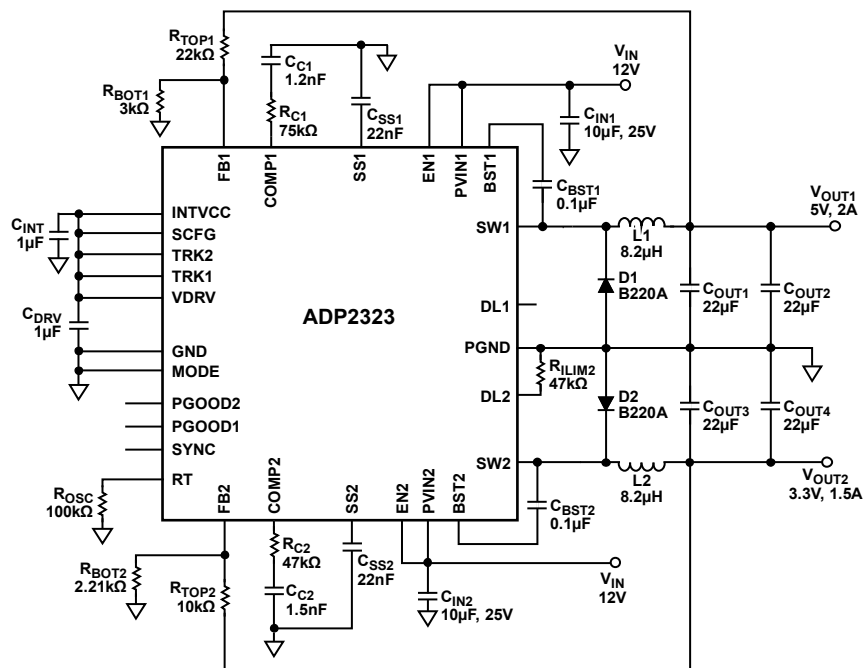
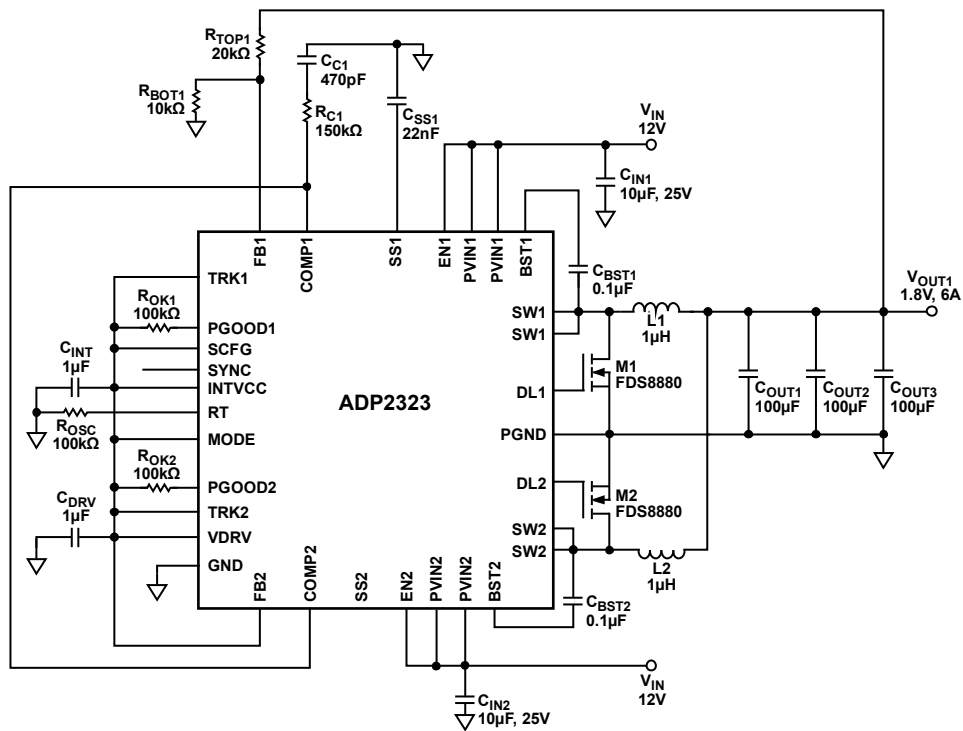


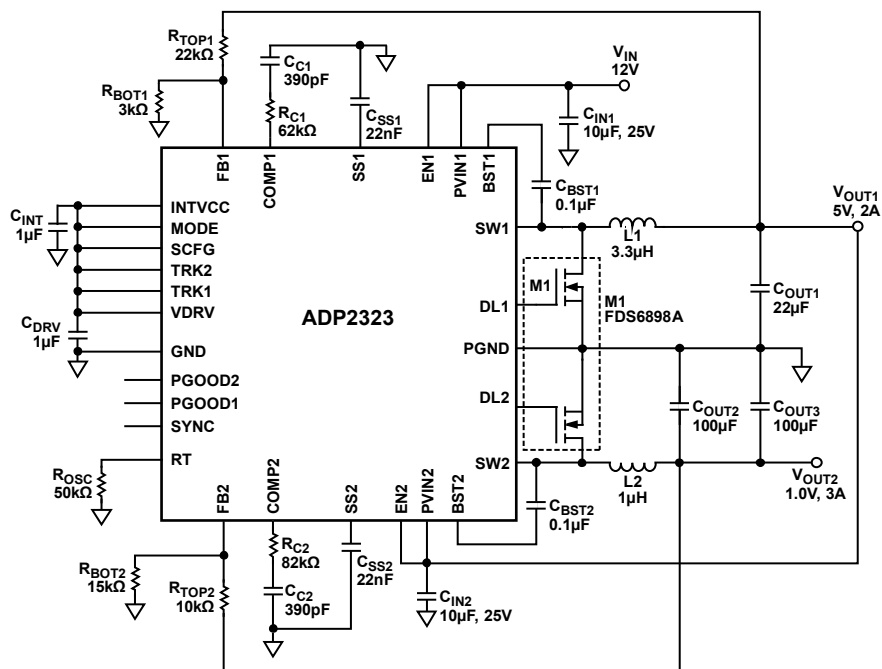
図 51. 外付けダイオードを使用するアプリケーション

$V_{IN1} = V_{IN2} = 12\text{ V}$ 、 $V_{OUT1} = 5\text{ V}$ 、 $I_{OUT1} = 2\text{ A}$ 、 $V_{OUT2} = 3.3\text{ V}$ 、 $I_{OUT2} = 1.5\text{ A}$ 、 $f_{SW} = 600\text{ kHz}$



09357-052

図 52. パラレル・シングル出力 アプリケーション
 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 1.8\text{ V}$ 、 $I_{OUT} = 6\text{ A}$ 、 $f_{SW} = 600\text{ kHz}$



09357-053

図 53. 電源カスケード接続アプリケーション
 $V_{IN1} = 12\text{ V}$ 、 $V_{OUT1} = 5\text{ V}$ 、 $I_{OUT1} = 2\text{ A}$ 、 $V_{OUT2} = 1\text{ V}$ 、 $I_{OUT2} = 3\text{ A}$ 、 $f_{SW} = 1.2\text{ MHz}$

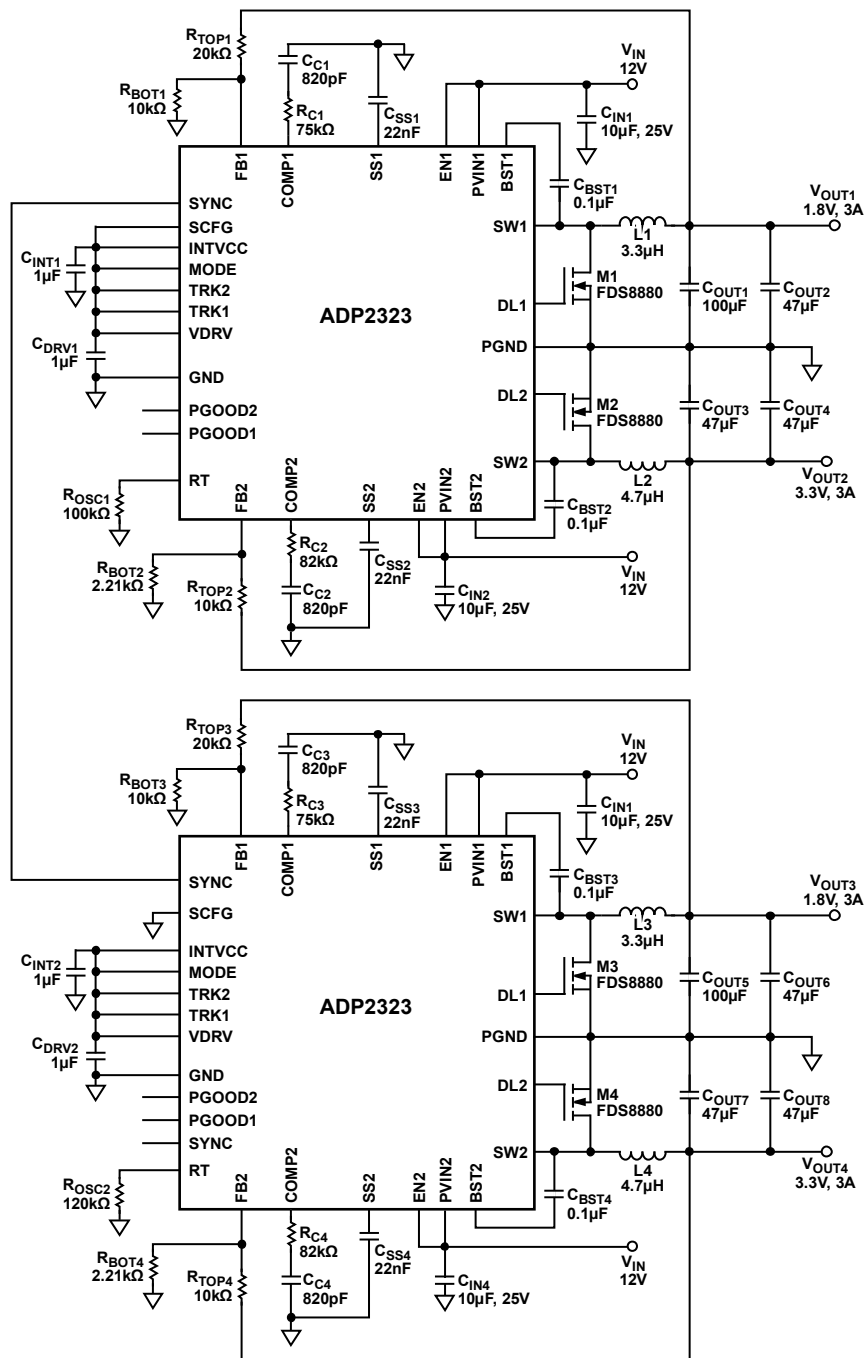


図 54. 各チャンネル間位相シフト 90°での同期

09B57-054

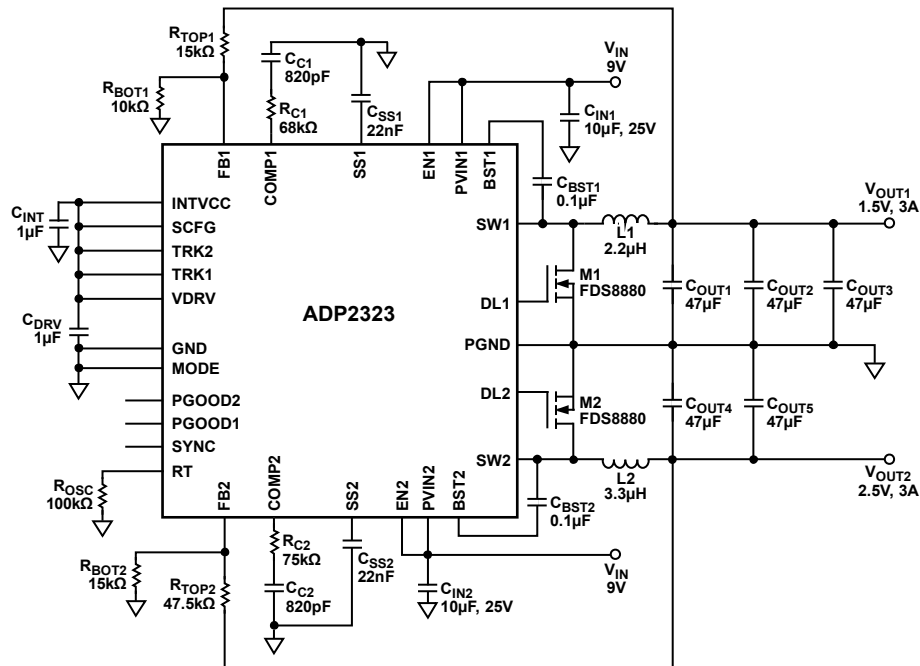


図 55. PFM モードをイネーブル、モード・ピンを GND へ接続
 $V_{IN1} = V_{IN2} = 9\text{ V}$ 、 $V_{OUT1} = 1.5\text{ V}$ 、 $I_{OUT1} = 3\text{ A}$ 、 $V_{OUT2} = 2.5\text{ V}$ 、 $I_{OUT2} = 3\text{ A}$ 、 $f_{sw} = 600\text{ kHz}$

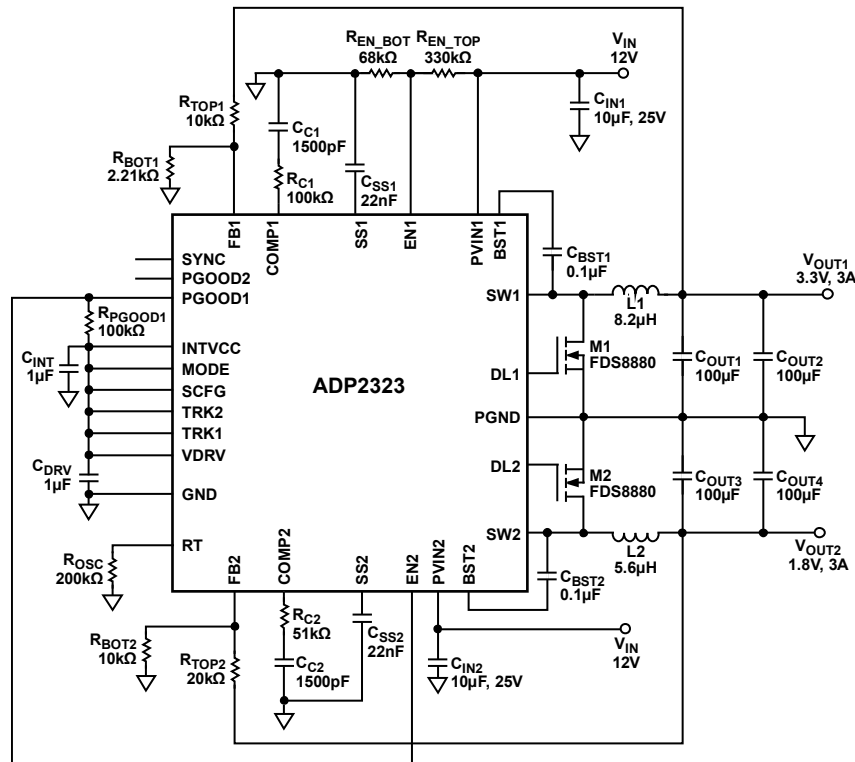
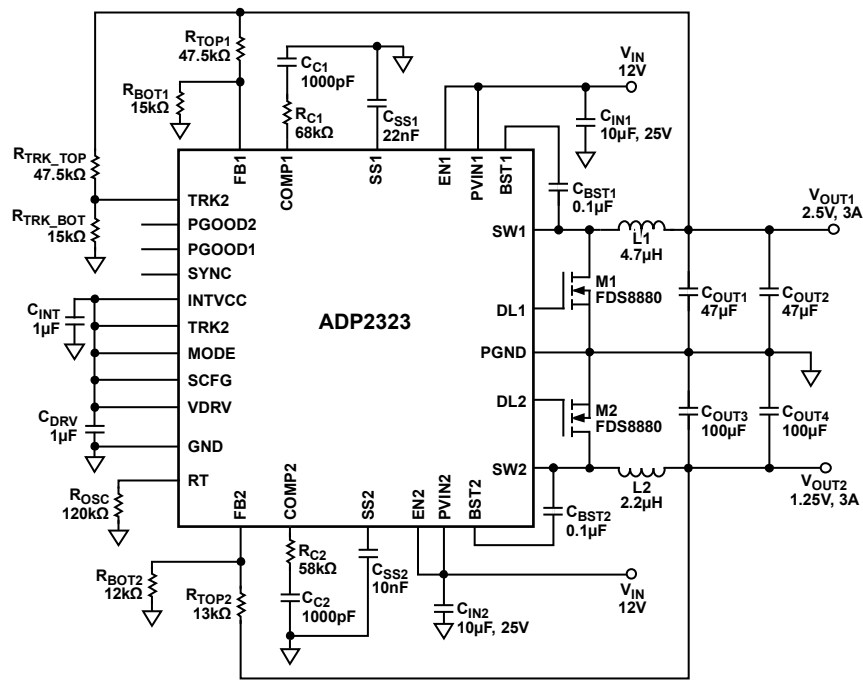


図 56. $V_{IN_RISING} = 8.7\text{ V}$ 、 $V_{IN_FALLING} = 6.7\text{ V}$ 、 1.8 V の前に 3.3 V スタートアップ
 $V_{IN1} = V_{IN2} = 12\text{ V}$ 、 $V_{OUT1} = 3.3\text{ V}$ 、 $I_{OUT1} = 3\text{ A}$ 、 $V_{OUT2} = 1.8\text{ V}$ 、 $I_{OUT2} = 3\text{ A}$ 、 $f_{sw} = 300\text{ kHz}$

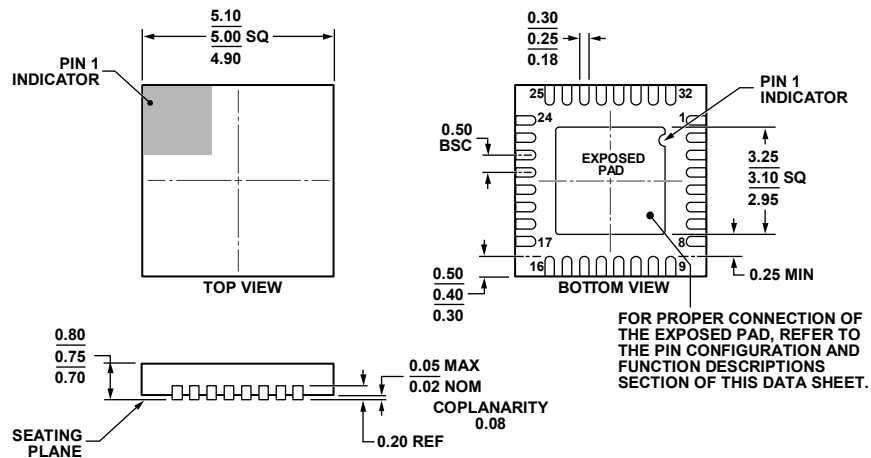


09357-057

図 57. チャンネル 2 トラッキング

チャンネル $1V_{IN1} = V_{IN2} = 12\text{ V}$ 、 $V_{OUT1} = 2.5\text{ V}$ 、 $I_{OUT1} = 3\text{ A}$ 、 $V_{OUT2} = 1.25\text{ V}$ 、 $I_{OUT2} = 3\text{ A}$ 、 $f_{SW} = 500\text{ kHz}$

外形寸法



COMPLIANT TO JEDEC STANDARDS MO-220-WHHD.

112408-A

図 58.32 ピン・リードフレーム・チップ・スケール・パッケージ[LFCSP_WQ]
5 mm × 5 mm ボディ、超極薄クワッド
(CP-32-7)
寸法: mm

オーダー・ガイド

Model ¹	Temperature Range	Output Voltage	Package Description	Package Option
ADP2323ACPZ-R7	-40°C to +125°C	Adjustable	32-Lead LFCSP_WQ	CP-32-7
ADP2323-EVALZ			Evaluation Board	

¹ Z = RoHS 準拠製品。