



5 A、低入力電圧、低ノイズの CMOS リニア電圧レギュレータ

データシート

ADP1765

特長

最大出力電流: 5 A

低い入力電源電圧範囲

$V_{IN} = 1.10 \text{ V} \sim 1.98 \text{ V}$ 、外部バイアス電源不要

固定出力電圧範囲 (V_{OUT_FIXED}): $0.55 \text{ V} \sim 1.5 \text{ V}$

可変出力電圧範囲 (V_{OUT_ADJ}): $0.5 \text{ V} \sim 1.5 \text{ V}$

超低ノイズ: $2 \mu\text{V rms}$ 、 $100 \text{ Hz} \sim 100 \text{ kHz}$

ノイズ・スペクトル密度: $5 \text{ nV}/\sqrt{\text{Hz}}$ (10 kHz)、 $4 \text{ nV}/\sqrt{\text{Hz}}$ (100 kHz)

低ドロップアウト電圧: 5 A 負荷で 59 mV (代表値)

動作電源電流: 無負荷で 5 mA (代表値)

ライン、負荷、温度に対する固定出力電圧精度: $\pm 1.5 \%$

優れた電源電圧変動除去比 (PSRR) 性能

10 kHz 、5 A 負荷で 61 dB (代表値)

100 kHz 、5 A 負荷で 43 dB (代表値)

優れた負荷/ラインの過渡応答

突入電流を低減するソフト・スタート

$22 \mu\text{F}$ の小型セラミック・コンデンサ用に最適化

電流制限と熱過負荷保護

パワーグッド・インジケータ

高精度イネーブル

16 ピン、 $3 \text{ mm} \times 3 \text{ mm}$ LFCSP パッケージ

アプリケーション

無線周波数 (RF) トランシーバ、A/D コンバータ (ADC) および D/A コンバータ (DAC) 回路、フェーズロック・ループ (PLL)、電圧制御発振器 (VCO)、クロック内蔵回路などのノイズに敏感なアプリケーションのレギュレーション
フィールド・プログラマブル・ゲート・アレイ (FPGA) およびデジタル・シグナル・プロセッサ (DSP) の電源

医療機器、健康機器

工業用機器、計測機器

概要

ADP1765 は低ノイズ、低ドロップアウト (LDO) のリニア電圧レギュレータです。このデバイスは、効率向上のための外付けバイアス電源を必要とせずに最小 1.10 V の入力電圧の単電源で動作し、最大 5 A の出力電流 (I_{OUT}) を供給するように設計されています。

5 A 負荷でのドロップアウト電圧が 59 mV (代表値) と低いため、ADP1765 は小さなヘッドルームで動作しながら、レギュレーションを維持することができ、高い効率を実現します。

ADP1765 は、 $22 \mu\text{F}$ の小型セラミック出力コンデンサで安定して動作するように最適化されており、最小限のプリント回路ボード (PCB) 面積で最適なトランジエント性能を提供します。

代表的なアプリケーション回路

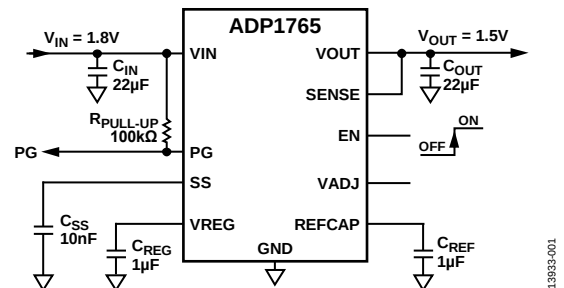


図 1. 固定出力動作

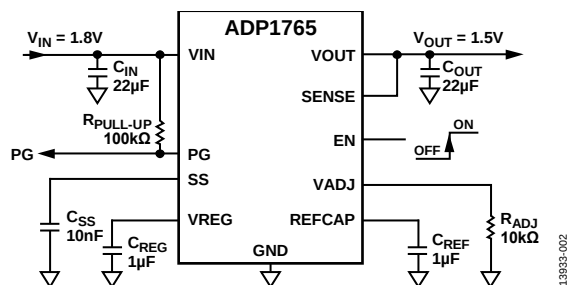


図 2. 可変出力動作

ADP1765 の固定出力電圧範囲は $0.55 \text{ V} \sim 1.5 \text{ V}$ です。可変出力モードの出力電圧 (V_{OUT}) は、VADJ とグラウンドの間に接続された外付け抵抗によって $0.5 \text{ V} \sim 1.5 \text{ V}$ に設定することができます。

ADP1765 のソフト・スタート時間は、SS ピンにコンデンサを接続することによって外部で設定することができます。短絡保護回路と熱過負荷保護回路により、悪条件下での損傷を防止します。ADP1765 は、小型 16 ピン LFCSP パッケージを採用しており、様々なアプリケーションに対応する最小フットプリント・ソリューションを提供します。

表 1. 関連デバイス

Model	Input Voltage	Maximum Current	Fixed/Adjustable	Package
ADP1761	1.10 V to 1.98 V	1 A	Fixed/adjustable	16-lead LFCSP
ADP1762	1.10 V to 1.98 V	2 A	Fixed/adjustable	16-lead LFCSP
ADP1763	1.10 V to 1.98 V	3 A	Fixed/adjustable	16-lead LFCSP
ADP1740/ ADP1741	1.6 V to 3.6 V	2 A	Fixed/adjustable	16-lead LFCSP
ADP1752/ ADP1753	1.6 V to 3.6 V	0.8 A	Fixed/adjustable	16-lead LFCSP
ADP1754/ ADP1755	1.6 V to 3.6 V	1.2 A	Fixed/adjustable	16-lead LFCSP

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

目次

特長	1	可変出力電圧	14
アプリケーション	1	イネーブル機能	14
概要	1	パワーグッド (PG) 機能	14
代表的なアプリケーション回路	1	アプリケーション情報	15
改訂履歴	2	コンデンサの選択	15
仕様	3	低電圧ロックアウト	16
入力コンデンサと出力コンデンサの推奨仕様	4	電流制限および熱過負荷保護	16
絶対最大定格	5	ADP1765 デバイスの並列接続による大電流アプリケーション	16
熱データ	5	熱に対する考慮事項	17
熱抵抗	5	PCB レイアウト時の考慮事項	19
ESD の注意	5	外形寸法	20
ピン配置およびピン機能説明	6	オーダー・ガイド	20
代表的な性能特性	7		
動作原理	13		
ソフト・スタート機能	13		

改訂履歴

1/2017—Revision 0: Initial Version

仕様

特に指定のない限り、 $V_{IN} = V_{OUT} + 0.2\text{ V}$ または $V_{IN} = 1.1\text{ V}$ (いずれか大きい方)、 $I_{OUT} = 100\text{ mA}$ 、 $C_{IN} = 22\text{ }\mu\text{F}$ 、 $C_{OUT} = 22\text{ }\mu\text{F}$ 、 $C_{REF} = 1\text{ }\mu\text{F}$ 、 $C_{REG} = 1\text{ }\mu\text{F}$ 、 $T_A = 25\text{ }^\circ\text{C}$ 、最小値と最大値は $T_J = -40\text{ }^\circ\text{C} \sim +125\text{ }^\circ\text{C}$ での値。

表 2.

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
INPUT VOLTAGE SUPPLY RANGE	V_{IN}	$T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$	1.10		1.98	V
OPERATING SUPPLY CURRENT	I_{GND}	$I_{OUT} = 0\text{ }\mu\text{A}$		5	17	mA
		$I_{OUT} = 100\text{ mA}$		5	18	mA
		$I_{OUT} = 5\text{ A}$		12	25	mA
SHUTDOWN CURRENT	I_{GND_SD}	EN = GND		4		μA
		$T_J = -40^\circ\text{C}$ to $+85^\circ\text{C}$			200	μA
		$T_J = 85^\circ\text{C}$ to 125°C			900	μA
NOISE ¹						
Output Noise	OUT_{NOISE}	10 Hz to 100 kHz, $V_{IN} = 1.1\text{ V}$, $V_{OUT} = 0.9\text{ V}$		3		$\mu\text{V rms}$
		100 Hz to 100 kHz, $V_{IN} = 1.1\text{ V}$, $V_{OUT} = 0.9\text{ V}$		2		$\mu\text{V rms}$
		10 Hz to 100 kHz, $V_{IN} = 1.5\text{ V}$, $V_{OUT} = 1.3\text{ V}$		3		$\mu\text{V rms}$
		100 Hz to 100 kHz, $V_{IN} = 1.5\text{ V}$, $V_{OUT} = 1.3\text{ V}$		2		$\mu\text{V rms}$
		10 Hz to 100 kHz, $V_{IN} = 1.7\text{ V}$, $V_{OUT} = 1.5\text{ V}$		3		$\mu\text{V rms}$
		100 Hz to 100 kHz, $V_{IN} = 1.7\text{ V}$, $V_{OUT} = 1.5\text{ V}$		2		$\mu\text{V rms}$
Noise Spectral Density	OUT_{NSD}	$V_{OUT} = 0.55\text{ V}$ to 1.5 V , $I_{OUT} = 100\text{ mA}$				
		At 10 kHz		5		nV/ $\sqrt{\text{Hz}}$
		At 100 kHz		4		nV/ $\sqrt{\text{Hz}}$
POWER SUPPLY REJECTION RATIO ¹	PSRR	$I_{OUT} = 5\text{ A}$, modulated V_{IN}				
		10 kHz, $V_{OUT} = 1.3\text{ V}$, $V_{IN} = 1.7\text{ V}$		61		dB
		100 kHz, $V_{OUT} = 1.3\text{ V}$, $V_{IN} = 1.7\text{ V}$		43		dB
		1 MHz, $V_{OUT} = 1.3\text{ V}$, $V_{IN} = 1.7\text{ V}$		33		dB
		10 kHz, $V_{OUT} = 0.9\text{ V}$, $V_{IN} = 1.3\text{ V}$		57		dB
		100 kHz, $V_{OUT} = 0.9\text{ V}$, $V_{IN} = 1.3\text{ V}$		43		dB
		1 MHz, $V_{OUT} = 0.9\text{ V}$, $V_{IN} = 1.3\text{ V}$		33		dB
OUTPUT VOLTAGE RANGE	V_{OUT_FIXED} V_{OUT_ADJ}	$T_J = 25^\circ\text{C}$				
			0.55		1.5	V
FIXED OUTPUT VOLTAGE ACCURACY	V_{OUT}	$I_{OUT} = 100\text{ mA}$, $T_J = 25^\circ\text{C}$	-0.75		+0.75	%
		$100\text{ mA} < I_{OUT} < 5\text{ A}$, $T_J = 0^\circ\text{C}$ to 85°C	-1.3		+1.3	%
		$100\text{ mA} < I_{OUT} < 5\text{ A}$, $T_J = 0^\circ\text{C}$ to 125°C	-1.5		+1.5	%
ADJUSTABLE PIN CURRENT	I_{ADJ}	$T_J = 25^\circ\text{C}$, $V_{ADJ} = 0.5\text{ V}$	49.5	50.0	50.7	μA
		$V_{IN} = V_{OUT} + 0.2\text{ V}$ or $V_{IN} = 1.1\text{ V}$, whichever is greater to 1.98 V	49.0	50.0	51.2	μA
ADJUSTABLE OUTPUT VOLTAGE GAIN FACTOR	A_D	$V_{ADJ} = 0.5\text{ V}$; $V_{IN} = V_{OUT} + 0.2\text{ V}$ or $V_{IN} = 1.1\text{ V}$, whichever is greater, to 1.98 V				
		$T_J = 25^\circ\text{C}$		2.99		
		$T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$	2.96		3.02	
REGULATION	$\Delta V_{OUT}/\Delta V_{IN}$	$V_{IN} = V_{OUT} + 0.2\text{ V}$ or $V_{IN} = 1.1\text{ V}$, whichever is greater, to 1.98 V	-0.10		+0.10	%/V
		$I_{OUT} = 100\text{ mA}$ to 5 A		0.12	0.3	%/A
DROPOUT VOLTAGE ³	$V_{DROPOUT}$	$I_{OUT} = 4\text{ A}$, $V_{OUT} = 1.2\text{ V}$		47	75	mV
		$I_{OUT} = 5\text{ A}$, $V_{OUT} = 1.2\text{ V}$		59	95	mV
START-UP TIME ^{1, 4}	$t_{STARTUP}$	$C_{SS} = 10\text{ nF}$, $V_{OUT} = 1\text{ V}$		1		ms
SOFT START CURRENT	I_{REF}	$1.1\text{ V} \leq V_{IN} \leq 1.98\text{ V}$	8	10	12	μA
CURRENT-LIMIT THRESHOLD ^{1, 5}	I_{LIMIT}		7.0	8.0	8.5	A

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
THERMAL SHUTDOWN ¹						
Threshold	TS _{SD}	T _J rising		152		°C
Hysteresis	TS _{SD_HYS}			16		°C
POWER-GOOD (PG) OUTPUT						
Output Voltage Threshold						
Falling	PG _{FALL}	1.1 V ≤ V _{IN} ≤ 1.98 V		−6.2		%
Rising	PG _{RISE}	1.1 V ≤ V _{IN} ≤ 1.98 V		−3.5		%
Output Voltage Low	PG _{LOW}	1.1 V ≤ V _{IN} ≤ 1.98 V, I _{PG} ≤ 1 mA			0.3	V
Leakage Current	I _{PG_LKG}	1.1 V ≤ V _{IN} ≤ 1.98 V		0.01	1	μA
Delay	PG _{DELAY}	EN _{RISE} to PG _{RISE}		0.75		ms
PRECISION EN INPUT						
Logic Input Voltage						
High	EN _{HIGH}	1.1 V ≤ V _{IN} ≤ 1.98 V	0.60	0.65	0.69	V
Low	EN _{LOW}		0.55	0.60	0.65	V
Input Logic Hysteresis	EN _{HYS}			50		mV
Input Leakage Current	I _{EN_LKG}	V _{EN} = V _{IN} or GND		0.01	1	μA
Input Delay Time	t _{EN_DLY}	From EN rising from 0 V to V _{IN} to 0.1 × V _{OUT}		100		μs
UNDERVOLTAGE LOCKOUT						
Input Voltage	UVLO					
Rising	UVLO _{RISE}	T _J = −40°C to +125°C		1.00	1.06	V
Falling	UVLO _{FALL}	T _J = −40°C to +125°C	0.85	0.93		V
Hysteresis	UVLO _{HYS}			70		mV

¹ 特性評価で確認されていますが、出荷テストの対象外です。

² 100 mA と 5 A 負荷を使用した端点計算を使用。

³ ドロップアウト電圧は、入力電圧を公称出力電圧に設定したときの入力-出力間の電圧差として定義され、1.1 V を超える出力電圧にのみ適用されます。

⁴ スタートアップ時間は、V_{EN} の立上がりエッジから V_{OUT} が公称値の 90 % になるまでの時間です。

⁵ 電流制限閾値は、出力電圧が規定代表値の 90 % に低下する電流値です。例えば、1.0 V 出力電圧の電流制限値は、出力電圧が 1.0 V の 90 % (0.9 V) に低下する電流値として定義されます。

入力コンデンサと出力コンデンサの推奨仕様

表 3.

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
CAPACITANCE ¹		T _A = −40°C to +125°C				
Input	C _{IN}		14.5	22		μF
Output	C _{OUT}		14.5	22		μF
Regulator	C _{REG}		0.7	1		μF
Reference	C _{REF}		0.07	1		μF
CAPACITOR EQUIVALENT SERIES RESISTANCE (ESR)	R _{ESR}	T _A = −40°C to +125°C				
C _{IN} , C _{OUT}					0.2	Ω
C _{REG}					0.5	Ω
C _{REF}					2	Ω

¹ 最小入力容量と最小出力容量は、動作条件の全範囲で 14.5 μF を上回る必要があります。最小容量規定値を満たすようにするため、デバイス選択時にアプリケーションの動作条件の全範囲を考慮する必要があります。X7R と X5R のタイプのコンデンサを推奨します。Y5V コンデンサと Z5U コンデンサはどの LDO にも推奨できません。

絶対最大定格

表 4.

Parameter	Rating
VIN to GND	−0.3 V to +2.16 V
EN to GND	−0.3 V to +3.96 V
VOUT to GND	−0.3 V to V _{IN}
SENSE to GND	−0.3 V to V _{IN}
VREG to GND	−0.3 V to V _{IN}
REFCAP to GND	−0.3 V to V _{IN}
VADJ to GND	−0.3 V to V _{IN}
SS to GND	−0.3 V to V _{IN}
PG to GND	−0.3 V to +3.96 V
Storage Temperature Range	−65°C to +150°C
Operating Temperature Range	−40°C to +125°C
Operating Junction Temperature	125°C
Lead Temperature (Soldering, 10 sec)	300°C

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この仕様規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。製品を長時間にわたり絶対最大定格状態に置くと、製品の信頼性に影響を与えることがあります。

熱データ

絶対最大定格は、組み合わせてではなく個別に適用されます。ジャンクション温度の制限値を超えると、ADP1765 は損傷を受けることがあります。温度管理を適切に行って、ジャンクション温度が表 4 に示す制限値を超えないようにすることを推奨します。

中程度の消費電力で、PCB の熱抵抗が低いアプリケーションでは、ジャンクション温度が規定値内にある限り、最大周囲温度はこの最大値を超えてもかまいません。

ジャンクション温度 (T_J) は、次式を使って周囲温度 (T_A) と消費電力 (P_D) から計算します。

$$T_J = T_A + (P_D \times \theta_{JA})$$

最大消費電力が大きいアプリケーションでは、ボードの熱設計に注意が必要です。θ_{JA} 値は、PCB 材料、レイアウト、環境条件に依存して変化します。

熱抵抗

熱性能は、PCB の設計と動作環境に直接関連します。PCB の熱設計には、細心の注意を払う必要があります。

表 5 に示す値は、サーマル・レポートに関する JEDEC 規格に準拠して計算したものです。θ_{JA} は、1 立方フィートの密封筐体内で測定された、自然対流でのジャンクションと周囲の間の熱抵抗です。θ_{JC} は、ジャンクションとケースの間の熱抵抗です。

表 5. 熱抵抗

Package Type	θ _{JA}	θ _{JC}	Unit
CP-16-48 ¹	40.65	7.47	°C/W

¹ 熱抵抗のシミュレーション値は、θ_{JA} は JEDEC 2S2P 熱テスト・ボードに基づいており、θ_{JC} は JEDEC 1S0P 熱テスト・ボード（サーマル・ビア 4 個）に基づいています。JEDEC JESD51-12 を参照してください。

ESD の注意



ESD（静電放電）の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明

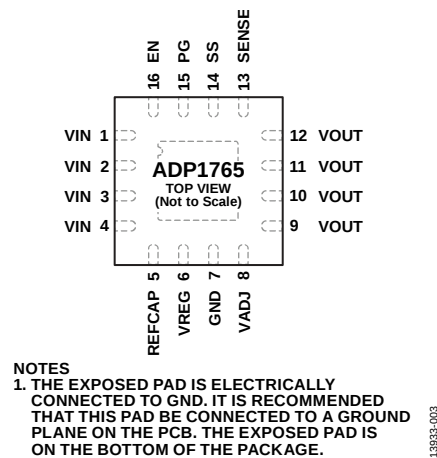


図 3. ピン配置

表 6. ピン機能の説明

Pin No.	Mnemonic	Description
1 to 4	VIN	レギュレータの入力電源。VIN と GND の間に 22 μ F 以上のコンデンサを接続してバイパスします。4 本の VIN ピンは全てこの電源に接続する必要があります。
5	REFCAP	リファレンス・フィルタ・コンデンサ。REFCAP ピンとグラウンドの間に 1 μ F のコンデンサを接続します。このピンとグラウンドの間に負荷を接続しないでください。
6	VREG	LDO アンプへの安定化入力電源。1 μ F 以上のコンデンサで VREG を GND へバイパスします。このピンとグラウンドの間に負荷を接続しないでください。
7	GND	グラウンド。
8	VADJ	可変出力オプション用の可変電圧ピン。VADJ ピンとグラウンドの間に 10 k Ω の外付け抵抗を接続すると、出力電圧が 1.5 V に設定されます。固定出力を選択するには、このピンをフロート状態にします。
9 to 12	VOUT	安定化出力電圧。22 μ F 以上のコンデンサで VOUT を GND へバイパスします。4 本の VOUT ピンは全て負荷に接続する必要があります。
13	SENSE	検出入力。SENSE ピンで負荷での実際の出力電圧を測定し、エラーアンプに供給します。SENSE ピンはできるだけ負荷の近くに接続し、VOUT と負荷の間の IR 電圧降下の影響を最小限に抑えます。
14	SS	ソフト・スタート・ピン。このピンに接続されたコンデンサによってソフト・スタート時間が決まります。
15	PG	パワーグッド出力。このオープンドレイン出力には、外付けプルアップ抵抗が必要です。デバイスがシャットダウン・モード、電流制限モード、サーマル・シャットダウン・モードになるか、または V_{OUT} 電圧が公称出力電圧の 90 % を下回ると、PG ピンは直ちにロー・レベルになります。
16	EN	イネーブル入力。EN ピンをハイ・レベルに駆動するとレギュレータがオンになります。EN ピンをロー・レベルに駆動するとレギュレータがオフになります。自動スタートアップにする場合には、EN ピンを VIN ピンに接続します。
	EP	エクスポーズド・パッド。エクスポーズド・パッドは GND に電氣的に接続されています。このパッドを PCB のグラウンド・プレーンに接続することを推奨します。エクスポーズド・パッドはパッケージ底面にあります。

代表的な性能特性

特に指定のない限り、 $V_{IN} = 1.5\text{ V}$ 、 $V_{OUT} = 1.3\text{ V}$ 、 $T_A = 25\text{ }^{\circ}\text{C}$ 。

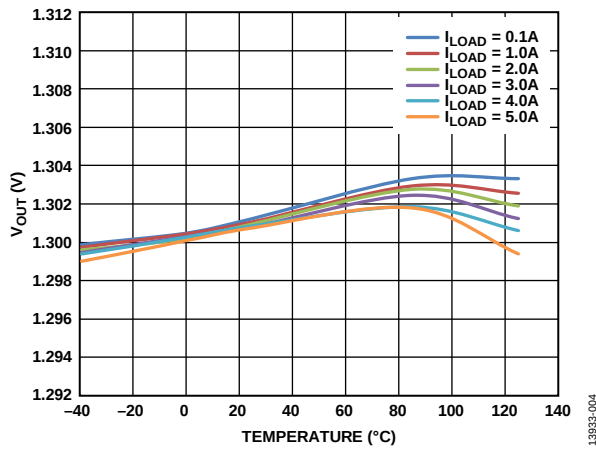


図 4. 出力電圧 (V_{OUT}) の温度特性、 $V_{OUT} = 1.3\text{ V}$

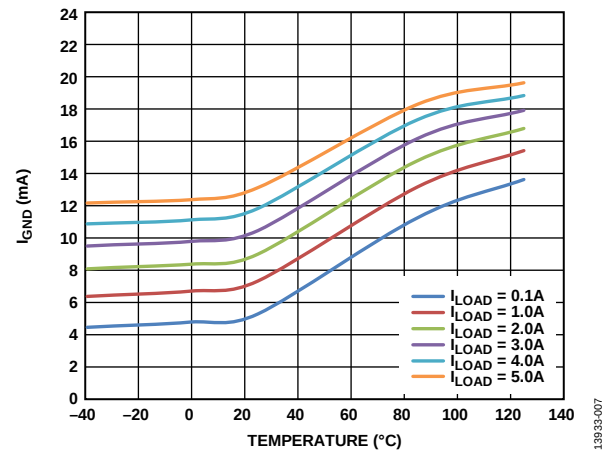


図 7. グラウンド電流 (I_{GND}) の温度特性、 $V_{OUT} = 1.3\text{ V}$

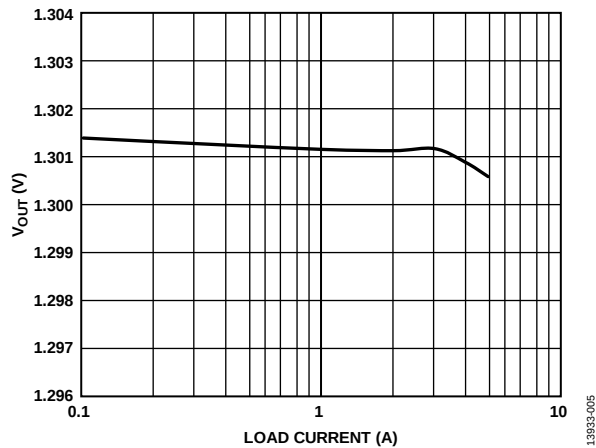


図 5. 負荷電流 (I_{LOAD}) 対出力電圧 (V_{OUT})、 $V_{OUT} = 1.3\text{ V}$

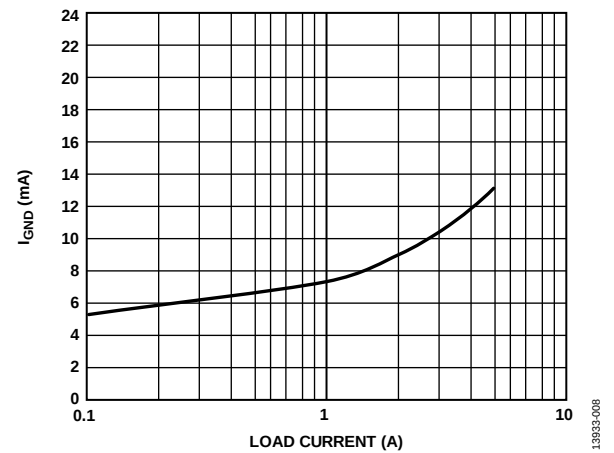


図 8. 負荷電流 (I_{LOAD}) 対グラウンド電流 (I_{GND})、 $V_{OUT} = 1.3\text{ V}$

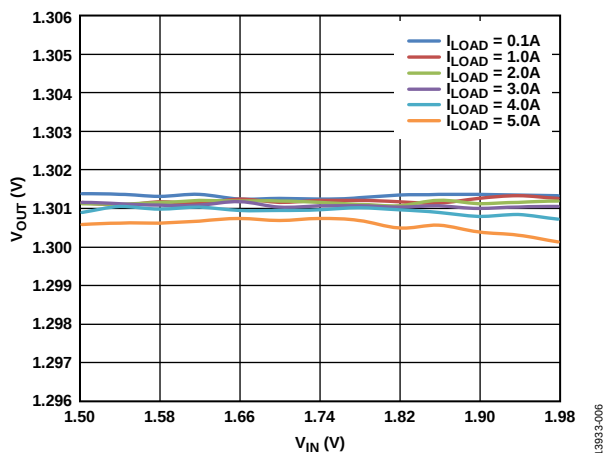


図 6. 入力電圧 (V_{IN}) 対出力電圧 (V_{OUT})、 $V_{OUT} = 1.3\text{ V}$

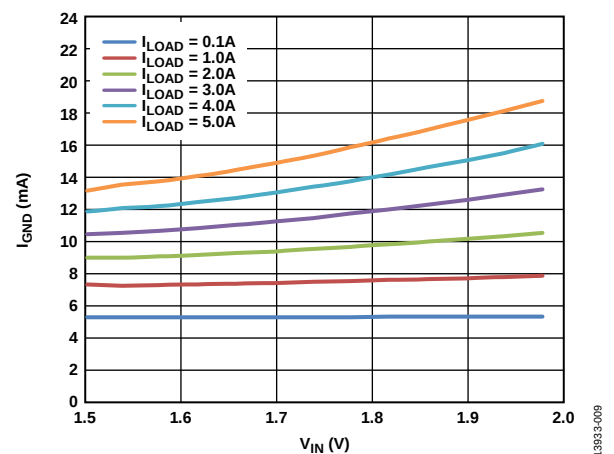


図 9. 入力電圧 (V_{IN}) 対グラウンド電流 (I_{GND})、 $V_{OUT} = 1.3\text{ V}$

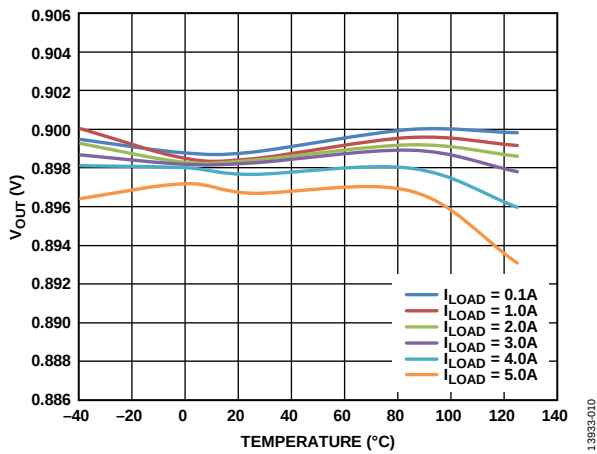


図 10. 出力電圧 (V_{OUT}) の温度特性、 $V_{OUT} = 0.9\text{ V}$

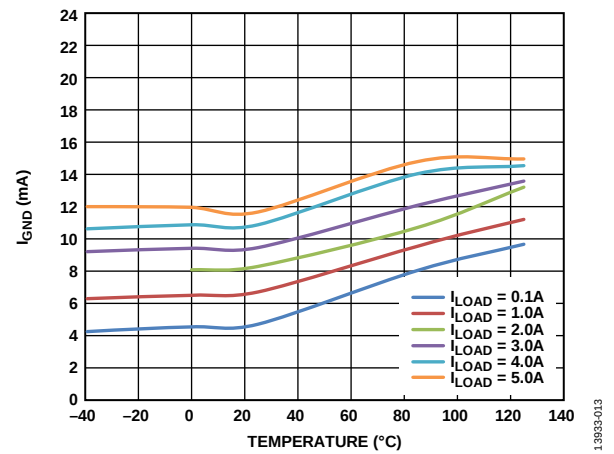


図 13. グラウンド電流 (I_{GND}) の温度特性、 $V_{OUT} = 0.9\text{ V}$

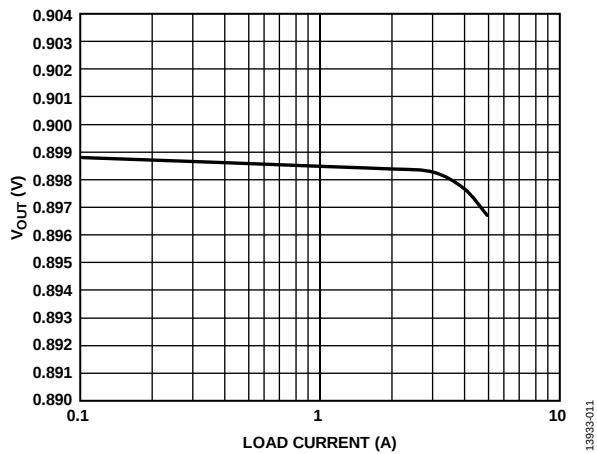


図 11. 負荷電流 (I_{LOAD}) 対出力電圧 (V_{OUT})、 $V_{OUT} = 0.9\text{ V}$

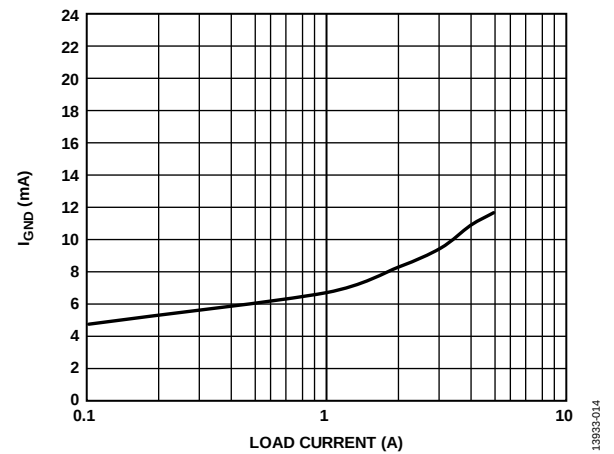


図 14. 負荷電流 (I_{LOAD}) 対グラウンド電流 (I_{GND})、 $V_{OUT} = 0.9\text{ V}$

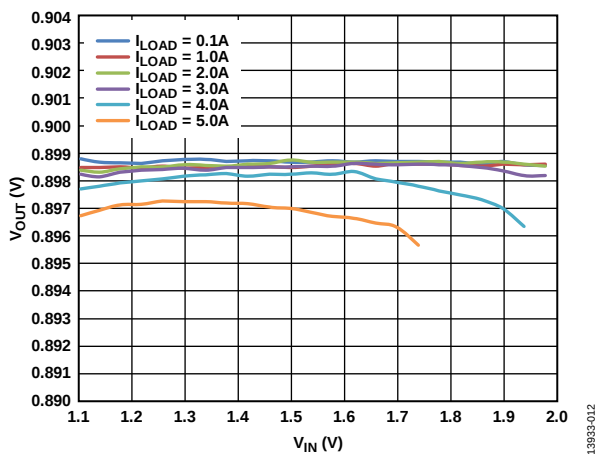


図 12. 入力電圧 (V_{IN}) 対出力電圧 (V_{OUT})、 $V_{OUT} = 0.9\text{ V}$

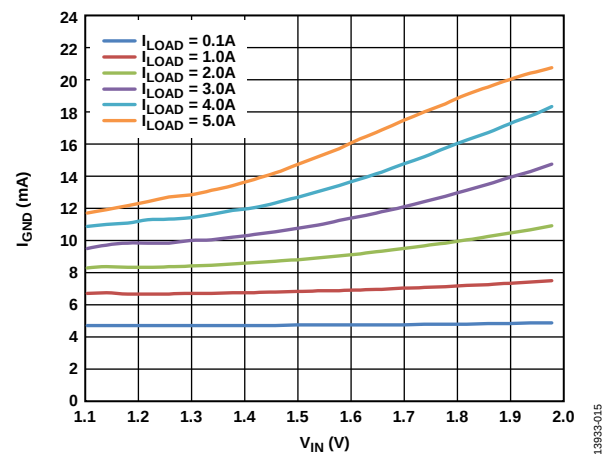


図 15. 入力電圧 (V_{IN}) 対グラウンド電流 (I_{GND})、 $V_{OUT} = 0.9\text{ V}$

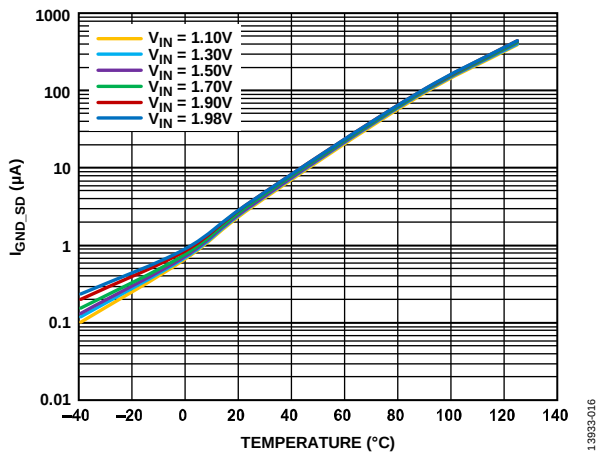


図 16. 様々な入力電圧 (V_{IN}) でのシャットダウン電流 (I_{GND_SD}) の温度特性、 $V_{OUT} = 0.9\text{ V}$

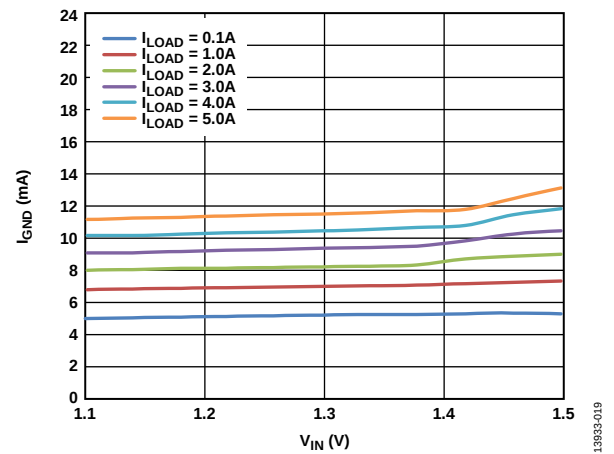


図 19. 入力電圧 (V_{IN}) 対グラウンド電流 (I_{GND})、ドロップアウト時、 $V_{OUT} = 1.3\text{ V}$

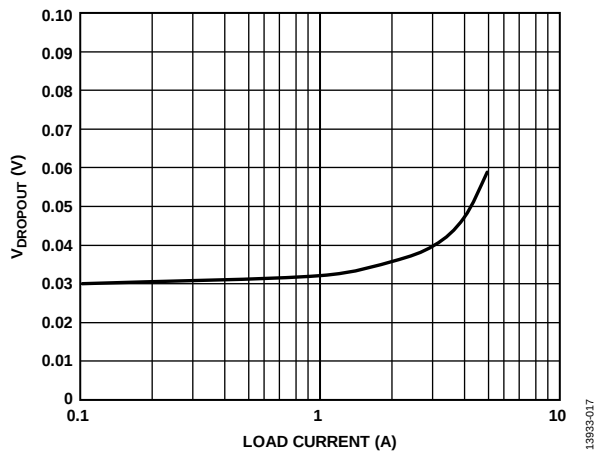


図 17. 負荷電流 (I_{LOAD}) 対ドロップアウト電圧 (V_{DROP_OUT})、 $V_{OUT} = 1.3\text{ V}$

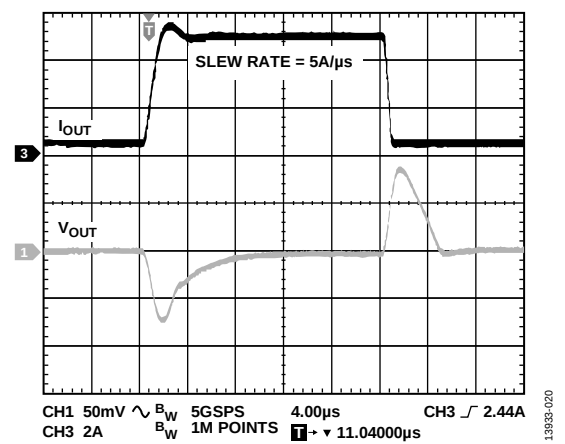


図 20. 負荷過渡応答、 $C_{OUT} = 22\text{ }\mu\text{F}$ 、 $V_{IN} = 1.8\text{ V}$ 、 $V_{OUT} = 1.3\text{ V}$

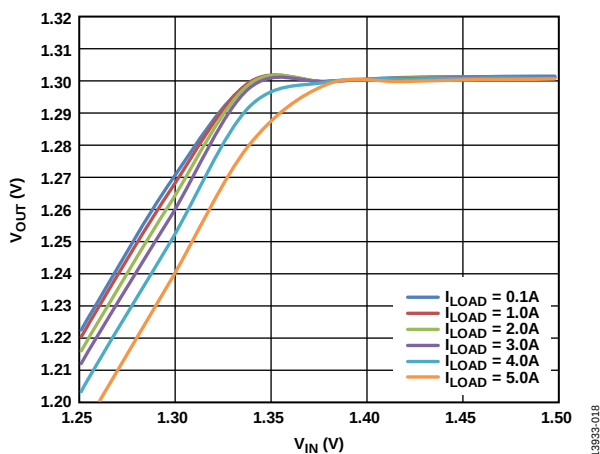


図 18. 入力電圧 (V_{IN}) 対出力電圧 (V_{OUT})、ドロップアウト時、 $V_{OUT} = 1.3\text{ V}$

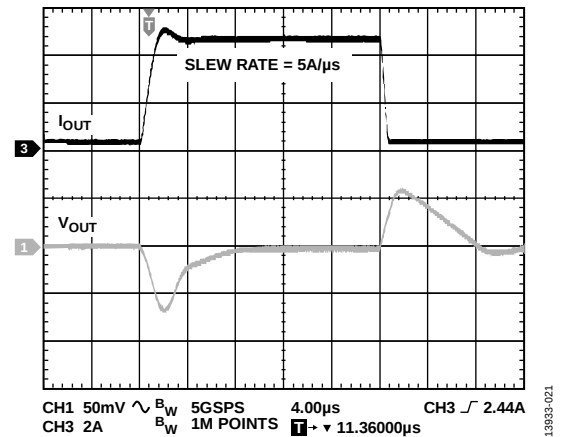


図 21. 負荷過渡応答、 $C_{OUT} = 47\text{ }\mu\text{F}$ 、 $V_{IN} = 1.8\text{ V}$ 、 $V_{OUT} = 1.3\text{ V}$

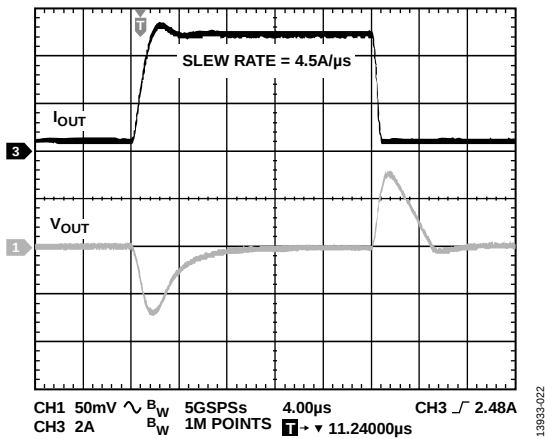


図 22. 負荷過渡応答、 $C_{OUT} = 22 \mu F$ 、 $V_{IN} = 1.4 V$ 、 $V_{OUT} = 0.9 V$

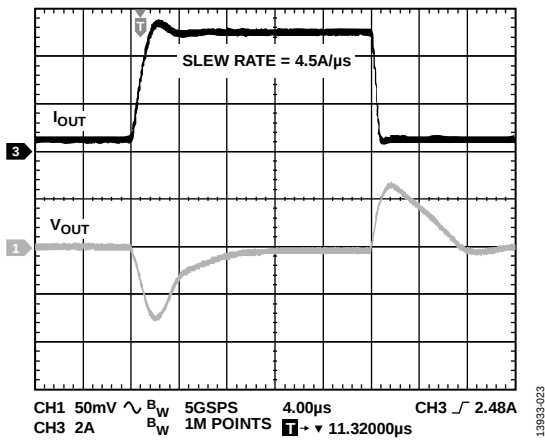


図 23. 負荷過渡応答、 $C_{OUT} = 47 \mu F$ 、 $V_{IN} = 1.4 V$ 、 $V_{OUT} = 0.9 V$

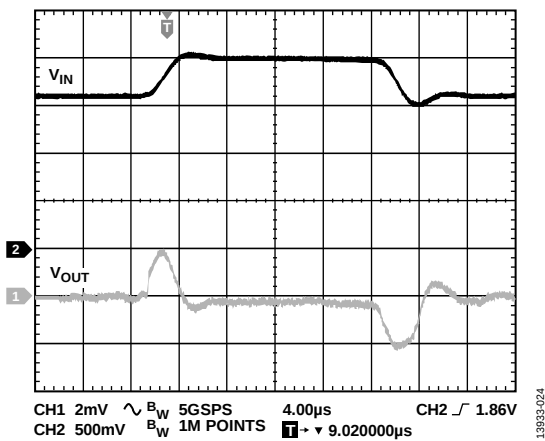


図 24. ライン過渡応答、負荷電流 = 5 A、 $V_{IN} = 1.6 V \sim 1.98 V$ のステップ、 $V_{OUT} = 1.3 V$

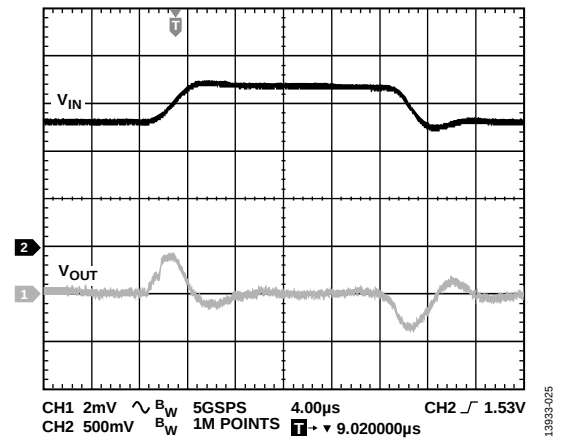


図 25. ライン過渡応答、負荷電流 = 5 A、 $V_{IN} = 1.3 V \sim 1.7 V$ のステップ、 $V_{OUT} = 0.9 V$

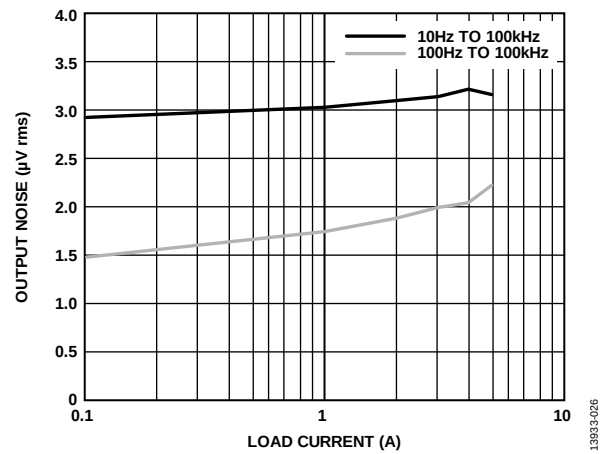


図 26. 負荷電流 (I_{LOAD}) 対出力ノイズ

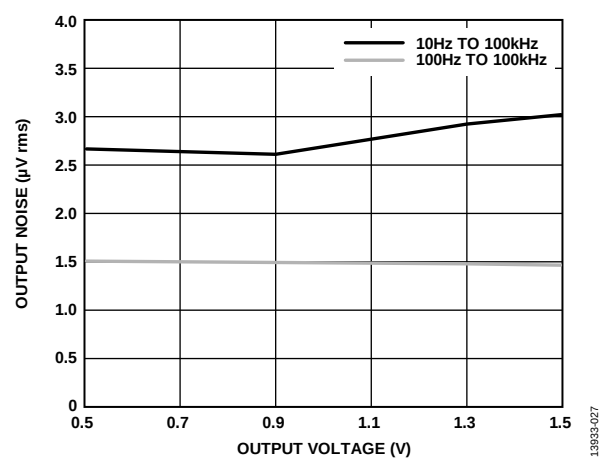


図 27. 出力電圧 (V_{OUT}) 対出力ノイズ

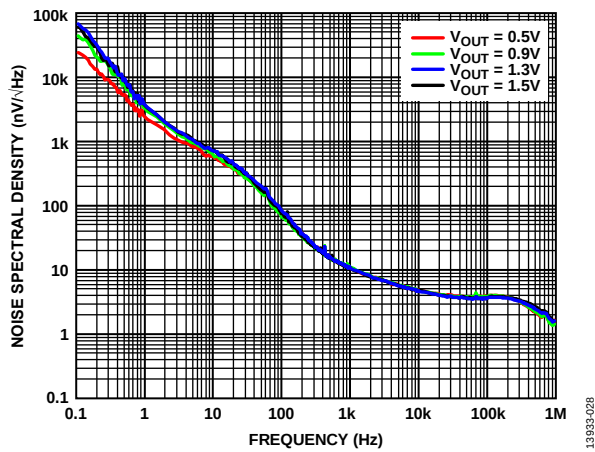


図 28. 様々な出力電圧 (V_{OUT}) でのノイズ・スペクトル密度の周波数特性、0.1 Hz ~ 1 MHz

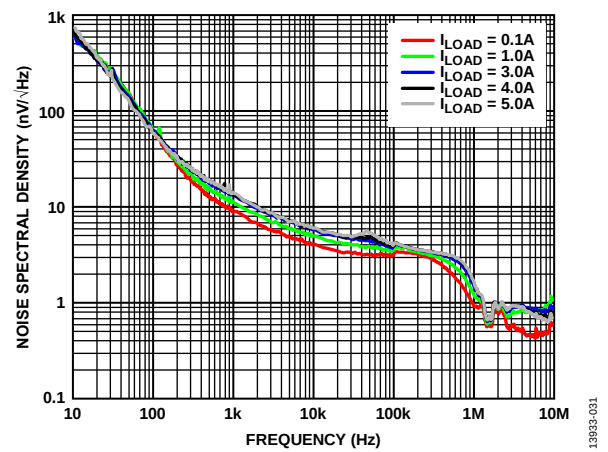


図 31. 様々な負荷電流 (I_{OUT}) でのノイズ・スペクトル密度の周波数特性、10 Hz ~ 10 MHz

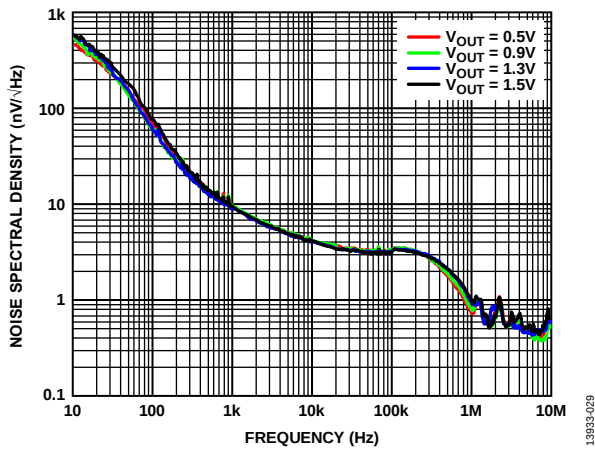


図 29. 様々な出力電圧 (V_{OUT}) でのノイズ・スペクトル密度の周波数特性、10 Hz ~ 10 MHz

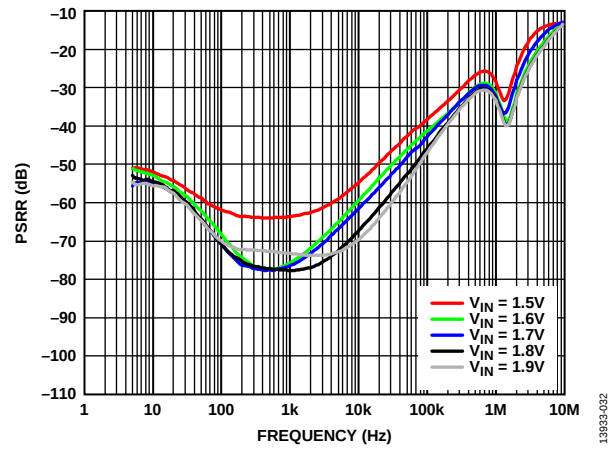


図 32. 様々な入力電圧 (V_{IN}) での電源電圧変動除去比 (PSRR) の周波数特性、 $V_{OUT} = 1.3V$ 、負荷電流 = 5 A

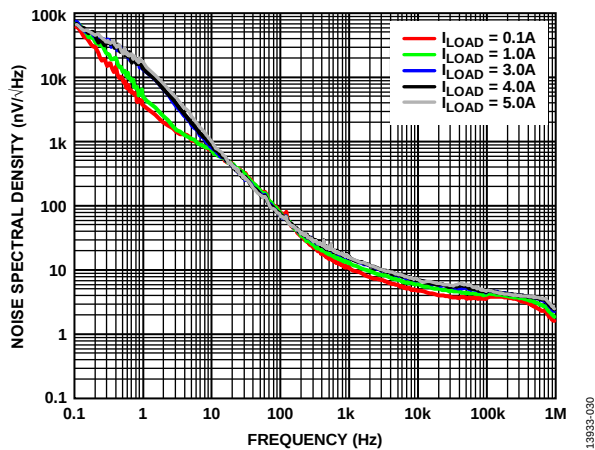


図 30. 様々な負荷電流 (I_{OUT}) でのノイズ・スペクトル密度の周波数特性、0.1 Hz ~ 1 MHz

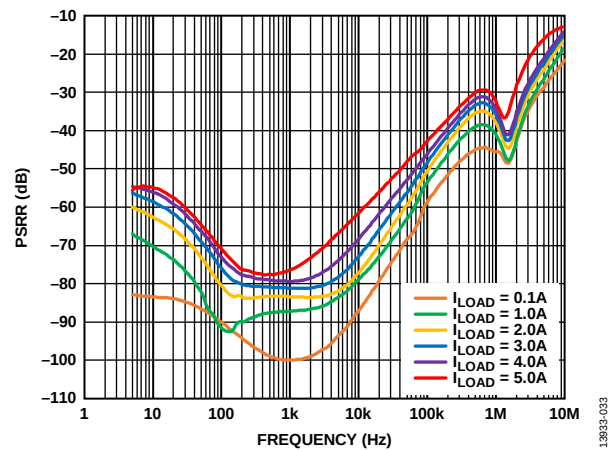


図 33. 様々な負荷 (I_{LOAD}) での電源電圧変動除去比 (PSRR) の周波数特性、 $V_{OUT} = 1.3V$ 、 $V_{IN} = 1.7V$

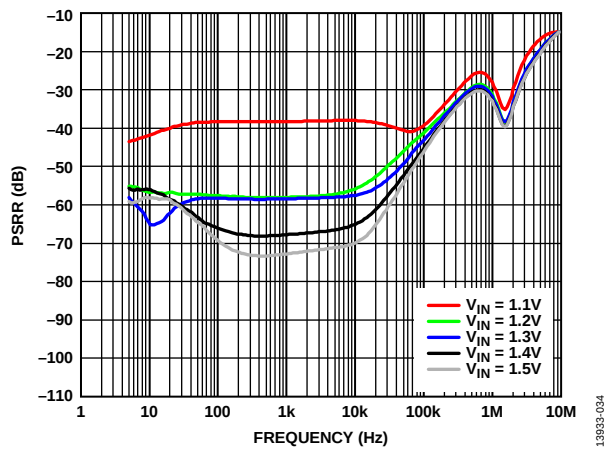


図 34. 様々な入力電圧 (V_{IN}) での電源電圧変動除去比 (PSRR) の周波数特性、 $V_{OUT} = 0.9$ V、負荷電流 = 5 A

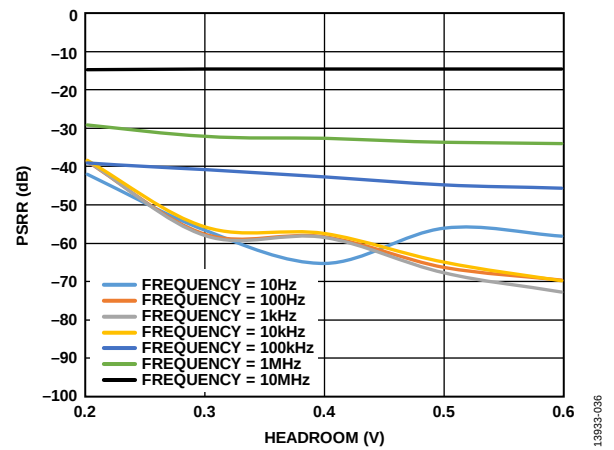


図 36. 様々な周波数でのヘッドルーム電圧対電源電圧変動除去比 (PSRR)、 $V_{OUT} = 0.9$ V、負荷電流 = 5 A

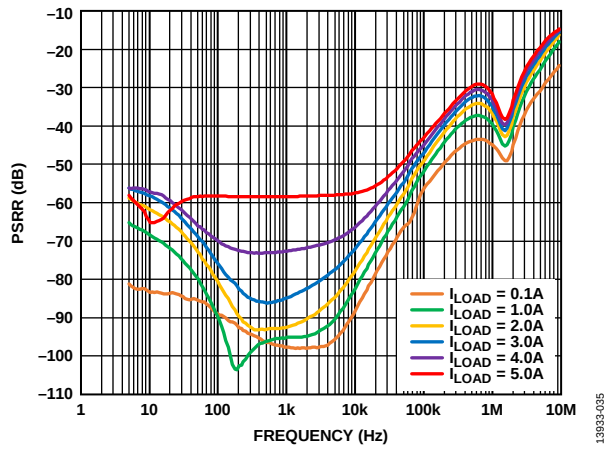


図 35. 様々な負荷 (I_{LOAD}) での電源電圧変動除去比 (PSRR) の周波数特性、 $V_{OUT} = 0.9$ V、 $V_{IN} = 1.3$ V

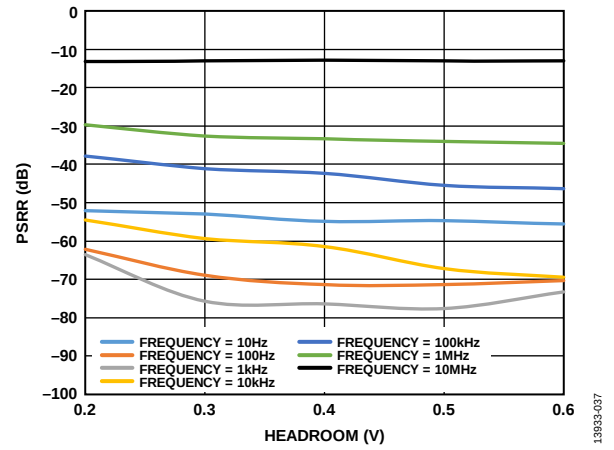


図 37. 様々な周波数でのヘッドルーム電圧対電源電圧変動除去比 (PSRR)、 $V_{OUT} = 1.3$ V、負荷電流 = 5 A

動作原理

ADP1765 は低ノイズの低ドロップアウト (LDO) リニア電圧レギュレータで、先進的な独自のアーキテクチャを採用し、高効率のレギュレーションを達成します。また、22 μF の小型セラミック出力コンデンサを使って、高い PSRR、優れたライン過渡応答および負荷過渡応答を実現します。1.10 V ~ 1.98 V の入力電源で動作し、最大 5 A の出力電流を供給します。シャットダウン・モード時の電源電流は 4 μA 未満です。

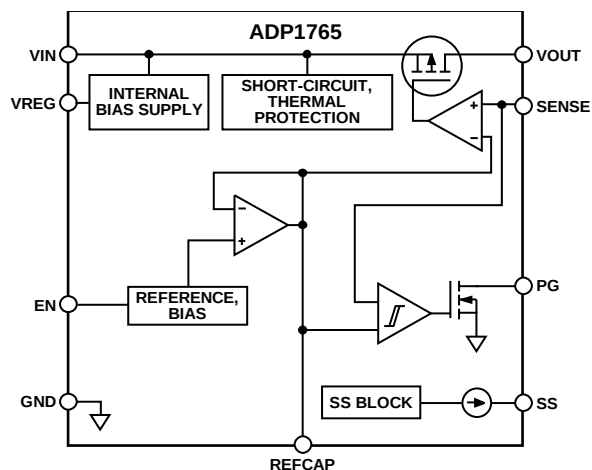


図 38. 機能ブロック図、固定出力

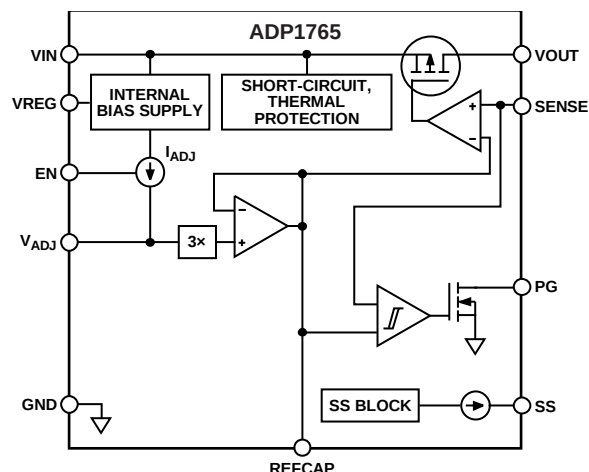


図 39. 機能ブロック図、可変出力

ADP1765 の内部は、リファレンス、エラーアンプ、パス・デバイスで構成されています。出力電流はパス・デバイスを介して供給されます。パス・デバイスはエラーアンプによって制御され、帰還電圧を理想的にはリファレンス電圧に等しくなるように駆動する負帰還システムを構成します。帰還電圧がリファレンス電圧より低くなると、負帰還により駆動電流が増加して出力電圧が上昇します。帰還電圧がリファレンス電圧より高くなると、負帰還により駆動電流が減少して出力電圧が低下します。

ADP1765 は出力電圧範囲 0.55 V ~ 1.5 V の固定出力で提供されています。その他の固定出力のオプションについては、最寄りのアナログ・デバイス販売代理店にお問い合わせください。可変出力を選択した場合は、0.5 V ~ 1.5 V に設定することができます。EN ピンを使って、通常動作状態で VOUT ピンをイネーブル/ディスエーブルします。EN がハイ・レベルになると、VOUT はオンします。EN がロー・レベルになると、VOUT はオフします。自動スタートアップの場合は、EN を VIN へ接続します。

ソフト・スタート機能

スタートアップの制御が必要なアプリケーション向けに、ADP1765 は設定可能なソフト・スタート機能を提供します。このソフト・スタート機能により、スタートアップ時の突入電流を低減し、電圧のシーケンスを制御するのに有効です。ソフト・スタート機能を実装するには、SS と GND の間に小容量のセラミック・コンデンサを接続します。スタートアップ時、10 μA の電流源がこのコンデンサを充電します。ADP1765 のスタートアップ時の出力電圧を SS の電圧が制限するため、公称出力電圧まで滑らかにランプアップします。固定出力のスタートアップ時間 ($t_{\text{STARTUP_FIXED}}$) と可変出力のスタートアップ時間 ($t_{\text{STARTUP_ADJ}}$) は、次式を使って計算します。

$$t_{\text{STARTUP_FIXED}} = t_{\text{DELAY}} + V_{\text{REF}} \times (C_{\text{SS}}/I_{\text{SS}}) \quad (1)$$

$$t_{\text{STARTUP_ADJ}} = t_{\text{DELAY}} + V_{\text{ADJ}} \times (C_{\text{SS}}/I_{\text{SS}}) \quad (2)$$

ここで、

t_{DELAY} は 100 μs の固定遅延、

V_{REF} は、固定出力モードのオプションの 0.5 V 内部リファレンス、

C_{SS} は SS と GND の間のソフト・スタート容量、

I_{SS} は SS からのソース電流 (10 μA)、

V_{ADJ} は、 $R_{\text{ADJ}} \times I_{\text{ADJ}}$ に等しい V_{ADJ} ピンの電圧です。

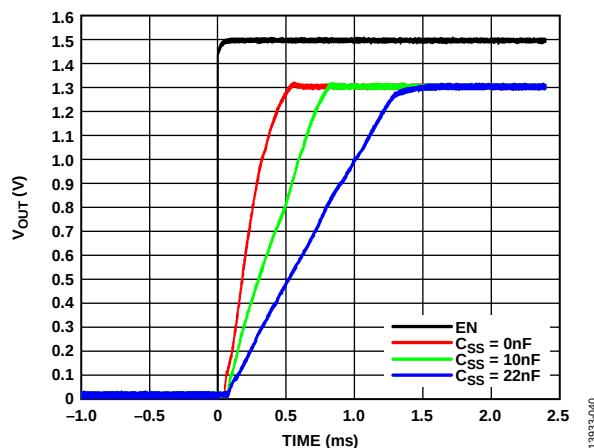


図 40. 固定 V_{OUT} の外付けソフト・スタート・コンデンサによるランプアップ時間 ($V_{\text{OUT, EN}}$)

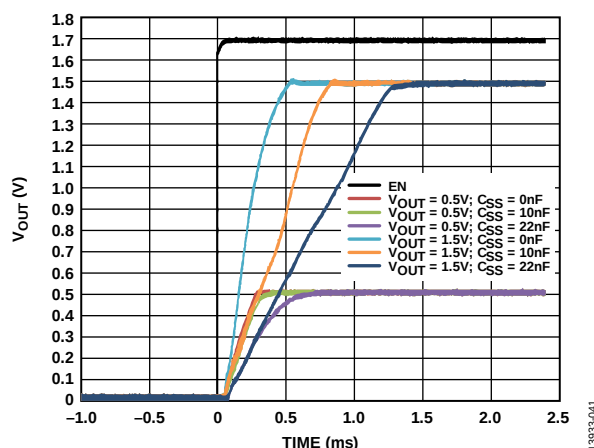


図 41. 可変 V_{OUT} の外付けソフト・スタート・コンデンサによるランプアップ時間 ($V_{\text{OUT, EN}}$)

可変出力電圧

ADP1765 の出力電圧は、0.5 V ～ 1.5 V の範囲に設定することができます。V_{ADJ} ピンとグラウンドの間に抵抗 (R_{ADJ}) を接続して、出力電圧を設定します。出力電圧 (V_{OUT}) は次式で計算します。

$$V_{OUT} = A_D \times (R_{ADJ} \times I_{ADJ}) \quad (3)$$

ここで、

A_D は、V_{ADJ} ピンと V_{OUT} ピンの間のゲイン係数で、代表値は 2.99 です。

I_{ADJ} は、V_{ADJ} ピンから流れ出す 50 μA の定電流です。

イネーブル機能

ADP1765 では、EN ピンを使って、通常動作状態で V_{OUT} ピンをイネーブル/ディスエーブルします。図 42 に示すように、EN の電圧が上昇してアクティブ閾値を上回ると、V_{OUT} がオンします。EN の電圧が下降して非アクティブ閾値を下回ると、V_{OUT} がオフします。

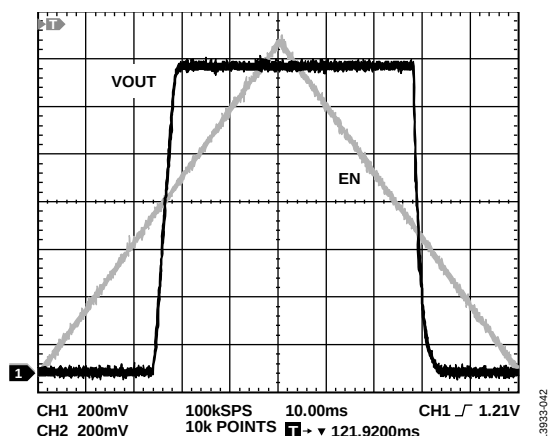


図 42. 代表的な EN ピンの動作

図 43 に示すように、EN ピンにはヒステリシスがあります。このヒステリシスは、EN ピンが閾値ポイントを通過するときに EN のノイズにより発生するおそれのあるオン/オフ発振を防止します。

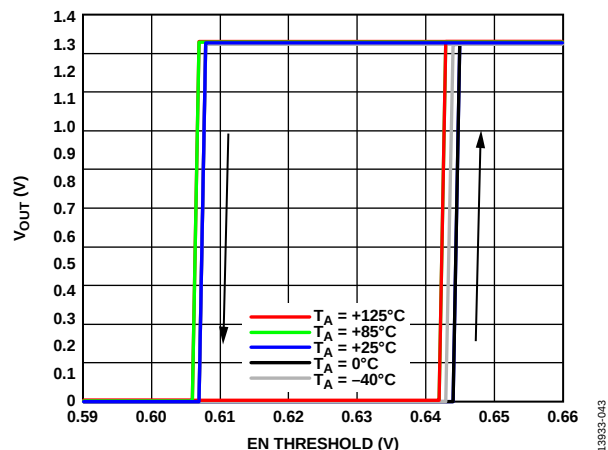


図 43. EN ピンの閾値対出力電圧 (V_{OUT})、V_{OUT} = 1.3 V

パワーグッド (PG) 機能

ADP1765 は、出力の状態を示すパワーグッド・ピン (PG) を備えています。このオープンドレイン出力には外付けのプルアップ抵抗が必要で、VIN または V_{OUT} に接続することができます。デバイスがシャットダウン・モード、電流制限モード、サーマル・シャットダウン・モードになるか、または出力が公称出力電圧の 90 % を下回ると、PG ピンは直ちにロー・レベルになります。ソフト・スタート時のパワーグッド信号の上昇時間値は、公称出力電圧の 96.5 % です。

ADP1765 の入力電圧が内部 PG トランジスタをオンするのに十分であれば、オープンドレイン出力はロー・レベルに保たれます。オプションのソフト・スタート遅延を検出することができます。PG トランジスタは、VIN または V_{OUT} に接続したプルアップ抵抗を使って終端します。

パワーグッドの精度は、出力電圧の上昇時は公称レギュレータ出力電圧の 93.8 % で、出力電圧の下降時は 96.5 % トリップ・ポイントです。

レギュレータ入力電圧のブラウンアウト (降下) またはグリッチにより V_{OUT} が 93.8 % を下回ると、パワーグッド表示がオフになります。

通常のパワーダウンでは、V_{OUT} が 96.5 % のときにパワーグッドが表示されます。

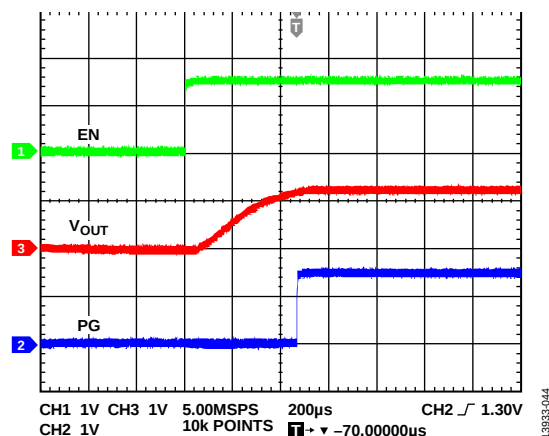


図 44. V_{OUT} 対代表的な PG の動作、V_{IN} 上昇時 (V_{OUT} = 1.3 V)

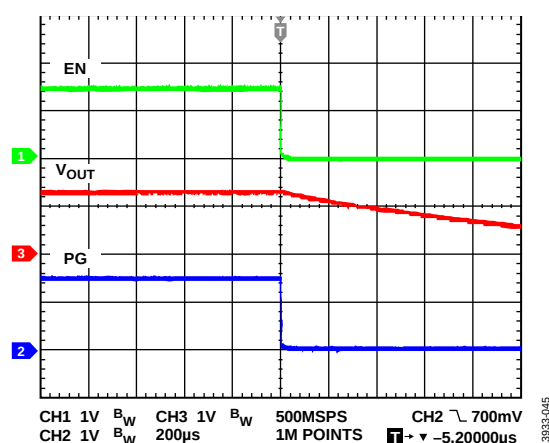


図 45. V_{OUT} 対代表的な PG の動作、V_{IN} 下降時 (V_{OUT} = 1.3 V)

アプリケーション情報

コンデンサの選択

出力コンデンサ

ADP1765 は、省スペースの小型セラミック・コンデンサで動作するように設計されていますが、等価直列抵抗（ESR）値に注意すれば一般的に使用されているコンデンサでも動作します。出力コンデンサの ESR は、LDO 制御ループの安定性に影響します。ADP1765 の安定性を確保するには、ESR が $50\text{ m}\Omega$ 以下の最小 $22\text{ }\mu\text{F}$ のコンデンサを推奨します。負荷電流の変化に対する過渡応答も出力容量の影響を受けます。大きな値の出力容量を使用すると、負荷電流の大きな変化に対する ADP1765 の過渡応答が向上します。 $22\text{ }\mu\text{F}$ と $47\text{ }\mu\text{F}$ の出力容量値に対する過渡応答を、それぞれ図 46 と図 47 に示します。

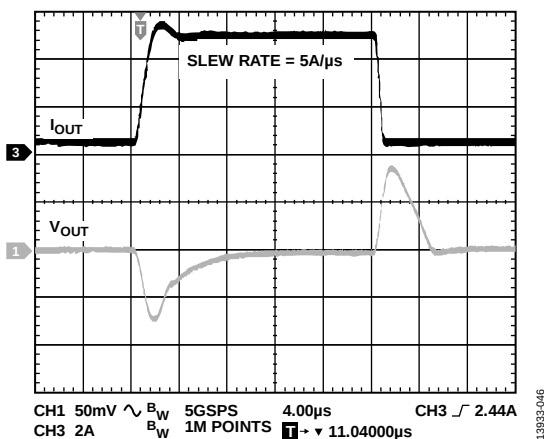


図 46. 出力過渡応答、 $C_{OUT} = 22\text{ }\mu\text{F}$ 、 $V_{OUT} = 1.3\text{ V}$

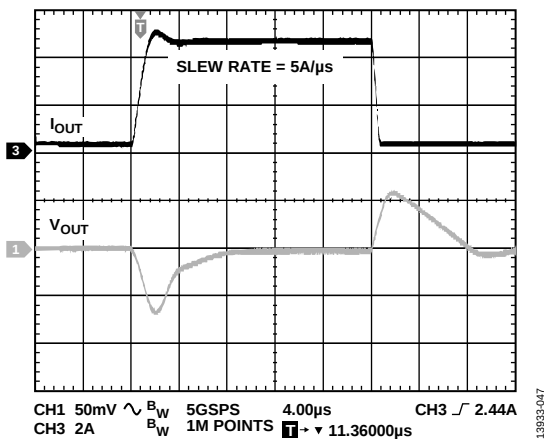


図 47. 出力過渡応答、 $C_{OUT} = 47\text{ }\mu\text{F}$ 、 $V_{OUT} = 1.3\text{ V}$

入力バイパス・コンデンサ

VIN ピンとグラウンド・プレーンへの GND ピンの間に $22\text{ }\mu\text{F}$ のコンデンサを接続すると、特に入力パターンが長いカソード・インピーダンスが高い場合に、PCB レイアウトが回路に与える影響が小さくなります。 $22\text{ }\mu\text{F}$ より大きい出力容量が必要な場合は、それに合わせて入力コンデンサを大きくすることを推奨します。

入力コンデンサと出力コンデンサの特性

最小容量と最大 ESR の要件を満たす限り、ADP1765 には品質の良いどんなセラミック・コンデンサでも使用することができます。セラミック・コンデンサは様々な誘電体を使用して作られており、温度や印加電圧に対する容量変化がそれぞれ異なります。必要な温度範囲と DC バイアス条件に対して最小容量を保証できるような、適切な誘電体が使われているコンデンサを選ぶ必要があります。電圧定格が 6.3 V または 10 V の X5R または X7R の誘電体を推奨します。Y5V 誘電体と Z5U 誘電体は、温度特性と DC バイアス特性が十分でないため推奨しません。

0805 ケース、 $22\text{ }\mu\text{F}$ 、 10 V の X5R コンデンサ

C2012X5R1A226K125AB の DC バイアス電圧対容量の特性を図 48 に示します。コンデンサの電圧安定性は、コンデンサのサイズと電圧定格の影響を大きく受けます。一般に、コンデンサのパッケージが大きいほど、または電圧定格が大きいほど、優れた安定性を示します。X5R 誘電体の温度による変動は、 $-55\text{ }^{\circ}\text{C} \sim +85\text{ }^{\circ}\text{C}$ の温度範囲で約 $\pm 15\%$ であり、パッケージ・サイズや電圧定格に依存しません。

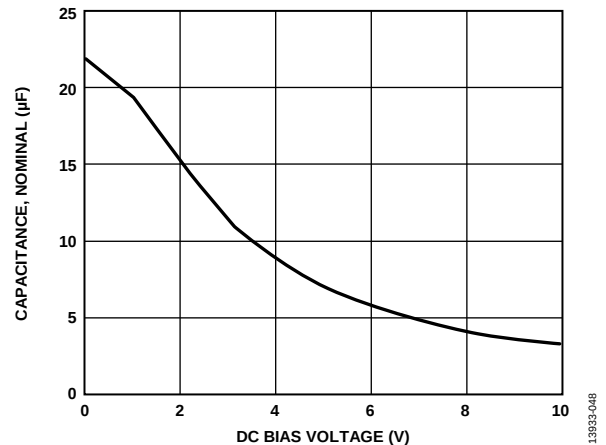


図 48. DC バイアス電圧対容量

式 4 を使って、温度、部品許容誤差、電圧に対するコンデンサの変動を考慮したワーストケースの容量を求めます。

$$C_{EFF} = C_{OUT} \times (1 - \text{TEMPCO}) \times (1 - \text{TOL}) \quad (4)$$

ここで、

C_{EFF} は、動作電圧での実効容量、

C_{OUT} は、出力コンデンサ、

TEMPCO はワーストケースのコンデンサ温度係数、

TOL は、ワーストケースの部品許容誤差です。

この例では、 $-55\text{ }^{\circ}\text{C} \sim +125\text{ }^{\circ}\text{C}$ でのワーストケース温度係数 (TEMPCO) を、X5R 誘電体では 15% と仮定しています。コンデンサの許容誤差 (TOL) は 10% 、かつ (図 48 に示すように) 1.0 V で $C_{OUT} = 19.48\text{ }\mu\text{F}$ と仮定しています。

これらの値を式 4 に代入すると、次のようになります。

$$C_{EFF} = 19.48\text{ }\mu\text{F} \times (1 - 0.15) \times (1 - 0.1) = 14.9\text{ }\mu\text{F}$$

したがって、この例で選択したコンデンサは、選択した出力電圧で、温度と許容誤差に対して LDO の最小容量の要件を満たします。

ADP1765 の性能を保証するには、DC バイアス、温度、許容誤差がコンデンサの動作におよぼす影響をアプリケーションごとに評価することが不可欠です。

低電圧ロックアウト

ADP1765 には、入力電圧が約 1.06 V を下回ったときに全ての入力と出力をディスエーブルする低電圧ロックアウト (UVLO) 回路が内蔵されています。この UVLO は、ADP1765 の入力と出力がパワーアップ時に予測不能な動作をすることを防止します。

電流制限および熱過負荷保護

ADP1765 は、過電流保護回路と熱過負荷保護回路により、過大な消費電力による損傷から保護されています。ADP1765 は、出力負荷が 8.0 A (代表値) に達すると電流制限に達するように設計されています。出力負荷が 8.0 A を超えると、出力電圧を下げて一定の電流制限値に維持します。

また、ジャンクション温度を最大 152 °C (代表値) に制限する熱過負荷保護機能を備えています。過酷な状態 (高周囲温度や高消費電力) で、ジャンクション温度が 152 °C を超えると、出力がオフになり、出力電流がゼロまで減少します。ジャンクション温度が 136 °C (代表値) を下回ると、出力は再びオンになり、出力電流は公称値に戻ります。

VOUT からグラウンドへのハード短絡が発生する場合を検討します。まず、ADP1765 が電流制限値に達するため、8.0 A だけ短絡箇所に流れます。自己発熱が非常に大きくなってジャンクション温度が 152 °C を超えると、サーマル・シャットダウン機能が作動して、出力がオフになり、出力電流がゼロまで減少します。ジャンクション温度が下がり、136 °C を下回ると、出力

がオンになって短絡箇所に 8.0 A が流れて、ジャンクション温度が再び 152 °C を超えます。136 °C と 152 °C の間のこの熱的発振により、8.0 A と 0 A の間で電流発振が発生します。この発振は出力が短絡状態にある限り続きます。

電流制限機能と熱過負荷保護機能は、偶発的な過負荷状態に対してデバイスを保護することを目的としています。信頼性の高い動作をさせるには、ジャンクション温度が 125 °C を超えないようにデバイスの消費電力を外部で制限する必要があります。

ADP1765 デバイスの並列接続による大電流アプリケーション

低ノイズと高 PSRR 性能を維持しながら大きな出力電流を必要とするアプリケーションでは、2 個の ADP1765 デバイスを並列接続して最大 9 A の負荷を処理します。

ADP1765 を並列接続する場合、2 個の LDO の間で最適な電流分担を維持するため、2 つの出力を同じ電圧に設定する必要があります。電流分担の精度を上げるため、各レギュレータの出力に値の等しいバラスト抵抗 ($R_{BALLAST}$) を追加します (図 49 参照)。バラスト抵抗の値が大きいと電流分担の精度が向上しますが、負荷レギュレーション性能が低下し、電源ラインでの損失が増加します。したがって、バラスト抵抗の値を最小限に抑えることが最適です。さらに、LDO レギュレータの VADJ、SS、REFCAP の各ピンをそれぞれ相互に結合して、2 つの出力間の誤差を最小限に抑えます。

式 5 を使って、並列接続した 2 個の ADP1765 LDO の出力を計算します。

$$V_{OUT} = 2 \times A_D \times (R_{ADJ} \times I_{ADJ}) \quad (5)$$

ここで、

A_D は、VADJ ピンと VOUT ピンの間のゲイン係数で、代表値は 2.99 です。

I_{ADJ} は、VADJ ピンから流れ出す 50 μ A の定電流です。

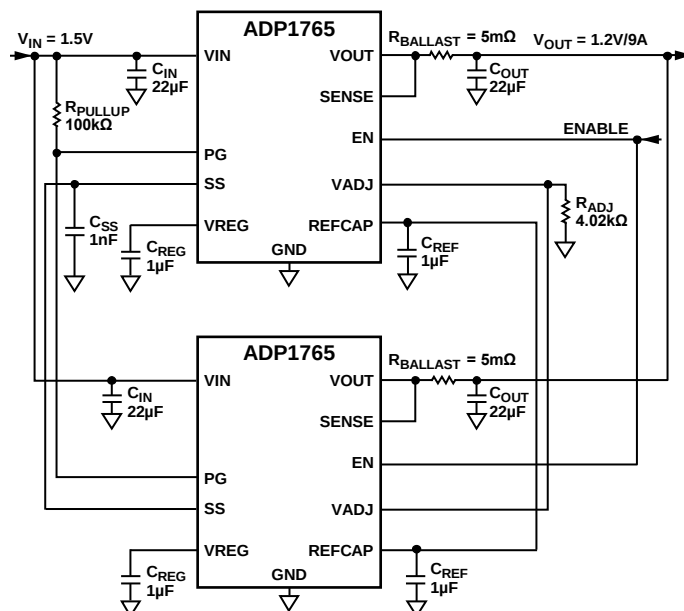


図 49. 大電流出力を実現する 2 個の ADP1765 デバイスの並列接続

熱に対する考慮事項

入力-出力間の電圧差が小さいアプリケーションでは、ADP1765の発熱量は大きくなりません。周囲温度が高く、かつ入力電圧が高いアプリケーションでは、パッケージの発熱が大きくなって、ダイのジャンクション温度が最大ジャンクション温度 125 °C を超えることがあります。

ジャンクション温度が 152 °C を超えると、コンバータはサーマル・シャットダウン状態になります。永続的な損傷を防ぐため、ジャンクション温度が 136 °C を下回るまでコンバータは回復しません。したがって、全ての条件において信頼性の高い性能を保証するには、選択したアプリケーションの熱解析が重要になります。ダイのジャンクション温度は、式 6 に示すように、周囲温度と電力消費によるパッケージの温度上昇の和です。

信頼性の高い動作を保証するには、ADP1765 のジャンクション温度が 125 °C を超えないようにする必要があります。ジャンクション温度をこの最大値より低く保つには、ジャンクション温度の変化に影響するパラメータを知る必要があります。これらのパラメータには、周囲温度、パワー・デバイスの消費電力、ジャンクションから周囲の空気までの熱抵抗 (θ_{JA}) などがあります。 θ_{JA} 値は、使用するパッケージ・アセンブリの材料とパッケージの VIN ピンを PCB へハンダ付けするのに使用する銅の量に依存します。

PCB の各種銅サイズに対する 16 ピン LFCSP パッケージの θ_{JA} 値 (代表値) を表 7 に示します。

表 7. θ_{JA} 値 (代表値)

Copper Size (mm ²)	θ_{JA} (°C/W), LFCSP
25	268.9
100	131.95
500	66.5
1000	54.8
6400	40.65

ADP1765 のジャンクション温度を計算するには次式を使います。

$$T_J = T_A + (P_D \times \theta_{JA}) \quad (6)$$

ここで、

T_A は周囲温度。

P_D はダイの消費電力で、次式で与えられます。

$$P_D = ((V_{IN} - V_{OUT}) \times I_{LOAD}) + (V_{IN} \times I_{GND}) \quad (7)$$

ここで、

V_{IN} と V_{OUT} はそれぞれ入力電圧と出力電圧、

I_{LOAD} は負荷電流、

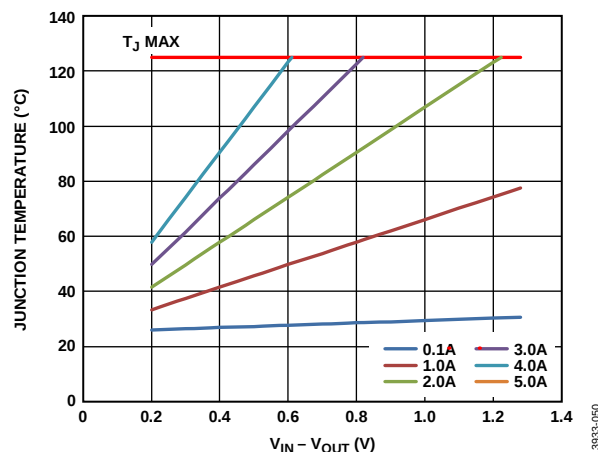
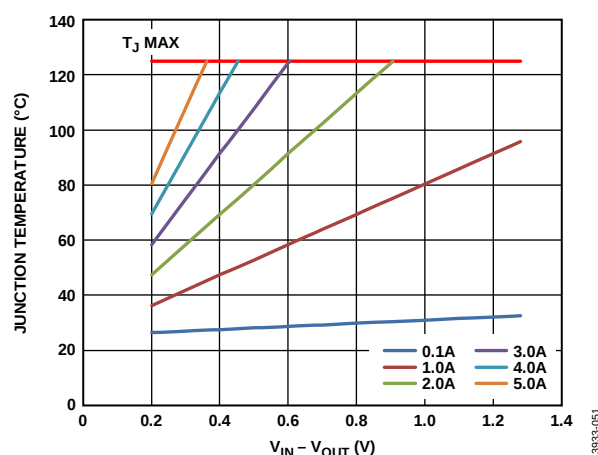
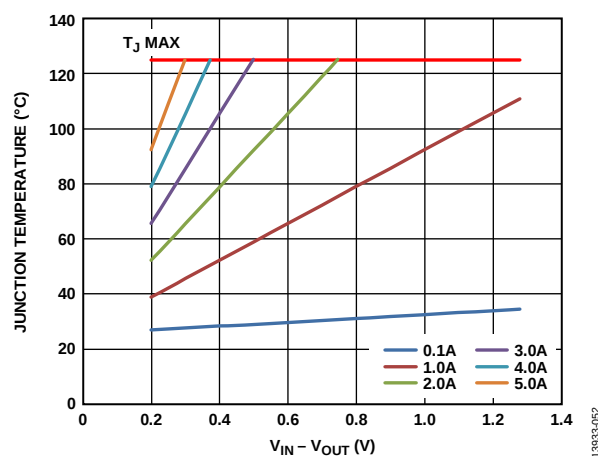
I_{GND} はグラウンド電流です。

グラウンド電流による消費電力は非常に小さいため無視できます。このため、ジャンクション温度を求める式は、次のように簡単になります。

$$T_J = T_A + ((V_{IN} - V_{OUT}) \times I_{LOAD}) \times \theta_{JA} \quad (8)$$

式 8 に示すように、与えられた周囲温度、入力と出力間の電圧差、連続負荷電流に対して、ジャンクション温度が 125 °C を超えないようにするための PCB の最小銅サイズの要件があります。

様々な周囲温度、消費電力、PCB 銅面積に対するジャンクション温度の計算値を図 50 ~ 図 55 に示します。

図 50. 6400 mm² の PCB 銅箔、 $T_A = 25$ °C図 51. 1000 mm² の PCB 銅箔、 $T_A = 25$ °C図 52. 500 mm² の PCB 銅箔、 $T_A = 25$ °C

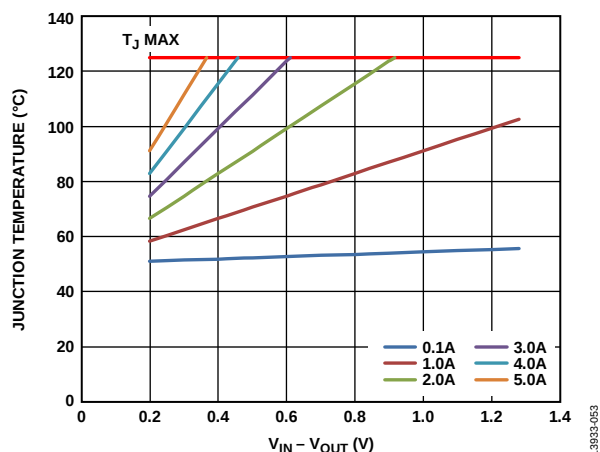


図 53. 6400 mm² の PCB 銅箔、 $T_A = 50^\circ\text{C}$ 、LFCSP パッケージ

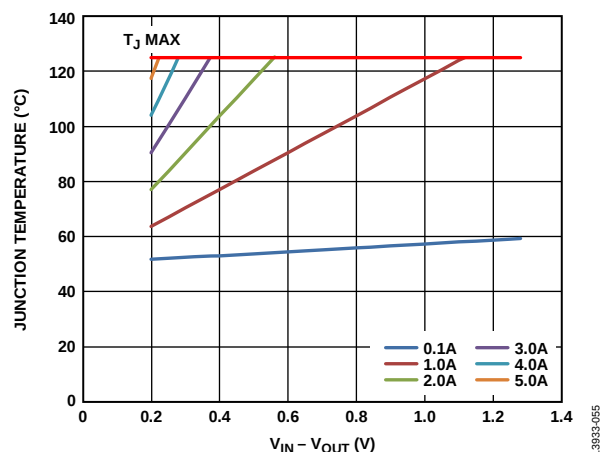


図 55. 500 mm² の PCB 銅箔、 $T_A = 50^\circ\text{C}$ 、LFCSP パッケージ

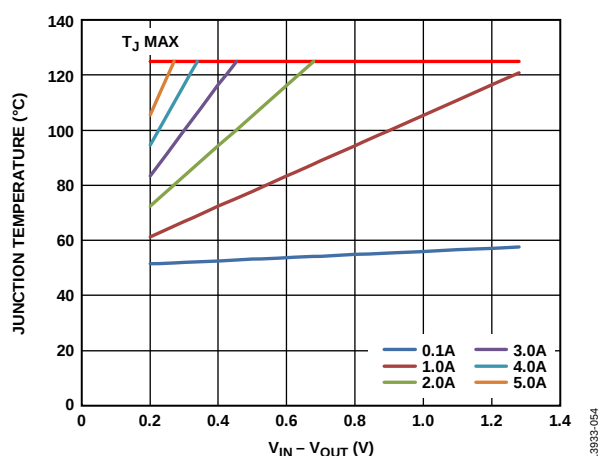


図 54. 1000 mm² の PCB 銅箔、 $T_A = 50^\circ\text{C}$ 、LFCSP パッケージ

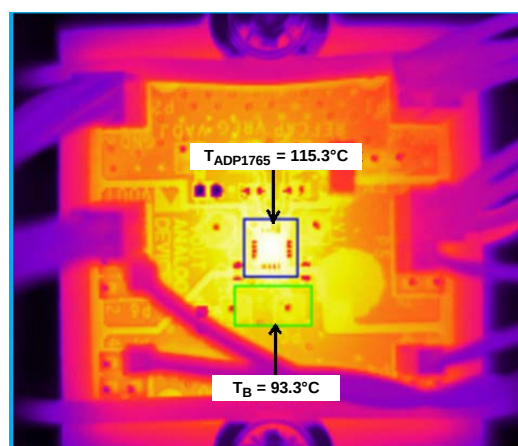


図 56. ADP1765 評価用ボードの熱画像 ($I_{\text{LOAD}} = 5\text{ A}$ 、 $V_{\text{IN}} = 1.5\text{ V}$ 、 $V_{\text{OUT}} = 1.3\text{ V}$ 、 $T_B = 93.3^\circ\text{C}$)

5 A の電流負荷で動作中の ADP1765 評価用ボードの熱画像を図 56 に示します。ADP1765 の総消費電力は 933 mW です。これにより、デバイス表面の温度が評価用ボードの温度より 22°C 高くなります。

PCB レイアウト時の考慮事項

入力コンデンサは VIN ピンと GND ピンのできるだけ近くに配置します。出力コンデンサは VOUT ピンと GND ピンのできるだけ近くに配置します。ソフト・スタート・コンデンサ (C_{SS}) は SS ピンのできるだけ近くに配置します。リファレンス・コンデンサ (C_{REF}) とレギュレータ・コンデンサ (C_{REG}) は、それぞれ REFCAP ピンと VREG ピンのできるだけ近くに配置します。負荷は VOUT ピンと SENSE ピンのできるだけ近くに接続します。

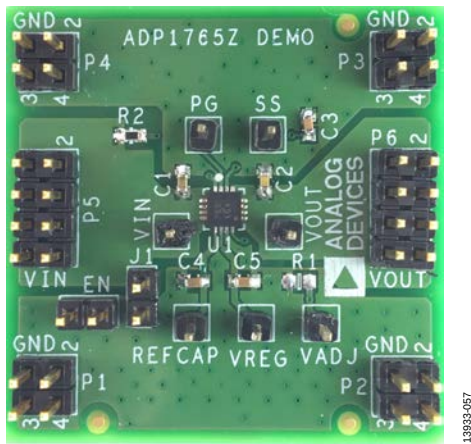


図 57. 評価用ボード

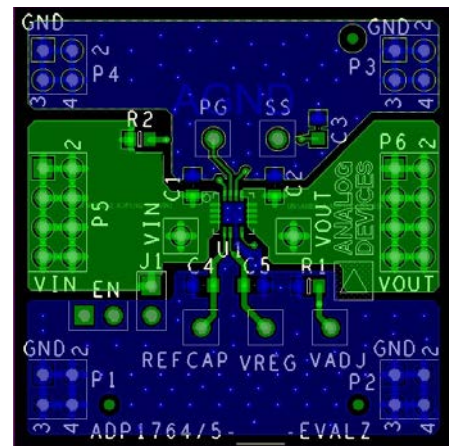


図 58. 代表値なボード・レイアウト、上面

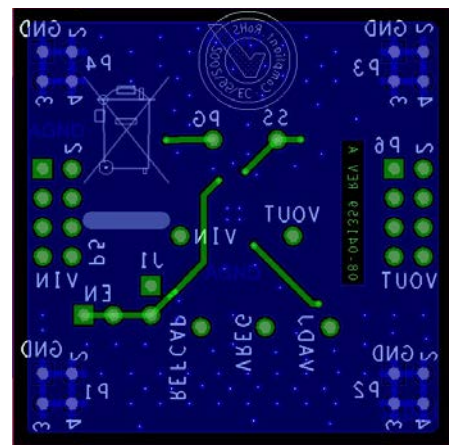


図 59. 代表値なボード・レイアウト、底面

外形寸法

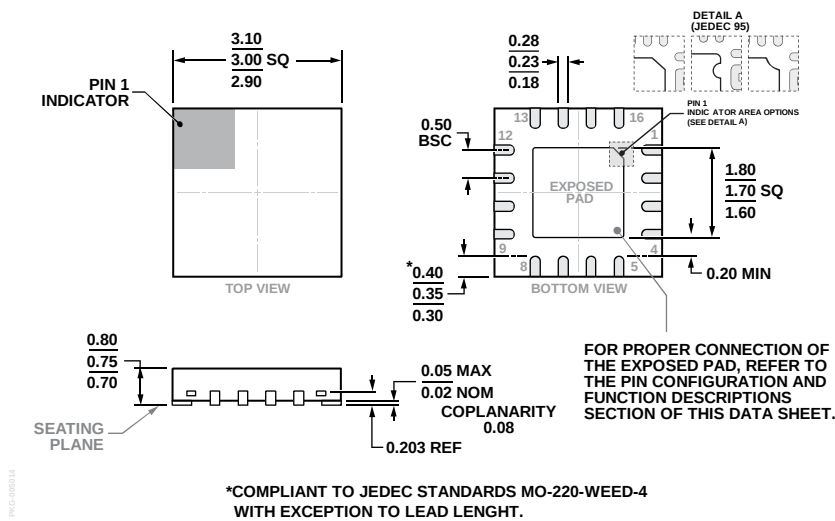


図 60. 16 ピン・リード・フレーム・チップ・スケール・パッケージ [LFCSP]
3 mm × 3 mm ボディ、0.75 mm パッケージ高
(CP-16-48)
寸法: mm

オーダー・ガイド

Model ^{1, 2}	Temperature Range	Output Voltage (V)	Package Description	Package Option	Branding
ADP1765ACPZ0.85-R7	-40°C to +125°C	0.85	16-Lead LFCSP	CP-16-48	LUA
ADP1765ACPZ-0.9-R7	-40°C to +125°C	0.9	16-Lead LFCSP	CP-16-48	LUB
ADP1765ACPZ0.95-R7	-40°C to +125°C	0.95	16-Lead LFCSP	CP-16-48	LUM
ADP1765ACPZ-1.0-R7	-40°C to +125°C	1.0	16-Lead LFCSP	CP-16-48	LUD
ADP1765ACPZ-1.1-R7	-40°C to +125°C	1.1	16-Lead LFCSP	CP-16-48	LUE
ADP1765ACPZ-1.2-R7	-40°C to +125°C	1.2	16-Lead LFCSP	CP-16-48	LUF
ADP1765ACPZ1.25-R7	-40°C to +125°C	1.25	16-Lead LFCSP	CP-16-48	LUR
ADP1765ACPZ-1.3-R7	-40°C to +125°C	1.3	16-Lead LFCSP	CP-16-48	LUG
ADP1765ACPZ-1.5-R7	-40°C to +125°C	1.5	16-Lead LFCSP	CP-16-48	LUJ
ADP1765ACPZ-R7	-40°C to +125°C	Adjustable	16-Lead LFCSP	CP-16-48	LUK
ADP1765-1.0-EVALZ		1.0	Evaluation Board (Fixed)		
ADP1765-ADJ-EVALZ		1.0	Evaluation Board (Adjustable)		

¹ Z = RoHS 準拠製品

² その他の電圧オプションについては、最寄りのアナログ・デバイス販売代理店にお問い合わせください。その他の電圧オプションは特注品として提供され、電圧範囲は、0.55 V、0.6 V、0.65 V、0.7 V、0.75 V、0.8 V、1.05 V、1.15 V、1.35 V、1.4 V、1.45 V です。