



調整可能なバンドパス・フィルタ (7GHz~16GHz)

データシート

ADMV8416

特長

- 振幅セトリング : 200ns (代表値)
- ワイドバンド除去比 : ≥ 20 dB
- シングル・チップ実装
- 40ピン、6mm × 6mm、RoHS 準拠、LFCSP パッケージ

アプリケーション

- 試験装置および計測装置
- 防衛用レーダーおよび電子戦 (EW) システム
- 超小型地上局 (VSAT) 通信

概要

ADMV8416 はモノリシック・マイクロ波集積回路 (MMIC) を使用した調整可能なバンドパス・フィルタで、パス・バンド周波数をユーザが選択できます。3dB フィルタ帯域幅は中心周波数 (f_{CENTER}) の約 15%、20dB フィルタ帯域幅は 37%です。また、0V~15V のアナログ f_{CENTER} チューニング電圧を加えることによって 7GHz~16GHz の範囲で f_{CENTER} を変化させることができま

機能ブロック図

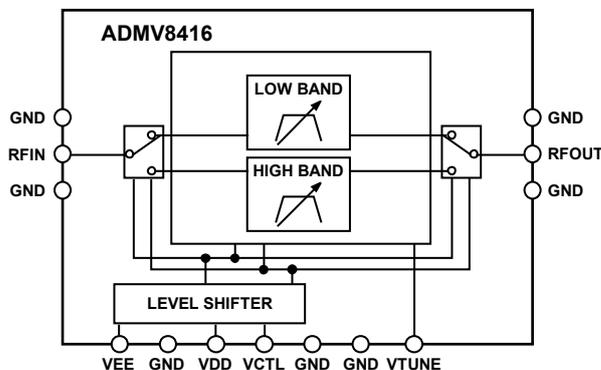


図 1.

す。この調整可能なフィルタは、大きなスイッチド・フィルタ・バンクやキャパシティ調整済みフィルタに代わる超小型のフィルタとして使用することが可能です。モノリシック構造のため非常に優れたマイクロ波特性を備えており、動的調整が可能なソリューションを提供します。

目次

特長	1	インターフェース回路図	6
アプリケーション	1	代表的な性能特性	7
機能ブロック図	1	高帯域、VCTL = 0V	7
概要	1	低帯域、VCTL = 2.5V	10
改訂履歴	2	位相感度	13
仕様	3	動作原理	14
高帯域の仕様	3	アプリケーション情報	15
低帯域の仕様	4	代表的なアプリケーション回路	15
DC 特性	4	外形寸法	16
絶対最大定格	5	オーダー・ガイド	16
ESD に関する注意	5		
ピン配置およびピン機能の説明	6		

改訂履歴

7/2019—Revision 0: Initial Version

仕様

高帯域の仕様

特に指定のない限り、TA = 25°C、VDD = 5V、VEE = -5V、VCTL = 0V、VTUNE の掃引範囲は 0V~15V です。

表 1.

パラメータ	Min.	Typ.	Max.	単位	テスト条件/コメント
FREQUENCY RANGE					
f_{CENTER}	12.5		16	GHz	
FILTER BANDWIDTH					
3 dB		16		%	
20 dB		37		%	
WIDEBAND REJECTION					
Low-Side		$0.8 \times f_{\text{CENTER}}$		dB	$\geq 20\text{dB}$
High-Side		$1.17 \times f_{\text{CENTER}}$		dB	$\geq 20\text{dB}$
Re-Entry		>40		GHz	$\leq 30\text{dB}$
LOSS					
Insertion Loss		8		dB	
Return Loss		8.5		dB	
DYNAMIC PERFORMANCE					
Input Third-Order Intercept (IP3)		38		dBm	
Input Power at 5° Shift in Insertion Phase		>20		dBm	VTUNE = 0V
Group Delay Flatness		0.1		ns	VTUNE = 0V
Phase Sensitivity		0.7		Rad/V	
Amplitude Settling		200		ns	最小挿入損失に安定するまで、すなわち静的挿入損失の 0.5dB 以下に安定するまでの時間
Drift Rate		-2.17		MHz/°C	
Tuning Sensitivity		417		MHz/V	
RESIDUAL PHASE NOISE					
1 MHz Offset		-160		dBc/Hz	

低帯域の仕様

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$ 、 $V_{EE} = -5\text{V}$ 、 $V_{CTL} = 2.5\text{V}$ 、 V_{TUNE} の掃引範囲は $0\text{V} \sim 15\text{V}$ です。

表 2.

パラメータ	Min.	Typ.	Max.	単位	テスト条件/コメント
FREQUENCY RANGE					
f_{CENTER}	7		12	GHz	
FILTER BANDWIDTH					
3 dB		15		%	
20 dB		37		%	
WIDEBAND REJECTION					
Low-Side		$0.8 \times f_{\text{CENTER}}$		dB	$\geq 20\text{dB}$
High-Side		$1.16 \times f_{\text{CENTER}}$		dB	$\geq 20\text{dB}$
Re-Entry		>40		GHz	$\leq 30\text{dB}$
LOSS					
Insertion Loss		8		dB	
Return Loss		7.7		dB	
DYNAMIC PERFORMANCE					
Input IP3		34		dBm	$V_{TUNE} = 0\text{V}$
Input Power at 5° Shift in Insertion Phase		13		dBm	$V_{TUNE} = 0\text{V}$
Group Delay Flatness		0.20		ns	$V_{TUNE} = 0\text{V}$
Phase Sensitivity		1.21		Rad/V	
Amplitude Settling		200		ns	最小挿入損失に安定するまで、すなわち静的挿入損失の 0.5dB 以下に安定するまでの時間
Drift Rate		-0.71		MHz/ $^\circ\text{C}$	
Tuning Sensitivity		421		MHz/V	
RESIDUAL PHASE NOISE					
1 MHz Offset		-162		dBc/Hz	

DC 特性

表 3.

パラメータ	Min.	Typ.	Max.	単位	テスト条件/コメント
f_{CENTER} Tuning					
V_{TUNE} Voltage	0		15	V	
Current (I_{TUNE})			± 1	μA	
BAND CONTROL VOLTAGE (V_{CTL})					
Input Voltage					
Low	0		0.8	V	高帯域を選択する場合は 0V
High	2	2.5	3	V	低帯域を選択する場合は 2.5V
Current			1	μA	
SUPPLY VOLTAGES					
Negative (V_{EE})	-5.5	-5		V	
Positive (V_{DD})		5	5.5	V	
SUPPLY CURRENTS					
Negative (I_{EE})		0.7		mA	
Positive (I_{DD})			1	mA	

絶対最大定格

表 4.

Parameter	Rating
Tuning	
VTUNE	-0.5 V to +15 V
I _{TUNE}	±1 μA
Supply Voltages	
VEE	-5.6 V
VDD	5.6 V
VCTL	-0.5 V to VDD + 0.5 V
RF Input Power	
2 GHz to 50 GHz	27 dBm
0.5 GHz to 2 GHz	19 dBm
0 GHz to 0.5 GHz	6 dBm
Hot Switch Input Power	
2 GHz to 50 GHz	24 dBm
0.5 GHz to 2 GHz	16 dBm
0 GHz to 0.5 GHz	3 dBm
Temperature	
Operating	-40°C to +85°C
Storage Temperature	-65°C to +150°C
Junction for 1 Million Mean Times Between Failures (MTTF)	150°C
Nominal Junction (T _{PADDLE} = 85°C, input power (P _{IN}) = 23 dBm)	150°C
Electrostatic Discharge (ESD) Rating	
Human Body Model (HBM)	250 V
Field Induced Charge Device Model (FICDM)	1250 V
Moisture Sensitivity Level (MSL) Rating	MSL3

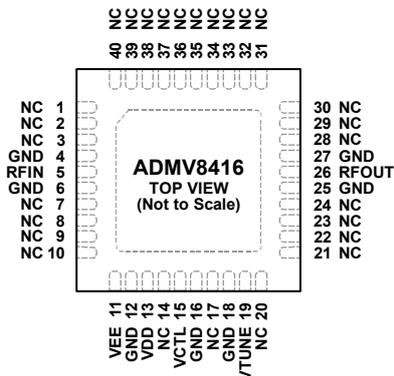
上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

ESDに関する注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術であるESD保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明



NOTES
 1. NC = NO CONNECT. THESE PINS ARE NOT CONNECTED INTERNALLY. ALL DATA SHOWN WITHIN WAS MEASURED WITH THESE PINS CONNECTED TO RF AND DC GROUND EXTERNALLY.
 2. CONNECT THE EPAD TO RF AND DC GROUND.

20385-002

図 2. ピン配置

表 5. ピン機能の説明

ピン番号	記号	説明
1 to 3, 7 to 10, 14, 17, 20, 21 to 24, 28 to 40	NC	接続なし。これらのピンは、内部で接続されません。ここに示すすべてのデータは、これらのピンを外部で RF/DC グラウンドに接続した状態で測定しています。
4, 6, 12, 16, 18, 25, 27	GND	グラウンド。これらのピンは RF/DC グラウンドに接続します。
5	RFIN	RF 入力。このピンは DC カップリングされ、50Ω に整合されています。RF ラインの電位が 0V でない場合は、阻止コンデンサが必要です。
11	VEE	負電源電圧。VEE = -5V。
13	VDD	正電源電圧。VDD = 5V。
15	VCTL	帯域選択用の制御電圧このバンドパス・フィルタは、VCTL = 0V のとき高帯域で、VCTL = 2.5V のとき低帯域で動作します。
19	VTUNE	バンドパス・フィルタの中心周波数制御電圧。この電圧は 0V~15V の範囲で変化させることができます。
26	RFOUT	RF 出力。このピンは DC カップリングされ、50Ω に整合されています。RF ラインの電位が 0V でない場合は、阻止コンデンサが必要です。
	EPAD	露出パッド。EPAD は RF/DC グラウンドに接続します。

インターフェース回路図

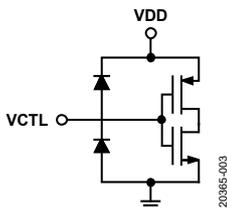


図 3. VCTL および VDD のインターフェース回路図

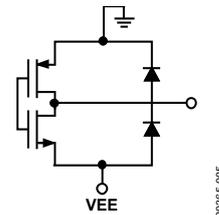


図 5. VEE のインターフェース回路図

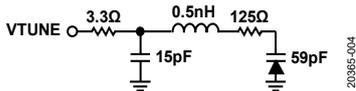


図 4. VTUNE のインターフェース回路図



図 6. GND のインターフェース回路図

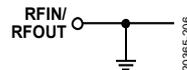


図 7. RFIN および RFOUT のインターフェース回路図

代表的な性能特性

高帯域、VCTL = 0V

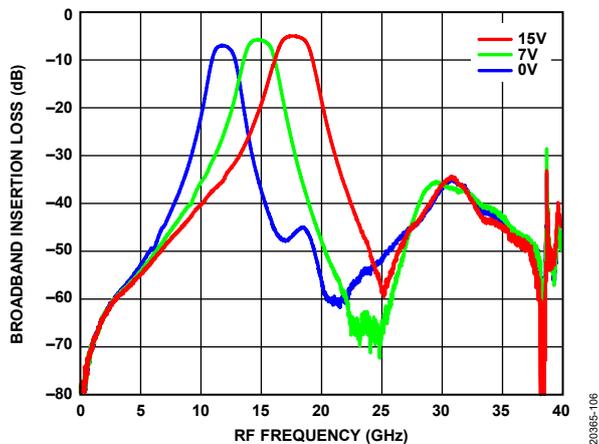


図 8. 様々な電圧における広帯域挿入損失と RF 周波数の関係

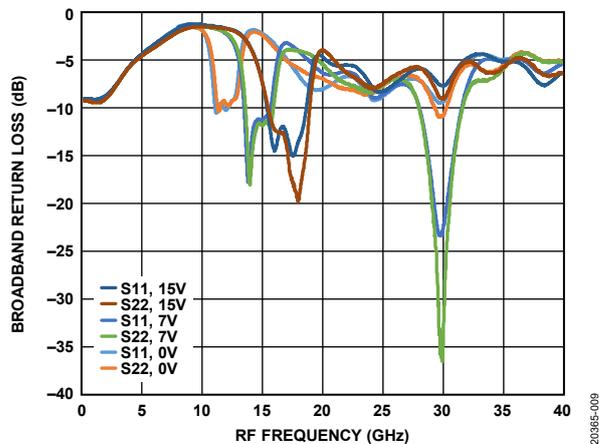


図 11. 様々な電圧と S11 および S22 における広帯域リターン損失と RF 周波数の関係

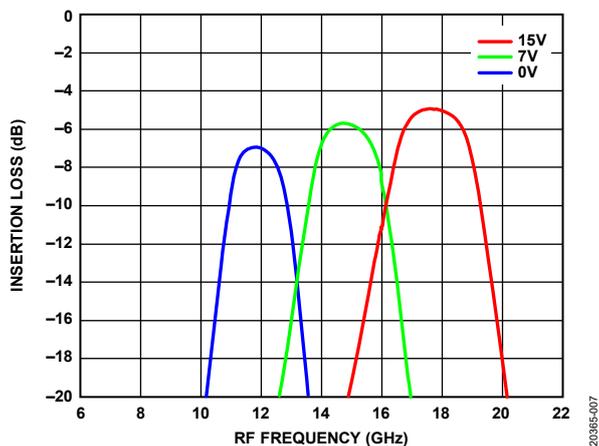


図 9. 様々な電圧における挿入損失と RF 周波数の関係

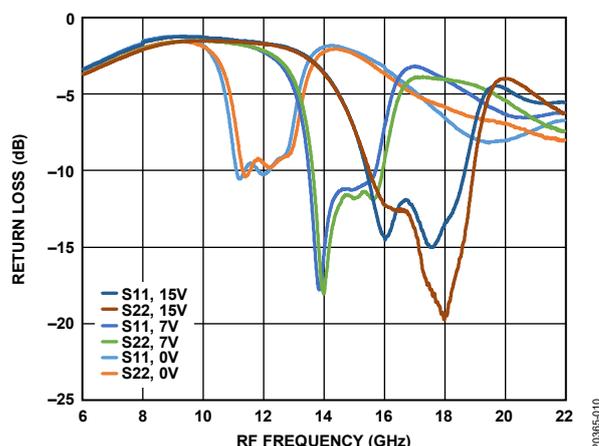


図 12. 様々な電圧と S11 および S22 におけるリターン損失と RF 周波数の関係

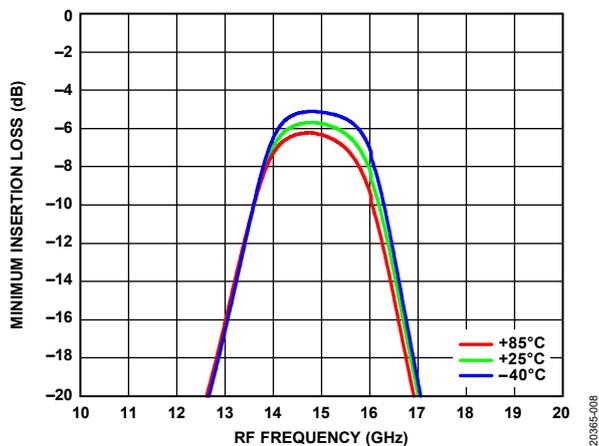


図 10. 様々な温度における最小挿入損失と RF 周波数の関係、VTUNE = 7V

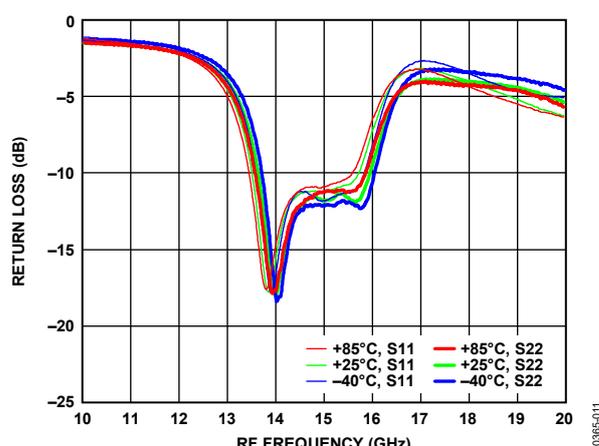


図 13. 様々な温度と S11 および S22 におけるリターン損失と RF 周波数の関係、VTUNE = 7V

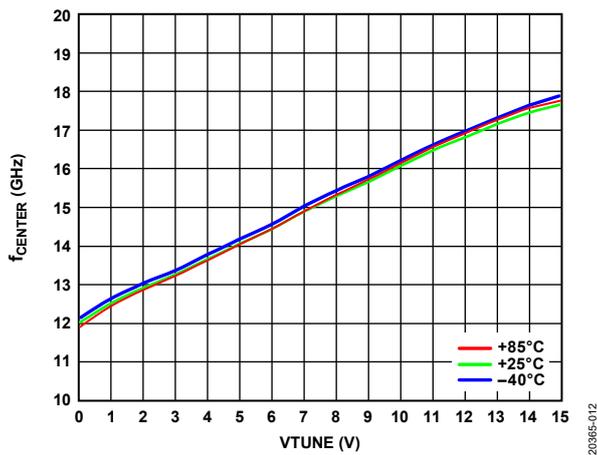


図 14. 様々な温度における f_{CENTER} と VTUNE の関係

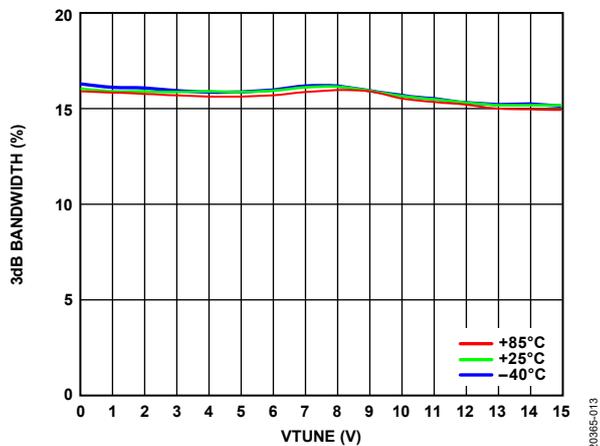


図 15. 様々な温度における 3dB 帯域幅と VTUNE の関係

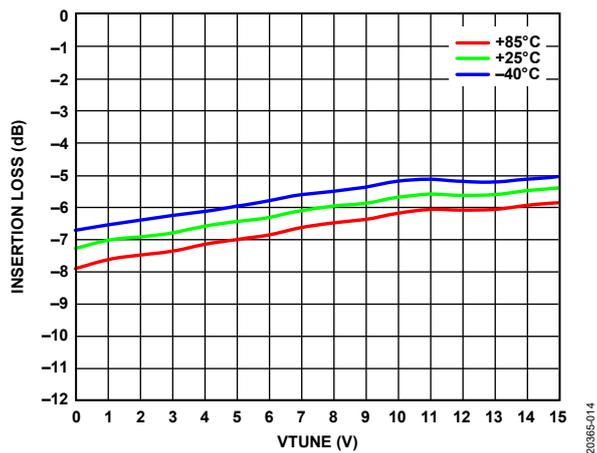


図 16. 様々な温度における挿入損失と VTUNE の関係

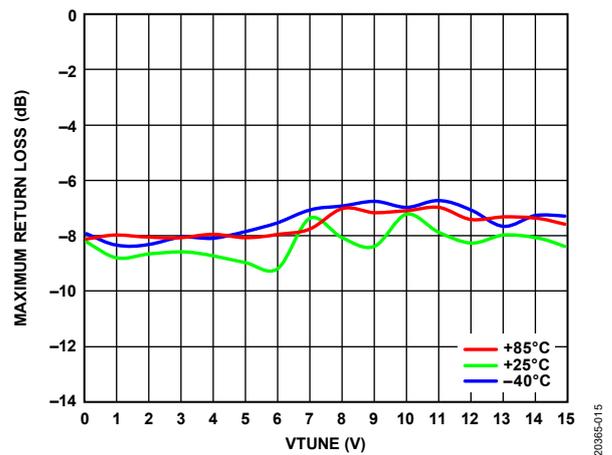


図 17. 様々な温度における 2dB 帯域幅の最大リターン損失と VTUNE の関係

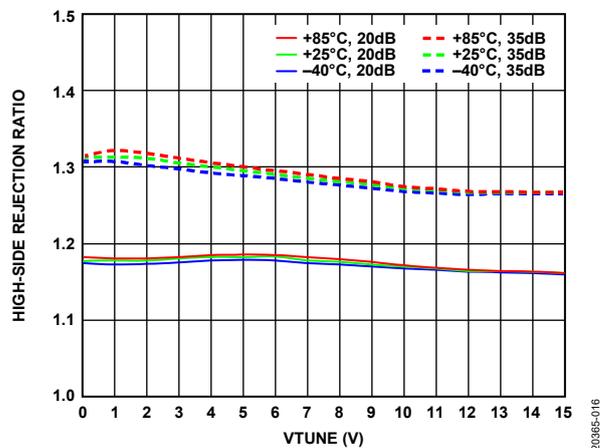


図 18. 様々な温度と 20dB および 35dB におけるハイサイド除去比と VTUNE の関係

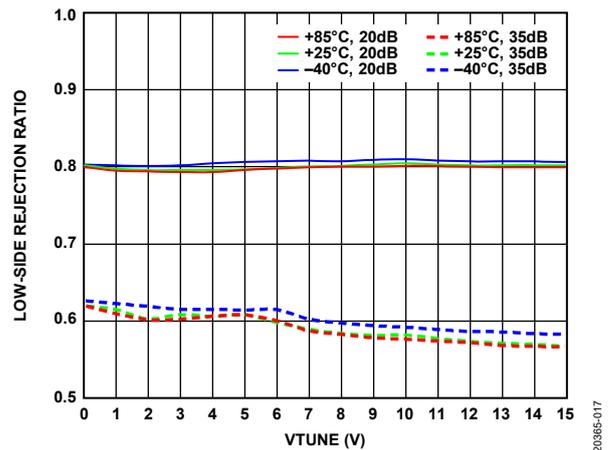


図 19. 様々な温度と 20dB および 35dB におけるローサイド除去比と VTUNE の関係

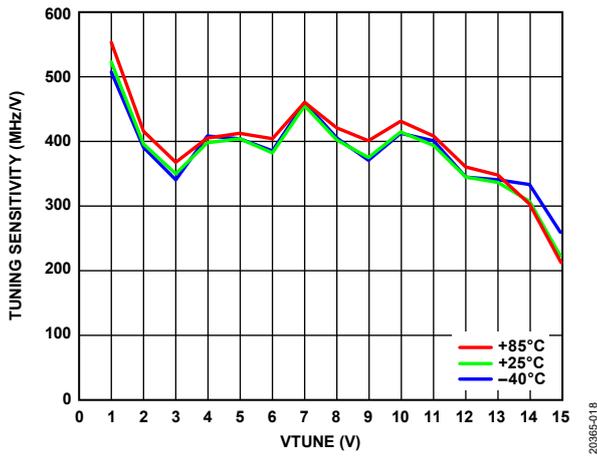


図 20. 様々な温度におけるチューニング感度と VTUNE の関係

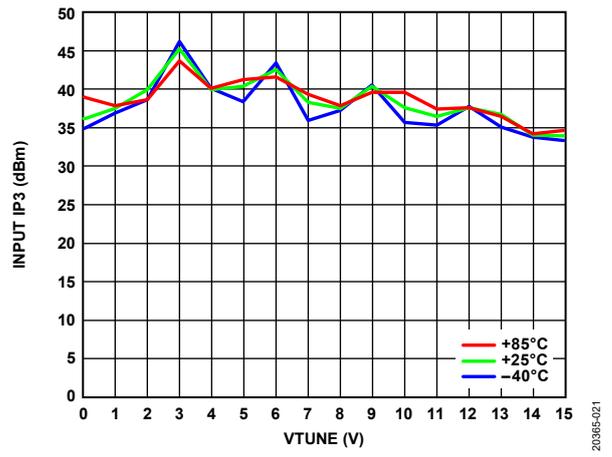


図 23. 様々な温度における入力 IP3 と VTUNE の関係、
入力電力= 20dBm

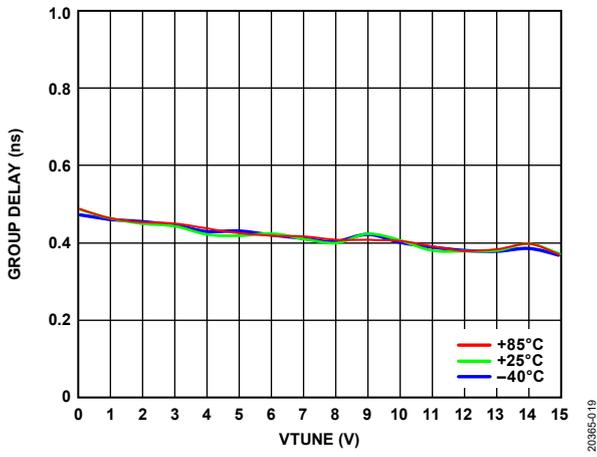


図 21. 様々な温度における群遅延と VTUNE の関係

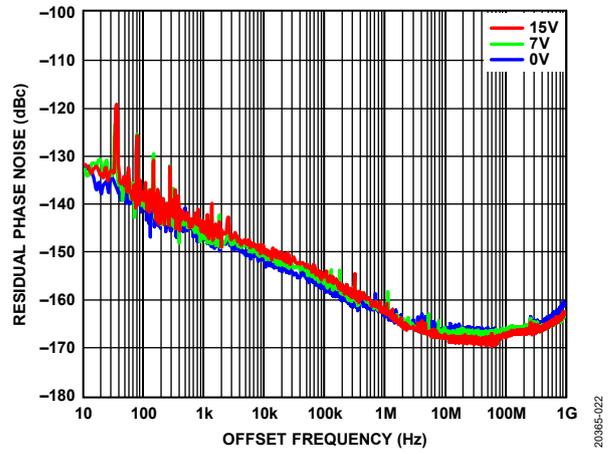


図 24. 様々な VTUNE における残留位相ノイズと
オフセット周波数の関係

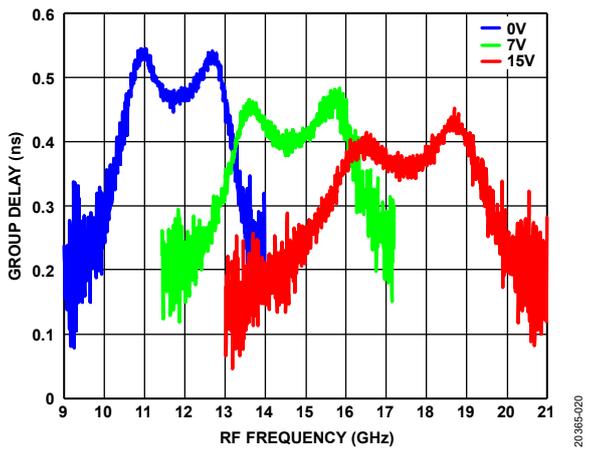


図 22. 様々な VTUNE における群遅延と RF 周波数の関係

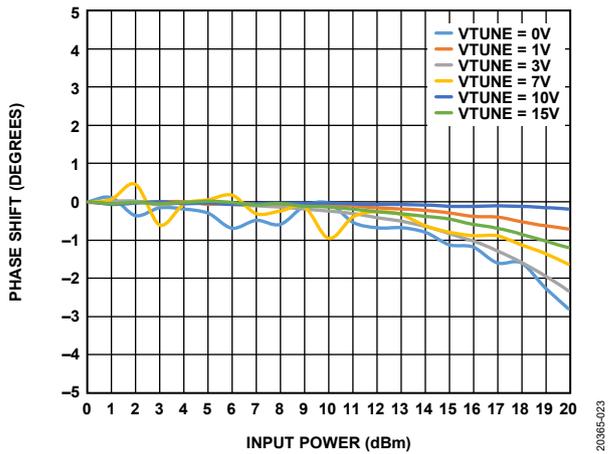


図 25. 様々な VTUNE における位相シフトと入力電力の関係

低帯域、VCTL = 2.5V

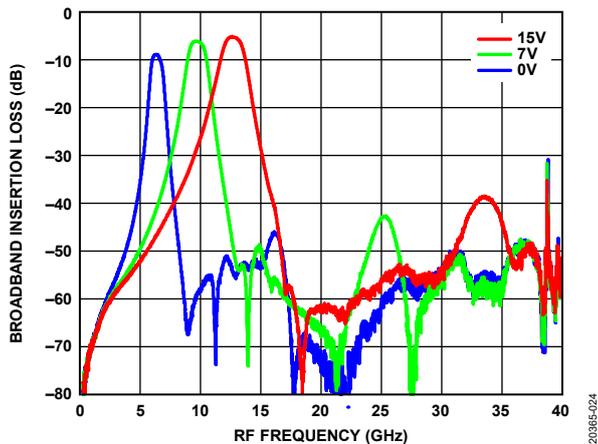


図 26. 様々な電圧における広帯域挿入損失と RF 周波数の関係

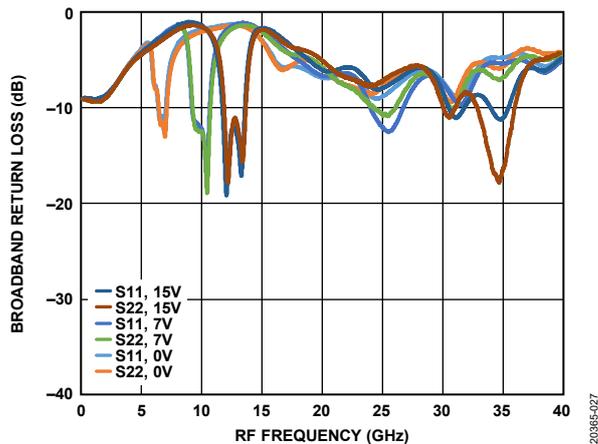


図 29. 様々な電圧と S11 および S22 における広帯域リターン損失と RF 周波数の関係

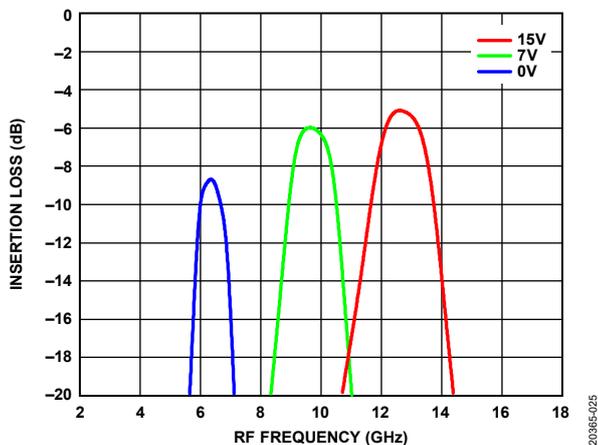


図 27. 様々な電圧における挿入損失と RF 周波数の関係

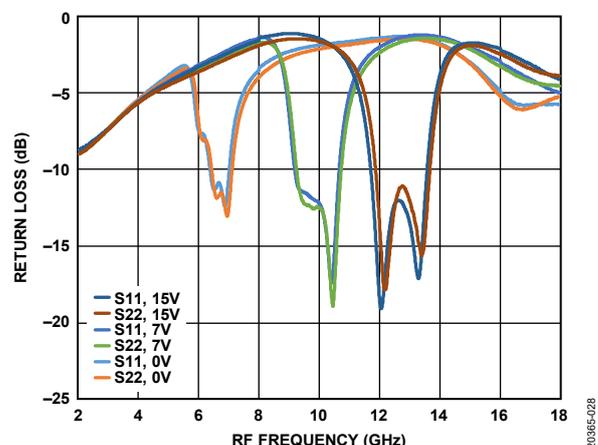


図 30. 様々な電圧と S11 および S22 におけるリターン損失と RF 周波数の関係

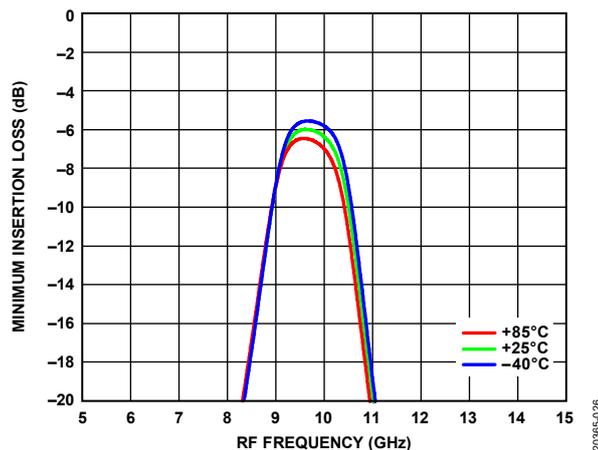


図 28. 様々な温度における最小挿入損失と RF 周波数の関係、VTUNE = 7V

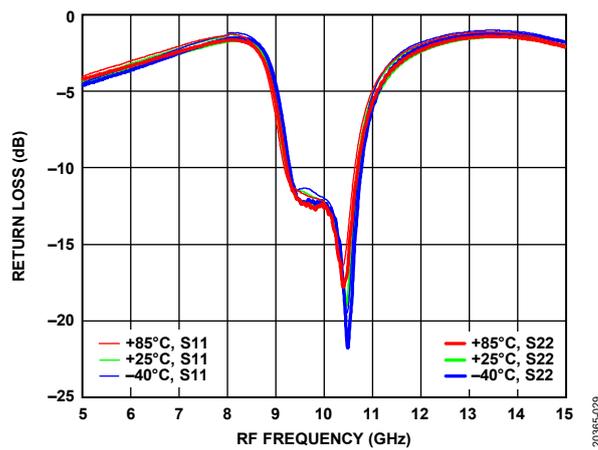


図 31. 様々な温度と S11 および S22 におけるリターン損失と RF 周波数の関係、VTUNE = 7V

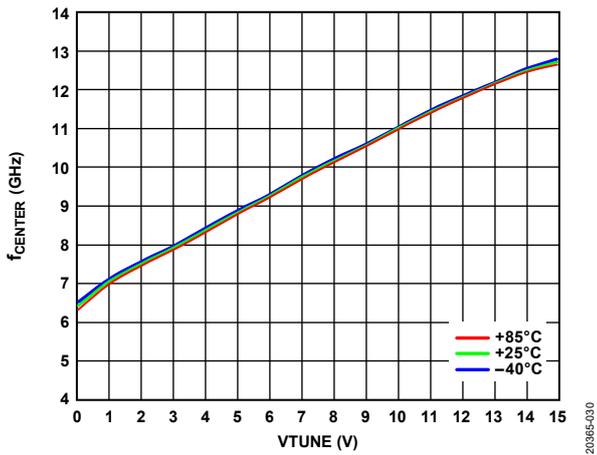


図 32. 様々な温度における f_{CENTER} と $VTUNE$ の関係

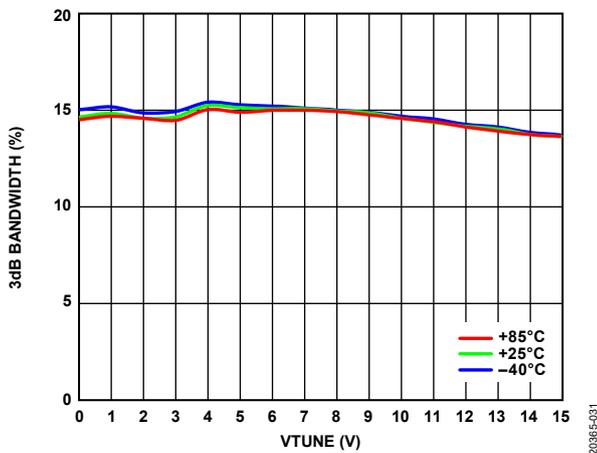


図 33. 様々な温度における 3dB 帯域幅と $VTUNE$ の関係

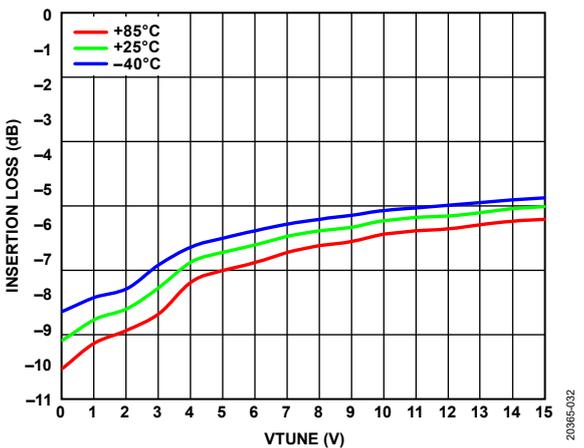


図 34. 様々な温度における挿入損失と $VTUNE$ の関係

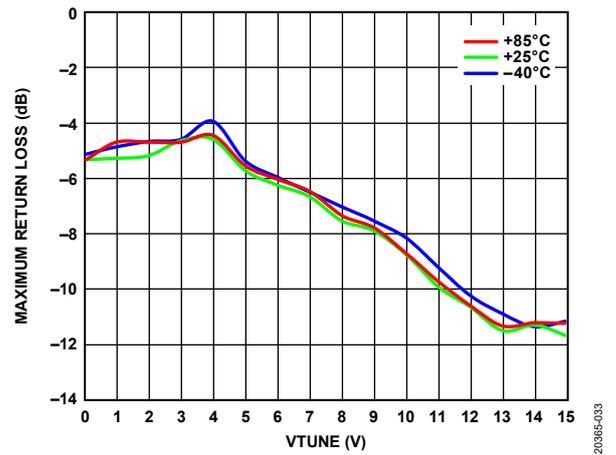


図 35. 様々な温度における 2dB 帯域幅の最大リターン損失と $VTUNE$ の関係

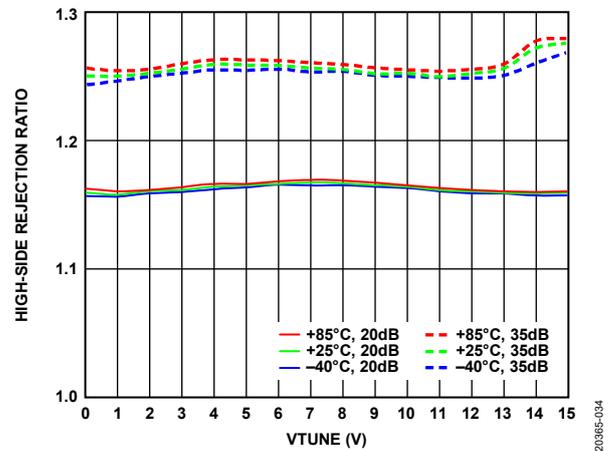


図 36. 様々な温度と 20dB および 35dB におけるハイサイド除去比と $VTUNE$ の関係

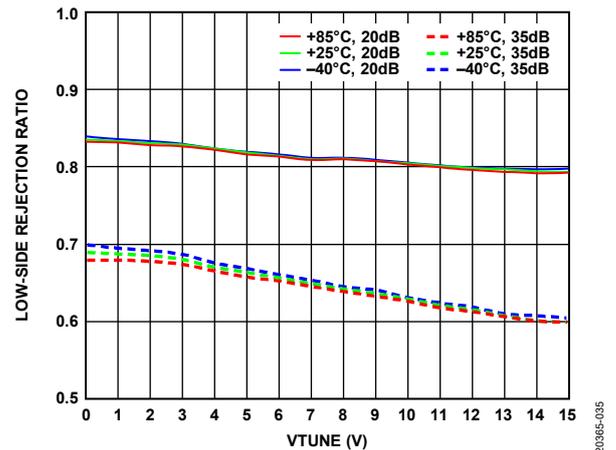


図 37. 様々な温度と 20dB および 35dB におけるローサイド除去比と $VTUNE$ の関係

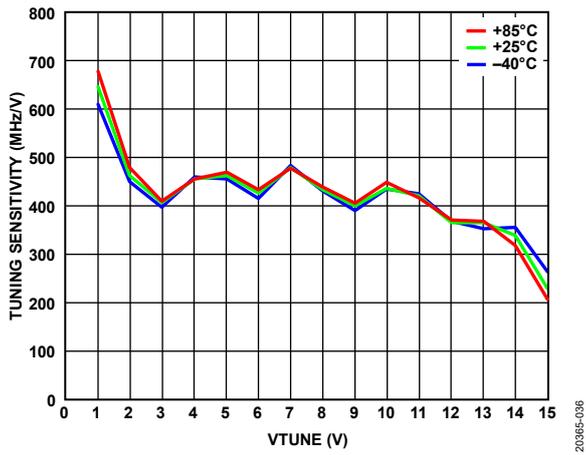


図 38. 様々な温度におけるチューニング感度と VTUNE の関係

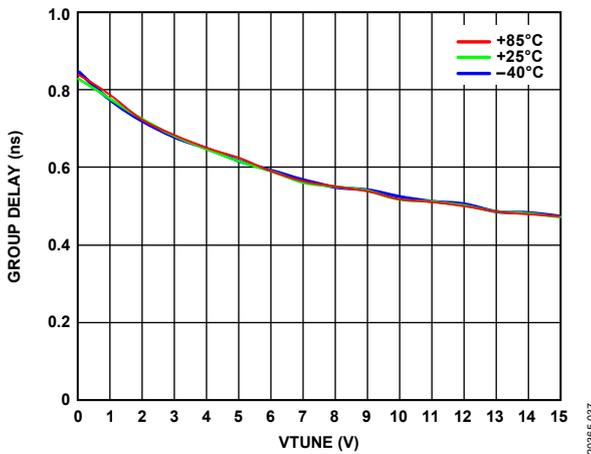


図 39. 様々な温度における群遅延と VTUNE の関係

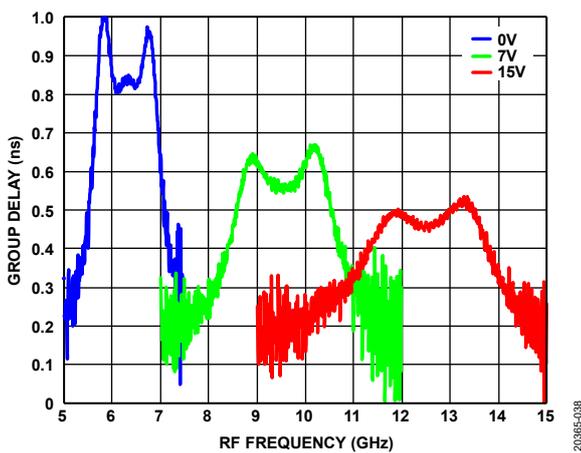


図 40. 様々な VTUNE における群遅延と RF 周波数の関係

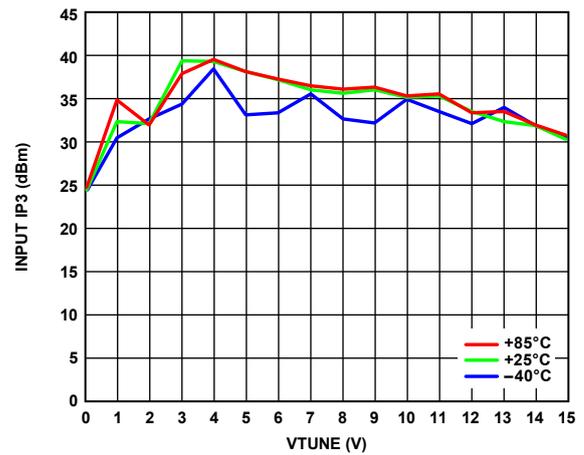


図 41. 様々な温度における入力 IP3 と VTUNE の関係、
入力電力 (P_{IN}) = 20dBm

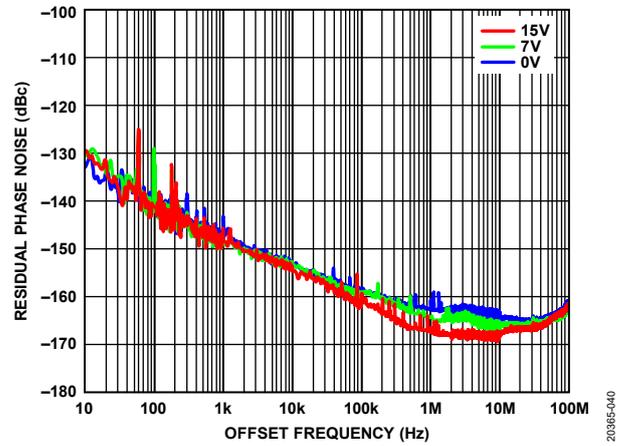


図 42. 様々な VTUNE における残留位相ノイズと
オフセット周波数の関係

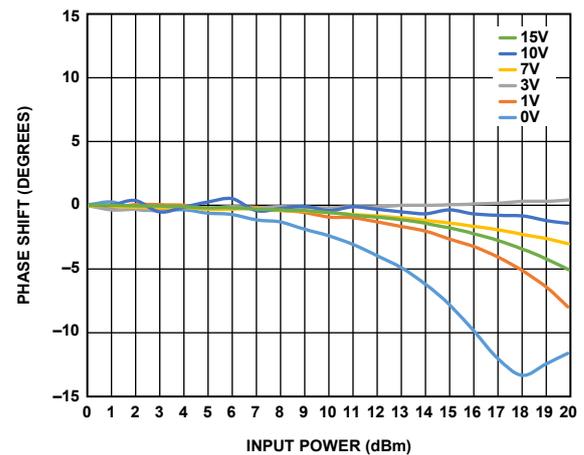


図 43. 様々な VTUNE における位相シフトと入力電力の関係

位相感度

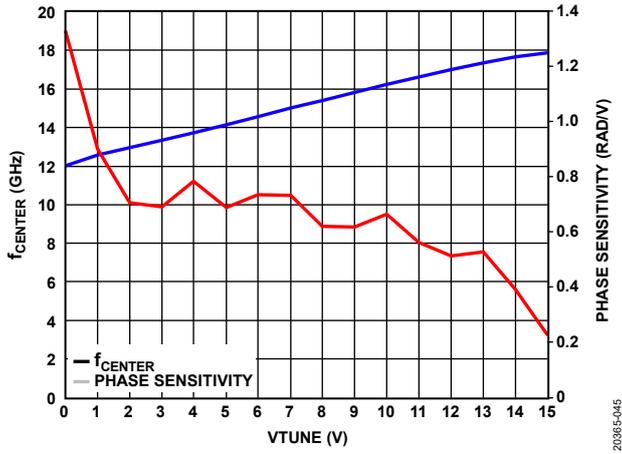


図 44. f_{CENTER} および位相感度と VTUNE の関係、高帯域

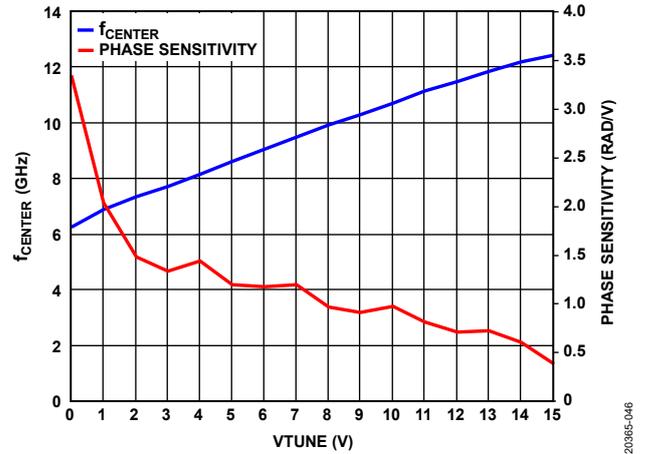


図 45. f_{CENTER} および位相感度と VTUNE の関係、低帯域

動作原理

ADMV8416 は MMIC バンドパス・フィルタで、パス・バンド周波数をユーザが選択できます。

VCTL は、高帯域または低帯域のバンドパス・フィルタを選択するための制御電圧です。VCTL により、広帯域バンドパス動作と低帯域バンドパス動作の切替え位置が設定されています。

VCTL = 0V にすると広帯域バンドパス・フィルタが選択され、 f_{CENTER} の範囲は 12.5GHz~16GHz になります。VCTL = 2.5V にす

るとローパス・フィルタが選択され、 f_{CENTER} の範囲は 7GHz~12GHz になります。

f_{CENTER} は、VTUNE を 0V~15V の範囲で変化させて加えることにより調整可能です。一般的な動作の場合、VDD ピンと VEE ピンに適切な電圧を印加することでレベル・シフタの電源をオンにし、次に VCTL ピンに電圧を加えてスイッチを制御します。そして、最後に f_{CENTER} 用の VTUNE を印加します。

アプリケーション情報

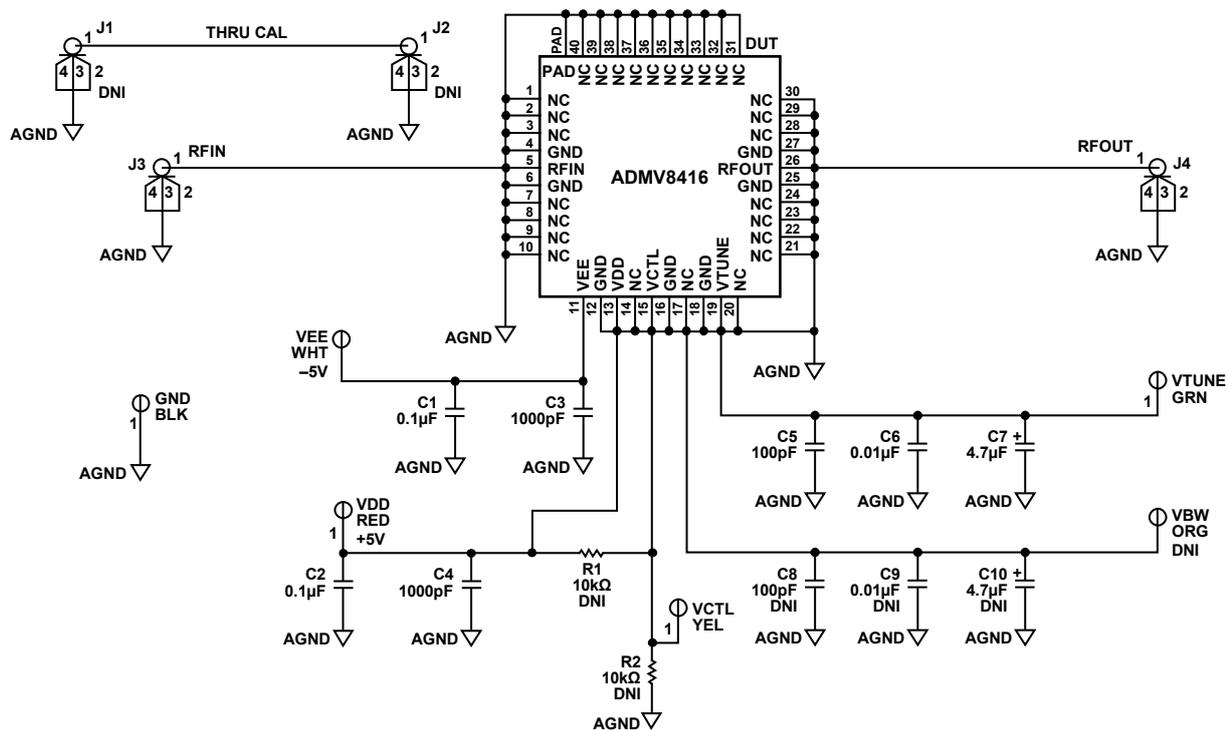


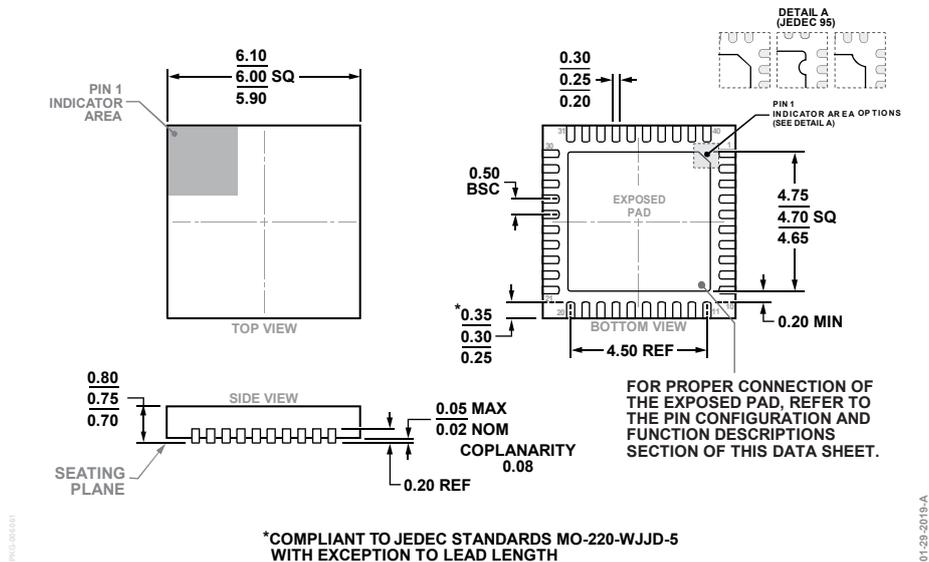
図 46. 代表的なアプリケーション回路

代表的なアプリケーション回路

ADMV8416の代表的なアプリケーション回路を図46に示します。RFINピンとRFOUTピンはDCカップリングされています。RFラインの電位が0Vでない場合は、阻止コンデンサが必要です。

20385-042

外形寸法



☒ 47. 40ピン・リードフレーム・チップスケール・パッケージ [LFCSP]
 6mm × 6mm ボディ、0.75mm パッケージ高
 (CP-40-27)
 寸法：mm

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Package Option
ADMV8416ACPZ	-40°C to +85°C	40-Lead Lead Frame Chip Scale Package [LFCSP]	CP-40-27
ADMV8416ACPZ-R5	-40°C to +85°C	40-Lead Lead Frame Chip Scale Package [LFCSP], 5" Tape and Reel	CP-40-27
ADMV8416-EVALZ		Evaluation Board	

¹ Z = RoHS 準拠製品.