DC/DCコンバータ内蔵のホットスワップ可能デュアルI²Cアイソレータ

データシート **ADM3260**

特長

*iso*Power 内蔵の絶縁型 DC/DC コンバータ
- 3.15 V～5.25 V のレギュレーション出力
- 出力電力: 最大 150 mW
- 高い同相モード過渡電圧耐性: 25 kV/µs 以上

*i*Coupler 統合 I²C デジタル・アイソレータを内蔵
- 双方向 I²C 通信
- 3.0 V～5.5 V の電源レベル/ロジック・レベル
- オープン・ドレイン・インターフェース
- ホット・スワップ・アプリケーションに最適
- 30 mA の電流シンク能力
- 最大周波数: 1000 kHz

沿面距離 5.3 mm の 20 ピン SSOP パッケージを採用
高い動作温度: 105°C
安全性規制の認定
- UL 認定(申請中)
  - 2,500 V rms、1 分間の UL 1577 規格に準拠
- CSA Component Acceptance Notice 5A(申請中)
- VDE 適合性認定(申請中)
- DIN V VDE V 0884-10 (VDE V 0884-10): 2006-12
  - V_{IORM} = 560 V_{peak}

アプリケーション

絶縁型 I²C、SMBus、または PMBus インターフェース
マルチレベル I²C インターフェース
交換局スイッチング
通信装置とデータ通信装置
-48 V 分散型電源システム
−48 V 電源モジュール
ネットワーキング
ディスク・アレイ

概要

ADM3260[1] は、*i*Coupler®および *iso*Power® チップ・スケール・トランス技術を採用したホットスワップ可能なデジタルおよび電源アイソレータです。完全な絶縁型 I²C インターフェースをサポートする 2 チャンネルの非ラッチ型双方向通信チャンネルを持ち、最大 150 mW の絶縁型電源変換をサポートする絶縁型 DC/DC コンバータを内蔵しています。

*i*Coupler は、チップ・スケール・トランス技術であり、フォトカプラと比較して機能、性能、サイズ、消費電力の利点があります。単独のフォトカプラと組み合わせて使用するためには I²C 信号を送信信号と受信信号に分離する必要がありますが、この双方向 I²C チャンネルを使うとこの分離が不要になります。

機能ブロック図

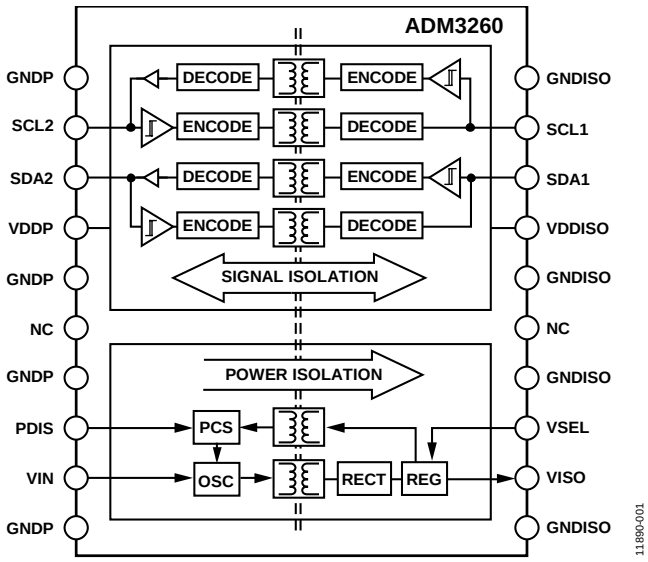


図 1.

表 1.絶縁型コンバータの電源レベル

Input Voltage (V)	Output Voltage (V)	Output Power (mW)
5.0	5.0	150
5.0	3.3	150
3.3	3.3	66

アナログ・デバイセズの *iso*Power 技術を採用したこの内蔵絶縁型 DC/DC コンバータは、最大 150 mW の出力電力で 3.15 V～5.25 V の安定化絶縁型電圧を供給します (図 1 参照)。

ADM3260 を使用すると、*i*Coupler および *iso*Power チャンネル、I²C トランシーバが半導体回路上に集積されているため、絶縁型 I²C インターフェース全体が実現可能になり、小型な電源コンバータを実現することができます。ADM3260 は 20 ピン SSOP パッケージを採用し、−40°C～+105°C の温度範囲で動作します。

*iso*Power では、トランスを介して電力を転送するために、高周波スイッチング素子を使っています。プリント回路ボード(PCB)のレイアウトでは、ノイズ放出規格を満たすように特別な注意が必要です。ボード・レイアウトの推奨事項については、AN-0971 アプリケーション・ノートを参照してください。

[1] 米国特許 5,952,849; 6,873,065; 7,075,329 で保護されています。その他の特許は申請中です。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

Rev. 0

©2013 Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ株式会社
本　　社／〒105-6891　東京都港区海岸 1-16-1　ニューピア竹芝サウスタワービル
電話 03（5402）8200
大阪営業所／〒532-0003　大阪府大阪市淀川区宮原 3-5-36　新大阪トラストタワー
電話 06（6350）6868

目次

特長 1
アプリケーション 1
機能ブロック図 1
概要 1
改訂履歴 2
仕様 3
電気的特性—5 V 1 次入力電源/5 V 2 次絶縁型電源 3
電気的特性—5 V 1 次入力電源/3.3 V 2 次絶縁型電源 3
電気的特性—3.3 V 1 次入力電源/3.3 V 2 次絶縁型電源 4
DC/DC コンバータ特性 4
デジタル・アイソレータの DC 仕様 5
デジタル・アイソレータの AC 仕様 5
パッケージ特性 6
各種規制の認定 7
絶縁および安全性関連の仕様 7
DIN V VDE V 0884-10 (VDE V 0884-10)絶縁特性 8
推奨動作条件 9
絶対最大定格 10
ESD の注意 10
VISO 電圧の真理値表 10
ピン配置およびピン機能説明 11
代表的な性能特性 12
テスト条件 14
アプリケーション情報 15
機能説明 15
デジタル・アイソレータの起動 16
代表的なアプリケーション図 16
PCB レイアウト 16
熱解析 17
EMI の注意事項 17
絶縁寿命 17
アプリケーション例 18
外形寸法 19
オーダー・ガイド 19

改訂履歴

12/13—Revision 0: Initial Version

仕様

電気的特性—5 V 1 次入力電源/5 V 2 次絶縁型電源

すべての typ 規定値は、T_A = 25°C、VIN = VISO = 5 V、VSEL 抵抗回路 R_{BOTTOM} = 10 kΩ、R_{TOP} = 30.9 kΩ での値です。特に指定がない限り、最大/最小規定値は全推奨動作範囲 4.5 V ≤ VIN、VISO ≤ 5.5 V、−40°C ≤ T_A ≤ +105°C に適用されます。特に指定がない限り、スイッチング規定値は、C_L = 15 pF と CMOS 信号レベルでテストされます。

表 2.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
DC-TO-DC CONVERTER SUPPLY						
Setpoint	V_{ISO}		5		V	I_{ISO} = 15 mA, R_{BOTTOM} = 10 kΩ, R_{TOP} = 30.9 kΩ
Thermal Coefficient	$V_{ISO (TC)}$		−44		µV/°C	
Line Regulation	$V_{ISO (LINE)}$		20		mV/V	I_{ISO} = 15 mA, VIN = 4.5 V to 5.5 V
Load Regulation	$V_{ISO (LOAD)}$		1.3	3	%	I_{ISO} = 3 mA to 27 mA
Output Ripple	$V_{ISO (RIP)}$		75		mV p-p	20 MHz bandwidth, C_{OUTPUT_BYPASS} = 0.1 µF‖10 µF, I_{ISO} = 27 mA
Output Noise	$V_{ISO (NOISE)}$		200		mV p-p	C_{OUTPUT_BYPASS} = 0.1 µF‖10 µF, I_{ISO} = 27 mA
Switching Frequency	f_{OSC}		125		MHz	
Pulse-Width Modulation Frequency	f_{PWM}		600		kHz	
Output Current	$I_{ISO (MAX)}$	30			mA	VISO > 4.5 V
Efficiency at $I_{ISO (MAX)}$			29		%	I_{ISO} = 27 mA
I_{VIN}, No V_{ISO} Load	$I_{VIN (Q)}$		6.8	12	mA	
I_{VIN}, Full V_{ISO} Load	$I_{VIN (MAX)}$		104		mA	
Thermal Shutdown						
Shutdown Temperature	$T_{SHUTDOWN}$		154		°C	
Thermal Hysteresis	T_{HYST}		10		°C	

電気的特性—5 V 1 次入力電源/3.3 V 2 次絶縁型電源

すべての typ 規定値は、T_A = 25°C、VIN = 5 V、 VISO = 3.3 V、VSEL 抵抗回路 R_{BOTTOM} = 10 kΩ、R_{TOP} = 16.9 kΩ での値です。特に指定がない限り、最大/最小規定値は全推奨動作範囲 4.5 V ≤ VIN ≤ 5.5 V、3 V ≤ VISO ≤ 3.6 V、および−40°C ≤ T_A ≤ +105°C に適用されます。特に指定がない限り、スイッチング規定値は、C_L = 15 pF と CMOS 信号レベルでテストされます。

表 3.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
DC-TO-DC CONVERTER SUPPLY						
Setpoint	V_{ISO}		3.3		V	I_{ISO} = 15 mA, R_{BOTTOM} = 10 kΩ, R_{TOP} = 16.9 kΩ
Thermal Coefficient	$V_{ISO (TC)}$		−26		µV/°C	
Line Regulation	$V_{ISO (LINE)}$		20		mV/V	I_{ISO} = 15 mA, VIN = 4.5 V to 5.5 V
Load Regulation	$V_{ISO (LOAD)}$		1.3	3	%	I_{ISO} = 3 mA to 27 mA
Output Ripple	$V_{ISO (RIP)}$		50		mV p-p	20 MHz bandwidth, C_{OUTPUT_BYPASS} = 0.1 µF‖10 µF, I_{ISO} = 27 mA
Output Noise	$V_{ISO (NOISE)}$		130		mV p-p	C_{OUTPUT_BYPASS} = 0.1 µF‖10 µF, I_{ISO} = 27 mA
Switching Frequency	f_{OSC}		125		MHz	
Pulse-Width Modulation Frequency	f_{PWM}		600		kHz	
Output Current	$I_{ISO (MAX)}$	30			mA	3 V < VISO< 3.6 V
Efficiency at $I_{ISO (MAX)}$			24		%	I_{ISO} = 27 mA
I_{VIN}, No V_{ISO} Load	$I_{VIN (Q)}$		3.2	8	mA	
I_{VIN}, Full V_{ISO} Load	$I_{VIN (MAX)}$		85		mA	
Thermal Shutdown						
Shutdown Temperature	$T_{SHUTDOWN}$		154		°C	
Thermal Hysteresis	T_{HYST}		10		°C	

電気的特性—3.3 V 1 次入力電源/3.3 V 2 次絶縁型電源

すべての typ 規定値は、T_A = 25°C、VIN = VISO = 3.3 V、VSEL 抵抗回路 R_{BOTTOM} = 10 kΩ、R_{TOP} = 16.9 kΩ での値です。特に指定がない限り、最大/最小規定値は全推奨動作範囲 3.0 V ≤ VIN、VISO ≤ 3.6 V、−40°C ≤ T_A ≤ +105°C に適用されます。特に指定がない限り、スイッチング規定値は、C_L = 15 pF と CMOS 信号レベルでテストされます。

表 4.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
DC-TO-DC CONVERTER SUPPLY						
Setpoint	V_{ISO}		3.3		V	I_{ISO} = 10 mA, R_{BOTTOM} = 10 kΩ, R_{TOP} = 16.9 kΩ
Thermal Coefficient	$V_{ISO (TC)}$		−26		µV/°C	I_{ISO} = 20 mA
Line Regulation	$V_{ISO (LINE)}$		20		mV/V	I_{ISO} = 10 mA, VIN = 3.0 V to 3.6 V
Load Regulation	$V_{ISO (LOAD)}$		1.3	3	%	I_{ISO} = 2 mA to 18 mA
Output Ripple	$V_{ISO (RIP)}$		50		mV p-p	20 MHz bandwidth, C_{OUTPUT_BYPASS} = 0.1 µF‖10 µF, I_{ISO} = 18 mA
Output Noise	$V_{ISO (NOISE)}$		130		mV p-p	C_{OUTPUT_BYPASS} = 0.1 µF‖10 µF, I_{ISO} = 18 mA
Switching Frequency	f_{OSC}		125		MHz	
Pulse-Width Modulation Frequency	f_{PWM}		600		kHz	
Output Current	$I_{ISO (MAX)}$	20			mA	3.6 V > V_{ISO} > 3 V
Efficiency at $I_{ISO (MAX)}$			27		%	I_{ISO} = 18 mA
I_{VIN}, No V_{ISO} Load	$I_{VIN (Q)}$		3.3	10.5	mA	
I_{VIN}, Full V_{ISO} Load	$I_{VIN (MAX)}$		77		mA	
Thermal Shutdown						
Shutdown Temperature	$T_{SHUTDOWN}$		154		°C	
Thermal Hysteresis	T_{HYST}		10		°C	

DC/DC コンバータ特性

すべての typ 規定値は T_A = 25°C での値です。特に指定がない限り、最小/最大規定値は推奨動作範囲全体に適用されます。特に指定がない限り、スイッチング規定値は、C_L = 15 pF と CMOS 信号レベルでテストされます。

表 5.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
UNDERVOLTAGE LOCKOUT						VIN, V_{ISO} supply
Positive Going Threshold	V_{UV+}		2.7		V	
Negative Going Threshold	$V_{UV−}$		2.4		V	
PDIS PIN						
Input Threshold						
Logic High	V_{IH}	0.7 VIN			V	
Logic Low	V_{IL}			0.3 VIN	V	
Input Current	I_{PDIS}	−10	+0.01	+10	µA	0 V ≤ V_{PDIS} ≤ VIN

デジタル・アイソレータの DC 仕様

特に指定がない限り、すべての最小/最大仕様は推奨動作範囲に適用。特に指定がない限り、すべてのtyp規定値は、T_A = 25°C、VDDISO = 3.3 Vまたは5 V、VDDP = 3.3 Vまたは5 Vでの値です。すべての電圧はそれぞれのグラウンドを基準とします。

表 6.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
I^2C SIGNAL ISOLATION BLOCK						
Input Supply Current						
Side 1 (5 V)	I_{DDISO1}		2.8	5.0	mA	VDDISO = 5 V
Side 2 (5 V)	I_{DDP1}		2.7	5.0	mA	VDDP = 5 V
Side 1 (3.3 V)	I_{DDISO2}		1.9	3.0	mA	VDDISO = 3.3 V
Side 2 (3.3 V)	I_{DDP2}		1.7	3.0	mA	VDDP = 3.3 V
LEAKAGE CURRENTS	I_{SDA1}, I_{SDA2}, I_{SCL1}, I_{SCL2}		0.01	10	µA	V_{SDA1} = VDDISO, V_{SDA2} = VDDP, V_{SCL1} = VDDISO, V_{SCL2} = VDDP
SIDE 1 LOGIC LEVELS						
Logic Input Threshold[1]	V_{SDA1T}, V_{SCL1T}	500		700	mV	
Logic Low Output Voltages	V_{SDA1OL}, V_{SCL1OL}	600		900	mV	I_{SDA1} = I_{SCL1} = 3.0 mA
		600		850	mV	I_{SDA1} = I_{SCL1} = 0.5 mA
Input/Output Logic Low Level Difference[2]	ΔV_{SDA1}, ΔV_{SCL1}	50			mV	
SIDE 2 LOGIC LEVELS						
Input Voltage						
Logic Low	V_{SDA2IL}, V_{SCL2IL}			0.3 VDDP	V	
Logic High	V_{SDA2IH}, V_{SCL2IH}	0.7 VDDP			V	
Output Voltage						
Logic Low	V_{SDA2OL}, V_{SCL2OL}			400	mV	I_{SDA2} = I_{SCL2} = 30 mA

[1] V_{IL} < 0.5 V、V_{IH} > 0.7 V。

[2] $\Delta V_{SDA1} = V_{SDA1OL} - V_{SDA1T}$, $\Delta V_{SCL1} = V_{SCL1OL} - V_{SCL1T}$。 これは、与えられたデバイス内での出力ロジック・ロー・レベルと入力ロジック・スレッショールドとの最小差。これにより、このデバイスが接続されているバスをラッチアップさせないことが保証されます。

デジタル・アイソレータの AC 仕様

特に指定がない限り、すべての最小/最大仕様は推奨動作範囲に適用。特に指定がない限り、すべてのtyp規定値は、T_A = 25°C、VDDISO = 3.3 Vまたは5 V、VDDP = 3.3 Vまたは5 Vでの値です。図17を参照してください。すべての電圧はそれぞれのグラウンドを基準とします。

表 7.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
MAXIMUM FREQUENCY		1000			kHz	
OUTPUT FALL TIME						
5 V Operation						4.5 V ≤ VDDISO, VDDP ≤ 5.5 V, C_{L1} = 40 pF, R1 = 1.6 kΩ, C_{L2} = 400 pF, R2 = 180 Ω
Side 1 Output (0.9 VDDISO to 0.9 V)	t_{f1}	13	26	120	ns	
Side 2 Output (0.9 VDDP to 0.1 VDDP)	t_{f2}	32	52	120	ns	
3 V Operation						3.0 V ≤ VDDISO, VDDP ≤ 3.6 V, C_{L1} = 40 pF, R1 = 1.0 kΩ, C_{L2} = 400 pF, R2 = 120 Ω
Side 1 Output (0.9 VDDISO to 0.9 V)	t_{f1}	13	32	120	ns	
Side 2 Output (0.9 VDDP to 0.1 VDDP)	t_{f2}	32	61	120	ns	
PROPAGATION DELAY						
5 V Operation						4.5 ≤ VDDISO, VDDP ≤ 5.5 V, C_{L1} = C_{L2} = 0 pF, R1 = 1.6 kΩ, R2 = 180 Ω
Side 1 to Side 2						
Rising Edge[1]	t_{PLH12}		95	130	ns	
Falling Edge[2]	t_{PHL12}		162	275	ns	

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
Side 2 to Side 1						
Rising Edge[3]	t_{PLH21}		31	70	ns	
Falling Edge[4]	t_{PHL21}		85	155	ns	
3 V Operation						3.0 V ≤ VDDISO, VDDP ≤ 3.6 V, C_{L1} = C_{L2} = 0 pF, R1 = 1.0 kΩ, R2 = 120 Ω
Side 1 to Side 2						
Rising Edge[1]	t_{PLH12}		82	125	ns	
Falling Edge[2]	t_{PHL12}		196	340	ns	
Side 2 to Side 1						
Rising Edge[3]	t_{PLH21}		32	75	ns	
Falling Edge[4]	t_{PHL21}		110	210	ns	
PULSE WIDTH DISTORTION						
5 V Operation						4.5 V ≤ VDDISO, VDDP ≤ 5.5 V, C_{L1} = C_{L2} = 0 pF, R1 = 1.6 kΩ, R2 = 180 Ω
Side 1 to Side 2, $\lvert t_{PLH12} - t_{PHL12} \rvert$	PWD_{12}		67	145	ns	
Side 2 to Side 1, $\lvert t_{PLH21} - t_{PHL21} \rvert$	PWD_{21}		54	85	ns	
3 V Operation						3.0 V ≤ VDDISO, VDDP ≤ 3.6 V, C_{L1} = C_{L2} = 0 pF, R1 = 1.0 kΩ, R2 = 120 Ω
Side 1 to Side 2, $\lvert t_{PLH12} - t_{PHL12} \rvert$	PWD_{12}		114	215	ns	
Side 2 to Side 1, $\lvert t_{PLH21} - t_{PHL21} \rvert$	PWD_{21}		77	135	ns	
COMMON-MODE TRANSIENT IMMUNITY[5]	$\lvert CM_H \rvert$, $\lvert CM_L \rvert$	25	35		kV/µs	

1 t_{PLH12} 伝搬遅延は、サイド 1 入力ロジック・スレッショールドから 0.7 VDDP の出力値までで測定。

2 t_{PHL12} 伝搬遅延は、サイド 1 入力ロジック・スレッショールドから 0.4 V の出力値までで測定。

3 t_{PLH21} 伝搬遅延は、サイド 2 入力ロジック・スレッショールドから 0.7 VDDISO の出力値までで測定。

4 t_{PHL21} 伝搬遅延は、サイド 2 入力ロジック・スレッショールドから 0.9 V の出力値までで測定。

5 $\lvert CM_H \rvert$は、V_O > 0.8 VDDP を維持している間に維持できる同相モード電圧の最大スルーレートです。 $\lvert CM_L \rvert$は V_O < 0.8 V を維持している間に維持できる同相モード電圧の最大スルーレートです。同相モード電圧スルーレートは、同相モード電圧の立上がりと立下がりの両エッジに適用されます。 過渡電圧振幅は、同相モードの平衡が失われる範囲を表します。

パッケージ特性

表 8.熱特性およびアイソレーション特性

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
Resistance (Input to Output)[1]	R_{I-O}		10^{12}		Ω	
Capacitance (Input to Output)	C_{I-O}		2.2		pF	f = 1 MHz
Input Capacitance[2]	C_I		4.0		pF	
IC Junction-to-Ambient Thermal Resistance	θ_{JA}		50		°C/W	Thermocouple located at center of package underside, test conducted on 4-layer board with thin traces[3]

[1] デバイスは 2 端子デバイスと見なします。 すなわち、ピン 1～ピン 10 を相互に接続し、ピン 11～ピン 20 を相互に接続します。

[2] 入力容量は任意の入力データ・ピンとグラウンド間。

[3] 熱モデルの定義については熱解析のセクションを参照してください。

各種規制の認定

表 9.

UL (Pending)[1]	CSA (Pending)	VDE (Pending)[2]
Recognized Under 1577 Component Recognition Program[1]	Approved under CSA Component Acceptance Notice 5A	Certified according to DIN V VDE V 0884-10 (VDE V 0884-10):2006-12[2]
Single Protection, 2500 V RMS Isolation Voltage	Basic insulation per CSA 60950-1-03 and IEC 60950-1, 400 V rms (565 V peak) maximum working voltage	Reinforced insulation, 560 V peak
File E214100	File 205078	File 2471900-4880-0001

[1] UL1577 に従い、絶縁テスト電圧 3,000 V rms 以上を 1 秒間加えて 各 ADM3260 を確認テストします(リーク電流検出規定値 = 10μA)。

[2] DIN V VDE V 0884-10 に従い、ADM3260 に 1,590 Vpeak 以上の絶縁テスト電圧を 1 秒間加えることによりテストして保証されています(部分放電の検出規定値＝5 pC)。

(*)マーク付のブランドは、DIN V VDE V 0884-10 認定製品を表します。

絶縁および安全性関連の仕様

表 10.安全性に関係する重要寸法と材質

Parameter	Symbol	Value	Unit	Test Conditions/Comments
Rated Dielectric Insulation Voltage		2500	V rms	1-minute duration
Minimum External Air Gap (Clearance)	L(I01)	5.3	mm	Measured from input terminals to output terminals,shortest distance through air
Minimum External Tracking (Creepage)	L(I02)	5.3	mm	Measured from input terminals to output terminals,shortest distance path along body
Minimum Internal Gap (Internal Clearance)		0.017 min	mm	Distance through insulation
Tracking Resistance (Comparative Tracking Index)	CTI	>400	V	DIN IEC 112/VDE 0303, Part 1
Isolation Group		II		Material group (DIN VDE 0110, 1/89, Table 1)

DIN V VDE V 0884-10 (VDE V 0884-10)絶縁特性

このアイソレータは、安全性制限値データ以内での電気的絶縁強化に対してのみ有効です。安全性データの維持は、保護回路を使って確実にする必要があります。パッケージに(*)マークが付いたブランドは、DIN V VDE V 0884-10 認定製品を表します。

表 11.VDE 特性

Description	Test Conditions/Comments	Symbol	Characteristic	Unit
Installation Classification per DIN VDE 0110				
For Rated Mains Voltage ≤ 150 V rms			I to IV	
For Rated Mains Voltage ≤ 300 V rms			I to III	
For Rated Mains Voltage ≤ 400 V rms			I to II	
Climatic Classification			40/105/21	
Pollution Degree per DIN VDE 0110, Table 1			2	
Maximum Working Insulation Voltage		V_{IORM}	560	V peak
Input-to-Output Test Voltage, Method b1	$V_{IORM} \times 1.875 = V_{pd(m)}$, 100% production test, $t_{ini} = t_m = 1$ sec, partial discharge < 5 pC	$V_{pd(m)}$	1050	V peak
Input-to-Output Test Voltage, Method a				
After Environmental Tests Subgroup 1	$V_{IORM} \times 1.5 = V_{pd(m)}$, t_{ini} = 60 sec, t_m = 10 sec, partial discharge < 5 pC	$V_{pd(m)}$	840	V peak
After Input and/or Safety Test Subgroup 2 and Subgroup 3	$V_{IORM} \times 1.2 = V_{pd(m)}$, t_{ini} = 60 sec, t_m = 10 sec, partial discharge < 5 pC	$V_{pd(m)}$	672	V peak
Highest Allowable Overvoltage		V_{IOTM}	3535	V peak
Surge Isolation Voltage	$V_{IOSM(TEST)}$ = 10 kV, 1.2 µs rise time, 50 µs, 50% fall time	V_{IOSM}	4000	V peak
Safety Limiting Values	Maximum value allowed in the event of a failure (see Figure 2)			
Case Temperature		T_S	150	°C
Converter Safety Total Dissipated Power		I_{S1}	2.5	W
VDDP + VDDISO Current		I_{TMAX}	212	mA
Insulation Resistance at T_S for Isolated Converter	V_{IO} = 500 V	R_S	$>10^9$	Ω

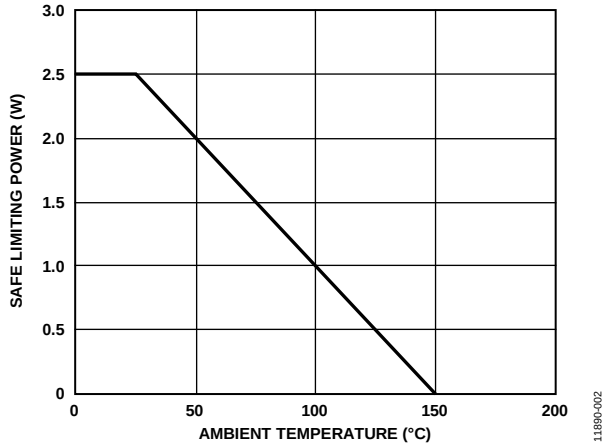


図 2.絶縁型コンバータの温度ディレーティング・カーブ、DIN V VDE V 0884-10 による安全な規定値のケース温度に対する依存性

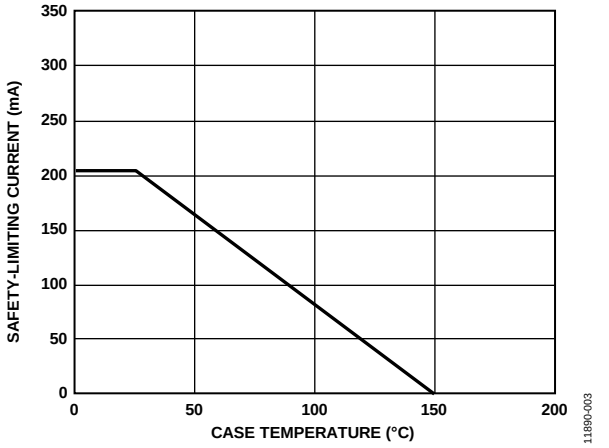


図 3.デジタル・アイソレータの温度ディレーティング・カーブ、DIN V VDE V 0884-10 による安全な規定値のケース温度に対する依存性

推奨動作条件

表 12.

Parameter	Value
OPERATING TEMPERATURE[1]	−40°C to +105°C
ISOLATED CONVERTER	
Supply Voltages[2]	
VIN at VISO Set to Regulate to 3.3 V	3.0 V to 5.5 V
VIN at VISO Set to Regulate to 5 V	4.5 V to 5.5 V
DIGITAL ISOLATOR	
Supply Voltages (VDDISO, VDDP)[3]	3.0 V to 5.5 V
Input/Output Signal Voltage (V_{SDA1}, V_{SCL1}, V_{SDA2}, V_{SCL2})	5.5 V
Capacitive Load	
Side 1 (C_{L1})	40 pF
Side 2 (C_{L2})	400 pF
STATIC OUTPUT LOADING	
Side 1 (I_{SDA1}, I_{SCL1})	0.5 mA to 3 mA
Side 2 (I_{SDA2}, I_{SCL2})	0.5 mA to 30 mA

[1] 105°C での動作には、表 13 に規定するように最大負荷電流の削減が必要です。

[2] 各電圧はそれぞれのグラウンドを基準とします。

[3] すべての電圧はそれぞれのグラウンドを基準とします。

絶対最大定格

特に指定のない限り、T_A = 25 °C。

表 13.

Parameter	Rating
Storage Temperature (T_{ST})	−55°C to +150°C
Ambient Operating Temperature (T_A)	−40°C to +105°C
Supply Voltages (VIN, VISO)[1]	−0.5 V to +7.0 V
Supply Voltages (VDDISO, VDDP)[1]	−0.5 V to +7.0 V
VISO Supply Current[2]	
T_A = −40°C to +105°C	30 mA
Digital Isolator Average Output Current per Pin[3]	
Side 1 (I_{O1})	±18 mA
Side 2 (I_{O2})	±100 mA
Input/Output Voltage	
Side 1 (V_{SDA1}, V_{SCL1})[3]	−0.5 V to VDDISO + 0.5 V
Side 2 (V_{SDA2}, V_{SCL2})[3]	−0.5 V to VDDP + 0.5 V
Input Voltage (PDIS, VSEL)[1, 4]	−0.5 V to VIN + 0.5 V
Common-Mode Transients[5]	−100 kV/µs to +100 kV/µs

[1] すべての電圧はそれぞれのグラウンドを基準とします。

[2] VISO は VISO I/O チャンネルの DC 負荷とダイナミック負荷に電流を供給します。 総合 VISO 電源電流を求めるときは、この電流を含める必要があります。

[3] 種々の温度に対する最大定格電流値については図 3 を参照してください。

[4] V_{CC} は、入力がデバイスの 1 次側または 2 次側のいずれにあるかに応じてそれぞれ VIN または VISO とすることができます。

[5] 絶縁障壁にまたがる同相モード過渡電圧を表します。 絶対最大定格を超える同相モード・トランジェントは、ラッチアップまたは永久故障の原因になります。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

ESD の注意

ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

表 14.50 年の最小寿命をサポートする最大連続動作電圧 [1]

Parameter	Maximum	Unit	Applicable Certification
AC Voltage			
Bipolar Waveform	560	V peak	All certifications, 50-year operation
Unipolar Waveform	560	V peak	
DC Voltage			
|DC Peak Voltage|	560	V peak	

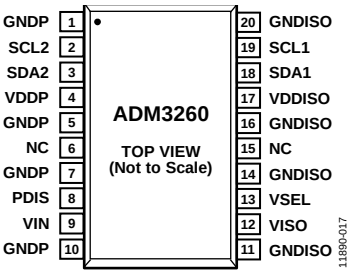
[1] アイソレーション障壁に加わる連続電圧の大きさを意味します。詳細については、絶縁寿命のセクションを参照してください。

VISO 電圧の真理値表

表 15.真理値表(正論理)

VDDP (V)	VSEL Input	PDIS Input	VISO Output (V)	Notes
5	R_{BOTTOM} = 10 kΩ, R_{TOP} = 30.9 kΩ	Low	5	
5	R_{BOTTOM} = 10 kΩ, R_{TOP} = 30.9 kΩ	High	0	
3.3	R_{BOTTOM} = 10 kΩ, R_{TOP} = 16.9 kΩ	Low	3.3	
3.3	R_{BOTTOM} = 10 kΩ, R_{TOP} = 16.9 kΩ	High	0	
5	R_{BOTTOM} = 10 kΩ, R_{TOP} = 16.9 kΩ	Low	3.3	
5	R_{BOTTOM} = 10 kΩ, R_{TOP} = 16.9 kΩ	High	0	
3.3	R_{BOTTOM} = 10 kΩ, R_{TOP} = 30.9 kΩ	Low	5	Configuration not recommended
3.3	R_{BOTTOM} = 10 kΩ, R_{TOP} = 30.9 kΩ	High	0	

ピン配置およびピン機能説明



NOTES
1. NC = NO CONNECT. DO NOT CONNECT TO THIS PIN

図 4.ピン配置

表 16.ピン機能の説明

ピン番号	記号	説明
1, 5, 7 ,10	GNDP	1 次側のグラウンド基準。すべての GNDP ピンを 1 次側グラウンド基準へ接続してください。
2	SCL2	クロック入力/出力、 1 次側。
3	SDA2	データ入力/出力、 1 次側。
4	VDDP	デジタル・アイソレータの 1 次側電源入力、3.0 V～5.5 V。
6, 15	NC	未接続。このピンは接続しないでください。
8	PDIS	電源ディスエーブル。PDIS を VIN に接続すると、電源は低消費電力のスタンバイ・モードになります。PDIS を GNDISO に接続すると、電源コンバータがアクティブになります。
9	VIN	*iso*Power コンバータの 1 次側電源入力、3.0 V～5.5 V。
11, 14, 16, 20	GNDISO	絶縁側のグラウンド基準。すべての GNDISO ピンを絶縁型グラウンド基準に接続してください。
12	VISO	デジタル・アイソレータ絶縁側電源および外部負荷に対する 2 次側電源電圧出力。出力電圧は 3.15 V～5.25 V で調整可能。
13	VSEL	出力電圧の設定。VISO と GNDISO の間に熱的に一致する抵抗回路を接続して、出力電圧を分圧して 1.25 V リファレンス電圧に一致させてください。VISO 電圧は VIN の上側 20%または下側 75%まで設定することができますが、許容出力電圧範囲を超えることはできません。
17	VDDISO	デジタル・アイソレータ絶縁側電源入力、3.0 V～5.5 V。
18	SDA1	データ入力/出力、絶縁側。
19	SCL1	クロック入力/出力、絶縁側。

代表的な性能特性

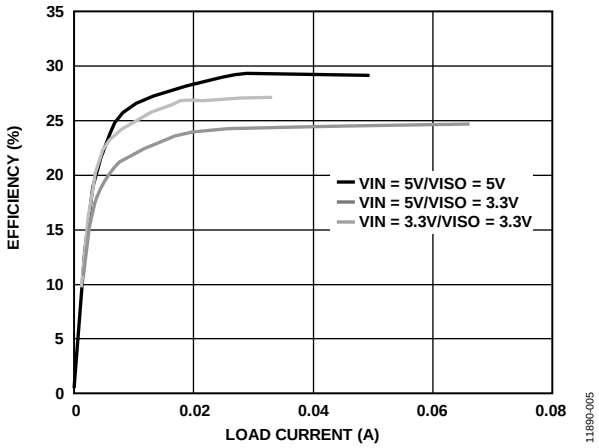


図 5.5 V/5 V、5 V/3.3 V、3.3 V/3.3 V での電源効率

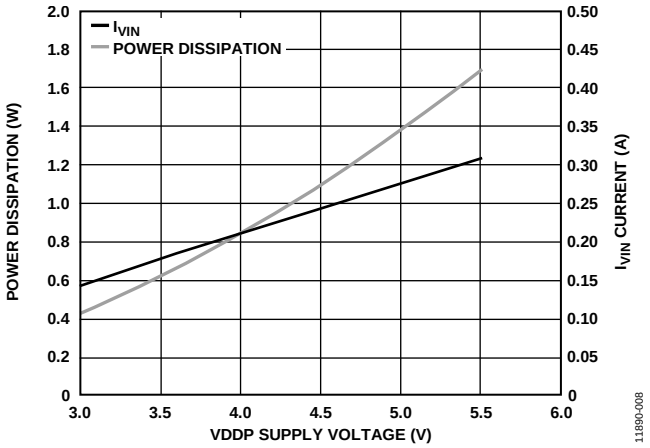


図 8.VDDP 電源電圧対消費電力および I_{VIN} 電流

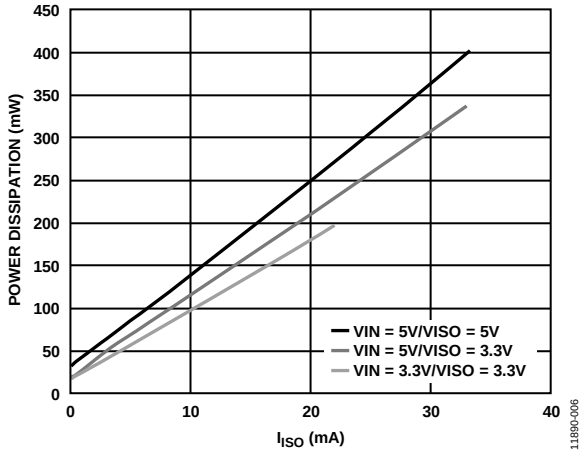


図 6.I_{ISO} 対総合消費電力

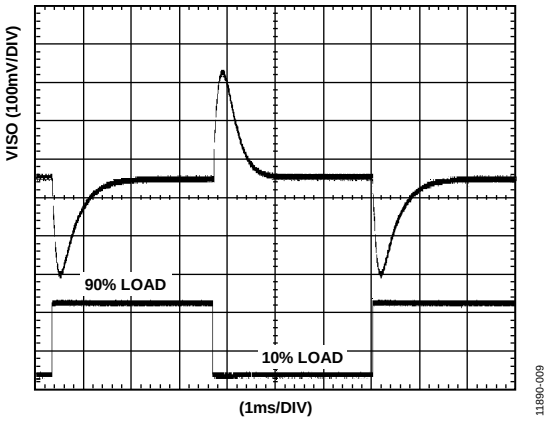


図 9.VISO 過渡負荷応答 5 V 出力、10%→90% の負荷ステップ

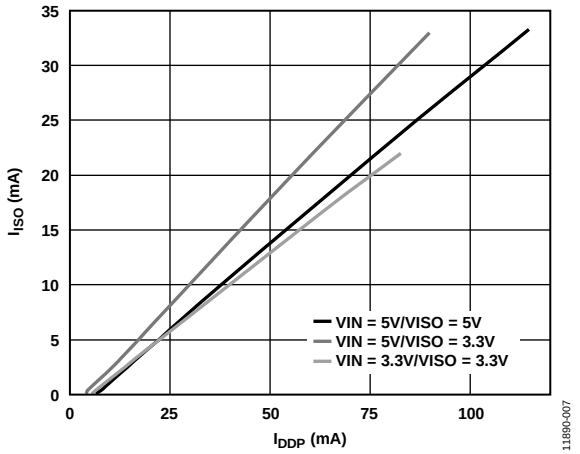


図 7.5 V/5 V、5 V/3.3 V、3.3 V/3.3 V での
外部負荷の関数としての絶縁型出力電源電流 I_{ISO}

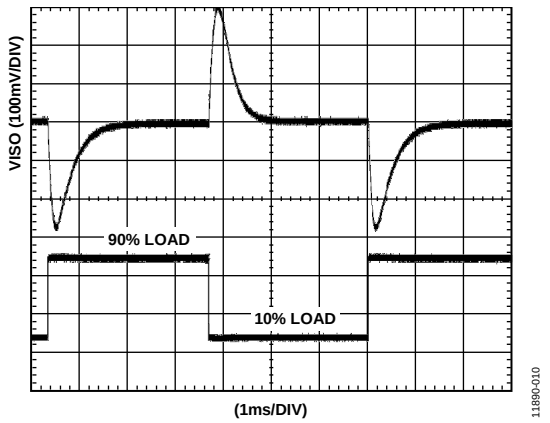


図 10.VISO 過渡負荷応答
3.3 V 入力、3.3 V 出力、10%→90% の負荷ステップ

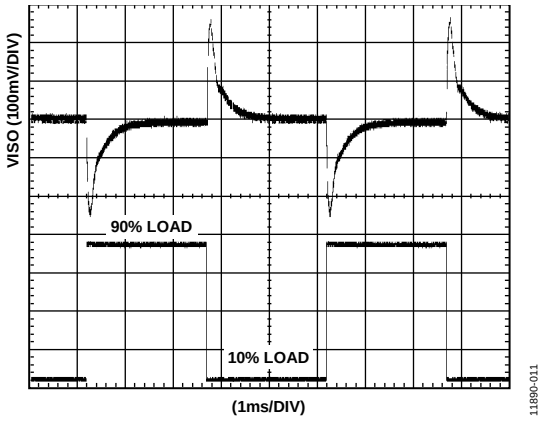


図 11.VISO 過渡負荷応答
5 V 入力、3.3 V 出力、10%→90% の負荷ステップ

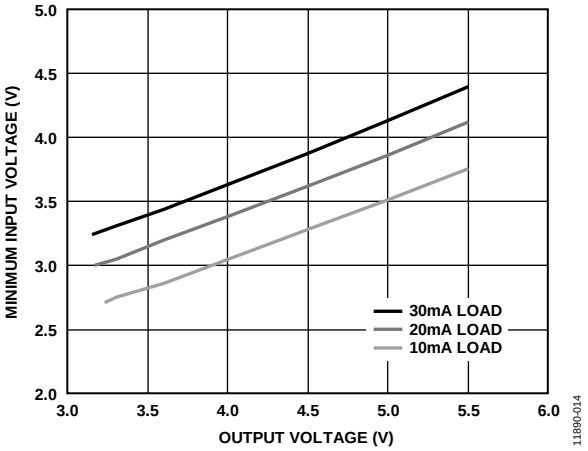


図 14.PWM デューティ・ファクタ 80%以上を維持する負荷条件での出力電圧と所要入力電圧との関係

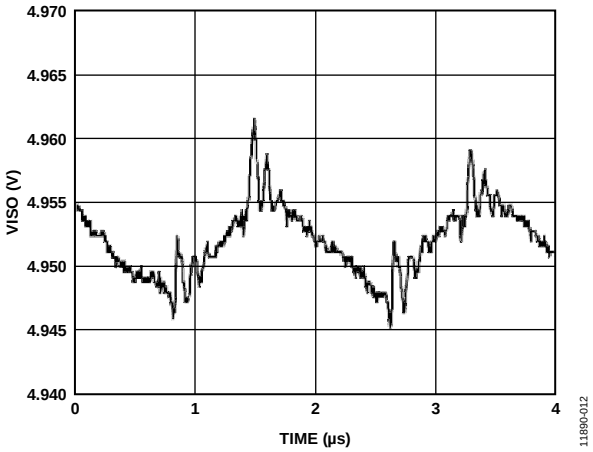


図 12.90% 負荷での VISO = 5 V 出力電圧リップル

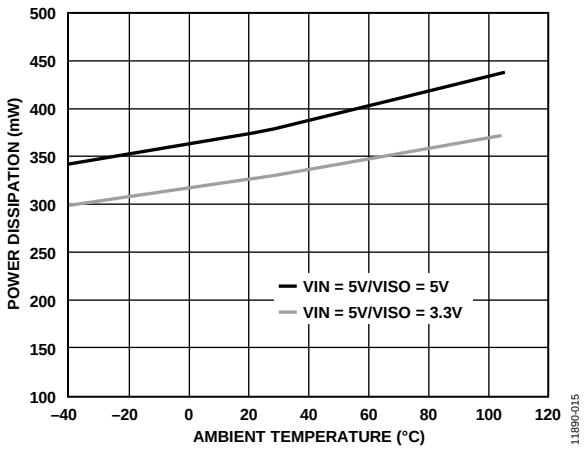


図 15.周囲温度対消費電力、30 mA 負荷

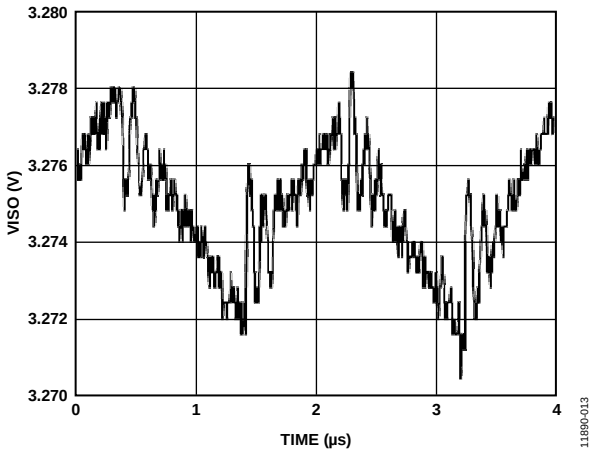


図 13.90% 負荷での VISO = 3.3 V 出力電圧リップル

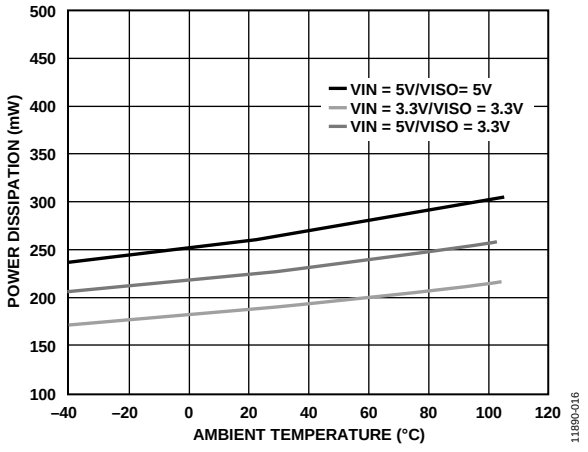


図 16.周囲温度対消費電力、20 mA 負荷

テスト条件

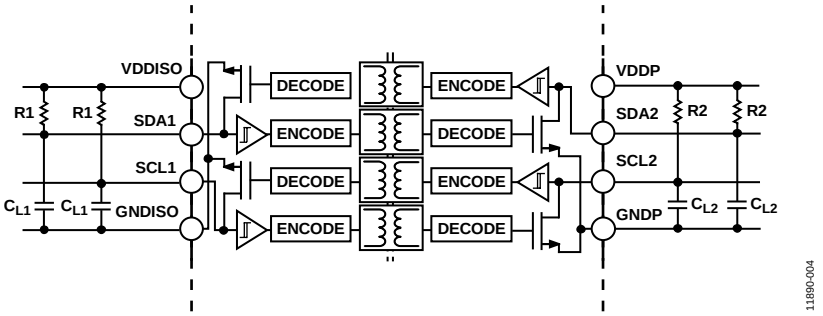


図 17.タイミング・テスト図

アプリケーション情報

機能説明

ADM3260 内蔵のデジタル・アイソレータ・ブロックは、両側にある双方向 I^2C 信号にインターフェースします。I^2C インターフェースは、デバイス内部で 2 つの単方向チャンネルに分割されます。各々の単方向チャンネルは専用の *i*Coupler アイソレーション・チャンネルを使って互いに反対向きの通信を行います。一方のチャンネル (図 17 に示す各チャンネル対の下側のチャンネル)がサイド 1 の I^2C ピン(SCL1 または SDA1)の電圧状態を検出して、その状態を対応するサイド 2 の I^2C ピン(SCL2 または SDA2)へ送信します。

サイド 1 (絶縁側)とサイド 2 (1 次側) の I^2C ピンは、I^2C バスへインターフェースし、3.0 V～5.5 V の範囲で動作します。いずれかの側にロー・レベルが入力されると、反対側ピンが十分ロー・レベルにプルダウンされて、バス上にある他の I^2C デバイスのロジック・ロー・スレッショールド条件を満たすようになります。I^2C バスの競合を回避するため、SDA1 または SCL1 にロー・スレッショールドを入力して、同ピンでの出力ロー信号より少なくとも 50 mV 低くなるようにしてください。これにより、サイド 1 での出力ロジック・ローがサイド 2 へ戻されて I^2C バスがプルダウンされてしまうのが防止されます。

サイド 2 のロジック・レベル/スレッショールドは標準の I^2C 値であるため、サイド 2 側ピンでバスに接続されている複数の ADM3260 デバイスは、互いに交信でき、さらに他の I^2C 互換デバイスとも交信できます。I^2C 互換性と I^2C 準拠は区別されます。I^2C 互換性とは、部品のロジック・レベルは必ずしも I^2C 仕様の条件を満たす必要はないが、部品は I^2C 準拠デバイスと交信できることを意味します。I^2C 準拠とは、部品のロジック・レベルが I^2C 仕様の条件を満たすことを意味します。

ただし、サイド 1 ピンの出力レベル/入力スレッショールドが変更されているため、ADM3260 のこちら側は I^2C 規格に準拠するデバイスとのみ交信することができます。言い換えると、ADM3260 のサイド 2 は I^2C に準拠していますが、サイド 1 は I^2C と互換性を維持しているだけです。

出力ロジックのロー・レベルは、VDDISO 電圧と VDDP 電圧からは独立しています。サイド 1 の入力ロジックのロー・スレッショールドも、VDDISO から独立しています。ただし、サイド 2 の入力ロジックのロー・スレッショールドは、 0.3 VDDP であり I^2C の条件を満たします。サイド 1 ピンとサイド 2 ピンはオープン・コレクタ出力であり、そのハイ・レベルはそれぞれの電源電圧に接続されたプルアップ抵抗を使って設定されています。

ADM3260 の DC/DC コンバータ・セクションは、現代の電源デザインで広く採用されている原理に基づいて動作します。これは、絶縁型パルス幅変調 (PWM) 帰還を持つスプリット・コントローラ・アーキテクチャになっています。VIN 電源は、チップ・スケールの中空トランスへ流れる電流をスイッチする発振回路に電源を供給します。2 次側に転送される電力は、整流され、さらに外付け分圧器による設定に応じて 3.15 V～5.25 V の値にレギュレーションされます(式 1 参照)。2 次側 (VISO) のコントローラは、専用 *i*Coupler データ・チャンネルを使って 1 次側 (VIN)へ送られる PWM 制御信号を発生することにより出力を安定化します。

PWM では発振器回路を変調して、2 次側へ送られる電源を制御します。帰還の使用により、非常に高い電力と効率が可能になっています。

$$VISO = 1.23 \times \frac{R_{TOP} + R_{BOTTOM}}{R_{BOTTOM}} (\mathrm{V}) \quad (1)$$

ここで、R_{BOTTOM} は VSEL と GNDISO の間の抵抗。
R_{TOP} は、VSEL と VISO の間の抵抗。

出力電圧は連続的に調整可能であるため、動作状態は無限にあります。このデータシートでは仕様のセクションに示す 3 つの動作状態について説明します。入力電圧と出力電圧の他の多くの組み合わせが可能です。図 14 に、サポートしている室温での電圧組み合わせを示します。図 14 は、固定の VISO 負荷を使用し、PWM が 80% デューティ・サイクルになるまで入力電圧を下げて取得したものです。各カーブは、この条件での動作に必要な最小入力電圧を表します。例えば、5 V で 30 mA の出力電流が必要な場合、VIN での最小入力電圧は 4.25 V となります。図 14 に、VIN = 3.3 V 入力と VISO = 5 V の構成が推奨されない理由も示します。出力電流 10 mA の場合でも、PWM は 80% 以下のデューティ・ファクタを維持できないため、負荷または温度の変動をサポートする余裕がありません。

一般に、ADM3260 の DC/DC コンバータ・セクションの消費電力は室温と最大温度の間で約 17%大きくなるため、20%の PWM マージンで温度変動をカバーします。

この絶縁型コンバータは、1 次側と 2 次側の I/O ピン、および VIN 電源入力にヒステリシスを持つ低電圧ロックアウト (UVLO)機能を内蔵しています。この機能により、ノイズの多い入力電源または低速パワーオン・ランプ・レートによりコンバータが発振しないようになっています。

デジタル・アイソレータの起動

デジタル・アイソータ・ブロックの VDDISO 電源と VDDP 電源は、信号チャンネルが一定の条件を満たすまで動作しないようにする低電圧ロックアウト機能を持っています。この機能により、パワーアップ/パワーダウン時に偶発的に入力ロジック・ロー信号が I^2C バスをプルダウンしてしまうのを防止します。

信号チャンネルをイネーブルするときは、次の 2 つの基準を満たす必要があります。

- 両電源が 2.5 V 以上である。
- 両電源が 2.0 V の内部起動スレッショールドを超えてから少なくとも 40 µs 経過する必要があります。

両電源が両条件を満たすまで、ADM3260のデジタル・アイソータ・ブロック出力をハイ・レベルにプルアップして、バスを乱さないようにします。

図 18 と図 19 に、高速と低速の入力電源スルーレートに対する電源条件を示します。

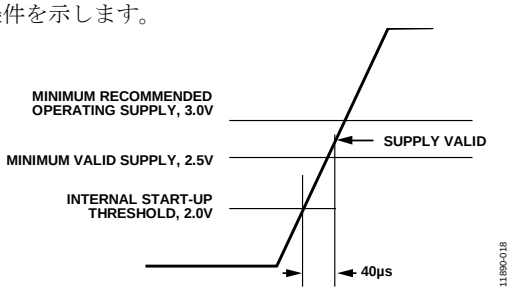


図 18.デジタル・アイソレータの起動条件、
電源スルーレート > 12.5 V/ms

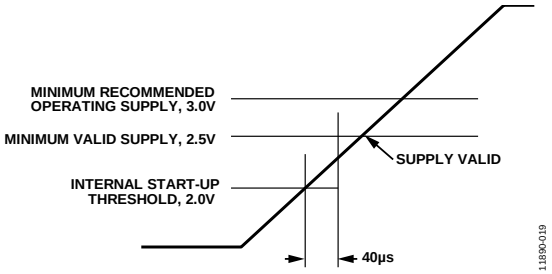


図 19.デジタル・アイソレータの起動条件、
電源スルーレート < 12.5 V/ms

代表的なアプリケーション図

図 20 に、サイド 1 とサイド 2 の両バスに必要なプルアップ抵抗を含む代表的なアプリケーション回路を示します。0.01 µF～0.1 µF のバイパス・コンデンサが、VDDP と GNDP の間、および VDDISO と GNDISO の間に必要です。

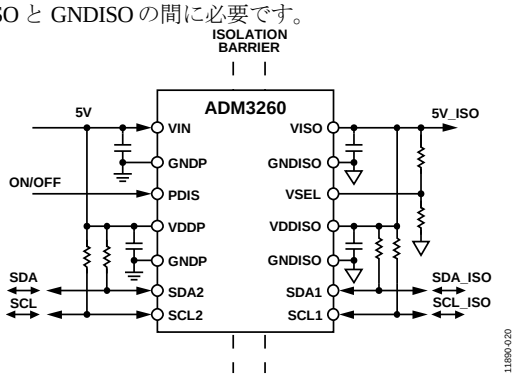


図 20. ADM3260 を使用した代表的
な 絶縁型 I^2C インターフェース

PCB レイアウト

0.15 W の *iso*Power 内蔵 DC/DC コンバータ電源を低 ESR のコンデンサを使用してチップ・パッドの近くでバイパスする必要があります。*iso*Power 入力には、電源を効果的にバイパスし、出力電圧を設定し、コア電圧レギュレータをバイパスするために複数の受動部品が必要です(図 21～図 23 参照)。

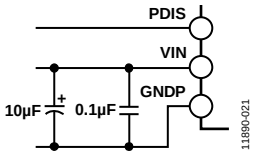


図 21.VIN のバイアス部品とバイパス部品

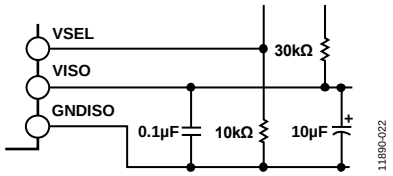


図 22.VISO のバイアス部品とバイパス部品

ADM3260の電源セクションでは、125MHzの発振器を使ってチップ・スケール・トランスを介して効率良く電力を供給しています。バイパス・コンデンサは複数の機能を持つので注意深く選択してください。ノイズの抑圧には、低インダクタンス高周波のコンデンサが必要です。リップル抑圧と適切なレギュレーションには大きな値のバルク・コンデンサが必要です。これらのコンデンサは VIN については VIN ピンと GNDP ピンの間に、 VISO については VISO ピンと GNDISO ピンの間に、それぞれ接続するのが便利です。ノイズとリップルを抑圧するときは、少なくとも 2 個のコンデンサの並列組み合わせが必要です。VINの推奨コンデンサ値は、0.1 µF と 10 µF です。これより小さいコンデンサでは、ESR が小さい必要があります。例えば、NP0または X5R セラミック・コンデンサの使用が推奨されます。 10 mF のバルク容量としては、セラミック・コンデンサも推奨されます。EMI/EMC 制御をさらに強化するときは、並列に10 nF コンデンサを追加接続することができます。

低 ESR コンデンサの両端と入力電源ピンとの間の合計リード長は 2 mm 以下にする必要があります。

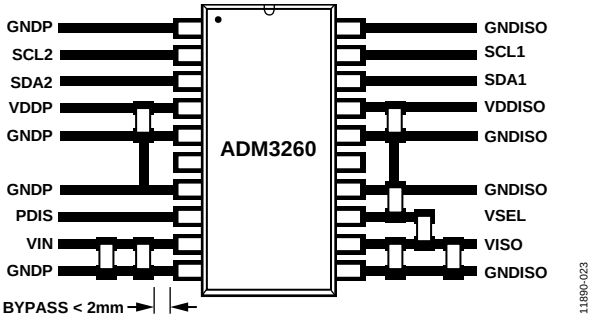


図 23.推奨 PCB レイアウト

大きな同相モード過渡電圧が存在するアプリケーションでは、すべての混入がデバイス側のすべてのピンで等しく生じるようにボード・レイアウトをデザインしてください。この注意を怠ると、ピン間で発生する電位差が表 13 に規定するデバイスの絶対最大定格を超えてしまい、ラッチアップまたは恒久的な損傷が発生することがあります。

熱解析

ADM3260 は、分割されたリード・フレームに取り付けられた 4 個の内部チップ (4 個のチップはパドルに接続)から構成されています。熱解析のため、チップを 1 つのサーマル・ユニットとして扱います。最高ジャンクション温度は、表 8 の θ_{JA} 値を反映します。θ_{JA} 値は、細いパターンを持つ JEDEC 標準 4 層ボード上にデバイスを実装して自然空冷の下で測定します。通常の動作では、ADM3260 はフル負荷で、フル温度範囲で出力電流の低下なしに動作します。

デバイスの消費電力は、スイッチング素子と整流素子の特性に起因して周囲温度とともに変化します。図 15 と図 16 に、2 つの負荷条件と周囲温度の間での総合消費電力の関係を示します。この情報を使つて種々の動作条件でのジャンクション温度を求めると、デバイスで不測のサーマル・シャットダウンが発生しないようにすることができます。

EMI の注意事項

ADM3260 の DC/DC コンバータ・セクションは、小型のトランスを経由して効率良い電力転送を行うため、非常に高い周波数で動作する必要があります。この高周波動作のために高周波電流が発生して回路ボード・グラウンドと電源プレーンに混入して、エッジ放射とダイポール放射が発生します。これらのデバイスを使用するアプリケーションでは接地した筐体の使用が推奨されます。接地した筐体を使用できない場合は、 RF デザイン技術を採用した PCB レイアウトを行う必要があります。ADM3260 の最新の PCB レイアウト推奨事項については、AN-0971 アプリケーション・ノートを参照してください。

絶縁寿命

すべての絶縁構造は、十分長い時間電圧ストレスを受けるとブレークダウンします。絶縁性能の低下率は、絶縁に加えられる電圧波形の特性に依存します。アナログ・デバイセズは、広範囲なセットの評価を実施して ADM3260 の絶縁構造の寿命を測定しています。

定格連続動作電圧より高い電圧レベルを使った加速寿命テストを実施しています。複数の動作条件に対して加速ファクタを定めて、実際の動作電圧での故障までの時間を計算できるようにしています。表 14 に、複数の動作条件での 50 年サービス寿命に対するピーク電圧の一覧を示します。多くのケースで、当局のテストにより認定された動作電圧は 50 年サービス寿命の電圧より高くなっています。記載されたサービス寿命電圧より高い動作電圧で動作させると、早期絶縁故障が発生します。

ADM3260 の絶縁寿命は、アイソレーション障壁に加えられる電圧波形のタイプに依存します。iCoupler 絶縁構造の性能は、波形がバイポーラ AC、ユニポーラ AC、DC のいずれであるかに応じて、異なるレートで低下します。図 24、図 25、図 *26* に、これらのアイソレーション電圧波形を示します。

バイポーラ AC 電圧は最も厳しい環境です。AC バイポーラ条件での 50 年動作寿命から、アナログ・デバイセズが推奨する最大動作電圧が決定されています。

ユニポーラ AC またはユニポーラ DC 電圧の場合、絶縁に加わるストレスは大幅に少なくなります。このために高い動作電圧での動作が可能になり、さらに 50 年のサービス寿命を実現することができます。表 14 に示す動作電圧は、ユニポーラ AC 電圧またはユニポーラ DC 電圧のケースに適合する場合、50 年最小寿命に適用することができます。図 25 または図 26 に適合しない絶縁電圧波形は、バイポーラ AC 波形として扱う必要があり、ピーク電圧は表 14 に示す 50 年寿命電圧値に制限する必要があります。

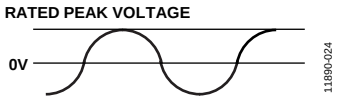


図 24.バイポーラ AC 波形

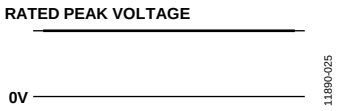
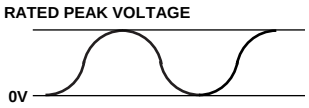


図 25.DC 波形



NOTES
1. THE VOLTAGE IS SHOWN AS SINU SOIDAL FOR ILLUSTRATION PUPOSES ONLY. IT IS MEANT TO REPRESENT ANY VOLTAGE WAVEFORM VARYING BETWEEN 0V AND SOME LIMITING VALUE. THE LIMITING VALUE CAN BE POSITIVE OR NEGATIVE, BUT THE VOLTAGE CANNOT CROSS 0V.

11890-026

図 26.ユニポーラ AC 波形

アプリケーション例

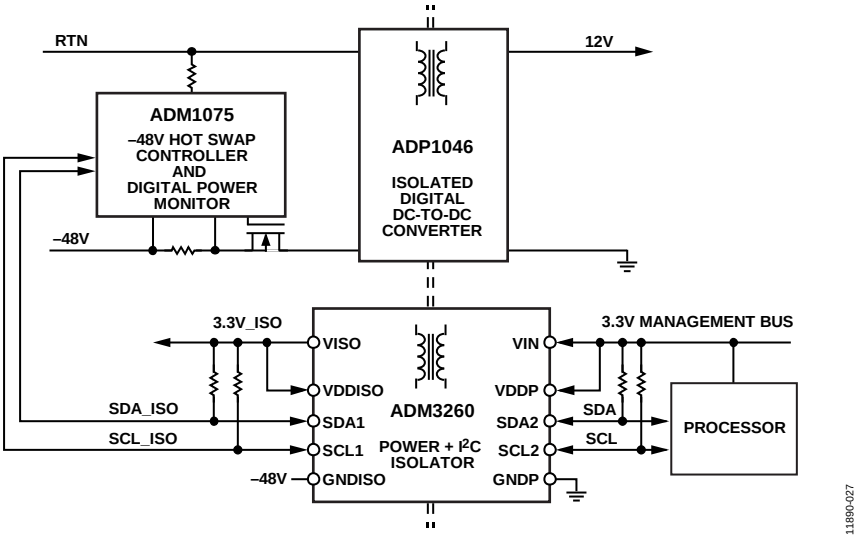


図 27.−48 V 電源のモニタおよび制御に使用される ADM3260

外形寸法

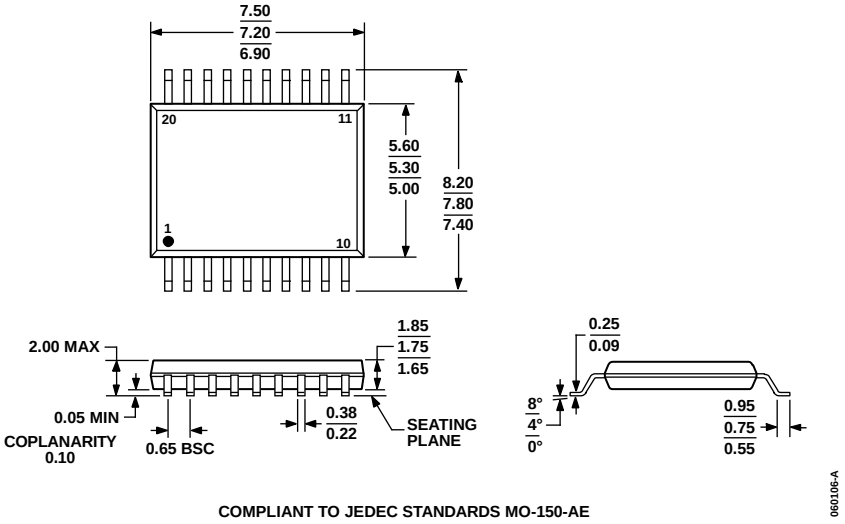


図 28.20 ピン・シュリンク・スモール・アウトライン・パッケージ[SSOP]
(RS-20)
寸法: mm

オーダー・ガイド

Model[1]	Temperature Range	Package Description	Package Option
ADM3260ARSZ	−40°C to +105°C	20-Lead Shrink Small Outline Package [SSOP]	RS-20
EVAL-ADM3260EBZ		Evaluation Board	

[1] Z = RoHS 準拠製品。

I²C は、Philips Semiconductors 社(現在の NXP Semiconductors 社)が制定した通信プロトコルです。