

特長

半二重の絶縁型RS-485トランシーバ
外部トランス用の発振器ドライバを内蔵
PROFIBUS®に準拠
ANSI/TIA/EIA RS-485-A-98とISO 8482:1987 (E)に準拠
データレート: 16Mbps
5V動作または3.3V動作 (V_{DD1})
バス上のノード数: 50
高コモンモード過渡耐圧: 25kV/μs以上
絶縁されたDE OUT ステータス出力
サーマル・シャットダウン保護機能
安全性規格の認定:
UL認定: UL1577に準拠し1分間2500V_{RMS}
VDE適合認定
DIN V VDE V 0884-10 (VDE V 0884-10):2006-12
絶縁を強化、 $V_{IORM}=560V$ (ピーク)
動作温度範囲: $-40\sim+85^{\circ}C$
幅広の16ピンSOICパッケージ

アプリケーション

絶縁型RS-485/RS-422インターフェース
PROFIBUSネットワーク
工業用フィールド・ネットワーク
マルチポイント・データ転送システム

概要

ADM2485差動バス・トランシーバは、マルチポイント・バスの伝送ラインを使用する双方向データ通信向けにデザインされた特殊小型トランス絶縁を内蔵したICです。平衡伝送ライン向けにデザインされた本製品は、ANSI/TIA/EIA RS-485-A-98およびISO 8482:1987(E)に準拠しています。

ADM2485はアナログ・デバイセズのiCoupler®技術を採用し、3チャンネル・アイソレータ、スリーステート差動ライン・ドライバ、差動入力レシーバをシングル・パッケージに組み込んでいます。内蔵の発振器は外部トランスを駆動するための1対の矩形波を出力し、外部トランスに絶縁電源を供給します。デバイスのシステム側は5Vまたは3.3V電源で動作しますが、バス側はシステムから絶縁された5V電源で動作します。

機能ブロック図

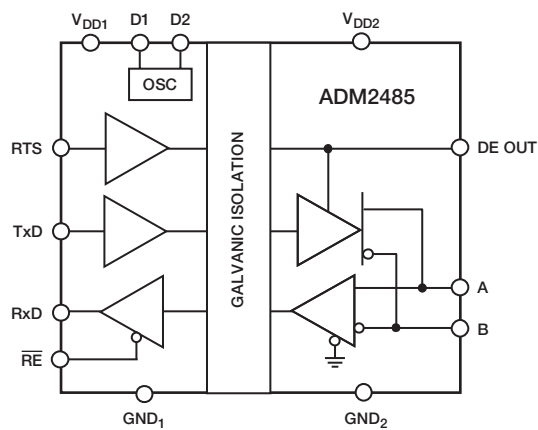


図1

06021-001

ADM2485ドライバは、アクティブ・ハイのイネーブル・ピンを持っています。ドライバの差動出力とレシーバの差動入力は内部で接続され、差動入出力ポートを構成しています (半二重)。この入出力ポートは、ドライバがディスエーブルされたとき、または V_{DD1} または $V_{DD2}=0V$ のとき、バスの負荷を最小にします。また、受信出力を高インピーダンス状態にするアクティブ・ハイのレシーバ・ディスエーブル機能も用意されています。

ADM2485には電流制限機能とサーマル・シャットダウン機能があり、出力の短絡やバス競合時の過度な電力消費からデバイスを保護します。工業用温度範囲で完全仕様規定され、16ピンのワイド幅SOICパッケージを採用しています。

ADM2485

目次

特長	1	代表的な性能特性	10
アプリケーション	1	テスト回路	13
機能ブロック図	1	回路の説明	14
概要	1	電氣的絶縁	14
改訂履歴	2	真理値表	14
仕様	3	サーマル・シャットダウン	14
タイミング仕様	5	レシーバのフェイルセーフ入力	14
パッケージ特性	6	磁界耐性	15
規制の情報	6	アプリケーション情報	16
絶縁および安全に関する仕様	6	PCボードのレイアウト	16
VDE 0884-2絶縁仕様	7	トランス電源	16
絶対最大定格	8	アプリケーション図	16
ESDに関する注意	8	外形寸法	17
ピン配置とピン機能の説明	9	オーダー・ガイド	17

改訂履歴

12/07—Rev. 0 to Rev. A

Updated Format	Universal
Changes to Features Section	1
Changes to Table 4	6
Changes to VDE 0884-2 Insulation Characteristics Section	7
Changes to PCB Section and Figure 34	16
Updated Outline Dimensions	17

1/07—Revision 0: Initial Version

仕様

特に指定のない限り、 $2.7 \leq V_{DD1} \leq 5.5V$ 、 $4.75V \leq V_{DD2} \leq 5.25V$ 、 $T_A = T_{MIN} \sim T_{MAX}$ 。

表1

Parameter	Min	Typ	Max	Unit	Test Conditions/Comments
DRIVER					
Differential Outputs					
Differential Output Voltage, V_{OD}			5	V	$R = \infty$, see Figure 21
	2.1		5	V	$R = 50 \Omega$ (RS-422), see Figure 21
	2.1		5	V	$R = 27 \Omega$ (RS-485), see Figure 21
	2.1		5	V	$VTST = -7V$ to $+12V$, $V_{DD1} \geq 4.75V$, see Figure 22
$\Delta V_{OD} $ for Complementary Output States			0.2	V	$R = 27 \Omega$ or 50Ω , see Figure 21
Common-Mode Output Voltage, V_{OC}			3	V	$R = 27 \Omega$ or 50Ω , see Figure 21
$\Delta V_{OC} $ for Complementary Output States			0.2	V	$R = 27 \Omega$ or 50Ω , see Figure 21
Output Short-Circuit Current, $V_{OUT} = \text{High}$	60		200	mA	$-7V \leq V_{OUT} \leq +12V$
Output Short-Circuit Current, $V_{OUT} = \text{Low}$	60		200	mA	$-7V \leq V_{OUT} \leq +12V$
Bus Enable Output					
Output High Voltage	$V_{DD2} - 0.1$			V	$I_{ODE} = 20 \mu A$
	$V_{DD2} - 0.3$	$V_{DD2} - 0.1$		V	$I_{ODE} = 1.6 \text{ mA}$
	$V_{DD2} - 0.4$	$V_{DD2} - 0.2$		V	$I_{ODE} = 4 \text{ mA}$
Output Low Voltage			0.1	V	$I_{ODE} = -20 \mu A$
		0.1	0.3	V	$I_{ODE} = -1.6 \text{ mA}$
		0.2	0.4	V	$I_{ODE} = -4 \text{ mA}$
Logic Inputs					
Input High Voltage	$0.7 V_{DD1}$			V	TxD, RTS, $\overline{RE}$
Input Low Voltage			$0.25 V_{DD1}$	V	TxD, RTS, $\overline{RE}$
CMOS Logic Input Current (TxD, RTS, $\overline{RE}$)	-10	+0.01	+10	μA	TxD, RTS, $\overline{RE} = V_{DD1}$ or 0 V
RECEIVER					
Differential Inputs					
Differential Input Threshold Voltage, V_{TH}	-200		+200	mV	$-7V \leq V_{CM} \leq +12V$
Input Hysteresis		70		mV	$-7V \leq V_{CM} \leq +12V$
Input Resistance (A, B)	20	30		k Ω	$-7V \leq V_{CM} \leq +12V$
Input Current (A, B)			0.6	mA	$V_{IN} = +12V$
			-0.35	mA	$V_{IN} = -7V$
Rx/D Logic Output					
Output High Voltage	$V_{DD1} - 0.1$			V	$I_{OUT} = +20 \mu A$, $V_A - V_B = +0.2V$
	$V_{DD1} - 0.4$	$V_{DD1} - 0.2$		V	$I_{OUT} = +1.5 \text{ mA}$, $V_A - V_B = +0.2V$
Output Low Voltage			0.1	V	$I_{OUT} = -20 \mu A$, $V_A - V_B = -0.2V$
		0.2	0.4	V	$I_{OUT} = -4 \text{ mA}$, $V_A - V_B = -0.2V$
Output Short-Circuit Current	7		85	mA	$V_{OUT} = \text{GND}$ or V_{CC}
Tristate Output Leakage Current			± 1	μA	$0.4V \leq V_{OUT} \leq 2.4V$
TRANSFORMER DRIVER					
Oscillator Frequency	400	500	600	kHz	$V_{DD1} = 5.5V$
	230	330	430	kHz	$V_{DD1} = 3.3V$
Switch-On Resistance		0.5	1.5	Ω	
Start-Up Voltage		2.2	2.5	V	

ADM2485

Parameter	Min	Typ	Max	Unit	Test Conditions/Comments
POWER SUPPLY CURRENT					
Logic Side			2.5	mA	RTS = 0 V, $V_{DD1} = 5.5$ V
		2.3		mA	2.5 Mbps, $V_{DD1} = 5.5$ V, see Figure 23
		5.0	6.5	mA	16 Mbps, $V_{DD1} = 5.5$ V, see Figure 23
		1.26		mA	RTS = 0 V, $V_{DD1} = 3.3$ V
		1.5		mA	2.5 Mbps, $V_{DD1} = 3.3$ V, see Figure 23
		2.9		mA	16 Mbps, $V_{DD1} = 3.3$ V, see Figure 23
Bus Side		1.7	2.5	mA	RTS = 0 V
		49.0		mA	2.5 Mbps, RTS = V_{DD1} , see Figure 23 for load conditions
		55.0	75.0	mA	16 Mbps, RTS = V_{DD1} , see Figure 23 for load conditions
COMMON-MODE TRANSIENT IMMUNITY ¹	25			kV/ μ s	Transient magnitude = 800 V, $V_{CM} = 1$ kV
HIGH FREQUENCY COMMON-MODE NOISE IMMUNITY		100		mV	$V_{HF} = +5$ V, -2 V < $V_{TEST2} < +7$ V, 1 MHz < $f_{TEST} < 50$ MHz, see Figure 24

¹ CMは、仕様準拠動作を維持しているときのコモンモード電圧の最大スルーレートです。 V_{CM} は、システム側とバス側との間のコモンモードの電位差です。過渡電圧振幅は、コモンモードの平衡が失われる範囲を表します。コモンモード電圧スルーレートは、立上がりおよび立下がりの両コモンモード電圧エッジに適用されます。

タイミング仕様

特に指定のない限り、 $2.7 \leq V_{DD1} \leq 5.5V$ 、 $4.75V \leq V_{DD2} \leq 5.25V$ 、 $T_A = T_{MIN} \sim T_{MAX}$

表2

Parameter	Min	Typ	Max	Unit	Test Conditions/Comments
DRIVER					
Maximum Data Rate	16			Mbps	
Propagation Delay Input-to-Output t_{PLH} , t_{PHL}	25	45	55	ns	$R_{LDIFF} = 54 \Omega$, $C_{L1} = C_{L2} = 100 \text{ pF}$, see Figure 25
RTS-to-DE OUT Propagation Delay	20	35	55	ns	See Figure 26
Driver Output-to-Output, t_{SKEW}		2	5	ns	$R_{LDIFF} = 54 \Omega$, $C_{L1} = C_{L2} = 100 \text{ pF}$, see Figure 2 and Figure 25
Rise/Fall Time, t_R , t_F		5	15	ns	$R_{LDIFF} = 54 \Omega$, $C_{L1} = C_{L2} = 100 \text{ pF}$, see Figure 2 and Figure 25
Enable Time		43	53	ns	See Figure 4 and Figure 27
Disable Time		43	55	ns	See Figure 4 and Figure 27
Enable Skew, $ t_{AZH} - t_{BZL} $, $ t_{AZL} - t_{BZH} $		1	3	ns	See Figure 4 and Figure 27
Disable Skew, $ t_{AZH} - t_{BZL} $, $ t_{AZL} - t_{BZH} $		2	5	ns	See Figure 4 and Figure 27
RECEIVER					
Propagation Delay, t_{PLH} , t_{PHL}	25	45	55	ns	$C_L = 15 \text{ pF}$, see Figure 3 and Figure 28
Differential Skew, t_{SKEW}			5	ns	$C_L = 15 \text{ pF}$, see Figure 3 and Figure 28
Enable Time		3	13	ns	$R_L = 1 \text{ k}\Omega$, $C_L = 15 \text{ pF}$, see Figure 5 and Figure 29
Disable Time		3	13	ns	$R_L = 1 \text{ k}\Omega$, $C_L = 15 \text{ pF}$, see Figure 5 and Figure 29

タイミング図

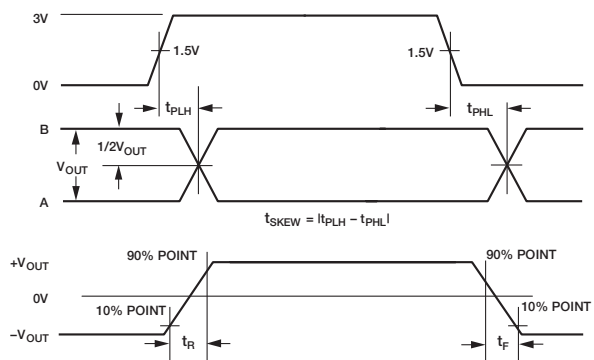


図2. ドライバの伝搬遅延、立上がり／立下がり

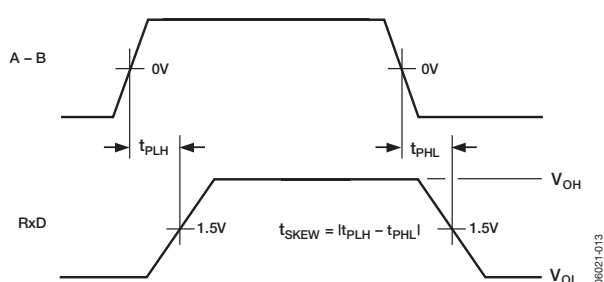


図3. レシーバの伝搬遅延

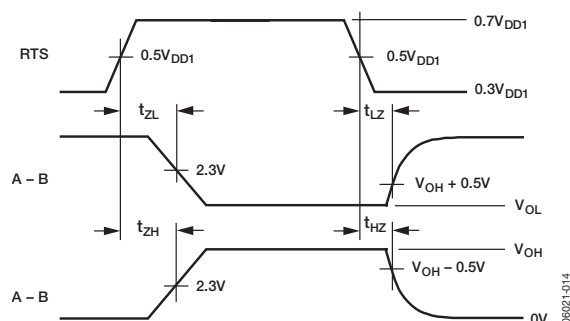


図4. ドライバのイネーブル／ディスエーブル・タイミング

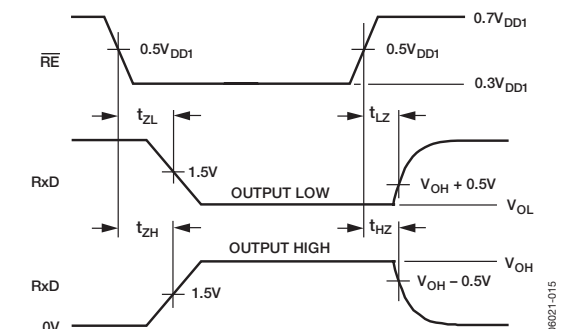


図5. レシーバのイネーブル／ディスエーブル・タイミング

ADM2485

パッケージ特性

表3

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions
Resistance (Input-to-Output) ¹	R _{I-O}		10 ¹²		Ω	f = 1 MHz
Capacitance (Input-to-Output) ¹	C _{I-O}		3		pF	
Input Capacitance ²	C _I		4		pF	
Input IC Junction-to-Case Thermal Resistance	θ _{JCI}		33		°C/W	Thermocouple located at center of package underside
Output IC Junction-to-Case Thermal Resistance	θ _{JCO}		28		°C/W	Thermocouple located at center of package underside

¹ デバイスは2端子デバイスと見なします。ピン1～8を相互接続し、ピン9～16を相互接続します。

² 入力容量は、任意の入力データ・ピンとグラウンド間の容量です。

規制の情報

表4. ADM2485の認定

Organization	Approval Type	Notes
UL	Recognized under the Component Recognition Program of Underwriters Laboratories, Inc.	In accordance with UL 1577, each ADM2485 is proof tested by applying an insulation test voltage ≥ 3000 V rms for 1 second (current leakage detection limit = 5 μA).
VDE	Certified according to DIN V VDE V 0884-10 (VDE V 0884-10): 2006-12	In accordance with DIN V VDE V 0884-10, each ADM2485 is proof tested by applying an insulation test voltage ≥ 1050 V peak for 1 second (partial discharge detection limit = 5 pC).

絶縁および安全に関する仕様

表5

Parameter	Symbol	Value	Unit	Conditions
Rated Dielectric Insulation Voltage		2500	V rms	1-minute duration
Minimum External Air Gap (External Clearance)	L(I01)	5.15 min	mm	Measured from input terminals to output terminals, shortest distance through air
Minimum External Tracking (Creepage)	L(I02)	5.5 min	mm	Measured from input terminals to output terminals, shortest distance along body
Minimum Internal Gap (Internal Clearance)		0.017 min	mm	Insulation distance through insulation
Tracking Resistance (Comparative Tracking Index)	CTI	>175	V	DIN IEC 112/VDE 0303-1
Isolation Group		IIIa		Material Group (DIN VDE 0110: 1989-01, Table 1)

VDE 0884-2絶縁仕様

このアイソレータは、安全規定データ範囲内でのみ基本電気アイソレーションに適合します。保護回路を使用して、安全データを維持する必要があります。

パッケージ上のアスタリスク*は、DIN V VDE V 0884-10認定済みを表します。

表6

Description	Symbol	Characteristic	Unit
Installation Classification per DIN VDE 0110 for Rated Mains Voltage ≤ 150 V rms ≤ 300 V rms ≤ 400 V rms		I to IV I to III I to II	
Climatic Classification		40/85/21	
Pollution Degree (DIN VDE 0110: 1989-01, Table 1)		2	
Maximum Working Insulation Voltage	V_{IORM}	560	V peak
Input-to-Output Test Voltage Method B1: $V_{IORM} \times 1.875 = V_{PR}$, 100% Production Tested, $t_m = 1$ sec, Partial Discharge < 5 pC Method A (After Environmental Tests, Subgroup 1): $V_{IORM} \times 1.6 = V_{PR}$, $t_m = 60$ sec, Partial Discharge < 5 pC Method A (After Input and/or Safety Test, Subgroup 2/3): $V_{IORM} \times 1.2 = V_{PR}$, $t_m = 60$ sec, Partial Discharge < 5 pC	V_{PR}	1050 896 672	V peak V peak V peak
Highest Allowable Overvoltage ¹	V_{TR}	4000	V peak
Safety-Limiting Values ² Case Temperature Input Current Output Current	T_S $I_{S, INPUT}$ $I_{S, OUTPUT}$	150 265 335	°C mA mA
Insulation Resistance at T_S ³	R_S	>109	Ω

¹ 過渡過電圧、 $t_{TR}=10$ sec

² 安全規定値は故障時に許容される最大値です。サーマル・デレーティング・カーブについては図14参照。

³ $V_{IO} = 500$ V

絶対最大定格

特に指定のない限り、 $T_A=25^{\circ}\text{C}$ 。すべての電圧は、それぞれのグラウンドを基準とします。

表7

Parameter	Rating
V_{DD1}	−0.5 V to +6 V
V_{DD2}	−0.5 V to +6 V
Digital Input Voltage (RTS, RE, TxD)	−0.5 V to $V_{DD1} + 0.5$ V
Digital Output Voltage	
RxD	−0.5 V to $V_{DD1} + 0.5$ V
DE OUT	−0.5 V to $V_{DD2} + 0.5$ V
D1, D2	13 V
Driver Output/Receiver Input Voltage	−9 V to +14 V
Operating Temperature Range	−40°C to +85°C
Storage Temperature Range	−55°C to +150°C
Average Output Current per Pin	−35 mA to +35 mA
θ_{JA} Thermal Impedance	73°C/W
Lead Temperature	
Soldering (10 sec)	300°C
Vapor Phase (60 sec)	215°C
Infrared (15 sec)	220°C

左記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

ESDに関する注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検出されないまま放電することがあります。本製品は当社独自の特許技術であるESD保護回路を内蔵してはいますが、デバイスで高エネルギーの静電放電が発生した場合、損傷を生じる可能性があります。性能劣化や機能低下を防止するため、ESDに対して適切な予防措置をとることが推奨されます。

ピン配置とピン機能の説明

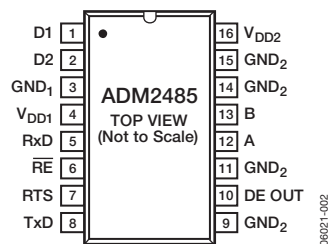


図6. ピン配置

表8. ピン機能の説明

ピン番号	記号	機能
1	D1	トランス・ドライバ端子1
2	D2	トランス・ドライバ端子2
3	GND ₁	グラウンド（システム側）
4	V _{DD1}	電源（システム側）：3.3Vまたは5V。GND ₁ にデカップリング・コンデンサを接続します。コンデンサ値は、0.01μF～0.1μFの値とします。
5	RxD	レシーバの出力データ。イネーブルの場合、RxDは(A-B) > 200mVのときハイレベル、(A-B) < -200mVのときローレベルになります。レシーバがディスエーブルのとき、すなわちREがハイレベルに駆動されたとき、出力はスリーステート状態になります。
6	RE	レシーバのイネーブル入力。アクティブ・ロー入力。この入力をローレベルにするとレシーバがイネーブルされ、ハイレベルにするとレシーバがディスエーブルされます。
7	RTS	ドライバのイネーブル入力。この入力をハイレベルにするとドライバがイネーブルされ、ローレベルにするとドライバがディスエーブルされます。
8	TxD	ドライバ入力。ドライバから送信されるデータはこのピンに入力されます。
9, 11, 14, 15	GND ₂	グラウンド（バス側）
10	DE OUT	ドライバ・イネーブル・ステータス出力
12	A	非反転ドライバ出力／レシーバ入力。ドライバがディスエーブルのとき、またはV _{DD1} かV _{DD2} がパワーダウンのとき、ピンAは高インピーダンス状態になり、バスの過負荷を回避します。
13	B	反転ドライバ出力／レシーバ入力。ドライバがディスエーブルのとき、またはV _{DD1} かV _{DD2} がパワーダウンのとき、ピンBは高インピーダンス状態になって、バスの過負荷を回避します。
16	V _{DD2}	電源（バス側）：5V絶縁電源。GND ₂ にデカップリング・コンデンサを接続します。コンデンサ値は、0.01μF～0.1μFの値とします。

代表的な性能特性

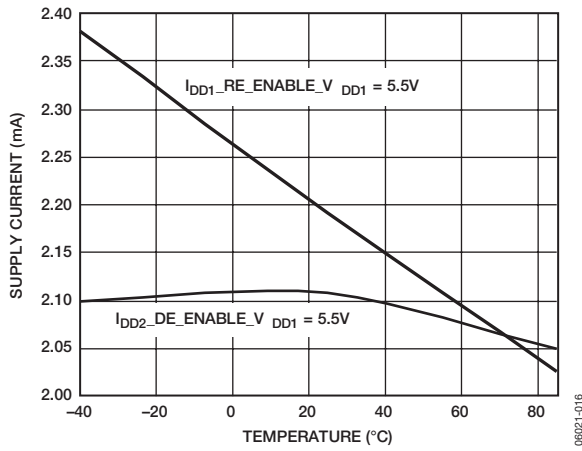


図7. 無負荷時電源電流の温度特性

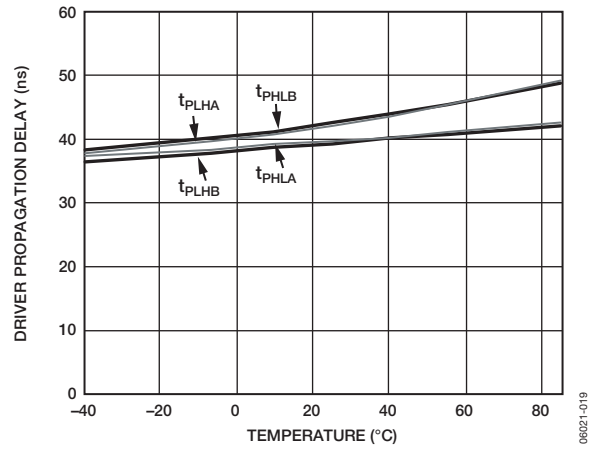


図10. ドライバ伝播遅延の温度特性

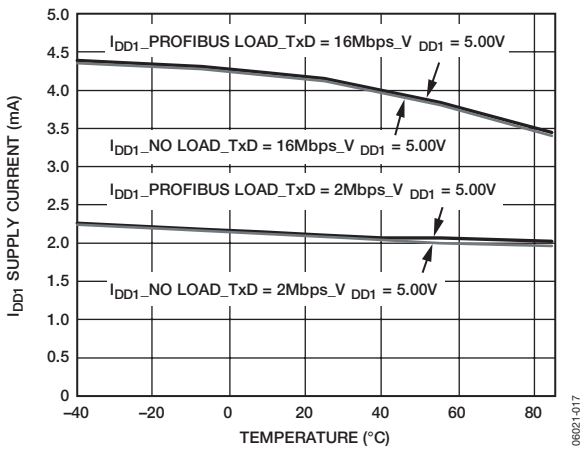


図8. システム側電源電流 ($I_{DD1}=1\text{mA}$) の温度特性

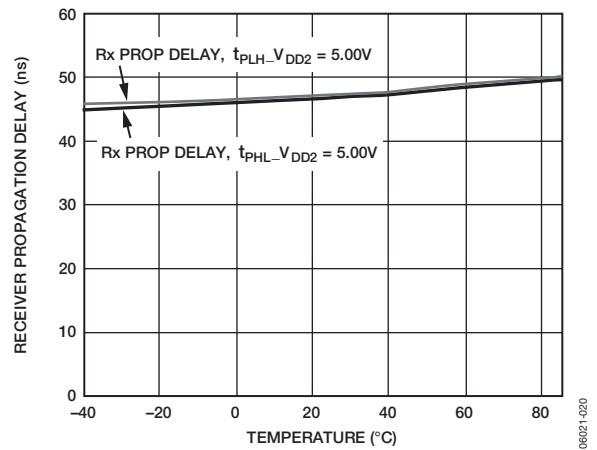


図11. レシーバ伝播遅延の温度特性

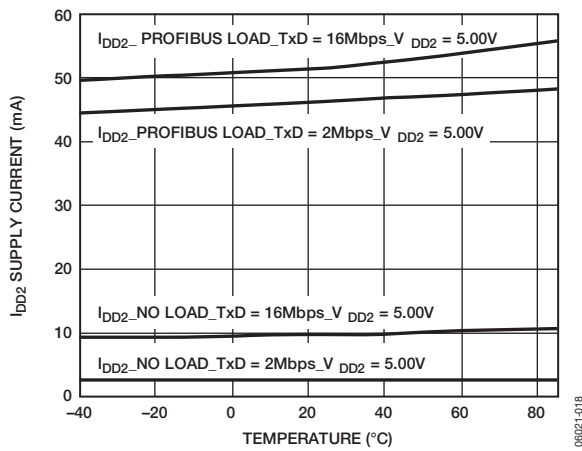


図9. バス側電源電流 ($I_{DD2}=2\text{mA}$) の温度特性

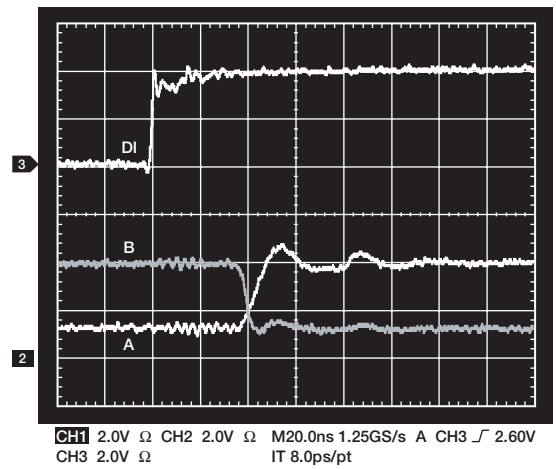


図12. ドライバ/レシーバ伝播遅延、ローレベルからハイレベル ($R_{LDIFF}=54\Omega$, $C_{L1}=C_{L2}=100\text{pF}$)

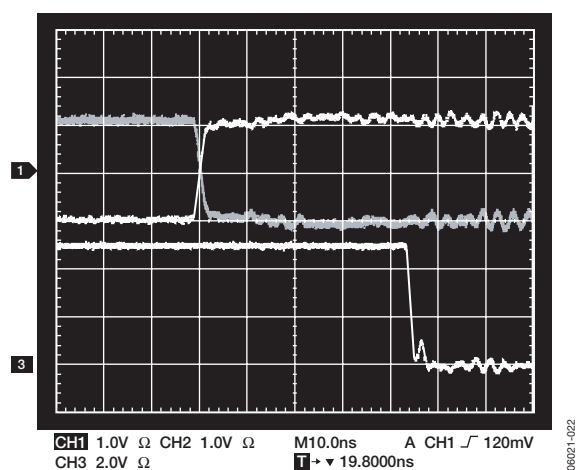


図13. ドライバ/レシーバ伝播遅延、ハイレベルからローレベル ($R_{LDIFF}=54\Omega$, $C_{L1}=C_{L2}=100pF$)

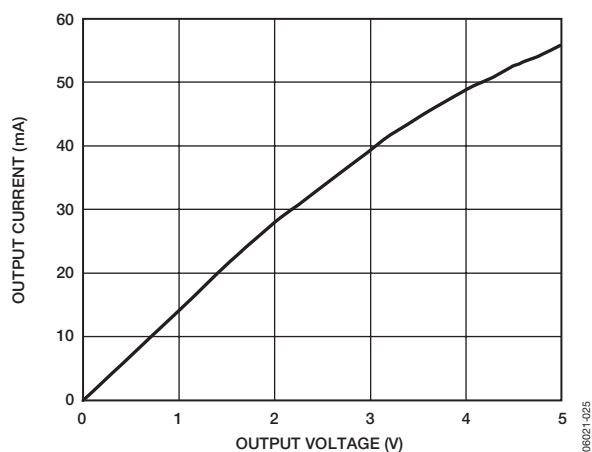


図16. レシーバ・ローレベル出力電圧 対 出力電流

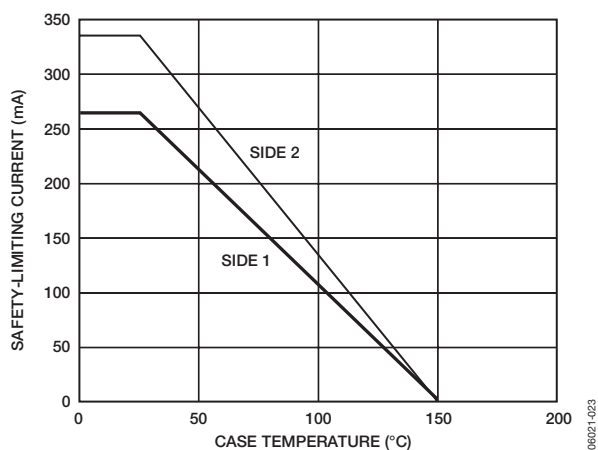


図14. 熱軽減曲線、VDE 0884-2準拠の安全性限界電流のケース温度依存性

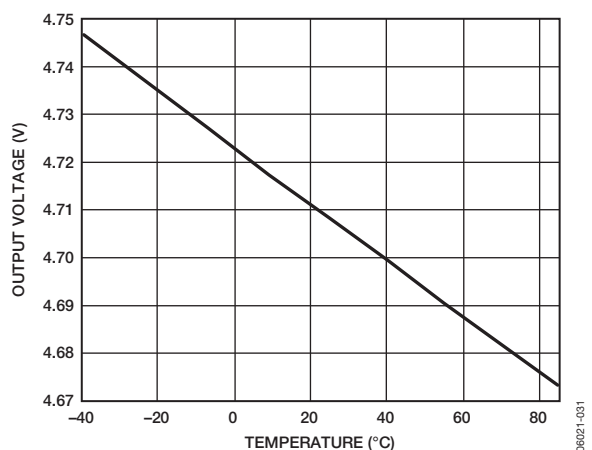


図17. レシーバ・ハイレベル出力電圧の温度特性 ($I_{DD2}=-4mA$)

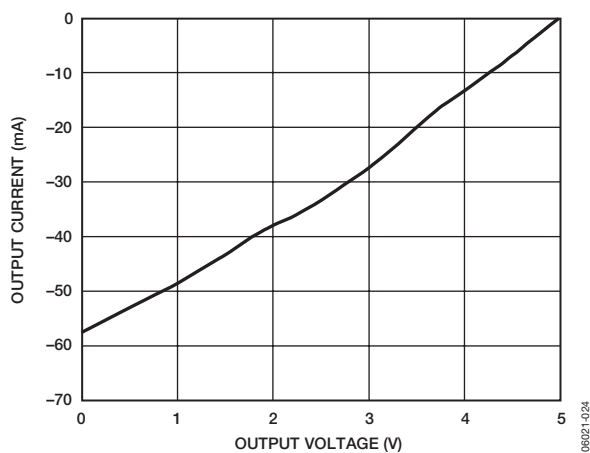


図15. レシーバ・ハイレベル出力電圧 対 出力電流

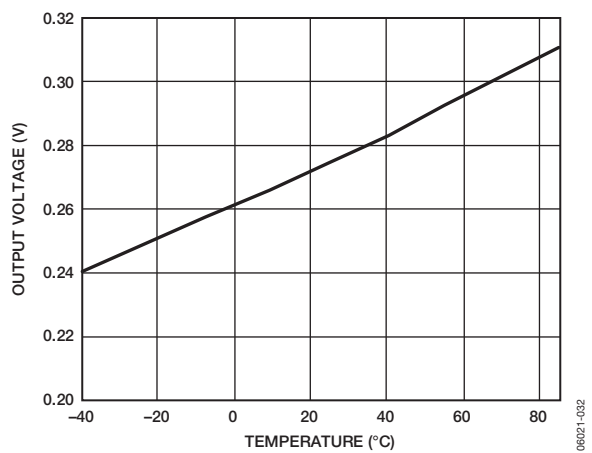


図18. レシーバ・ローレベル出力電圧の温度特性 ($I_{DD2}=-4mA$)

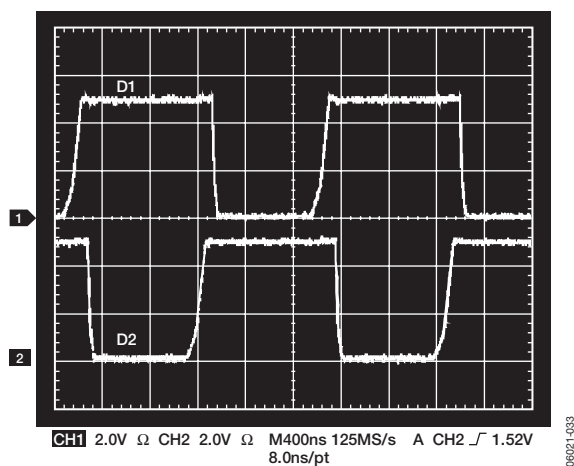


図19. スイッチング波形 (D1およびD2の V_{DD1} に対する50Ωのプルアップ抵抗)

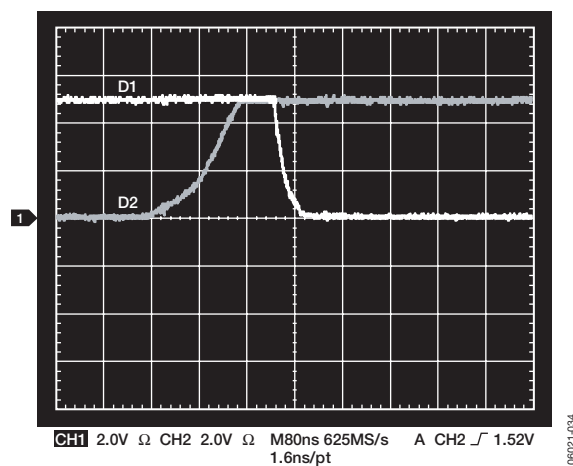


図20. スイッチング波形 (ブレイク・ビフォア・メイク、D1およびD2の V_{DD1} に対する50Ωのプルアップ抵抗)

テスト回路

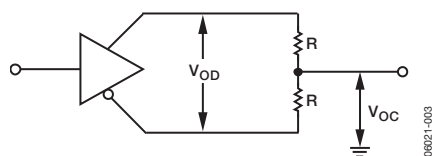


図21. ドライバ電圧測定

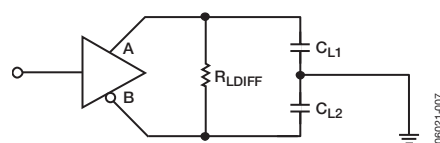


図25. ドライバ伝播遅延

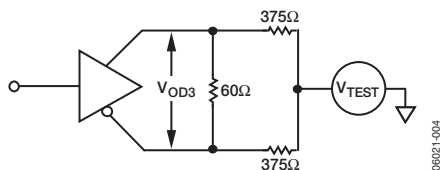


図22. ドライバ電圧測定

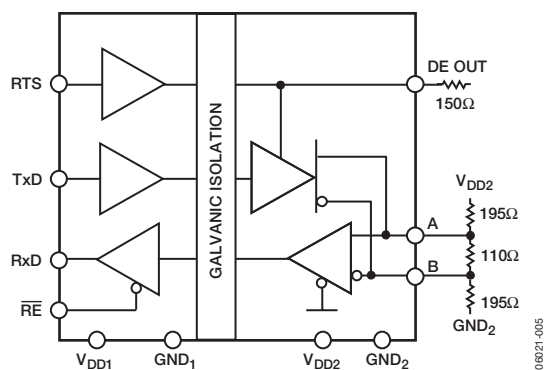


図23. 電源電流測定用のテスト回路

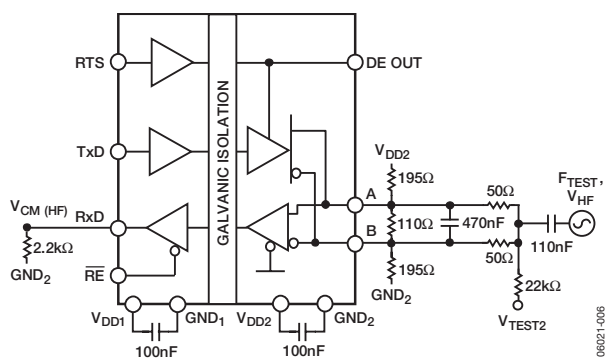


図24. 高周波共通モード・ノイズ測定用のテスト回路

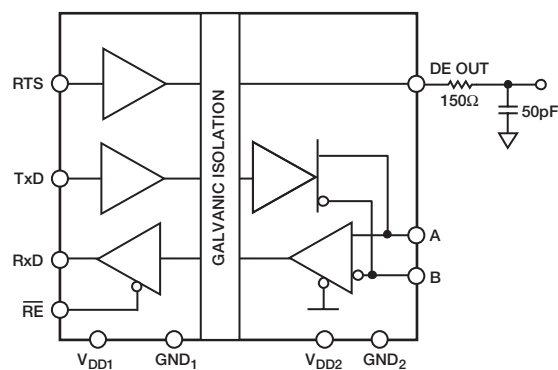


図26. RTSからDEまでの伝搬遅延

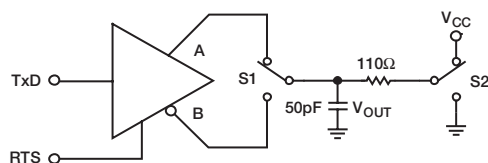


図27. ドライバ・イネーブル/ディスエーブル

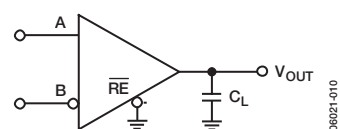


図28. レシーバ伝播遅延

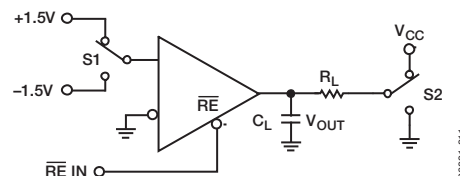


図29. レシーバ・イネーブル/ディスエーブル

ADM2485

回路の説明

電氣的絶縁

ADM2485では、インターフェースのシステム側で電氣的絶縁を行っています。したがって、デバイスは主にデジタル・アイソレーション部とトランシーバ部からなります（図30参照）。TxDピンに入力されるドライバ入力信号とDEピンに入力されるデータ・イネーブル信号はロジック・グラウンド（GND₁）を基準としており、アイソレーション・バリアを越えて、絶縁されたグラウンド（GND₂）を基準とするトランシーバ部に渡されます。同様に、トランシーバ部の絶縁されたグラウンドを基準とするレシーバ出力は、アイソレーション・バリアを越えて、ロジック・グラウンドを基準とするRxDPinに出力されます。

iCoupler技術

デジタル信号はiCoupler技術によってアイソレーション・バリアを越えて送信されます。この技術では、チップ・サイズのトランス巻線を使って、デジタル信号をバリアの一方から他方へ磁氣的に結合します。デジタル入力は、トランスの1次巻線を励磁できる波形にエンコードされます。2次巻線では、エンコードされた波形が、送信された元のバイナリ値にデコードされます。

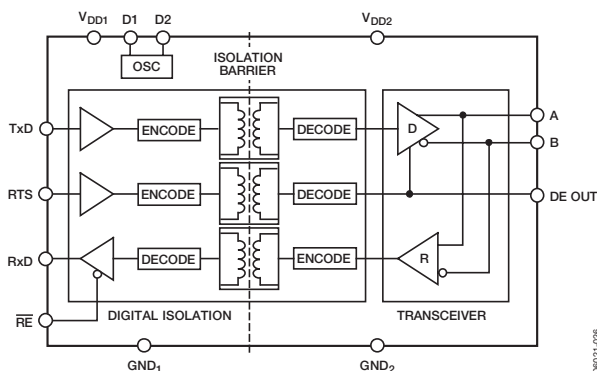


図30. ADM2485のデジタル・アイソレーション部とトランシーバ部

真理値表

表10と表11の真理値表には、表9に示す略号を使用しています。

表9. 真理値表の略号

Letter	Description
H	High level
I	Indeterminate
L	Low level
X	Irrelevant
Z	High impedance (off)
NC	Disconnected

表10. 送信

Supply Status		Inputs		Outputs		
V _{DD1}	V _{DD2}	RTS	TxD	A	B	DE OUT
On	On	H	H	H	L	H
On	On	H	L	L	H	H
On	On	L	X	Z	Z	L
On	Off	X	X	Z	Z	L
Off	On	X	X	Z	Z	L
Off	Off	X	X	Z	Z	L

表11. 受信

Supply Status		Input	Outputs	
V _{DD1}	V _{DD2}	A – B	$\overline{RE}$	RxD
On	On	>+0.2 V	L or NC	H
On	On	<-0.2 V	L or NC	L
On	On	-0.2 V < A – B < +0.2 V	L or NC	I
On	On	Inputs open	L or NC	H
On	On	X	H	Z
On	Off	X	L or NC	H
Off	On	X	L or NC	H
Off	Off	X	L or NC	L

サーマル・シャットダウン

ADM2485はサーマル・シャットダウン回路を内蔵しており、故障時に消費電力が大きくなり過ぎないように保護します。ドライバ出力を低インピーダンス電源に短絡すると、大きなドライバ電流が流れます。温度検出回路がこの状態でのチップ温度上昇を検出して、ドライバ出力をディスエーブルします。この回路は、チップ温度が150℃に到達したとき、ドライバ出力をディスエーブルします。デバイスが冷えて温度が140℃になると、ドライバは再びイネーブルされます。

レシーバのフェイルセーフ入力

レシーバ入力はフェイルセーフ機能を持っているため、入力AとBがオープンまたはフロート状態になると、ロジック・ハイレベルのRxD出力を保証します。

磁界耐性

iCouplerはコアレス技術を採用しており、磁性部品がないため、コア材の磁気飽和といった問題がありません。したがって、iCouplerは基本的にDC磁界に対して無限の耐性があります。

しかし、iCouplerのAC磁界耐性は、次の条件によって制限されます。すなわち、受信側コイル（この場合は下側のコイル）に発生した誘導誤差電圧が大きくなって、デコーダをセットもしくはリセットさせる誤動作が発生するような場合です。次の解析でこの状態が発生する条件を求めます。ADM2485は3.3V動作が最も感受性の高い動作モードであることから、この状態を調べます。受信側コイルへの誘導電圧は次式で求められます。

$$V = \left(\frac{-d\beta}{dt} \right) \sum \pi r_n^2; n=1, 2 \dots N \quad (1)$$

ここで、トランス出力でのパルスは1.0V以上の振幅があるとしています。

β は磁束密度 (Gauss) です。

N は受信側コイルの巻数です。

r_n は受信側のn回目のコイル巻数の半径 (cm) です。

デコーダは約0.5Vの検出スレッシュホールドを持つため、誘導電圧に対しては0.5Vの余裕があります。

受信側コイルの形状を考え、誘導電圧がデコーダの0.5Vマージンの50%以下とすると、最大許容磁界は図31のように計算されます。

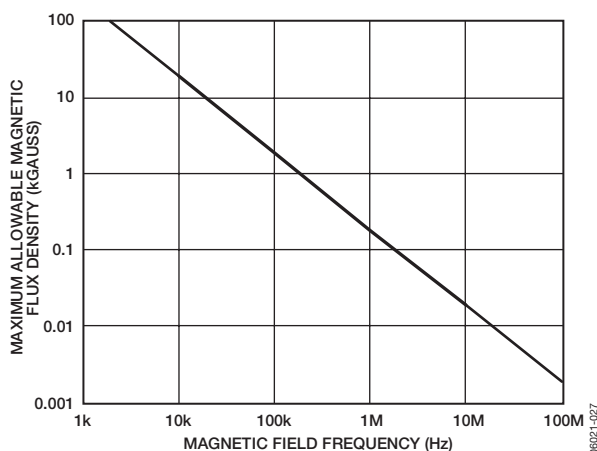


図31. 磁界周波数 対 最大許容外部磁束密度

たとえば、磁界周波数=1MHzで、最大許容磁界=0.2kGaussの場合、受信側コイルでの誘導電圧は0.25Vになります。これは検出スレッシュホールドの約50%であることから、出力変化の誤動作は起きません。このような条件が送信パルス内に存在し、かつ最悪時の極性であっても、受信パルスが1.0V以上から0.75Vへ減少されるため、デコーダの検出スレッシュホールド0.5Vに対してまだ余裕があります。

図32に、ADM2485のトランスから一定の距離をおいたときの磁束密度値を、わかりやすい最大許容電流で表します。

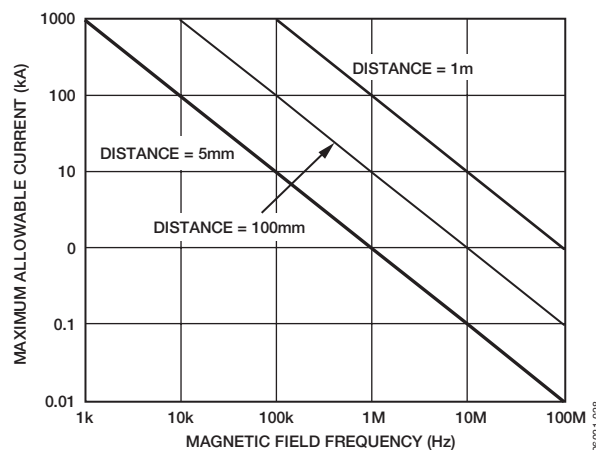


図32. 電流とADM2485との間の距離を変えたときの最大許容電流

強い磁界と高周波が組み合わせられると、PCボードのパターンで形成されるループに大きな誤差電圧が誘導され、後段回路のスレッシュホールドがトリガされることがあります。パターンのレイアウトでは、このようなことが発生しないように注意が必要です。

ADM2485

アプリケーション情報

PCボードのレイアウト

絶縁型RS-485トランシーバADM2485には、ロジック・インターフェース用の外付けインターフェース回路は不要です。入力電源ピンと出力電源ピンには電源バイパスが必要です（図33参照）。

バイパス・コンデンサは V_{DD1} では3番ピンと4番ピンの間に、 V_{DD2} では15番ピンと16番ピンの間に接続するのが便利です。コンデンサの値は、 $0.01 \sim 0.1 \mu F$ にします。コンデンサの両端と入力電源ピンとの間の合計リード長は20mmを超えないようにします。

V_{DD2} 側のグラウンド配線がパッケージのすぐ近くで接続されていない限り、9番ピンと16番ピンの間でバイパスしてください。

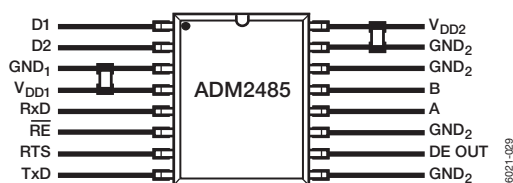


図33. 推奨PCボード・レイアウト

高いコモンモード過渡電圧が発生するアプリケーションでは、絶縁バリアを越えるようなボード上での結合を最小限に抑えるように注意する必要があります。さらに、いかなる結合も部品側のすべてのピンで等しくなるようにボード・レイアウトをデザインする必要があります。

この注意を怠ると、ピンとピンとの間で発生する電位差がデバイスの絶対最大定格を超えてしまい、ラッチアップまたは恒久的な損傷が発生することがあります。

トランス電源

ADM2485に使われる主なトランスは、センター・タップ付きトランスです。トランスの巻数比は、予想最大負荷および最小入力電圧で最小出力電圧を提供できるように設定する必要があります。表12にADM2485のトランス電源を示します。

表12. トランス電源

Manufacturer	Primary Voltage 3.3 V	Primary Voltage 5 V
Coilcraft	DA2304-AL	DA2303-AL
C&D Technologies	782485/35C	782485/55C

アプリケーション図

ADM2485はトランス・ドライバを内蔵しています。このドライバは、外付けのトランスおよびLDOで使用され、 V_{DD2} と GND_2 の間に絶縁電源電圧5Vを供給します。

ADM2485のD1とD2はセンター・タップ付きトランスT1を駆動します。1対のショットキ・ダイオードと平滑化コンデンサを使って、2次巻線から整流した信号を発生します。ADP3330リニア電圧レギュレータは、ADM2485のバス側回路（ V_{DD2} ）に5Vの安定化した電源を供給します（図34を参照）。

ADM2485をシステム側の3.3Vで駆動するときは、1CT:2.2CTトランスT1で電圧を3.3Vから6Vに上げ、十分なヘッドルームを確保してADP3330 LDOにより5Vの安定化した出力を提供できるようにします。

ADM2485をシステム側の5Vで駆動するときは、1CT:1.5CTトランスT1で十分なヘッドルームを確保してADP3330 LDOにより安定化された5V出力を提供できるようにします。

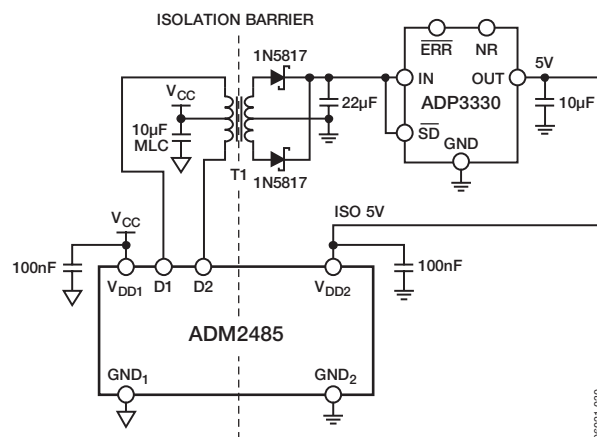
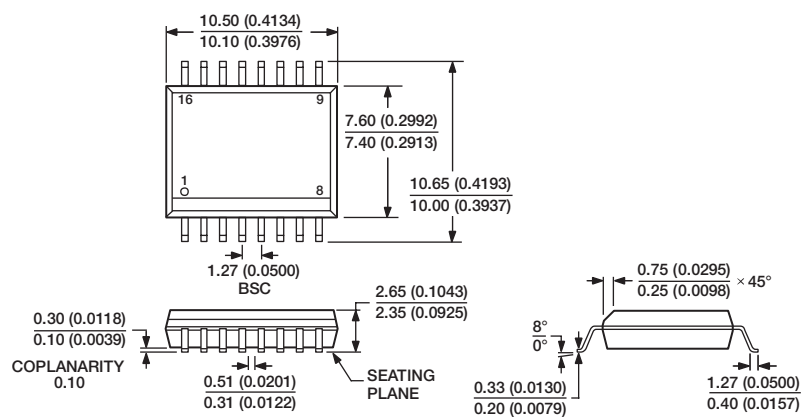


図34. アプリケーション図

外形寸法



COMPLIANT TO JEDEC STANDARDS MS-013-AA
CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS
(IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR
REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

032707-B

図35. 16ピン標準スモール・アウトライン・パッケージ [SOIC_W]

ワイド幅

(RW-16)

寸法単位：mm（インチ）

D06021-0-12/07(A)-J

オーダー・ガイド

Model	Data Rate (Mbps)	Temperature Range	Package Description	Package Option
ADM2485BRWZ ¹	16	-40°C to +85°C	16-Lead SOIC_W	RW-16
ADM2485BRWZ-REEL7 ¹	16	-40°C to +85°C	16-Lead SOIC_W	RW-16

¹ Z=RoHS準拠