

# ANALOG クリア・ピンおよびALERT出力付きの DEVICES デジタル・パワー・エータ

# **ADM1192**

#### 特長

電源電圧: 3.15~26V 高精度電流検出アンプ 高精度電圧入力

電流/電圧リードバック用の12ビットADC

ALERT出力により、最大26VでPチャンネルFETのホット スワップが可能

過電流アラートのスレッショールドを設定するSETV入力

TIMERピン経由で設定可能な過電流フィルタリング

CLRB入力ピン

 $I^2C^{\otimes}$ ファースト・モード準拠のインターフェース (400kHz max) 10ピンMSOP

#### アプリケーション

電力モニタ/電力バジェット 電話局用機器 通信/データ通信用機器 PC/サーバ

#### 概要

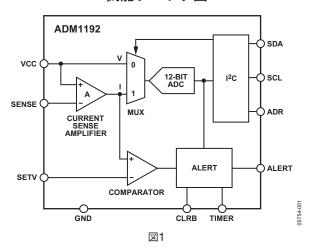
ADM1192は、内蔵の12ビットA/Dコンバータ(ADC)を使っ て電流および電圧をデジタル・モニタする統合電流検出アンプ です。通信にはI<sup>2</sup>Cインターフェースを使用します。

内蔵の電流検出アンプは、VCCピンとSENSEピンを使って、 パワー・パス上のセンス抵抗両端の電圧を検出します。

12ビットADCは、センス抵抗を流れる電流とVCCピンの電源 電圧を測定できます。業界標準のI<sup>2</sup>Cインターフェースを使う と、コントローラは電流データと電圧データをADCから読み取 ることができます。電圧と電流の測定はI<sup>2</sup>Cコマンドを使って 起動できます。あるいは、ADCを連続動作させて、必要に応じ て最新の変換データを読み取ることもできます。ADRピンの接 続方法に応じて、最大4つの固有なI<sup>2</sup>Cアドレスを発生させるこ とができます。

このデバイスはSETVピンも備えています。このSETVピンに 入力される電圧は、電流検出アンプの出力電圧と内部で比較さ れます。SETVコンパレータの出力は、電流検出アンプの出力 がSETV電圧を上回ったときにアサートされます。このイベン トは、ALERTブロックで検出され、ALERTブロックは外付け のTIMERコンデンサを一定の電流で充電します。このタイミ ング・サイクルが完了すると、ALERT出力がアサートされま す。

#### 機能ブロック図



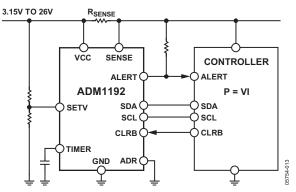


図2. アプリケーション図

ALERT出力は、フィールド・プログラマブル・ゲート・アレ イ (FPGA) またはマイクロコントローラに渦電流状態の警告 を通知するためのフラグとして使用できます。複数の ADM1192デバイスのALERT出力を相互に接続して、組み合わ せたアラートとして使用することができます。

PチャンネルFETの基本的なホットスワップ回路は、ALERT出 力を使って実現することができます。TIMERコンデンサの値 は、このコンデンサの充電時間が、公称インラッシュ電流が流 れる時間より大幅に長くなるように設定する必要があります。

ADM1192は、10ピンのMSOPパッケージを採用しています。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の 利用に関して、あるいは利用によって生じる論とされている。 せん。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するもので もありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有

に属します。 ※日本語データシ - トはREVISIONが古い場合があります。最新の内容については、英語版をご参照ください。 © 2006-2007 Analog Devices, Inc. All rights reserved.

REV. A

本 社/ 〒105-6891

東京都港区海岸1-16-1 ニューピア竹芝サウスタワービル 電話03 (5402) 8200

## 目次

特長1	一般的なPCタイミング	1(
アプリケーション1	タイミング図	1
概要1	書込み動作と読出し動作	12
機能ブロック図1	クイック・コマンド	12
改訂履歴2	バイト書込みコマンド	12
仕様3	拡張バイト書込み	13
絶対最大定格	電圧および/または電流データ・バイトの読出し	14
熱抵抗5	アプリケーション情報	16
ESDに関する注意	ALERT出力	16
ピン配置とピン機能の説明6	SETVピン	16
代表的な性能特性7	ケルビン・センス抵抗の接続	1
電圧および電流のリードバック10	外形寸法	18
シリアル・バス・インターフェース10	オーダー・ガイド	18
I <sup>2</sup> Cバス上でのADM1192の識別10		
改訂履歴		
4/07—Rev. 0 to Rev. A		
Changes to Table 5		
Changes to Figure 18 and Figure 19		
Changes to Figure 23		
Changes to Figure 25 and Figure 26		
Added Applications Information Heading		
Trade Treatment Trade Tr		

9/06—Revision 0: Initial Version

# 仕様

特に指定のない限り、 $V_{CC} = 3.15 \sim 26 V$ 、 $T_A = -40 \sim +85 {\mathbb C}$ 、 $T_A$  (typ)  $=25 {\mathbb C}$ 。

#### 表1

Parameter	Min	Тур	Max	Unit	Conditions	
VCC PIN						
Operating Voltage Range, V <sub>VCC</sub>	3.15		26	V		
Supply Current, I <sub>CC</sub>		1.7	2	mA		
Undervoltage Lockout, V <sub>UVLO</sub>		2.8		V	V <sub>CC</sub> rising	
Undervoltage Lockout Hysteresis, $V_{\text{UVLOHYST}}$		80		mV		
MONITORING ACCURACY <sup>1</sup>						
Current Sense Absolute Accuracy	-1.45		+1.45	%	$V_{\text{SENSE}} = 75 \text{ mV}$	0°C to +70°C
	-1.8		+1.8	%	$V_{\text{SENSE}} = 50 \text{ mV}$	0°C to +70°C
	-2.8		+2.8	%	$V_{SENSE} = 25 \text{ mV}$	0°C to +70°C
	-5.7		+5.7	%	$V_{SENSE} = 12.5 \text{ mV}$	0°C to +70°C
	-1.5		+1.5	%	$V_{SENSE} = 75 \text{ mV}$	0°C to +85°C
	-1.8		+1.8	%	$V_{\text{SENSE}} = 50 \text{ mV}$	0°C to +85°C
	-2.95		+2.95	%	$V_{SENSE} = 25 \text{ mV}$	0°C to +85°C
	-6.1		+6.1	%	$V_{SENSE} = 12.5 \text{ mV}$	0°C to +85°C
	-1.95		+1.95	%	$V_{SENSE} = 75 \text{ mV}$	-40°C to +85°C
	-2.45		+2.45	%	$V_{\text{SENSE}} = 50 \text{ mV}$	-40°C to +85°C
	-3.85		+3.85	%	$V_{\text{SENSE}} = 25 \text{ mV}$	-40°C to +85°C
	-6.7		+6.7	%	$V_{SENSE} = 12.5 \text{ mV}$	-40°C to +85°C
V <sub>SENSE</sub> for ADC Full Scale		105.84		mV	converting ADC codes inaccuracy in this value	value to be used when to current readings; any is factored into absolute s (see specifications for Accuracy)
Voltage Sense Accuracy	-0.85		+0.85	%	$V_{VCC} = 3.0 \text{ V to } 5.5 \text{ V}$ (low range)	0°C to +70°C
	-0.9		+0.9	%	$V_{VCC} = 10.8 \text{ V to}$ 16.5 V (high range)	0°C to +70°C
	-0.85		+0.85	%	$V_{VCC} = 3.0 \text{ V to } 5.5 \text{ V}$ (low range)	0°C to +85°C
	-0.9		+0.9	%	$V_{VCC} = 10.8 \text{ V to}$ 16.5 V (high range)	0°C to +85°C
	-0.9		+0.9	%	$V_{VCC} = 3.0 \text{ V to } 5.5 \text{ V}$ (low range)	-40℃ to +85℃
	-1.15		+1.15	%	$V_{VCC} = 10.8 \text{ V to}$ 16.5 V (high range)	-40°C to +85°C
V <sub>CC</sub> for ADC Full Scale,		6.65		V	These are absolute v	alues to be used when
Low Range (VRANGE = 1) $V_{CC}$ for ADC Full Scale, High Range (VRANGE = 0)		26.52		V	inaccuracy in these value	to voltage readings; any es is factored into voltage pecifications for Voltage
CLRB PIN						
Logic Low Threshold, V <sub>CLRBL</sub>			0.8	V		
Input Current for Logic Low Input, I <sub>CLRBL</sub>	-40	-22		μA	$V_{CLRB} = 0 \text{ V to } 0.8 \text{ V}$	
				mV		
Logic High Threshold, V <sub>CLRBH</sub>	1.6			111 V		
Logic High Threshold, $V_{\text{CLRBH}}$ Input Current for Logic High Input, $I_{\text{CLRBH}}$	1.6	3	6	μA	$V_{CLRB} = 1.6 \text{ V to } 5.5 \text{ V}$	
	1.6	3	6		$V_{CLRB} = 1.6 \text{ V to } 5.5 \text{ V}$	

REV. A -3-

Parameter	Min	Тур	Max	Unit	Conditions
SETV PIN					
Overcurrent Trip Threshold	98	100	102	mV	$V_{SETV} = 1.8 \text{ V}$
	49.5	50	50.5	mV	$V_{SETV} = 0.9 \text{ V}$
Overcurrent Trip Gain $[V_{SETV}/(V_{VCC} - V_{SENSE})]$		18			$V_{SETV} = 0.9 \text{ V to } 1.9 \text{ V}$
Input Current, I <sub>SETVLEAK</sub>	-1		+1	μA	$V_{\text{SETV}} = 0.9 \text{ V to } 1.9 \text{ V}$
Glitch Filter, t <sub>SETVGLITCH</sub>		3		μs	
TIMER PIN					
Pull-Up Current (Overcurrent Fault), I <sub>TIMERUPOC</sub>	-46	-62	-78	μA	$(18.125 \times V_{SENSE}) > V_{SETV}, V_{TIMER} = 1 \text{ V}$
Pull-Down Current, I <sub>TIMERDN</sub>		100		μA	Normal Operation, $V_{\text{TIMER}} = 1 \text{ V}$
Pin Threshold High, V <sub>TIMERH</sub>	1.275	1.3	1.325	V	TIMER rising
ALERT PIN					
Output Low Voltage, V <sub>ALERTOL</sub>		0.05	0.1	V	$I_{ALERT} = -100 \mu A$
- ALEKTOL		1	1.5	mA	$I_{ALERT} = -2 \text{ mA}$
Input Current, I <sub>ALERT</sub>	-1	•	+1	μA	$V_{ALERT} = V_{CC}$ ; ALERT asserted
ADR PIN					ALEKI CC
Set Address to 00, V <sub>ADRLOWV</sub>	0		0.8	v	Low state
Set Address to 01, R <sub>ADRLOWZ</sub>	80	120	160	kΩ	Resistor to ground state, load pin with
Set Address to 01, Kadrlowz	80	120	100	K22	specified resistance for 01 decode
Set Address to 10, $I_{ADRHIGHZ}$	-0.3		+0.3	μA	Open state, maximum load allowed on ADR pin for 10 decode
Set Address to 11, V <sub>ADRHIGHV</sub>	2		5.5	V	High state
Input Current for 00 Decode, I <sub>ADRLOW</sub>		3	6	μA	$V_{ADR} = 2.0 \text{ V to } 5.5 \text{ V}$
Input Current for 11 Decode, I <sub>ADRHIGH</sub>	-40	-25		μA	$V_{ADR} = 0 \text{ V to } 0.8 \text{ V}$
I <sup>2</sup> C TIMING					
Low Level Input Voltage, V <sub>IL</sub>			$0.3~\mathrm{V_{BUS}}$	V	
High Level Input Voltage, V <sub>IH</sub>	$0.7 V_{\rm B}$	BUS	200	V	
Low Level Output Voltage on SDA, V <sub>OL</sub>		.00	0.4	V	$I_{OL} = 3 \text{ mA}$
Output Fall Time on SDA from $V_{\text{IHMIN}}$ to $V_{\text{ILMAX}}$	20 + 0.1 C <sub>B</sub>		250	ns	$C_B$ = bus capacitance from SDA to GND
Maximum Width of Spikes Suppressed by Input Filtering on SDA Pin and SCL Pin	50		250	ns	
Input Current, I <sub>1</sub> , on SDA/SCL When Not Driving Out a Logic Low	-10		+10	μA	
Input Capacitance on SDA/SCL		5		pF	
SCL Clock Frequency, f <sub>SCL</sub>			400	kHz	
Low Period of the SCL Clock	600			ns	
High Period of the SCL Clock	1300			ns	
Setup Time for Repeated Start Condition, $t_{SU;STA}$	600			ns	
SDA Output Data Hold Time, t <sub>HD;DAT</sub>	100		900	ns	
Setup Time for a Stop Condition, $t_{SU;STO}$	600			ns	
Bus Free Time Between a Stop and a Start Condition, $t_{\rm BUF}$	1300			ns	
Capacitive Load for Each Bus Line			400	pF	

# 絶対最大定格

#### 表2

Parameter	Rating
VCC Pin	30 V
SENSE Pin	30 V
TIMER Pin	-0.3 V to +6 V
CLRB Pin	-0.3 V to +6 V
SETV Pin	30 V
ALERT Pin	30 V
SDA Pin, SCL Pin	-0.3 V to +6 V
ADR Pin	-0.3 V to +6 V
Storage Temperature Range	-65°C to +125°C
Operating Temperature Range	–40°C to +85°C
Lead Temperature (Soldering 10 sec)	300℃
Junction Temperature	150℃

上記の絶対最大定格を超えるストレスを加えると、デバイスに 恒久的な損傷を与えることがあります。この規定はストレス定 格のみを指定するものであり、この仕様の動作セクションに記 載する規定値以上でのデバイス動作を定めたものではありませ ん。デバイスを長時間絶対最大定格状態に置くと、デバイスの 信頼性に影響を与えることがあります。

#### 熱抵抗

 $\theta_{IA}$ は、最悪の条件、すなわち回路ボードに表面実装パッケージをハンダ付けした状態で規定しています。

#### 表3. 熱抵抗

Package type	$\theta_{JA}$	Unit
10-Lead MSOP	137.5	℃/W

#### ESDに関する注意



ESD (静電放電) の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術であるESD保護回路を内蔵してはいますが、デバイスで高エネルギーの静電放電が発生した場合、損傷を生じる可能性があります。性能劣化や機能低下を防止するため、ESDに対して適切な予防措置をとることが推奨されます。

REV. A — 5 —

# ピン配置とピン機能の説明

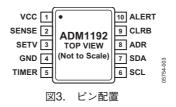


表4. ピン機能の説明

ピン番号	記号	説明
1	VCC	正電源入力ピン。動作電源電圧範囲は3.15~26Vです。アンダー電圧ロックアウト (UVLO) 回路は、低電源電圧が検出されたときにADM1192をリセットします。
2	SENSE	電流検出入力ピン。VCCピンとSENSEピンとの間のセンス抵抗の両端に電圧が発生します。この電圧は 負荷電流に比例します。電流検出アンプがこの電圧を増幅した後に、ADCでデジタル化します。
3	SETV	入力ピン。このピンに入力される電圧は、内部の電流検出アンプ出力と比較されます。SETVの電圧が小さいほど、ALERT出力をアサートさせる電流レベルも小さくなります。
4	GRD	チップ・グラウンド・ピン。
5	TIMER	タイマ入力ピン。外付けのコンデンサC <sub>TIMER</sub> は、過電流状態をマスクするタイミング期間を設定します。 このタイミング期間は、スタートアップ時に過電流障害を検出することなく負荷を最大電流でフル充電で きるような十分大きな時間に設定する必要があります。
6	SCL	PCクロック・ピン。オープンドレーン入力。外付けの抵抗プルアップが必要です。
7	SDA	I <sup>2</sup> CデータI/Oピン。オープンドレーン入出力。外付けの抵抗プルアップが必要です。
8	ADR	I <sup>2</sup> Cアドレス・ピン。ローレベルに固定、ハイレベルに固定、フロート状態のまま、抵抗を介してローレベルに固定のいずれかにより、4つの異なるI <sup>2</sup> Cアドレスを設定することができます。
9	CLRB	クリア・ピン。このピンをローレベルにして、ラッチされた過電流状態をクリアできます。
10	ALERT	アラート出力ピン。アクティブ・ハイ、オープンドレーン構成。このピンは、過電流状態のときにハイにアサートされます。過電流状態が検出されるレベルは、SETVピンの電圧に依存します。

—6— REV. A

# 代表的な性能特性

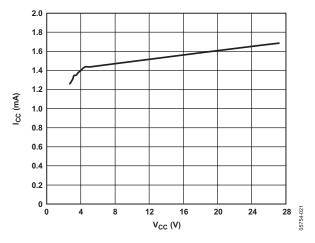


図4. 電源電圧 対 電源電流

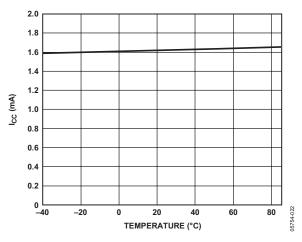


図5. 電源電流の温度特性

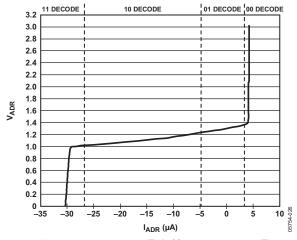


図6. アドレス・ピン電流 対 アドレス・ピン電圧 (4つのアドレス指定オプションに対応)

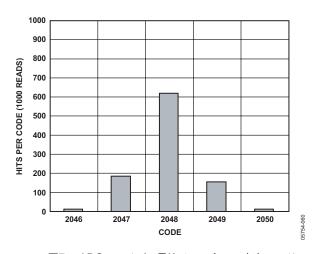


図7. ADCのノイズ、電流チャンネル、中央コード 入力、読み出し回数1000

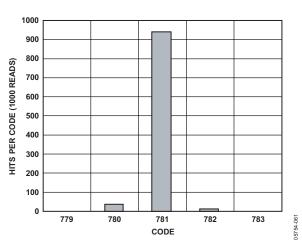


図8. ADCのノイズ、14:1電圧チャンネル、 5V入力、読み出し回数1000

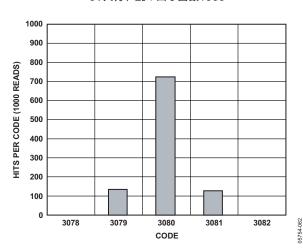


図9. ADCのノイズ、7:1電圧チャンネル、 5V入力、読み出し回数1000

REV. A -7-

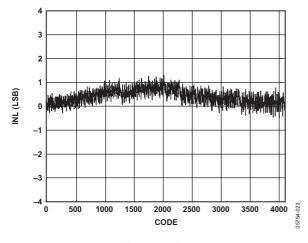


図10. ADCのINL

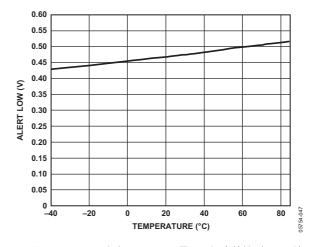


図13. ALERT出力ローレベル電圧の温度特性(1mA時)

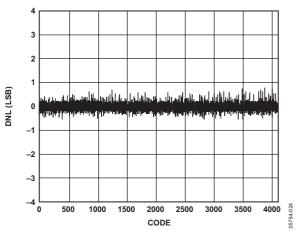


図11. ADCのDNL

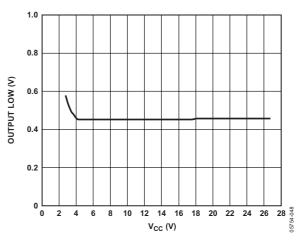


図14. 電源電圧(1mA時) 対 ALERT出力ローレベル電圧

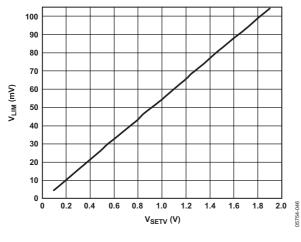


図12. V<sub>SETV</sub> 対 V<sub>LIM</sub>

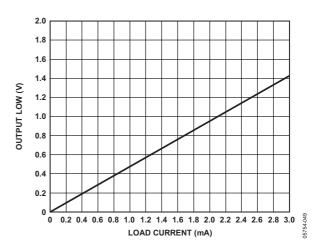


図15. 負荷電流 対 ALERT出力ローレベル電圧

—8— REV. A

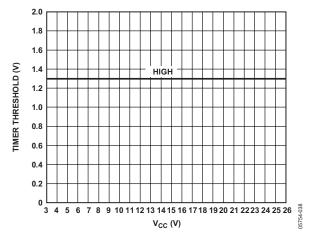


図16. 電源電圧 対 タイマ・スレッショールド

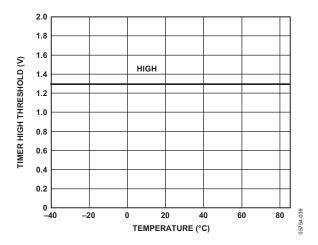


図17. タイマ・スレッショールドの温度特性

REV. A — 9 —

# 電圧および電流のリードバック

ADM1192は、 $I^2C$ (Inter-IC)バスを経由して電流と電圧をリードバックできるコンポーネントを内蔵しています。電流検出アンプの電圧出力とVCCピンの電圧は、マルチプレクサを経由して12ビットADCに入力されます。動作中に、 $I^2C$ コマンドを使って電圧および/または電流を変換するようにこのデバイスに指示することができます。変換がすべて完了すると、電圧および/または電流の値を2バイトまたは3バイトの12ビット精度で読み出すことができます。

#### シリアル・バス・インターフェース

ADM1192は、シリアル・システム・マネジメント・バス(I<sup>2</sup>C)を介して制御されます。このインターフェースは、I<sup>2</sup>Cファースト・モード(最大400kHz)と互換性があります。ADM1192は、マスタ・デバイスの制御のもとでスレーブ・デバイスとしてこのバスに接続されます。

#### I<sup>2</sup>Cバス上でのADM1192の識別

ADM1192は、7ビットのシリアス・バス・スレーブ・アドレスを持っています。デフォルトのシリアル・バス・アドレスでパワーアップします。アドレスの上位5ビットは01011に設定され、下位2ビットはADRピンの状態に応じて決定されます。ADRピンでは4種類の設定が可能で、 $\Gamma$ Cアドレスの下位2ビットに対応します(表5を参照)。この方式では、4個のADM1192デバイスが1本の $\Gamma$ Cバス上で動作することができます。

#### 一般的なI2Cタイミング

図18と図19は、 $I^2$ Cを使用した一般的な読出し/書込み動作のタイミング図です。 $I^2$ C仕様では、各種の読出し/書込み動作に対して条件を規定しています。詳細については後で説明します。一般的な $I^2$ Cプロトコル処理は次のとおりです。

1. マスタは、スタート条件を設定してデータ転送を開始します。この条件は、シリアル・クロック・ライン(SCL)がハイレベルのときにシリアル・データ・ライン(SDA)がハイレベルからローレベルに変化する動作として定義されます。この変化により、データ・ストリームが後ろに続くことが通知されます。シリアル・バスに接続されたスレーブ・ペリフェラルはすべてスタート条件に応答し、後続の8ビットをシフト入力します。この8ビットは、7ビットのスレーブ・アドレス(MSBファースト)とR/Wビットで構成されています。このR/Wビットはデータ転送の方向、すなわちスレーブ・デバイスに対するデータの書込みまたは読出しを指定します(0=書込み、1=読出し)。

送信されたアドレスに対応するペリフェラルは、9番目のクロック・パルス(アクノレッジ・ビット)の前のローレベル期間でデータ・ラインをローレベルにすることにより応答します。このクロック・パルスがハイレベルの間、ローレベルが維持されます。選択されたデバイスが書込みまたは読出し対象のデータを待つ間、バス上の他の全デバイスはアイドル状態を維持します。R/Wビットが0の場合は、マスタがスレーブ・デバイスに書込みを行います。R/Wビットが1の場合は、マスタがスレーブ・デバイスから読出しを行います。。

2. シリアル・バス上で9個のクロック・パルスのシーケンスを使ってデータを送信します。8ビットのデータの後にはスレーブ・デバイスからのアクノレッジ・ビットが続きます。データ・ライン上のデータの変化はクロック信号のローレベル期間で発生し、ハイレベル期間では安定した状態を維持する必要があります。これは、クロックがハイレベルのときのローレベルからハイレベルへの変化が停止信号と解釈されるためです。

書込み動作の場合は、スレーブ・アドレス後の最初のデータ・バイトがコマンド・バイトになります。このバイトを使って、次に発生することをスレーブ・デバイスに通知します。このバイトでは、命令(たとえば、スレーブ・デバイスにブロック書込みを指示する)、またはレジスタ・アドレス(次のデータの書込み場所を示す)を指定することができます。

R/W ビットの指定に従いデータは一方向のみに転送されるため、読出し動作中にスレーブ・デバイスにコマンドを送信することはできません。読出し動作を行う前に書込み動作を実行して、スレーブに次の読出し動作に関する指示や、読出し先のアドレスを提供しておくことが必要です。

3. 全データ・バイトの読出しまたは書込みが終わると、ストップ条件が設定されます。書込みモードでは、マスタが10番目のクロック・パルス時にデータ・ラインをハイレベルにして、ストップ条件をアサートします。読出しモードでは、マスタ・デバイスが9番目のクロック・パルスの前のローレベル期間にSDAラインを開放しますが、スレーブ・デバイスはそれをローレベルにしません。これはノー・アクノレッジと呼ばれます。このとき、マスタは10番目のクロック・パルスの前のローレベル期間にデータ・ラインをローレベルにし、続いて10番目のクロック・パルスでハイレベルにして、ストップ条件をアサートします。

表5. ADRピンによるI<sup>2</sup>Cアドレスの設定

Base Address	ADR Pin State	ADR Logical State	Address in Binary	Address in Hex
01011	Ground	00	0101100X	0x58
	Resistor to ground	01	0101101X	0x59
	Floating	10	0101110X	0x5A
	High	11	0101111X	0x5B

#### タイミング図

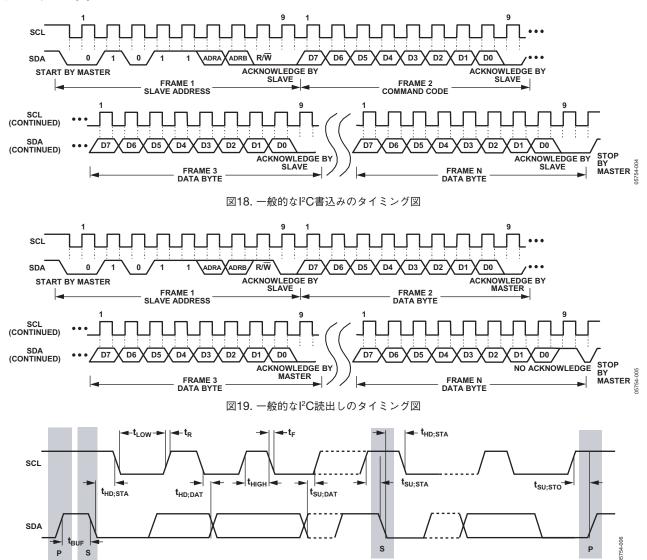


図20. シリアル・バスのタイミング図

REV. A — 11 —

#### 書込み動作と読出し動作

 $I^2C$ 仕様は、さまざまな読出し動作と書込み動作に対応したプロトコルを規定しています。ADM1192に採用されている動作については次の項で説明します。表6に、コマンド図で使用されている略号を示します(図 $21\sim26$ を参照)。

表6. I<sup>2</sup>Cの略号

Abbreviation	Condition
S	Start
P	Stop
R	Read
W	Write
A	Acknowledge
N	No acknowledge

#### クイック・コマンド

クイック・コマンド動作により、スレーブがバス上に存在するかどうかを、マスタは次の手順で確認します。

- 1. マスタ・デバイスはSDA上でスタート条件をPサートします。
- 2. マスタは、7ビットのスレーブ・アドレスとそれに続く書込 みビット (ローレベル) を送信します。
- 3. アドレス指定されたスレーブ・デバイスは、SDA上でアク ノレッジをアサートします。



図21. クイック・コマンド

#### バイト書込みコマンド

バイト書込みコマンド動作では、マスタ・デバイスは次の手順 でコマンド・バイトをスレーブ・デバイスに送信します。

- 1. マスタ・デバイスはSDA上でスタート条件をアサートしま す。
- 2. マスタは、7ビットのスレーブ・アドレスとそれに続く書込 みビット (ローレベル) を送信します。
- 3. アドレス指定されたスレーブ・デバイスは、SDA上でアク ノレッジをアサートします。
- 4. マスタはコマンド・バイトを送信します。コマンド・バイトはMSB = 0で識別されます。MSB =1は、拡張レジスタ書込みを示します(「拡張バイト書込み」を参照)。
- 5. スレーブはSDA上でアクノレッジをアサートします。
- 6. マスタはSDA上でストップ条件をアサートしてトランザク ションを終了します。



図22. バイト書込みコマンド

コマンド・バイトの下位7ビットを使ってADM1192の設定および制御を行います。表7に各ビットの詳細機能を示します。

表7. コマンド・バイトの動作

ビット	デフォルト	名前	機能
C0	0	V_CONT	電圧を連続的に変換するとき、このビットをセットします。最初の変換が完了する前に リードバックを実行しようとすると、ADM1192はアクノレッジをアサートして、全ビット 0のリターン・データを返します。
C1	0	V_ONCE	電圧を1回だけ変換するとき、このビットをセットします。クリアは自動的に行われます。 ADC変換の完了前に読出しを実行すると、I <sup>2</sup> Cはノー・アクノレッジをアサートします。
C2	0	I_CONT	電流を連続的に変換するとき、このビットをセットします。最初の変換が完了する前に リードバックを実行しようとすると、ADM1192はアクノレッジをアサートして、全ビット 0のリターン・データを返します。
C3	0	I_ONCE	電流を1回だけ変換するとき、このビットをセットします。クリアは自動的に行われます。 ADC変換の完了前に読出しを実行すると、I <sup>2</sup> Cはノー・アクノレッジをアサートします。
C4	0	VRANGE	電圧リードバック用の内部減衰抵抗回路を選択します。 $C4$ が $0$ の場合は $14:1$ 電圧デバイダが選択され、 $C4$ が $1$ の場合は $7:2$ 電圧デバイダが選択されます。 $ADC$ フルスケール電圧が $1.902$ $V$ の場合、 $VCC$ ピンの $ADC$ フルスケール電圧値は $VRANGE = 0$ のとき $26.52$ $V$ で、 $VRANGE = 1$ のとき $6.65$ $V$ となります。
C5	0	N/A	未使用。
C6	0	STATUS_RD	ステータス読出し。このビットをセットすると、ADM1192からSTATUSバイトがリード バックされます。このバイトはデバイス・アラートのステータスを含みます。STATUS バ イトの詳細は、表15を参照してください。

#### 拡張バイト書込み

拡張バイト書込み動作の場合、マスタ・デバイスは次の手順でスレーブ・デバイスの3つの拡張レジスタのいずれかに書込みを行います。

- 1. マスタ・デバイスはSDA上でスタート条件をアサートしま す。
- 2. マスタは、7ビットのスレーブ・アドレスとそれに続く書込 みビット (ローレベル) を送信します。
- 3. アドレス指定されたスレーブ・デバイスは、SDA上でアク ノレッジをアサートします。
- 4. マスタはレジスタ・アドレス・バイトを送信します。この バイトのMSBは、拡張レジスタへの書込みを示す値1に設定 されます。下位2ビットは、書込み先の3つの拡張レジスタ のいずれかを示します(表8を参照)。他のビットはすべて0 に設定します。
- 5. スレーブはSDA上でアクノレッジをアサートします。
- 6. マスタはコマンド・バイトを送信します。コマンド・バイトはMSB=0で識別されます。MSB=1は拡張レジスタへの書込みを示します。

- 7. スレーブはSDA上でアクノレッジをアサートします。
- 8. マスタは、SDA上でストップ条件をアサートしてトランザクションを終了します。



図23. 拡張バイト書込み

表9~11に、各拡張レジスタの機能を示します。

#### 表8. 拡張レジスタのアドレス

A6	A5	A4	АЗ	A2	A1	A0	Extended Register
0	0	0	0	0	0	1	ALERT_EN
0	0	0	0	0	1	0	ALERT_TH
0	0	0	0	0	1	1	CONTROL

#### 表9. ALERT\_ENレジスタの動作

ビット	デフォルト	名前	機能
0	0	EN_ADC_OC1	IチャンネルでのシングルADC変換が、ALERT_TH レジスタに設定されたスレッショールドを超えた場合に、イネーブルされます。
1	0	EN_ADC_OC4	Iチャンネルでの4つの連続したADC変換が、ALERT_TH レジスタに設定されたスレッショールドを超えた場合に、イネーブルされます。
2	1	EN_OC_ALERT	OC_ALERTレジスタをイネーブルします。過電流状態が発生しているか、 TIMERピンが1.3Vまで充電された場合に、OC_ALERTレジスタがこの状態を取り込んでラッチします。
3	0	EN_OFF_ALERT	SWOFFビットをハイにする書き込み動作によってHS動作がオフになった場合に、アラートをイネーブルします。これにより、ALERT出力に対するソフトウェアからのオーバーライドが可能となり、ALERTによって制御されるPチャンネルFETがオンになります。
4	0	CLEAR	ステータス・レジスタのステータス・ビットOC_ALERTおよびADC_ALERT をクリアします。アラートの原因がクリアされていない場合、またはこのレジスタの他のビットでディスエーブルされていない場合には、これらのビットは即座にリセットされます。このビットは、ステータス・レジスタのビットがクリアされると、自動的にOクリアされます。

#### 表10. ALERT\_THレジスタの動作

ビット	デフォルト	機能
7:0		ALERT_THレジスタは、アラートが発生する電流レベルを設定します。デフォルトではADCフルスケール 値が設定されます。ALERT_THの8ビット値は、電流チャンネル・データの上位8ビットに対応します。

#### 表11. CONTROLレジスタの動作

ビット	デフォルト	名前	機能
0	0		ALERTピンのアサートを解除します。EN_OFF_ALERTビットがハイレベルの場合に のみアクティブにすることができます (表9を参照)。

REV. A — 13 —

# 電圧および/または電流データ・バイトの 読出し

ADM1192は、情報を3通りの方法で出力するように設定することができます(「バイト書込みコマンド」を参照)。デバイスの設定に応じて、変換(1回または複数回)後に次のデータをデバイスから読み出すことができます。

#### 電圧と電流のリードバック

ADM1192は電圧と電流の両方をデジタル化します。3バイト・データは、表12に示すフォーマットでデバイスから読み出されます。

表12. 電圧と電流のリードバック・フォーマット

Byte	Contents	B7	В6	B5	B4	ВЗ	B2	B1	В0
1	Voltage MSBs	V11	V10	V9	V8	V7	V6	V5	V4
2	Current MSBs	I11	I10	I9	I8	I7	I6	15	I4
3	LSBs	V3	V2	V1	V0	I3	I2	I1	10

#### 電圧リードバック

ADM1192は電圧のみをデジタル化します。2バイト・データは、表13に示すフォーマットでデバイスから読み出されます。

表13. 電圧のリードバック・フォーマット

Byte	Contents	B7	B6	B5	B4	ВЗ	B2	B1	В0
1	Voltage MSBs	V11	V10	V9	V8	V7	V6	V5	V4
2	Voltage LSBs	V3	V2	V1	V0	0	0	0	0

#### 電流リードバック

ADM1192は電流のみをデジタル化します。2バイト・データは、表14に示すフォーマットでデバイスから読み出されます。

表14. 電流のリードバック・フォーマット

Byte	Contents	B7	B6	B5	B4	ВЗ	B2	B1	В0
1	Current MSBs	I11	I10	I9	I8	I7	I6	15	I4
2	Current LSBs	13	I2	I1	10	0	0	0	0

次の一連のイベントは、マスタがスレーブ・デバイスから3バイト(電圧と電流のデータ)を受信するときに発生します。

- 1. マスタ・デバイスはSDA上でスタート条件をアサートしま す。
- 2. マスタは、7ビットのスレーブ・アドレスとそれに続く読出 しビット (ハイ) を送信します。
- 3. アドレス指定されたスレーブ・デバイスは、SDA上でアク ノレッジをアサートします。
- 4. マスタは最初のデータ・バイトを受信します。
- 5. マスタはSDA上でアクノレッジをアサートします。
- 6. マスタは2つ目のデータ・バイトを受信します。
- 7. マスタはSDA上でアクノレッジをアサートします。
- 8. マスタは3つ目のデータ・バイトを受信します。
- 9. マスタはSDA上でノー・アクノレッジをアサートします。
- 10. マスタは、SDA上でストップ条件をアサートしてトランザクションを終了します。

マスタが電圧または電流のみを読み出す場合は、2個のデータ・バイトしか読み出しません。ステップ7と8は不要です。

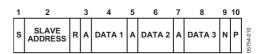


図24. ADM1192からの3バイト読出し



図25. ADM1192からの2バイト読出し

#### ADCコードを電圧値または電流値に変換

次式は、ADM1192の12ビットADCで得られた電圧コードと電流コードを実際の電圧値と電流値に変換する場合に使用します。

 $Voltage = (V_{FULLSCALE}/4096) \times Code$ 

ここで、 $V_{\it FULLSCALE} = 6.65$  (7:2の範囲) または26.35 (14:1の範囲) です。

コードは、デバイスから読み出されたADC電圧コードです (ビット $V0\sim V11$ )。

 $Current = ((I_{FULLSCALE}/4096) \times Code)/Sense Resistor$ 

ここで、 $I_{FULLSCALE} = 105.84 \text{mV です}$ 。

コードは、デバイスから読み出されたADC電流コードです (ビット $I0\sim I11$ )。

#### ステータス・レジスタの読出し

ADM1192のステータス・データは、1つのレジスタから読み出すことができます。

- 1. マスタ・デバイスはSDA上でスタート条件をアサートしま す。
- 2. マスタは、7ビットのスレーブ・アドレスとそれに続く読出 しビット (ハイレベル) を送信します。
- 3. アドレス指定されたスレーブ・デバイスは、SDA上でアク ノレッジをアサートします。
- 4. マスタはステータス・バイトを受信します。
- 5. マスタはSDA上でアクノレッジをアサートします。

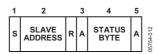


図26. ADM1192からのステータス読出し

表15に ADM1192のステータス・レジスタの詳細を示します。 ビット1、ビット3、ビット5は、ALERT\_EN レジスタのビッ ト4への書込み (CLEAR) によりクリアされます。

#### 表15. ステータス・バイトの動作

ビット	名前	機能
0	ADC_OC	ADCベースの過電流比較が、最後の3回の変換で検出されています。
1	ADC_ALERT	ADCベースの過電流トリップが発生したため、アラートを発生しています。ALERT_EN レジスタのビット4への書込みでクリアされます。
2	OC	過電流状態の発生。すなわち、電流検出アンプの出力は、SETV入力の電圧より大きな値になっています。
3	OC_ALERT	過電流状態によってALERTブロックが障害をラッチしており、ALERT出力がアサートされています。 ALERT_EN レジスタのビット4への書込みでクリアされます。
4	OFF_STATUS	CONTROLレジスタのSWOFF ビットへ書込みを行うと、1に設定されます。
5	OFF_ALERT	SWOFF ビットによりアラートが発生しています。ALERT_EN レジスタのビット4への書込みでクリア されます。

REV. A — 15 —

# アプリケーション情報

#### ALERT出力

ALERT出力は、許容電圧30Vのオープンドレイン・ピンです。 この出力には2つの用途があります。

#### 過電流フラグ

ALERTピンは、コントローラの汎用ロジック入力に接続できます。通常の動作では、ADM1192はこの出力をローレベルに駆動します。過電流状態が発生すると、出力はハイレベルにアサートされます。外付けのプルアップ抵抗を使用してください。

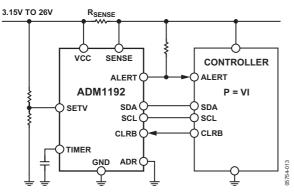


図27. ALERT出力を割込みとして使用

#### 基本的なホットスワップ回路

基本的なPチャンネルFETホットスワップ回路を作成できます。ALERT出力は、パワー・パスに直列接続されたPチャンネルFETのGATEピンに接続します。GATEからソースへのプルアップにより、電源が投入されるとすぐにPチャンネルFETのGATEがプルアップされ、デバイスがオフになります。ADM1192がパワーアップすると、GATEはALERT出力によってローレベルされます。ターンオン時のGATEのスルーレートは、TIMERピンのコンデンサによって決まります。動作中に電流障害が発生した場合は、ALERT出力がハイレベルにアサートされ、PチャンネルFETがオフになります。

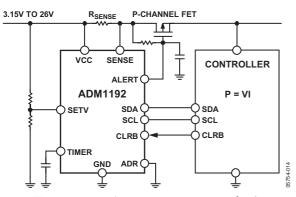


図28. PチャンネルFETのホットスワップ回路

#### SETVピン

このピンを使うと、ALERT出力がトリップする電流レベルを調整できます。電流検出アンプの出力は、SETVピンに入力される電圧と比較されます。SETVコンパレータの出力は、電流検出アンプの出力がSETV電圧を上回ったときにアサートされます。ADM1192はさまざまな電圧をSETVピンに入力して、ゲイン18で、さまざまな電流レベルで過電流状態を検出します。この関係を図12に示します。

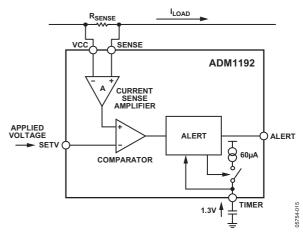


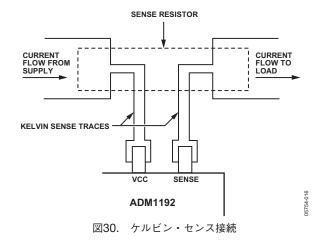
図29. SETVの動作

SETVコンパレータの出力がアサートされると、ALERTブロックは $60\mu$ Aの充電電流で外付けTIMERコンデンサの充電を開始します。TIMERコンデンサの電圧が1Vになると、充電サイクルは完了します。次に、ALERT出力がアサートされます(ハイレベルになります)。TIMERコンデンサの各値によって、電流障害とALERT出力アサートとの間の遅延時間が決定されます。ALERT出力を使ってホットスワップ回路を実現するときは、TIMERコンデンサを選択して適正なスタートアップ遅延を発生させる必要があります。この遅延時間は、ALERT障害のトリップなしに最大インラッシュ電流で負荷をフル充電できる長さにする必要があります。

## ケルビン・センス抵抗の接続

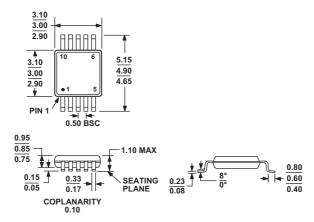
大きい電流の測定のために小さい値のセンス抵抗を使用すると きは、寄生直列抵抗の問題が生じます。リード抵抗が定格抵抗 のかなりの部分を占め、全抵抗はリード長の関数となります。

この問題は、ケルビン・センス接続によって回避できます。この種の接続を行うと、抵抗の電流パスと抵抗の電圧降下を切り離すことができます。図30は、ADM1192のSENSEピンとVCCピンの間にセンス抵抗を正しく接続する方法を示しています。



REV. A — 17 —

# 外形寸法



#### COMPLIANT TO JEDEC STANDARDS MO-187-BA

図31. 10ピン・ミニ・スモール・アウトライン・パッケージ [MSOP]

(RM-10)

寸法単位:mm

## オーダー・ガイド

Model	Temperature Range	Package Description	Package Option	Branding
ADM1192-1ARMZ-R71	-40°C to +85°C	10-Lead MSOP	RM-10	M5M
EVAL-ADM1192EBZ <sup>1</sup>		Evaluation Board		

I Z=RoHS適合製品

アナログ・デバイセズ社またはその二次ライセンスを受けた関連会社からライセンスの対象となるFCコンボーネントを購入した場合、購入者にはこれらのコンボーネントをFCシステムで使用するフィリップス社のFCの特許権に基づくライセンスが許諾されます。ただし、フィリップス社が規定するFC規格仕様に準拠したシステムが必要です。