

ADG621/ADG622/ADG623

特長

5.5 (max) のオン抵抗
 0.9 (max) のオン抵抗平坦性
 単電源 +2.7 ~ +5.5V
 両電源 $\pm 2.7 \sim \pm 5.5V$
 レールtoレールの動作
 10ピン μ SOICパッケージ
 代表的な消費電力 ($< 0.01 \mu W$)
 TTL/CMOSコンパチブルな入力

アプリケーション

自動テスト機器
 電源のルート切り替え
 通信システム
 データ・アクイジション・システム
 サンプル/ホールド・システム
 航空機器
 リレーの置換部品
 バッテリ駆動機器

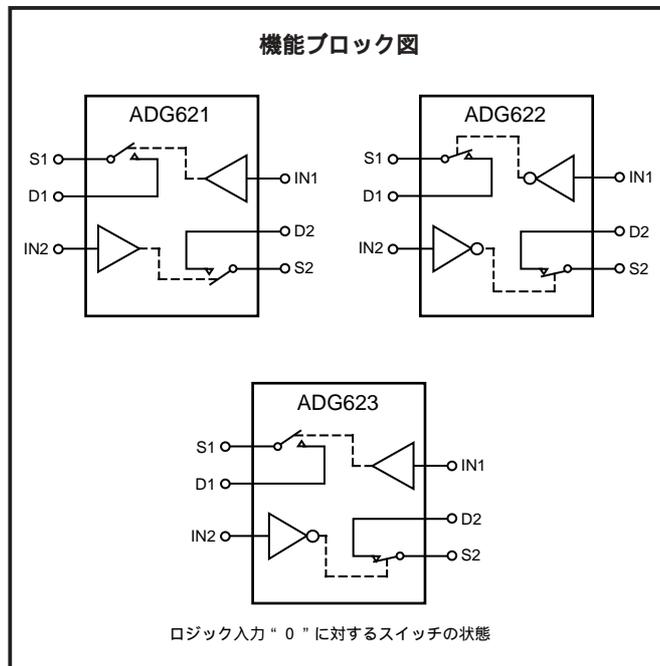
概要

ADG621/ADG622/ADG623は、モノリシックなCMOSのSPST (単極単投) スイッチです。各スイッチは、オン状態で双方向で良好な導電性を備えています。ADG621/ADG622/ADG623は2つの独立したスイッチを備えています。ADG621/ADG622の違いは、それぞれの両スイッチがADG621は通常開放型 (NO)、ADG622は通常接続型 (NC) という点だけです。ADG623では、スイッチ1が通常開放、スイッチ2が通常接続されています。ADG623はブレイク・ピフォア・メイクでスイッチング動作します。ADG621/ADG622/ADG623は4 Ω という低いオン抵抗を備えており、チャンネル間で0.25 Ω 以内に整合します。また、これらのスイッチは、低消費電力で高速のスイッチング動作を行います。各製品は10ピン μ SOICパッケージで供給されています。

REV.0

アナログ・デバイセズ株式会社

機能ブロック図


製品のハイライト

1. 低いオン抵抗 (R_{ON}) (代表値: 4 Ω)
2. 両電源 $\pm 2.7 \sim \pm 5.5V$ または単電源 +2.7 ~ +5.5V
3. 低消費電力。CMOS構造により低い消費電力を実現。
4. 小型10ピン μ SOICパッケージ

アナログ・デバイセズ社が提供する情報は正確で信頼できるものを期していますが、その情報の利用または利用したことにより引き起こされる第三者の特許または権利の侵害に関して、当社はいっさいの責任を負いません。さらに、アナログ・デバイセズ社の特許または特許の権利の使用を許諾するものでもありません。

本 社 / 東京都港区海岸1-16-1 電話03(5402)8200 〒105-6891
 ニューピア竹芝サウスタワービル
 大阪営業所 / 大阪市淀川区宮原3-5-36 電話06(6350)686(代) 〒532-0003
 新大阪第二森ビル

ADG621/ADG622/ADG623 仕様

両電源¹ ($V_{DD}=+5V \pm 10\%$ 、 $V_{SS}=-5V \pm 10\%$ 、 $GND=0V$ 。特に指定のない限り、 $-40 \sim +85$ で全仕様を規定)

パラメータ	Bバージョン		単位	テスト条件 / 備考
	+25	-40 ~ +85		
アナログ・スイッチ アナログ単電源範囲		$V_{SS} \sim V_{DD}$	V	
オン抵抗 (R_{ON})	4		typ	$V_{DD}=+4.5V$ 、 $V_{SS}=-4.5V$ $V_S=\pm 4.5V$ 、 $I_S=-10mA$
チャンネル間オン抵抗整合 (R_{ON})	5.5	7	max	テスト回路1
	0.25		typ	$V_S=\pm 4.5V$ 、 $I_S=-10mA$
	0.35	0.4	max	
オン抵抗平坦性 ($R_{FLAT(ON)}$)	0.9	0.9	typ	$V_S=\pm 3.3V$ 、 $I_S=-10mA$
		1.5	max	
リーク電流				$V_{DD}=+5.5V$ 、 $V_{SS}=-5.5V$ $V_S=\pm 4.5V$ 、 $V_D=\mp 4.5V$
ソース・オフ・リーク電流 I_S (OFF)	± 0.01		nA typ	テスト回路2
	± 0.25	± 1	nA max	
ドレイン・オフ・リーク電流 I_D (OFF)	± 0.01		nA typ	$V_S=\pm 4.5V$ 、 $V_D=\mp 4.5V$ 、テスト回路2
	± 0.25	± 1	nA max	
チャンネル・オン・リーク電流 I_D 、 I_S (ON)	± 0.01		nA typ	$V_S=V_D=\pm 4.5V$ 、テスト回路3
	± 0.25	± 1	nA max	
デジタル入力				
入力ハイレベル電圧、 V_{INH}		2.4	V min	
入力ローレベル電圧、 V_{INL}		0.8	V max	
入力電流				
I_{INL} または I_{INH}	0.005		μA typ	$V_{IN}=V_{INL}$ または $V_{IN}=V_{INH}$
		± 0.1	μA max	
C_{IN} 、デジタル入力容量	2		pF typ	
ダイナミック特性 ²				
t_{ON}	75		ns typ	$R_L=300$ 、 $C_L=35pF$
	120	155	ns max	$V_S=3.3V$ 、テスト回路4
t_{OFF}	45		ns typ	$R_L=300$ 、 $C_L=35pF$
	70	85	ns max	$V_S=3.3V$ 、テスト回路4
ブレイク・ピフォア・メイク時間遅延、 t_{BBM} (ADG623のみ)	30		ns typ	$R_L=300$ 、 $C_L=35pF$
		10	ns min	$V_{S1}=V_{S2}=3.3V$ 、テスト回路5
電荷注入	110		pC typ	$V_S=0V$ 、 $R_S=0$ 、 $C_L=1nF$ 、テスト回路7
オフ・アイソレーション	-65		dB typ	$R_L=50$ 、 $C_L=5pF$ 、 $f=1MHz$ 、テスト回路8
チャンネル間クロストーク	-90		dB typ	$R_L=50$ 、 $C_L=5pF$ 、 $f=1MHz$ 、テスト回路10
-3dB	230		MHz typ	$R_L=50$ 、 $C_L=5pF$ 、テスト回路9
C_S (OFF)	20		pF typ	$f=1MHz$
C_D (OFF)	20		pF typ	$f=1MHz$
C_D 、 C_S (ON)	70		pF typ	$f=1MHz$
電力条件				$V_{DD}=+5.5V$ 、 $V_{SS}=-5.5V$
I_{DD}	0.001		μA typ	デジタル入力=0Vまたは5.5V
		1.0	μA max	
I_{SS}	0.001		μA typ	デジタル入力=0Vまたは5.5V
		1.0	μA max	

注

- 温度範囲は以下の通りです。Bバージョン： $-40 \sim +85$
- 設計により保証されていますが製造テストは行っていません。

仕様は予告なく変更されることがあります。

ADG621/ADG622/ADG623

両電源¹ ($V_{DD}=+5V \pm 10\%$ 、 $V_{SS}=-5V \pm 10\%$ 、 $GND=0V$ 。特に指定のない限り、 $-40 \sim +85$ で全仕様を規定)

パラメータ	Bバージョン		単位	テスト条件 / 備考
	+25	-40 ~ +85		
アナログ・スイッチ アナログ信号範囲		0V ~ V_{DD}	V	$V_{DD}=+4.5V$ 、 $V_{SS}=0V$
オン抵抗 (R_{ON})	7		typ	$V_S=0 \sim 4.5V$ 、 $I_S=-10mA$
チャンネル間のオン抵抗整合 (R_{ON})	10	12.5	max	テスト回路1
チャンネル間のオン抵抗整合 (R_{ON})	0.5		typ	$V_S=0 \sim 4.5V$ 、 $I_S=-10mA$
オン抵抗平坦性 ($R_{FLAT(ON)}$)	0.75	1	max	
オン抵抗平坦性 ($R_{FLAT(ON)}$)	0.5	0.5	typ	$V_S=1.5 \sim 3.3V$ 、 $I_S=-10mA$
オン抵抗平坦性 ($R_{FLAT(ON)}$)		1	max	
リーク電流				$V_{DD}=5.5V$
ソース・オフ・リーク電流 I_S (OFF)	± 0.01		nA typ	$V_S=1V/4.5V$ 、 $V_D=4.5V/1V$ 、テスト回路2
	± 0.25	± 1	nA max	
ドレイン・オフ・リーク電流 I_D (OFF)	± 0.01		nA typ	$V_S=1V/4.5V$ 、 $V_D=4.5V/1V$ 、テスト回路2
	± 0.25	± 1	nA max	
チャンネル・オン・リーク電流 I_D 、 I_S (ON)	± 0.01		nA typ	$V_S=V_D=1V/4.5V$ 、テスト回路3
	± 0.25	± 1	nA max	
デジタル入力				
入力ハイレベル電圧、 V_{INH}		2.4	V min	
入力ローレベル電圧、 V_{INL}		0.8	V max	
入力電流 I_{INL} または I_{INH}	0.005		μA typ	$V_{IN}=V_{INL}$ または V_{INH}
		± 0.1	μA max	
C_{IN} 、デジタル入力容量	2		pF typ	
ダイナミック特性 ²				
t_{ON}	120		ns typ	$R_L=300$ 、 $C_L=35pF$
	210	260	ns max	$V_S=3.3V$ 、テスト回路4
t_{OFF}	50		ns typ	$R_L=300$ 、 $C_L=35pF$
	75	100	ns max	$V_S=3.3V$ 、テスト回路4
ブレイク・ピフォア・メイク時間遅延、 t_{BBM} (ADG623のみ)	70		ns typ	$R_L=300$ 、 $C_L=35pF$
荷電注入	6	10	ns min	$V_{S1}=V_{S2}=3.3V$ 、テスト回路5
オフ・アイソレーション	-65		pC typ	$V_S=0V$ 、 $R_L=0$ 、 $C_L=1nF$ 、テスト回路6
チャンネル間クロストーク	-90		dB typ	$R_L=50$ 、 $C_L=5pF$ 、 $f=1MHz$ 、テスト回路7
-3dB帯域幅	230		dB typ	$R_L=50$ 、 $C_L=5pF$ 、 $f=1MHz$ 、テスト回路9
C_S (OFF)	20		MHz typ	$R_L=50$ 、 $C_L=5pF$ 、テスト回路8
C_D (OFF)	20		pF typ	$f=1MHz$
C_D 、 C_S (ON)	70		pF typ	$f=1MHz$
電力条件				$V_{DD}=5.5V$
I_{DD}	0.001		μA typ	デジタル入力=0Vまたは5.5V
		1.0	μA max	

注

- 温度範囲は以下の通りです。Bバージョン： $-40 \sim +85$
- 設計により保証されていますが製造テストは行っていません。
仕様は予告なく変更されることがあります。

ADG621/ADG622/ADG623

絶対最大定格¹

(特に指定のない限り、 $T_A = 25$)

$V_{DD} \sim V_{SS}$ 13V

$V_{DD} \sim GND$ - 0.3 ~ + 6.5V

$V_{SS} \sim GND$ + 0.3 ~ - 6.5V

アナログ入力² $V_{SS} - 0.3V \sim V_{DD} + 0.3V$

デジタル入力²
 ... - 0.3V ~ $V_{DD} + 0.3V$ 、または30mAのいずれか先に発生する方

ピーク電流、SまたはD 100mA

(1mAでのパルス入力。デューティ・サイクルの最大値10%)

連続電流、SまたはD 50mA

動作温度範囲

工業用 (Bバージョン) - 40 ~ + 85

保管温度範囲 - 65 ~ + 150

接合温度 150

μSOICパッケージ

J_A 熱インピーダンス 206 /W

J_C 熱インピーダンス 44 /W

ピン温度、ハンダ付け (10秒) 300

IR逆流、ピーク温度 220

注

1 上記の絶対最大定格を超えるストレスを加えると、デバイスに永久的な損傷を与えることがあります。この定格はストレス定格の規定のみを目的とするものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長期間絶対最大定格条件に置くと、デバイスの信頼度に影響を与えることがあります。

2 IN、S、Dでの過電圧は、内部ダイオードによってクランプされます。電流は上記の最大定格に制限する必要があります。

表 I ADG621/ADG622の真理値表

ADG621INX	ADG622INX	スイッチの状態
0	1	OFF
1	0	ON

表 II ADG623の真理値表

IN 1	IN 2	スイッチS1	スイッチS2
0	0	OFF	ON
0	1	OFF	OFF
1	0	ON	ON
1	1	ON	OFF

オーダー・ガイド

モデル・オプション	温度範囲	説明	パッケージ	ブランド情報*
ADG621BRM	- 40 ~ +85	μSOIC (microSmallOutlineIC)	RM-10	SXB
ADG622BRM	- 40 ~ +85	μSOIC (microSmallOutlineIC)	RM-10	SYB
ADG623BRM	- 40 ~ +85	μSOIC (microSmallOutlineIC)	RM-10	SZB

* μSOICについてのブランドは紙面の都合上3銘柄に制限されています。

注意

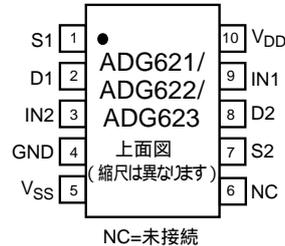
ESD (静電放電) の影響を受けやすいデバイスです。4000Vもの高圧の静電気が人体やテスト装置に容易に帯電し、検知されることなく放電されることがあります。本製品には当社独自のESD保護回路を備えていますが、高エネルギーの静電放電を受けたデバイスには回復不可能な損傷が発生することがあります。このため、性能低下や機能喪失を回避するために、適切なESD予防措置をとるようお奨めします。



ADG621/ADG622/ADG623

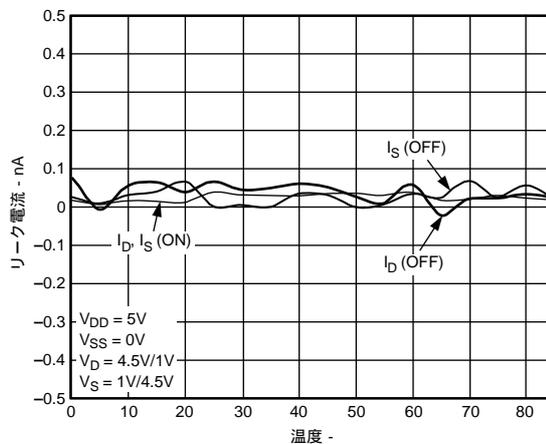
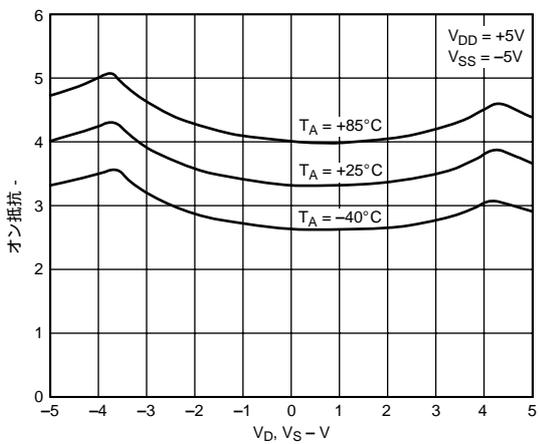
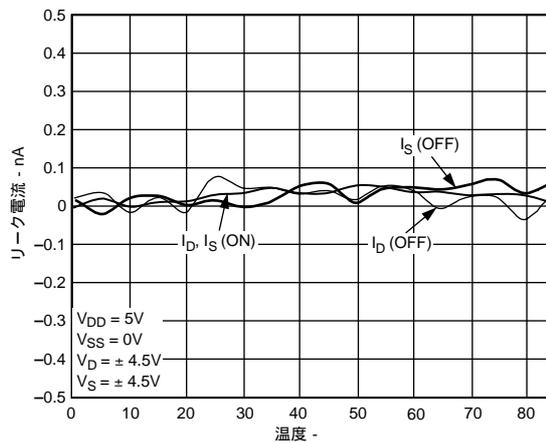
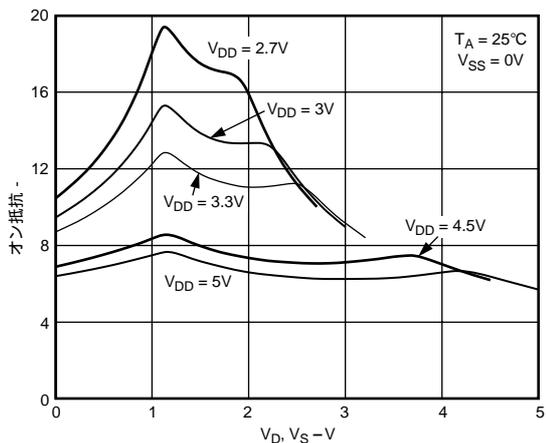
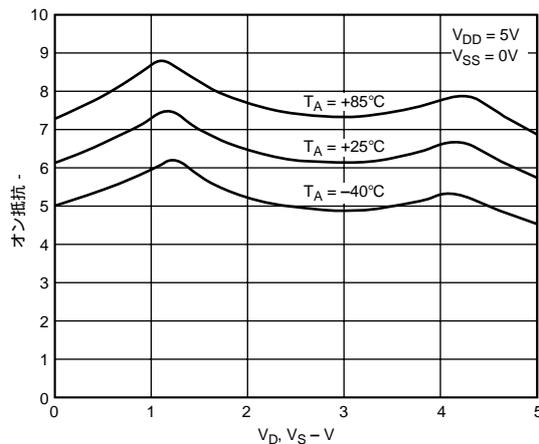
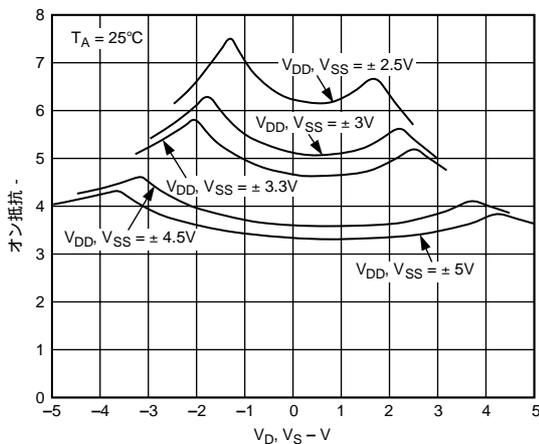
ピン配置

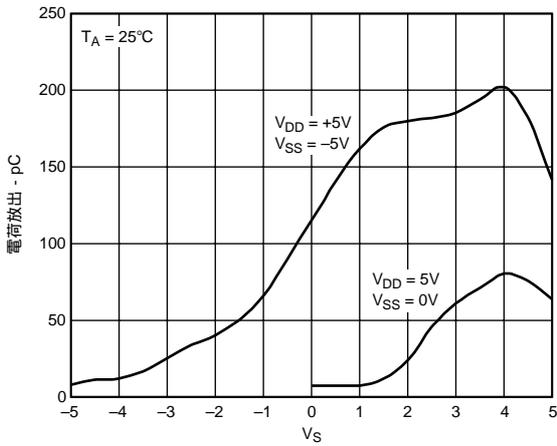
10ピン μ SOIC
(RM-10)



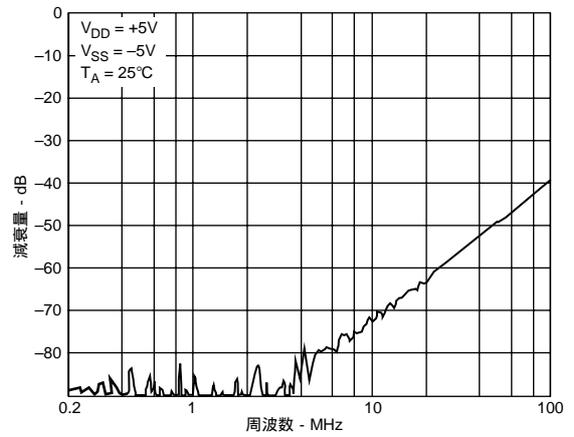
用語解説

V_{DD}	正極性の最大電源電圧。
V_{SS}	両電源のアプリケーションにおける負極性の最大電源電圧。単電源アプリケーションでは、デバイスのグラウンドに接続する必要があります。
GND	グラウンド (0V) リファレンス。
I_{DD}	正極性電源電流。
I_{SS}	負極性電源電流。
S	ソース端子。入力または出力。
D	ドレイン端子。入力または出力。
IN	ロジック制御入力。
R_{ON}	D ~ S間の電圧抵抗 ()。
R_{ON}	任意の2チャンネル間のオン抵抗の整合、すなわち、 $R_{ON\ max} \sim R_{ON\ min}$ 。
$R_{FLAT\ (ON)}$	平坦性は、特定のアナログ信号範囲で測定されたオン抵抗の最大値と最小値の間の差として定義されます。
$I_S\ (OFF)$	スイッチを“OFF”時のソース・リーク電流。
$I_D\ (OFF)$	スイッチを“OFF”時のドレイン・リーク電流。
$I_D, I_S\ (ON)$	スイッチを“ON”時のチャンネル・リーク電流。
$V_D\ (V_S)$	端子D、Sにおけるアナログ電圧。
V_{INL}	ロジック0での最大入力電圧。
V_{INH}	ロジック1での最小入力電圧。
$I_{INL}\ (I_{INH})$	デジタル入力の入力電流。
$C_S\ (OFF)$	スイッチ“OFF”時のソース容量。
$C_D\ (OFF)$	スイッチ“OFF”時のドレイン容量。
$C_D, C_S\ (ON)$	スイッチ“ON”時の容量。
t_{ON}	デジタル制御入力の印加から出力がONに切り替わるになるまでの遅延。
t_{OFF}	デジタル制御入力の印加から出力スイッチが“OFF”になるまでの遅延。
t_{BBM}	あるアドレス状態から他のアドレス状態へのスイッチング時に、両スイッチの90%の点で測定された“OFF”時間または“ON”時間。
電荷注入	スイッチング時に、デジタル入力からアナログ出力に伝達されるグリッチ・インパルスの測定値。
クロストーク	寄生容量により、あるチャンネルから別のチャンネルにカップリングされる不要信号の測定値。
オフ・アイソレーション	“OFF”スイッチを介してカップリングされる不要信号の測定値。
帯域幅	“ON”スイッチの周波数応答。
挿入損失	スイッチのオン抵抗による損失。

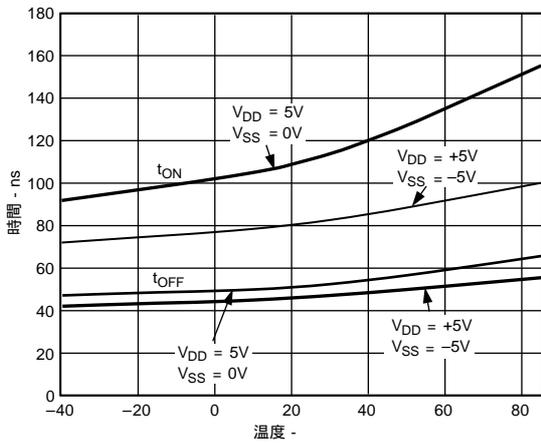




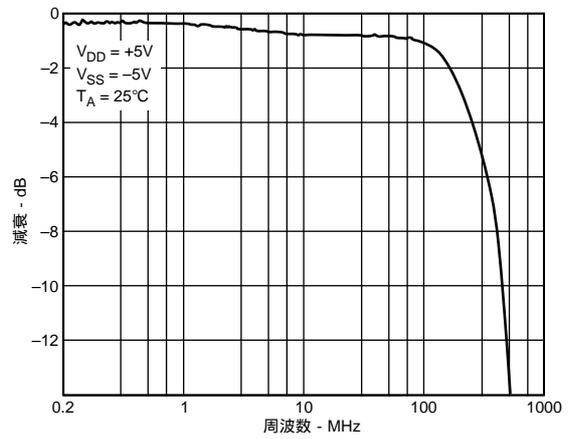
特性7 電荷放出 対 ソース電圧



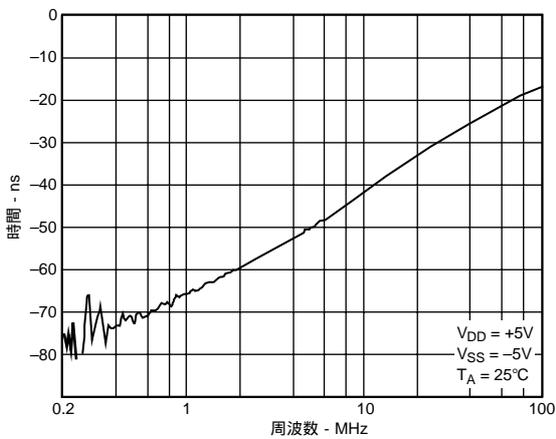
特性10 クロストーク 対 周波数



特性8 t_{ON}/t_{OFF} 時間 対 温度



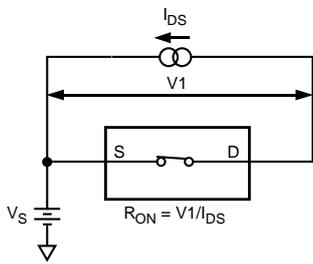
特性11 オン応答 対 周波数



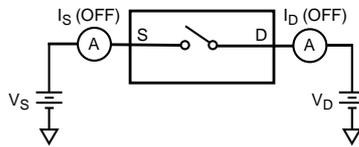
特性9 OFF絶縁 対 周波数

ADG621/ADG622/ADG623

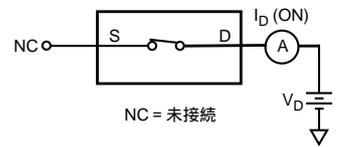
テスト回路



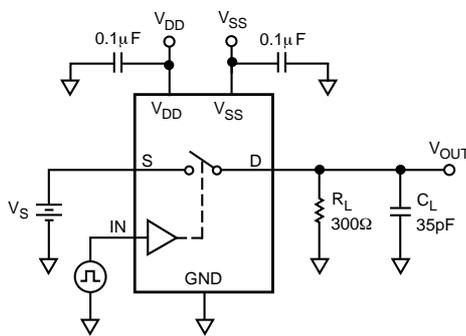
テスト回路1 オン抵抗



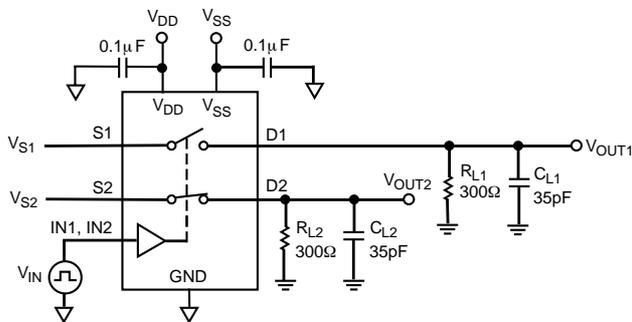
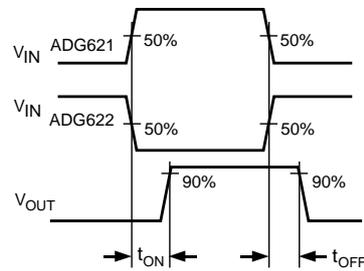
テスト回路2 オフ・リーク電流



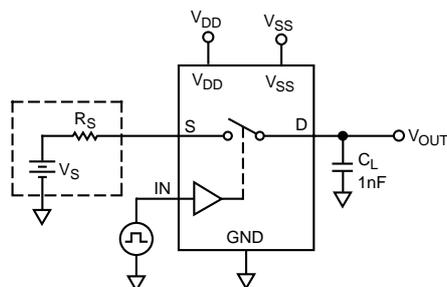
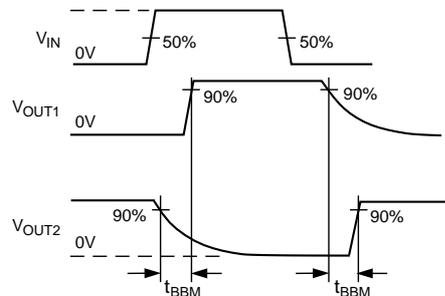
テスト回路3 オン・リーク電流



テスト回路4 スイッチ切り換え時間

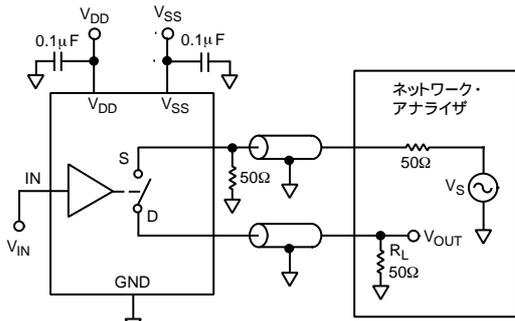


テスト回路5 ブレイク・ビフォア・メイク時間遅延、 t_{BBM} (ADG623のみ)



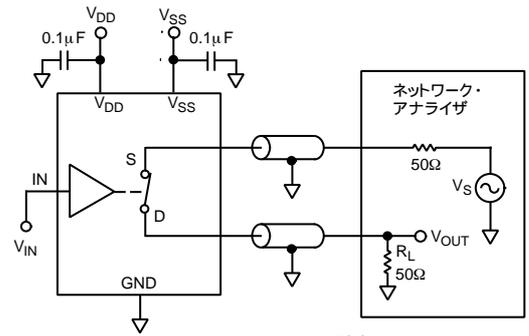
テスト回路6 荷電注入

ADG621/ADG622/ADG623



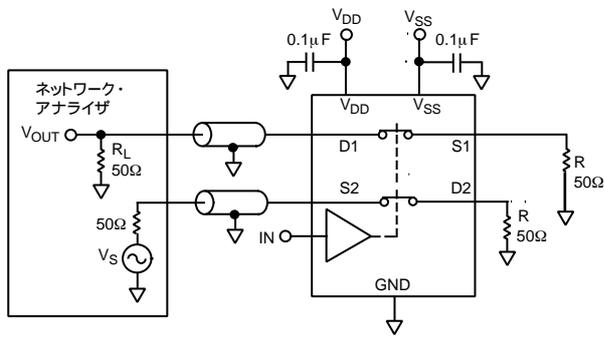
$$\text{オフ・アイソレーション} = 20 \text{ LOG } \frac{V_{\text{OUT}}}{V_{\text{S}}}$$

テスト回路7 オフ・アイソレーション



$$\text{挿入損失} = 20 \text{ LOG } \frac{\text{スイッチした } V_{\text{OUT}}}{\text{スイッチなしの } V_{\text{S}}}$$

テスト回路9 帯域幅



$$\text{チャンネル間クロストーク} = 20 \text{ LOG } \frac{V_{\text{OUT}}}{V_{\text{S}}}$$

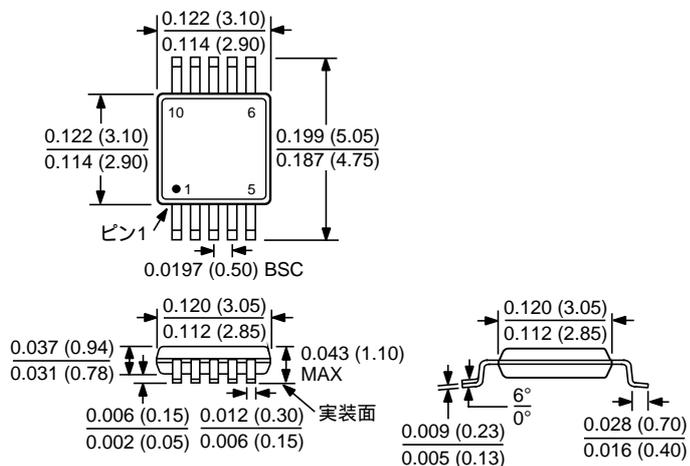
テスト回路8 チャンネル間クロストーク

ADG621/ADG622/ADG623

外形寸法図

サイズはインチと (mm) で示します。

10ピン μ SOICパッケージ
(RM-10)



ADG621/ADG622/ADG623

TDS01/2002/1000

PRINTED IN JAPAN

