

3 V/5 V、4/8チャンネル 高性能アナログ・マルチプレクサ

ADG608/ ADG609

特長

電源: +3 V、+5 V、±5 V アナログ信号範囲: V_{SS}~V_{DD} 小さいオン抵抗(最大 30 Ω) 高速なスイッチング時間 ton =最大 75 ns toff =最大 45 ns 低消費電力(最大 1.5 µW) ブレーク・ビフォ・メーク構成 軍用規格 3015.7 に準拠: ESD > 5000 V TTL/CMOS 互換入力

アプリケーション

自動テスト装置 データ・アクイジション・システム 通信システム アビオニクス・システムおよび軍用システム マイクロプロセッサ制御のアナログ・システム 医療計装機器 バッテリ駆動の計装機器 リモート給電を受ける装置 AD7840/8、AD7870/1/2/4/5/6/8 などの±5 V の DAC および ADC と互換

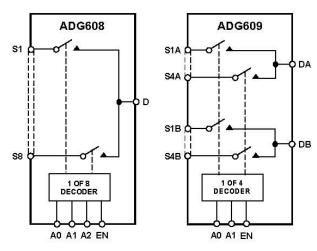
概要

ADG608 と ADG609 は、それぞれ 8 チャンネルと差動 4 チャンネル で構成されたモノリシック CMOS アナログ・マルチプレクサで、±5 V、 +5 V、+3 V の電源で仕様が規定されています。ADG608 は、3 ビッ トのバイナリ・アドレス・ライン AO、A1、A2 による指定に基づき、 8入力の内の1つを共通出力に接続します。ADG609は、2ビットの バイナリ・アドレス・ライン A0 と A1 による指定に基づき、4 差動 入力の内の1つを共通差動出力に接続します。

両デバイスの EN 入力は、デバイスをイネーブルまたはディスエー ブルするときに使います。ディスエーブルされると、すべてのチャ ンネルはスイッチ・オフされます。すべてのアドレス入力とイネー ブル入力は、規定動作温度範囲で TTL 互換のため、データ・アク イジション・システム、プロセス制御、アビオニクス、ATE などの バス制御されるシステムでの使用に適しています。TTL 互換アドレ ス入力は、デジタル・インターフェース・デザインを簡素化し、ボ ード面積を削減します。

ADG608/ADG609は、低消費電力、高速度スイッチング、低いオン 抵抗を提供する強化された LC²MOS プロセスを採用してデザイン されています。各チャンネルはオンのとき等しく両方向に導通し、 電源までの入力信号範囲を持っています。OFF 状態では、電源電圧 までの信号レベルを阻止します。すべてのチャンネルはブレーク・ ビフォ・メーク・スイッチング動作を行うため、チャンネル切り替 え時に瞬時的な短絡は発生しません。小さいチャージ・インジェ クションはデザインに固有で、デジタル入力のスイッチング時の過 渡電圧は小さくなっています。

機能ブロック図



ADG608 と ADG609 は+3 V、+5 V の単電源または±5 V の両電源で 動作するため、バッテリ駆動の計装機器での使用やアナログ・デバ イセズの新世代のDACおよびADCとの使用に最適です。5V電源 の使用と動作電流の削減により、±15 V電源で動作するデバイスよ り低消費電力が大幅に削減されています。

製品のハイライト

- ADG608/ADG609 は強化された LC²MOS プロセスで製造され るため、電源レールまでの広い信号範囲を提供。
- 低消費電力。
- 低 R_{ON} 3.
- 高速なスイッチング時間 4.
- ブレーク・ビフォ・メーク・スイッチが、入力信号の瞬時短絡 を防止するブレーク・ビフォ・メーク動作を保証。
- 单電源/両電源動作。

オーダー・ガイド

Model	Temperature Range	Package Option*
ADG608BN	-40°C to +85°C	N-16
ADG608BR	−40°C to +85°C	R-16A
ADG608BRU	−40°C to +85°C	RU-16
ADG608TRU	−55°C to +125°C	RU-16
ADG609BN	–40°C to +85°C	N-16
ADG609BR	−40°C to +85°C	R-16A
ADG609BRU	−40°C to +85°C	RU-16

*N=プラスチック DIP; RU=薄型シュリンク・スモール・アウトラ イン・パッケージ(TSSOP);

R = 0.15 7

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関 アナログ・テハイセス社は、提供する情報が止催で信頼できるものでめることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。 ※日本語データシートはREVISIONが古い場合があります。最新の内容については、英語版をご参照ください。 ©1995 Analog Devices, Inc. All rights reserved.

Rev. A

社/〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル

電話 06 (6350) 6868

雷話 03(5402)8200 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー

ADG608/ADG609の仕様

両電源¹(特に指定がない限り、V_{DD} = +5 V ± 10%、V_{SS} = -5 V ± 10%、GND = 0 V)

Parameter	B Version		T Version			
	+25°C	−40°C to	+25°C	-55°C to		Test conditions/
		+85°C		+125°C	Units	Comments
ANALOG SWITCH						
Analog Signal Range		Vss to VDD		Vss to VDD	V	
Ron	22	V 33 tO V DD	22	V 33 tO V DD	Ω typ	$-3.5 \text{ V} \le \text{Vs} \le +3.5 \text{ V}, \text{ Is} = -1 \text{ mA};$
KON						$V_{DD} = +4.5 \text{ V}, V_{SS} = -4.5 \text{ V};$
	30	35	30	40	Ω max	Test Circuit 1
ΔR on	5	6	5	6	Ω max	$-3 \text{ V} \le \text{Vs} \le +3 \text{ V}, \text{ Ins} = -1 \text{ mA};$ $\text{V}_{\text{DD}} = +5 \text{ V}, \text{ Vss} = -5 \text{ V}$
Ron Match	2	3	2	3	Ω max	$V_s = 0$ V, $I_{DS} = -1$ mA;
NON Materi	2	3	2	3	22 max	$V_{DD} = +5 \text{ V}, V_{SS} = -5 \text{ V}$
LEAKAGE CURRENTS						$V_{DD} = +5.5 \text{ V}, V_{SS} = -5.5 \text{ V}$
Source OFF Leakage Is (OFF)	± 0.05		± 0.05		nA typ	$V_D = \pm 4.5 \text{ V}, V_S = \pm 4.5 \text{ V}$
	± 0.5	± 2	± 0.5	± 10	nA max	Test Circuit 2
Drain OFF Leakage I _D (OFF)	± 0.05		± 0.05		nA typ	$V_D = \pm 4.5 \text{ V}, V_S = \pm 4.5 \text{ V};$
ADG608	± 0.5	± 2	± 0.5	± 10	nA max	Test Circuit 3
ADG609	± 0.5	± 1	± 0.5	± 5	nA max	15.77
Channel ON Leakage ID, Is (ON)	± 0.05	. 2	± 0.05	20	nA typ	$V_S = V_D = \pm 4.5 \text{ V};$
ADG608	± 0.5	± 3	± 0.5	± 20	nA max	Test Circuit 4
ADG609	± 0.5	± 1.5	± 0.5	± 10	nA max	
DIGITAL INPUTS Input High Voltage, VINH		2.4		2.4	V min	
Input Low Voltage, VINL		0.8		0.8	V max	
Input Current		0.0		0.0	, 111111	
IINL OF IINH		± 1		± 1	µA max	$V_{IN} = 0$ or V_{DD}
C _{IN} , Digital Input Capacitance	5		5		pF typ	
DYNAMIC CHARACTERISTICS ²					1 31	
transition	50		50		ns typ	$R_L = 300 \Omega$, $C_L = 35 pF$;
	75	90	75	100	ns max	$V_{S1} = \pm 3.5 \text{ V}, V_{S8} = \pm 3.5 \text{ V};$
						Test Circuit 5
topen	10		10		ns min	$R_L = 300 \Omega$, $C_L = 35 pF$;
						$V_s = +3.5 \text{ V}$; Test Circuit 6
ton(EN)	50		50		ns typ	$R_L = 300 \Omega, C_L = 35 pF;$
(ENI)	75	90	75	100	ns max	$V_s = +3.5 \text{ V}$; Test Circuit 7
$t_{OFF}(EN)$	30	<i>(</i> 0	30	75	ns typ	$R_L = 300 \Omega, C_L = 35 pF;$
Channa Initation	45	60	45	75	ns max	$V_s = +3.5 \text{ V}$; Test Circuit 7
Charge Injection	6		6		pC typ	$V_S = 0 \text{ V}, R_S = 0 \Omega, C_L = 1 \text{ nF};$ Test Circuit 8
OFF Isolation	85		85		dB typ	$R_L = 1 \text{ k}\Omega$, $C_L = 15 \text{ pF}$, $f = 100 \text{ kHz}$;
						Vs = 3 V rms; Test Circuit 9
Channel-to-Channel Crosstalk	85		85		dB typ	$R_L = 1 \text{ k}\Omega$, $C_L = 15 \text{ pF}$, $f = 100 \text{ kHz}$;
Cs (OFF)	9		9		pF typ	Test Circuit 10
C _D (OFF)])		pr. typ	
ADG608	40		40		pF typ	
ADG008 ADG609	20		20		pF typ	
C _D (ON)					P- 3/P	
ADG608	54		54		pF typ	
ADG609	34		34		pF typ	
POWER REQUIREMENTS					1 11	
IDD	0.05	0.2	0.05	0.2	μA typ	$V_{IN} = 0 V \text{ or } V_{DD}$
	0.2	2	0.2	2	μA max	
Iss	0.01	0.1	0.01	0.1	μA typ	
	0.1	1	0.1	1	μA max	

[「]温度範囲: B バージョンが -40° C~+85 $^{\circ}$ C、T バージョンが -55° C~+125 $^{\circ}$ C。」 出荷テストは行いませんがデザインで保証します。

仕様は予告なく変更されることがあります。

単電源 1 (特に指定がない限り、 V_{DD} = +5 V ± 10%、 V_{SS} = 0 V、GND = 0 V)

Parameter	B Version		T Version			
- H- H	+25°C	−40°C to	+25°C	-55°Cto		Test Conditions/
		+85°C		+125°C	Units	Comments
ANALOG SWITCH						
Analog Signal Range		0 to V_{DD}		0 to V_{DD}	V	
Ron	40		40		Ω typ	$V_s = +3.5 \text{ V}, I_s = -1 \text{ mA};$
	50	60	50	70	Ω max	$V_{DD} = +4.5 \text{ V};$
15						Test Circuit 1
ΔR on	5	6	5	6	Ω max	$+1 \text{ V} \le \text{Vs} \le +3 \text{ V}, \text{ Ids} = -1 \text{ mA}; \text{ Vdd} = +5$
Ron Match	2	3	2	3	Ω max	$V_S = 0 \text{ V}, I_{DS} = -1 \text{ mA}; V_{DD} = +5 \text{ V}$
LEAKAGE CURRENTS						$V_{DD} = +5.5 \text{ V}$
Source OFF Leakage Is (OFF)	± 0.05		± 0.05		nA typ	$V_D = 4.5 \text{ V}/0.1 \text{ V}, V_S = 0.1 \text{ V}/4.5 \text{ V};$
, ,	± 0.5	± 2	± 0.5	± 10	nA max	Test Circuit 2
Drain OFF Leakage ID (OFF)	± 0.05		± 0.05		nA typ	$V_D = 4.5 \text{ V}/0.1 \text{ V}, V_S = 0.1 \text{ V}/4.5 \text{ V};$
ADG608	± 0.5	± 2	± 0.5	± 10	nA max	Test Circuit 3
ADG609	± 0.5	± 1	± 0.5	± 5	nA max	
Channel ON Leakage ID, Is (ON)	± 0.05		± 0.05		nA typ	$V_S = V_D = 4.5 \text{ V}/0.1 \text{ V};$
ADG608	± 0.5	± 3	± 0.5	± 20	nA max	Test Circuit 4
ADG609	± 0.5	± 1.5	± 0.5	± 10	nA max	1650 Chicuit 1
	± 0.5	± 1.5	± 0.5	± 10	IIA IIIax	
DIGITAL INPUTS						
Input High Voltage, VINH		2.4		2.4	V min	
Input Low Voltage, VINL		0.8		0.8	V max	
Input Current						
Inl or Inh		± 1		± 1	μA max	$V_{IN} = 0$ or V_{DD}
C _{IN} , Digital Input Capacitance	5		5		pF typ	
DYNAMIC CHARACTERISTICS ²						
transition	80		80		ns typ	$R_L = 300 \Omega$, $C_L = 35 pF$;
CIRANSITION	100	130	100	150	ns max	$V_{S1} = 3.5 \text{ V/0 V}, V_{S8} = 0 \text{ V/3.5 V};$
						Test Circuit 5
t_{OPEN}	10		10		ns min	$R_L = 300 \Omega$, $C_L = 35 pF$;
OPEN						$V_s = +3.5 \text{ V}$; Test Circuit 6
$t_{ON}(EN)$	80		80		ns typ	$R_L = 300 \Omega$, $C_L = 35 pF$;
ON (EIT)	100	130	100	150	ns max	$V_s = +3.5 \text{ V}$; Test Circuit 7
$t_{OFF}(EN)$	40	130	40	130	ns typ	$R_L = 300 \Omega$, $C_L = 35 pF$;
torr (LIV)	50	60	50	75	ns max	$V_s = +3.5 \text{ V}$; Test Circuit 7
Charge Injection	0.5	00	0.5	13	pC typ	$V_S = 0$ V, $R_S = 0$ Ω , $C_L = 1$ nF;
Charge injection	3		3		pC typ pC max	Test Circuit 8
OFF Isolation	85		85		dB typ	$R_L = 1 \text{ k}\Omega$, $C_L = 15 \text{ pF}$, $f = 100 \text{ kHz}$;
OII Isolation	63		0.5		ив тур	$V_s = 1.5 \text{ V rms}$; Test Circuit 9
Channel-to-Channel Crosstalk	85		85		dB typ	$R_L = 1 \text{ k}\Omega$, $C_L = 15 \text{ pF}$, $f = 100 \text{ kHz}$;
Chamier-to-Chamier Crosstark	63		0.5		ив тур	Test Circuit 10
Ca (OFF)	0		9		nE trun	Test Circuit 10
Cs (OFF)	9		9		pF typ	
C _D (OFF) ADG608	40		10		-E/	
ADG608 ADG609	40		40		pF typ	
	20		20		pF typ	
$C_{D}(ON)$	 		l		1_	
ADG608	54		54		pF typ	
ADG609	34		34		pF typ	
POWER REQUIREMENTS				_		
IDD	0.05	0.2	0.05	0.2	μA typ	$V_{IN} = 0 \text{ V or } V_{DD}$
עעו		2	0.03	2	μΑ typ μΑ max	4 II - 0 4 OI 4 DD
	0.2	<i>L</i>	1 U.Z	7	i u a max	1

仕様は予告なく変更されることがあります。

ADG608/ADG609 の仕様

単電源 $^{1}($ 特に指定がない限り、 V_{DD} = +3.3 V ± 10%、 V_{SS} = 0 V、GND = 0 V)

Parameter	B Version		T Version			
	+25°C	-40°C to +85°C	+25°C	-55°C to +125°C	Units	Test Conditions/ Comments
ANALOG SWITCH						
Analog Signal Range		0 to $V_{\rm DD}$		0 to V_{DD}	V	
Ron	60		60		Ω typ	$V_s = +1.5 \text{ V}, I_s = -1 \text{ mA};$
	90	100	90	120	Ω max	$V_{DD} = +3 \text{ V}$; Test Circuit 1
Ron Match	3	3	3	3	Ω max	$V_S = 0 \text{ V}, I_{DS} = -1 \text{ mA}, V_{DD} = +3.3 \text{ V}$
LEAKAGE CURRENTS						$V_{DD} = +3.6 \text{ V}$
Source OFF Leakage Is (OFF)	± 0.05		± 0.05		nA typ	$V_D = 2.6 \text{ V}/0.1 \text{ V}, V_S = 0.1 \text{ V}/2.6 \text{ V};$
21g (01.)	± 0.5	± 2	± 0.5	± 10	nA max	Test Circuit 2
Drain OFF Leakage ID (OFF)	± 0.05	- -	± 0.05	_ 10	nA typ	$V_D = 2.6 \text{ V}/0.1 \text{ V}, V_S = 0.1 \text{ V}/2.6 \text{ V};$
ADG608	± 0.5	± 2	± 0.5	± 10	nA max	Test Circuit 3
ADG609	± 0.5	± 1	± 0.5	± 5	nA max	iest circuit 5
	± 0.05	± 1	± 0.05	± 3		$V_2 = V_2 = 2.6 \text{ V/O } 1 \text{ V}_2$
Channel ON Leakage ID, Is (ON) ADG608	± 0.03 ± 0.5	_ _ 3	± 0.03 ± 0.5	+ 20	nA typ	Vs = V _D = 2.6 V/0.1 V; Test Circuit 4
		± 3		± 20	nA max	Test Circuit 4
ADG609	± 0.5	± 1.5	± 0.5	± 10	nA max	
DIGITAL INPUTS						
Input High Voltage, VINH		2.4		2.4	V min	
Input Low Voltage, VINL		0.8		0.8	V max	
Input Current						
Inl or Inh		± 1		± 1	μA max	$V_{IN} = 0$ or V_{DD}
C _{IN} , Digital Input Capacitance	5	<u>- 1</u>	5	<u>-</u> 1	pF typ	7 II 0 0I 7 DD
	3		3		pr typ	
DYNAMIC CHARACTERISTICS ²						
ttransition	120		120		ns typ	$R_L = 300 \Omega$, $C_L = 35 pF$;
	170	225	170	250	ns max	$V_{S1} = 1.5 \text{ V/0 V}, V_{S8} = 0 \text{ V/1.5 V};$
						Test Circuit 5
topen	10		10		ns min	$R_L = 300 \Omega$, $C_L = 35 pF$;
OI LIN						$V_s = +1.5 \text{ V}$; Test Circuit 6
ton (EN)	120		120		ns typ	$R_L = 300 \Omega$, $C_L = 35 pF$;
wit (Ext)	170	225	170	250	ns max	$V_s = +1.5 \text{ V}$; Test Circuit 7
toff (EN)	40	443	40	230	ns typ	$R_L = 300 \Omega$, $C_L = 35 pF$;
WFF (LIN)	60	75	60	90	ns max	$V_s = +1.5 \text{ V}$; Test Circuit 7
Charge Injection		13		20		$V_S = +1.5 \text{ V}$; lest Circuit / $V_S = 0 \text{ V}$, $R_S = 0 \Omega$, $C_L = 1 \text{ nF}$;
Charge Injection	0.5		0.5		pC typ	
OFF Isolation	3		3		pC max	Test Circuit 8
OFF ISOIAHOH	85		85		dB typ	$R_L = 1 \text{ k}\Omega$, $C_L = 15 \text{ pF}$, $f = 100 \text{ kHz}$; $V_S = 1 \text{ V rms}$; Test Circuit 9
Channel-to-Channel Crosstalk	85		85		dB typ	$R_L = 1 \text{ k}\Omega$, $C_L = 15 \text{ pF}$, $f = 100 \text{ kHz}$;
						Test Circuit 10
Cs (OFF)	9		9		pF typ	
C _D (OFF)						
ADG608	40		40		pF typ	
ADG609	20		20		pF typ	
$C_D(ON)$					r Jr	
ADG608	54		54		pF typ	
ADG609	34		34		pF typ	
DOWED DEOLIDEMENTS					1 21	
POWER REQUIREMENTS	0.05	0.2	0.05	0.2	II A tree	$V_{IN} = 0 V \text{ or } V_{DD}$
Idd	0.05		0.05		μA typ	VIN - U V OI V DD
	0.2	2	0.2	2	μA max	Ĭ

²出荷テストは行いませんがデザインで保証します。

仕様は予告なく変更されることがあります。

絶対最大定格 1

(特に指定がない限り、TA=+25°C)
VDD~VSS 間+13 V
GND を基準とする VDD0.3 V~+6.5 V
GND を基準とする VSS+0.3 V~-6.5 V
アナログ、デジタル入力 ²
または 20 mA のいずれか早い方
連続電流、S または D20 mA
ピーク電流、S または D(1 ms のパルス、10%の
最大デューティ・サイクル)40 mA
動作温度範囲
工業用(B バージョン)40°C~+85°C
拡張範囲(T バージョン)55°C~+125°C
保存温度範囲65°C~+150°C
ジャンクション温度+150°C
プラスチック DIP パッケージ
θ _{JA} 熱抵抗117°C/W
ピン温度(ハンダ処理、10 sec)+260°C

SOIC パッケージ

θ _{JA} 熱抵抗	77°C/W
ピン温度、ハンダ処理	
蒸着(60sec)	+215°C
赤外線(15sec)	+220°C
TSSOP パッケージ	
θ _{JA} 熱抵抗	158°C/W
ピン温度、ハンダ処理	
蒸着(60sec)	+215°C
赤外線(15sec)	+220°C
ESD 定格	>5000 V

表 I. ADG608 の真理値表

A2	A 1	4.0	EM	ON SWITCH
A2	A1	A0	EN	ON SWITCH
X	X	X	0	NONE
0	0	0	1	1
0	0	1	1	2
0	1	0	1	3
0	1	1	1	4
1	0	0	1	5
1	0	1	1	6
1	1	0	1	7
1	1	1	1	8

X = Don't Care

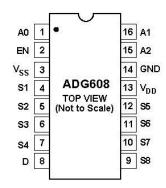
表 II.ADG609 の真理値表

A1	A0	EN	ON SWITCH PAIR		
X	X	0	NONE		
0	0	1	1		
0	1	1	2		
1	0	1	3		
1	1	1	4		

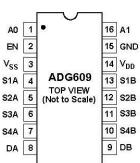
X = Don't Care

ピン配置

DIP/SOIC/TSSOP



DIP/SOIC/TSSOP



注
「上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。同時に複数の絶対最大定格条件を適用することはできません。

2A、S、DまたはENでの過電圧は内部ダイオードでクランプされます。電流は、規定された最大定格に制限してください。

ADG608/ADG609の代表的な性能特性

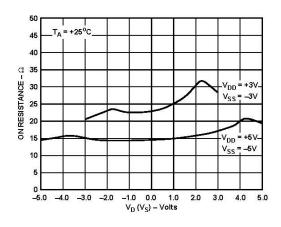


図 1 V_D (V_S)の関数としての R_{ON}:両電源

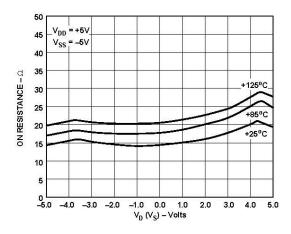


図 2.さまざまな温度での、 V_D (V_S) の関数としての R_{ON}

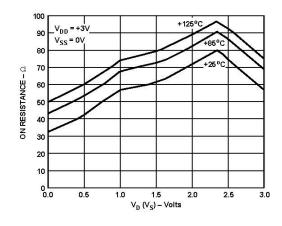


図 3.さまざまな温度での、 V_D (V_S)の関数としての R_{ON}

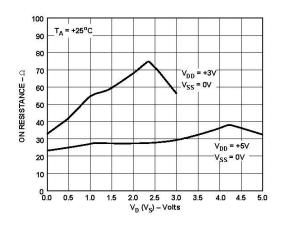


図 4 V_D (V_S)の関数としての R_{ON} :単電源

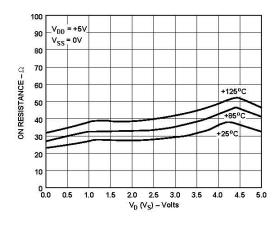


図 5.さまざまな温度での、 $V_D(V_S)$ の関数としての R_{ON}

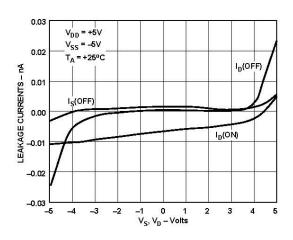


図 6. V_D (V_S)の関数としてのリーク電流

Rev. A - 6/11 -

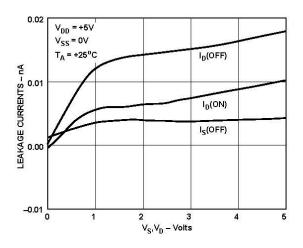


図 7. V_D (V_S)の関数としてのリーク電流

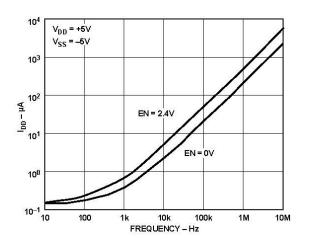


図 8.正電源電流対スイッチング周波数

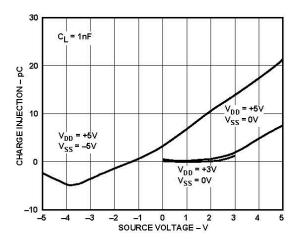


図 9.チャージ・インジェクション対アナログ電圧 Vs

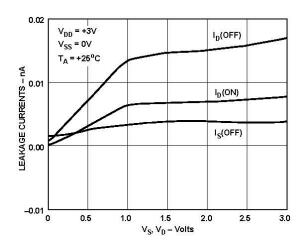


図 10. V_D (V_S)の関数としてのリーク電流

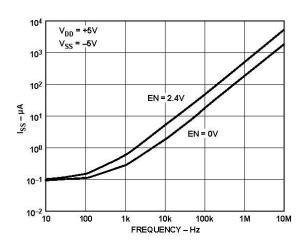


図 11.負電源電流対スイッチング周波数

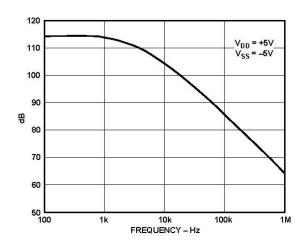
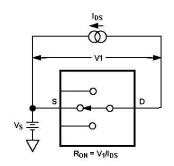


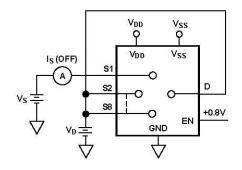
図 12.クロストークとオフ時アイソレーションの周波数特性

Rev. A - 7/11 -

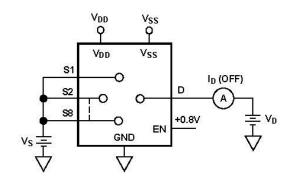
テスト回路



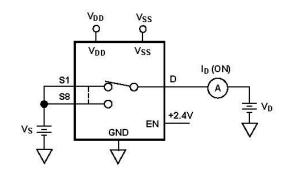
テスト回路 1.オン抵抗



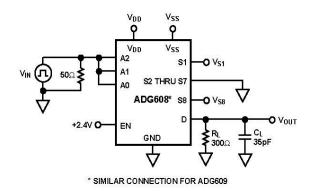
テスト回路 2. Is (OFF)

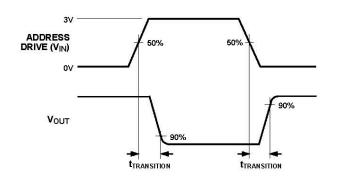


テスト回路 3. In (OFF)



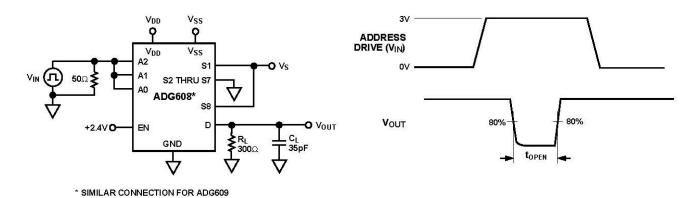
テスト回路 4. ID (ON)

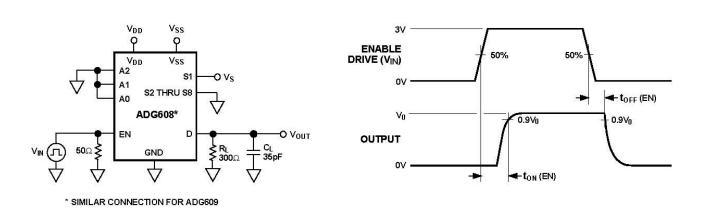




テスト回路 5.マルチプレクサのスイッチング時間、trransition

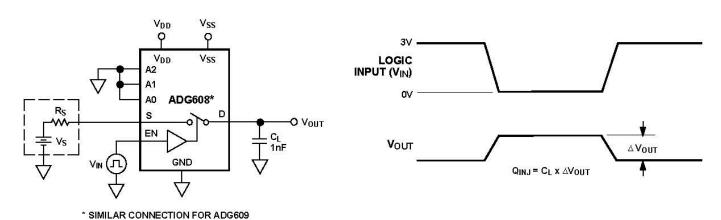
Rev. A - 8/11 -





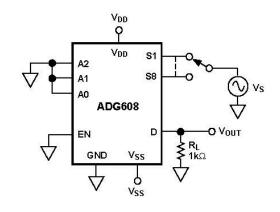
テスト回路 6.ブレーク・ビフォ・メーク遅延、topen

テスト回路 7.イネーブル遅延、t_{ON} (EN)、t_{OFF} (EN)

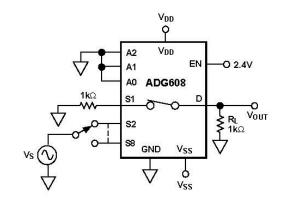


テスト回路 8.チャージ・インジェクション

Rev. A - 9/11 -



テスト回路 9.オフ時アイソレーション



テスト回路 10.チャンネル間クロストーク

用語集

V_{DD} 正電源電位。

Vss 両電源の正電位。単電源アプリケーション

では、グラウンドへ接続可能。

GND グラウンド(0 V)基準。

Ron D-S 間の抵抗

ΔRon 一定負荷電流でのアナログ入力電圧変化に

起因する Ron の変動。

 Ron の不一致
 任意の 2 チャンネル間での Ron の差。

 IS (OFF)
 スイッチ・オフ時のソース・リーク電流。

 Ib (OFF)
 スイッチ・オフ時のドレイン・リーク電流。

 Ib, Is (ON)
 スイッチ・オン時のチャンネル・リーク電流。

V_D, V_s D、S ピンのアナログ電圧

Cs (OFF)オフ状態のチャンネル入力容量。CD (OFF)オフ状態のチャンネル出力容量。

 CD, Cs (ON)
 スイッチ・オン時の容量。

 CIN
 デジタル入力容量。

ton (EN) デジタル入力の 50%/90% ポイントとスイッチ・

オン状態との間の遅延時間。

toff(EN) デジタル入力の50%/90%ポイントとスイッ

チ・オン状態との間の遅延時間。

ttransition あるアドレス状態から別のアドレス状態へ

切り替わるときのデジタル入力の50%/90% ポイントとスイッチ・オン状態との間の遅

延時間。

topen あるアドレス状態から別のアドレス状態へ

切り替わるときの両スイッチの80%ポイン

ト間で測定したオフ時間。

VINL ロジック0の最大入力電圧。

VINH ロジック1の最小入力電圧。

Inl (Inh) デジタル入力の入力電流。

クロストーク 寄生容量に起因して1つのチャンネルから

別のチャンネルに伝達される不要信号の大

きさ。

オフ時アイソ オフ状態のチャンネルを通過する不要信号

レーションの大きさ。

チャージ・イ スイッチング時にデジタル入力からアナロ

ンジェクショ グ出力へ伝達されるグリッチ・インパルス

の大きさ。

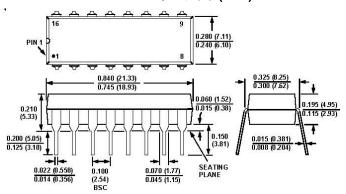
 I_{DD} 正電源電流。 I_{SS} 負電源電流。

Rev. A - 10/11 -

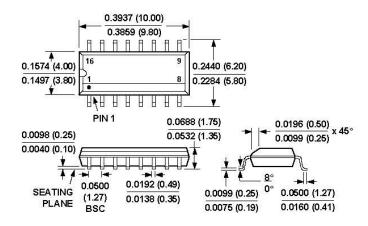
外形寸法

寸法表示:インチ(mm)

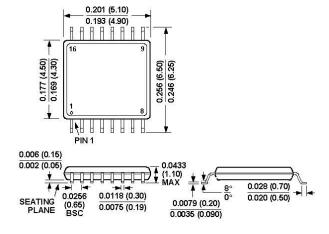
16 ピン・プラスチック(N-16)



16 ピン SOIC (R-16A)



16ピンTSSOP (RU-16)



Rev. A - 11/11 -