

特長

電圧帰還アーキテクチャ

レール to レール出力振幅: 0.1 V~4.9 V

高速アンプ

-3 dB 帯域幅: 410 MHz (G = 1)

-3 dB 帯域幅: 210 MHz (G = 2)

スルーレート: 870 V/ μ s

53 MHz までの 0.1 dB 大信号平坦性

2 V ステップでの 0.1% へのセトリング・タイム: 5.3 ns

高いコモン・モード電圧範囲

$-V_S - 0.2 V \sim +V_S - 1 V$

電源範囲: 3 V~5.5 V

微分ゲイン誤差: 0.01%

微分位相誤差: 0.01°

低消費電力

電源電流: アンプあたり 7.8 mA (typ)

パワーダウン機能

16 ピン LFCSP を採用

アプリケーション

業務用ビデオ

民生ビデオ

画像処理

計装

基地局

アクティブ・フィルタ

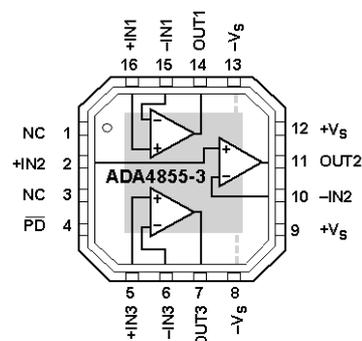
概要

ADA4855-3 (トリプル) は、単電源でレール to レール出力のオペアンプです。410 MHz の -3 dB 帯域幅と 870 V/ μ s のスルーレートにより、優れた高速性能を提供します。このレール to レール・オペアンプは、グラウンドの下 0.2 V から正電源レールの下 1 V までの広い入力コモン・モード電圧範囲を提供し、さらに、両電源レールの内側 100 mV までの出力電圧振幅を提供するため、3.3 V と低い単電源電圧でも使い安くなっています。

ADA4855-3 は、アンプあたり 7.8 mA (typ) の低消費電力を提供し、最大 57 mA の負荷電流を供給することができます。また、1 mA まで電源電流を削減する、省電力アプリケーション向けのパワーダウン機能も持っています。

ADA4855-3 は 16 ピン LFCSP パッケージを採用し、 $-40^{\circ}\text{C} \sim +105^{\circ}\text{C}$ の拡張工業温度範囲で動作するようにデザインされています。

接続図



NOTES

1. NC = NO CONNECT.
2. EXPOSED PAD CONNECTED TO $-V_S$.

07685-001

図 1.

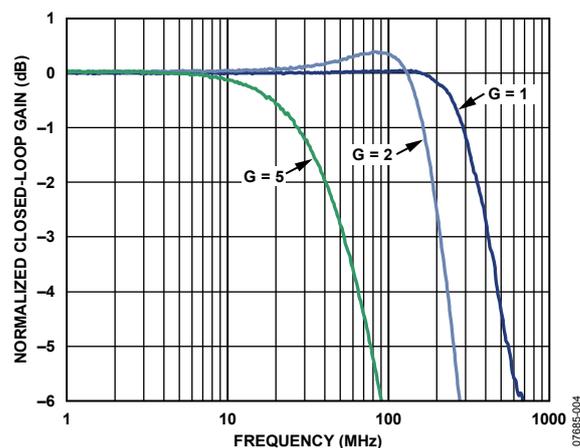


図 2. 周波数応答

目次

特長.....	1	動作原理.....	14
アプリケーション.....	1	アプリケーション情報.....	15
接続図.....	1	ゲイン設定.....	15
概要.....	1	20 MHz のアクティブ・ローパス・フィルタ.....	15
改訂履歴.....	2	RGB ビデオ・ドライバ.....	16
仕様.....	3	複数ビデオ負荷の駆動.....	16
5 V 動作.....	3	$\overline{\text{PD}}$ (パワーダウン) ピン.....	16
3.3 V 動作.....	4	単電源動作.....	17
絶対最大定格.....	5	電源のバイパス.....	17
熱抵抗.....	5	レイアウト.....	17
最大消費電力.....	5	外形寸法.....	18
ESD の注意.....	5	オーダー・ガイド.....	18
ピン配置およびピン機能説明.....	6		
代表的な性能特性.....	7		
テスト回路.....	13		

改訂履歴

11/08—Revision 0: Initial Version

仕様

5 V 動作

特に指定がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = 5\text{ V}$ 、 $G = 1$ 、 $R_L = 150\ \Omega$ 。

表 1.

Parameter	Test Conditions	Min	Typ	Max	Unit
DYNAMIC PERFORMANCE					
-3 dB Bandwidth	$V_O = 0.1\text{ V p-p}$		410		MHz
	$V_O = 2\text{ V p-p}$		200		MHz
	$V_O = 0.1\text{ V p-p}$, $G = 2$		210		MHz
	$V_O = 2\text{ V p-p}$, $G = 2$		120		MHz
Bandwidth for 0.1 dB Flatness	$V_O = 2\text{ V p-p}$		53		MHz
	$V_O = 2\text{ V p-p}$, $G = 2$		50		MHz
Slew Rate	$V_O = 2\text{ V step}$		870		V/ μs
Settling Time to 0.1%	$V_O = 2\text{ V step (rise/fall)}$		5.3/9.5		ns
	$V_O = 2\text{ V step (rise/fall)}$, $G = 2$		7.4/7		ns
NOISE/DISTORTION PERFORMANCE					
Harmonic Distortion (HD2/HD3)	$f_C = 5\text{ MHz}$, $V_O = 2\text{ V p-p}$, $R_L = 1\text{ k}\Omega$		-84/-105		dBc
	$f_C = 20\text{ MHz}$, $V_O = 2\text{ V p-p}$, $R_L = 1\text{ k}\Omega$		-60/-66		dBc
Crosstalk, Output to Output	$f = 5\text{ MHz}$, $G = 2$		-90		dBc
Input Voltage Noise	$f = 100\text{ kHz}$		6.8		nV/ $\sqrt{\text{Hz}}$
Input Current Noise	$f = 100\text{ kHz}$		2		pA/ $\sqrt{\text{Hz}}$
Differential Gain Error	$G = 2$		0.01		%
Differential Phase Error	$G = 2$		0.01		Degrees
DC PERFORMANCE					
Input Offset Voltage			1.3	3	mV
Input Offset Voltage Drift			5.5		$\mu\text{V}/^\circ\text{C}$
Input Bias Current			-3.8		μA
Input Offset Current			± 0.05		μA
Open-Loop Gain	$V_O = 0.5\text{ V to }4.5\text{ V}$		92		dB
INPUT CHARACTERISTICS					
Input Resistance			6.4		M Ω
Input Capacitance			0.5		pF
Input Common-Mode Voltage Range		$-V_S - 0.2$		$+V_S - 1$	V
Common-Mode Rejection Ratio	$V_{CM} = -0.2\text{ V to }+4\text{ V}$		94		dB
OUTPUT CHARACTERISTICS					
Output Voltage Swing			0.1 to 4.9		V
Linear Output Current per Amplifier	$\text{HD2} \leq -60\text{ dBc}$, $R_L = 10\ \Omega$		57		mA
POWER-DOWN					
Turn-On Time			78		ns
Turn-Off Time			1.2		μs
Bias Current	On		0.3		μA
	Off		-125		μA
Turn-On Voltage			$+V_S - 1.25$		V
POWER SUPPLY					
Operating Range		3		5.5	V
Quiescent Current per Amplifier			7.8		mA
Supply Current When Powered Down			1.1		mA
Power Supply Rejection Ratio	$\Delta V_S = 4.5\text{ V to }5.5\text{ V}$		96		dB

3.3 V 動作

特に指定がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = 3.3\text{ V}$ 、 $G = 1$ 、 $R_L = 150\ \Omega$ 。

表 2。

Parameter	Test Conditions	Min	Typ	Max	Unit
DYNAMIC PERFORMANCE					
-3 dB Bandwidth	$V_O = 0.1\text{ V p-p}$		430		MHz
	$V_O = 1.4\text{ V p-p}$		210		MHz
	$V_O = 0.1\text{ V p-p}$, $G = 2$		210		MHz
	$V_O = 2\text{ V p-p}$, $G = 2$		125		MHz
Bandwidth for 0.1 dB Flatness	$V_O = 1.4\text{ V p-p}$, $G = 2$		55		MHz
Slew Rate	$V_O = 2\text{ V step}$, $G = 2$		870		V/ μs
Settling Time to 0.1%	$V_O = 2\text{ V step (rise/fall)}$, $G = 2$		7.4/7.1		ns
NOISE/DISTORTION PERFORMANCE					
Harmonic Distortion (HD2/HD3)	$f_c = 5\text{ MHz}$, $V_O = 2\text{ V p-p}$, $R_L = 1\text{ k}\Omega$ $f_c = 20\text{ MHz}$, $V_O = 2\text{ V p-p}$, $R_L = 1\text{ k}\Omega$		-76/-76 -68/-75		dBc
Crosstalk, Output to Output	$f = 5\text{ MHz}$, $G = 2$		-88		dBc
Input Voltage Noise	$f = 100\text{ kHz}$		6.8		nV/ $\sqrt{\text{Hz}}$
Input Current Noise	$f = 100\text{ kHz}$		2		pA/ $\sqrt{\text{Hz}}$
Differential Gain Error	$G = 2$		0.01		%
Differential Phase Error	$G = 2$		0.01		Degrees
DC PERFORMANCE					
Input Offset Voltage			1.3		mV
Input Offset Voltage Drift			5.5		$\mu\text{V}/^\circ\text{C}$
Input Bias Current			-3.8		μA
Input Offset Current			0.05		μA
Open-Loop Gain	$V_O = 0.5\text{ V to }4.5\text{ V}$		92		dB
INPUT CHARACTERISTICS					
Input Resistance			6.4		M Ω
Input Capacitance			0.5		pF
Input Common-Mode Voltage Range		$-V_S - 0.2$		$+V_S - 1$	V
Common-Mode Rejection Ratio	$V_{CM} = -0.2\text{ V to }+3.2\text{ V}$		94		dB
OUTPUT CHARACTERISTICS					
Output Voltage Swing			0.1 to 3.22		V
Linear Output Current per Amplifier	$\text{HD2} \leq -60\text{ dBc}$, $R_L = 10\ \Omega$		40		mA
POWER-DOWN					
Turn-On Time			78		ns
Turn-Off Time			1.2		μs
Turn-On Voltage			$+V_S - 1.25$		V
POWER SUPPLY					
Operating Range		3		5.5	V
Quiescent Current per Amplifier			7.5		mA
Supply Current When Powered Down			0.95		mA
Power Supply Rejection Ratio	$\Delta V_S = 2.97\text{ V to }3.63\text{ V}$		94		dB

絶対最大定格

表 3.

Parameter	Rating
Supply Voltage	6 V
Internal Power Dissipation ¹	See Figure 3
Common-Mode Input Voltage	(-V _S - 0.2 V) to (+V _S - 1 V)
Differential Input Voltage	±V _S
Output Short-Circuit Duration	Observe power curves
Storage Temperature Range	-65°C to +125°C
Operating Temperature Range	-40°C to +105°C
Lead Temperature (Soldering, 10 sec)	300°C

¹仕様は、自然空冷のデバイスで規定。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

熱抵抗

θ_{JA} はワーストケース条件で規定。すなわち表面実装パッケージの場合、デバイスを回路ボードにハンダ付けした状態で θ_{JA} を規定。

表 4.

Package Type	θ_{JA}	θ_{JC}	Unit
16-Lead LFCSP	67	17.5	°C/W

最大消費電力

ADA4855-3 のパッケージ内での安全な最大消費電力は、チップのジャンクション温度上昇により制限されます。プラスチック・パッケージを採用するデバイスの安全な最大ジャンクション温度は、プラスチックのガラス遷移温度により決定され、約 150°C です。この値を一時的に超えると、パッケージからチップに加わるストレスの変化によりパラメータ性能がシフトすることがあります。175°C のジャンクション温度を長時間超えると、故障の原因になることがあります。

正常動作のためには、最大消費電力ディレーティング・カーブに従う必要があります。

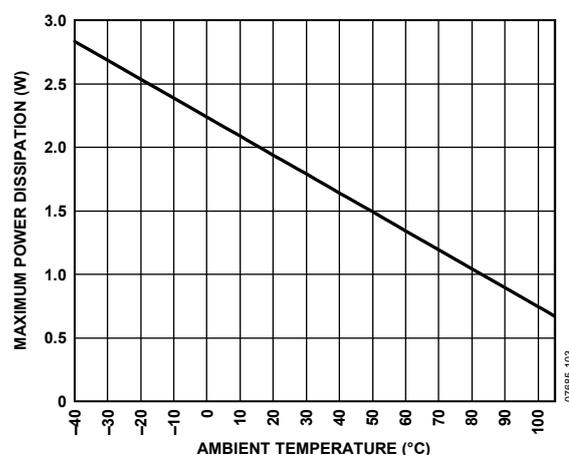


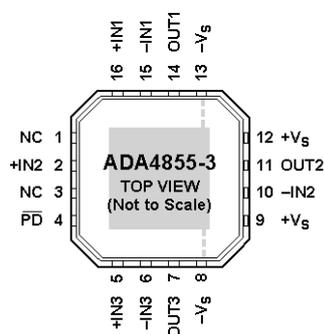
図 3. 最大消費電力対周囲温度

ESD の注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明



- NOTES
1. NC = NO CONNECT.
 2. EXPOSED PAD CONNECTED TO $-V_S$.

07666-003

図 4. ピン配置

表 5. ピン機能の説明

ピン番号	記号	説明
1	NC	未接続
2	+IN2	非反転入力 2
3	NC	未接続
4	$\overline{\text{PD}}$	パワーダウン
5	+IN3	非反転入力 3
6	-IN3	反転入力 3
7	OUT3	出力 3
8	$-V_S$	負電源
9	$+V_S$	正電源
10	-IN2	反転入力 2
11	OUT2	出力 2
12	$+V_S$	正電源
13	$-V_S$	負電源
14	OUT1	出力 1
15	-IN1	反転入力 1
16	+IN1	非反転入力 1
17 (EPAD)	露出パッド(EPAD)	露出パッドは $-V_S$ に接続する必要があります。

代表的な性能特性

特に指定がない限り、 $T = 25^{\circ}\text{C}$ 、 $V_S = 5\text{V}$ 、 $G = 1$ 、 $G > 1$ で $R_F = 1\text{ k}\Omega$ 、 $R_L = 150\ \Omega$ 、小信号 $V_{\text{OUT}} = 100\text{ mV p-p}$ 、大信号 $V_{\text{OUT}} = 2\text{ V p-p}$ 。

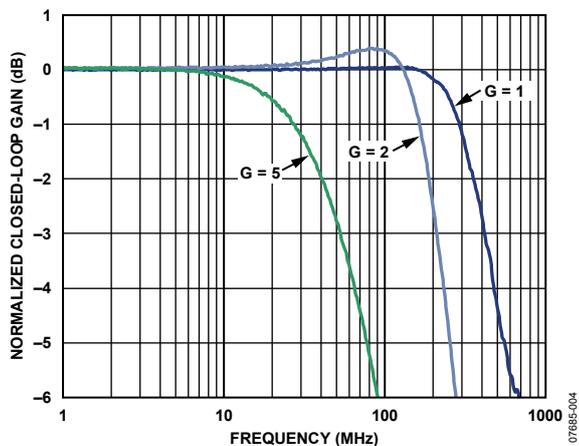


図 5. 小信号周波数応答対ゲイン

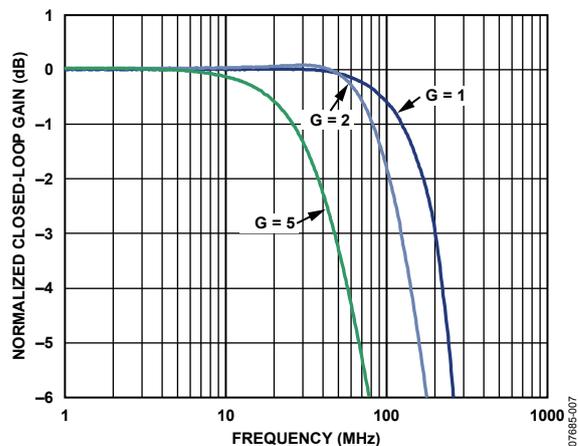


図 8. 大信号周波数応答対ゲイン

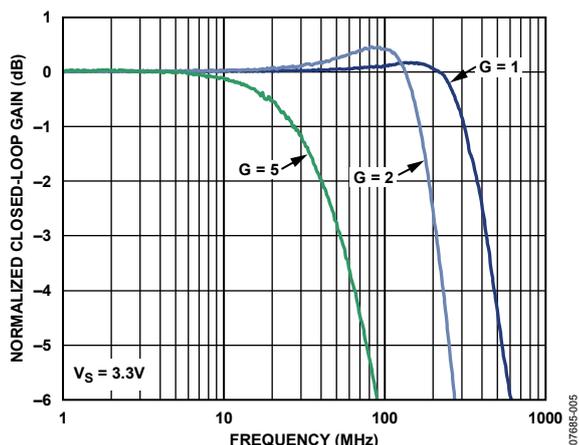


図 6. 小信号周波数応答対ゲイン

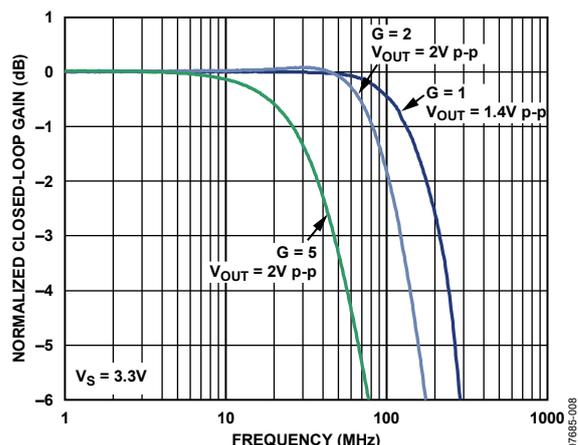


図 9. 大信号周波数応答対ゲイン

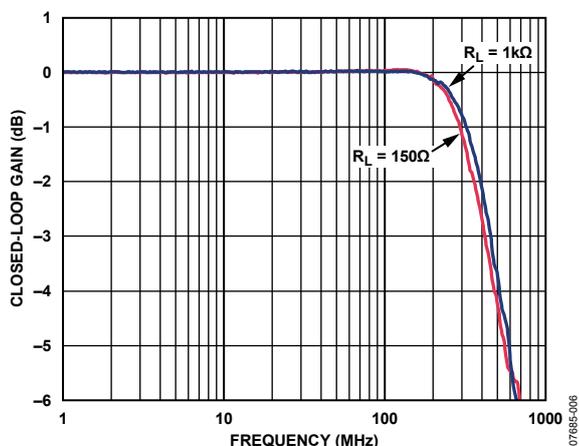


図 7. 小信号周波数応答対負荷

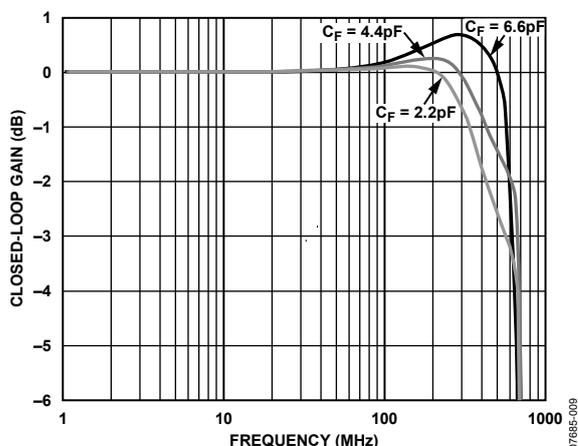


図 10. 小信号周波数応答対容量負荷

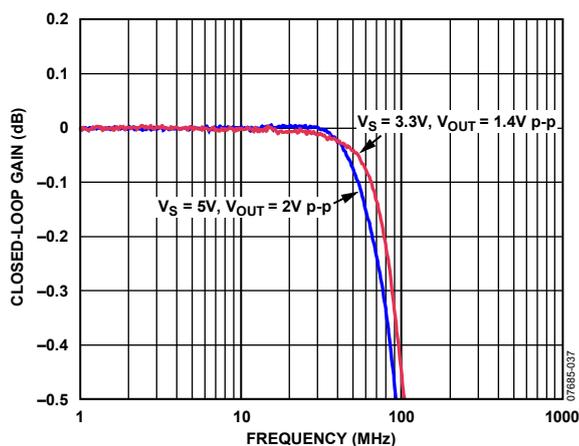


図 11.0.1 dB 平坦性対電源電圧

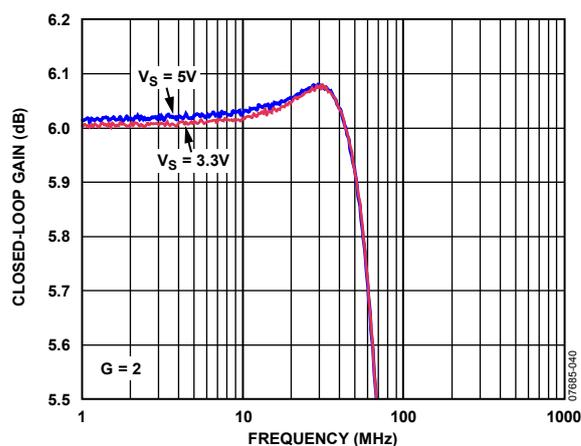


図 14.0.1 dB 平坦性対電源電圧

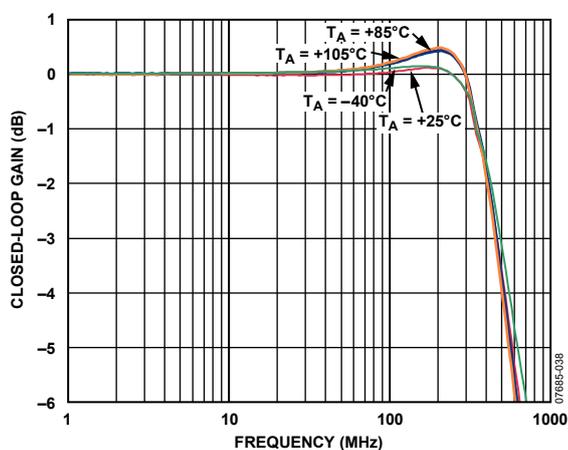


図 12. 小信号周波数応答の温度特性

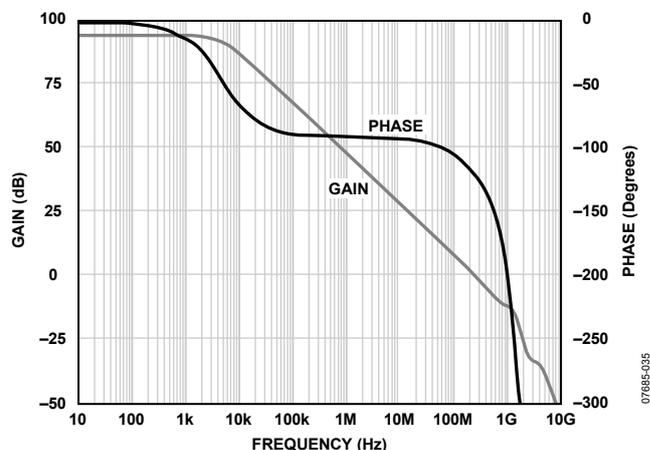


図 15. オープン・ループ・ゲインおよび位相の周波数特性

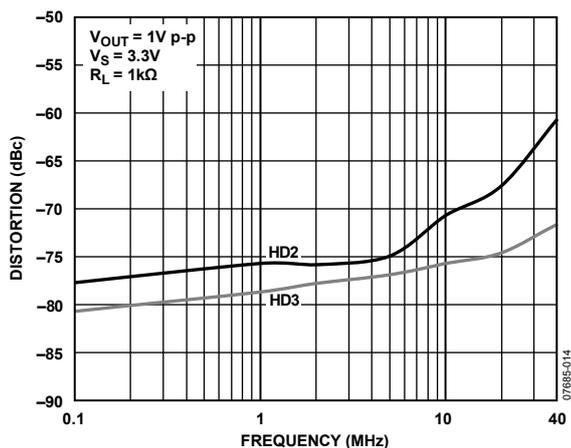


図 13. 高調波歪みの周波数特性

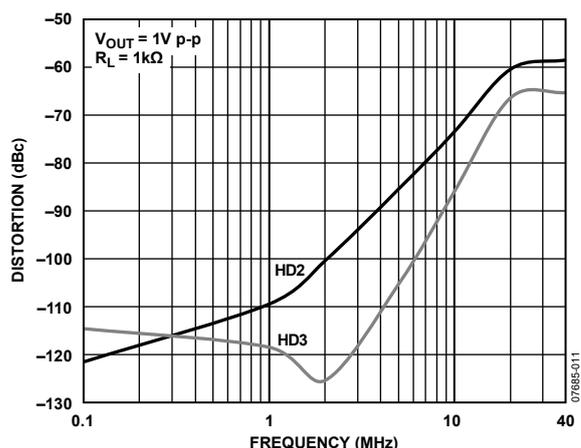


図 16. 高調波歪みの周波数特性

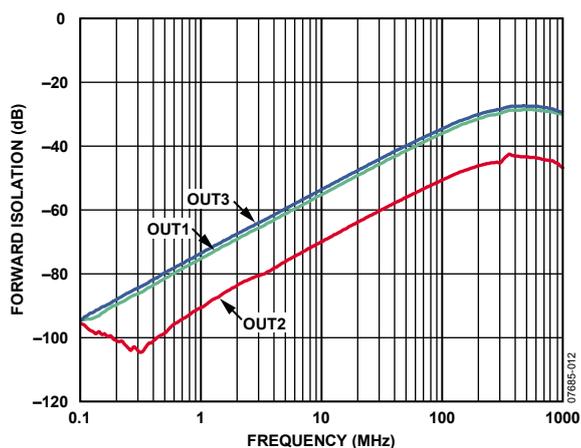


図 17. 順方向アイソレーションの周波数特性

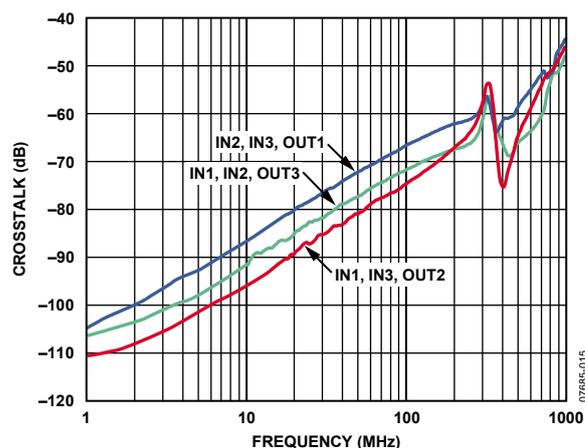


図 20. クロストークの周波数特性

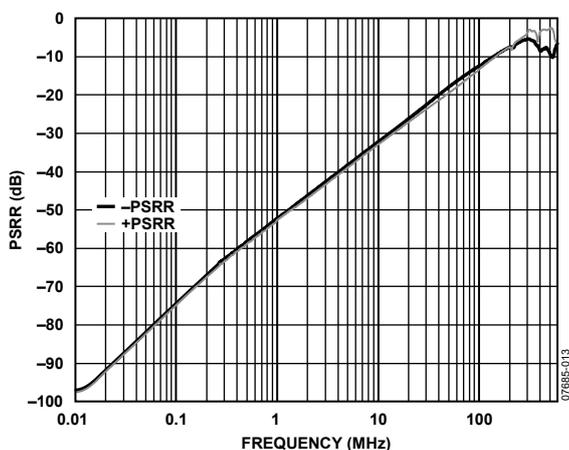


図 18. 電源除去比(PSRR)の周波数特性

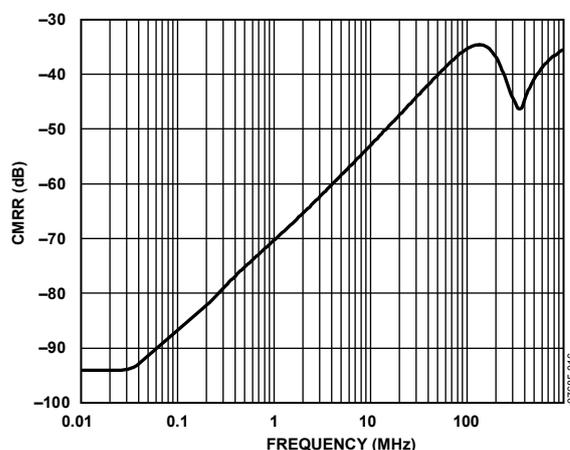


図 21. コモン・モード除去比(CMRR)の周波数特性

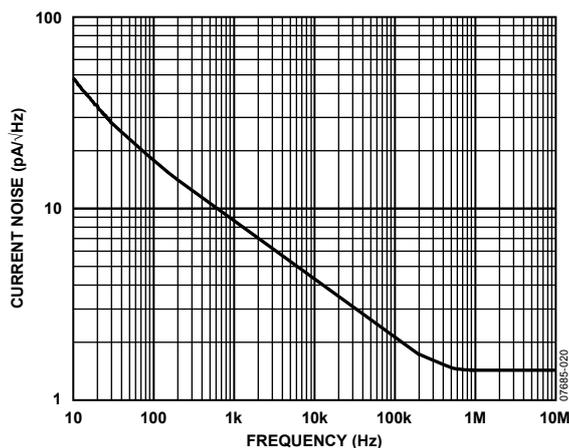


図 19. 入力電流ノイズの周波数特性

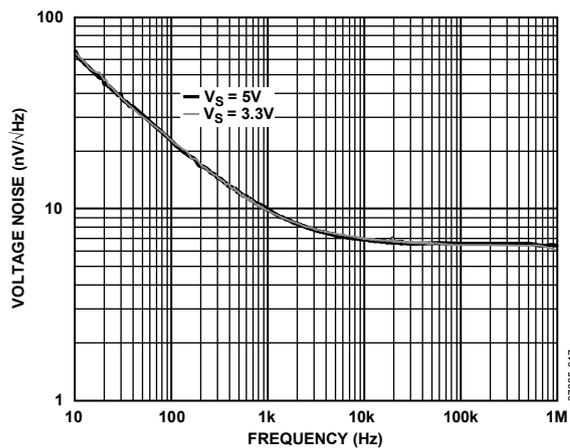


図 22. 入力電圧ノイズの周波数特性

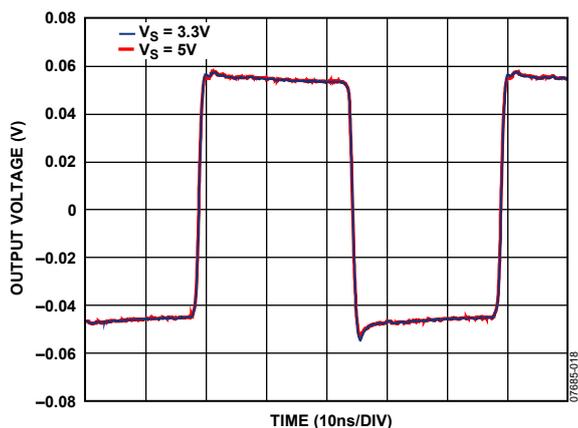


图 23.小信号过渡应对电源电压

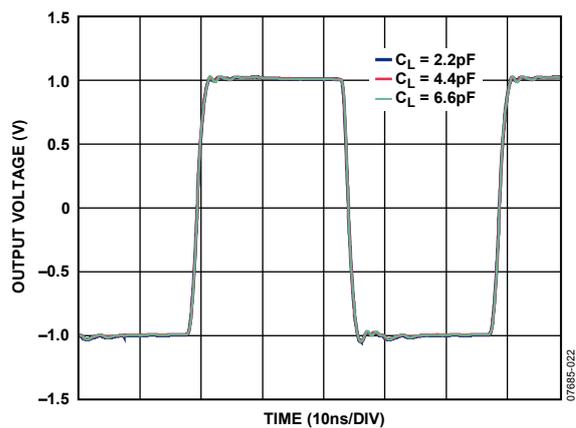


图 26.大信号过渡应对容量负荷

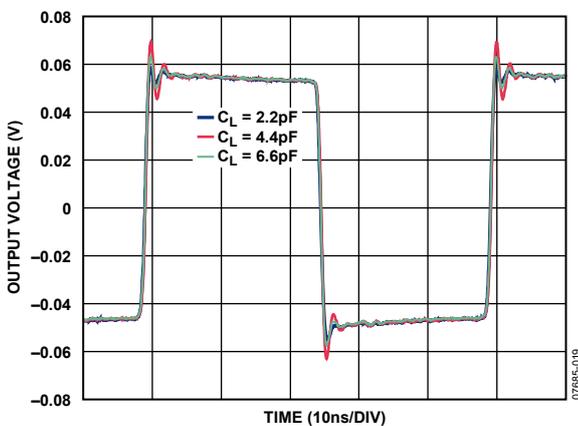


图 24.小信号过渡应对容量负荷

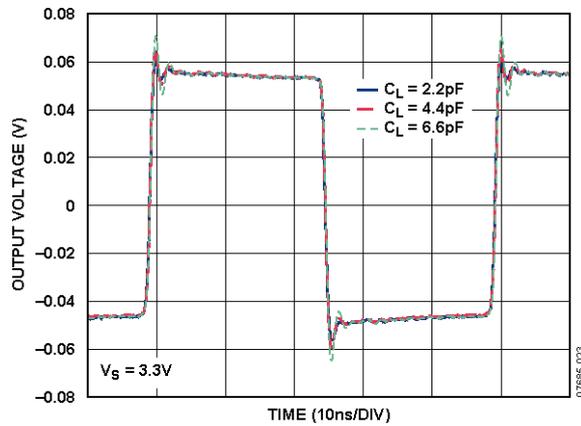


图 27.小信号过渡应对容量负荷

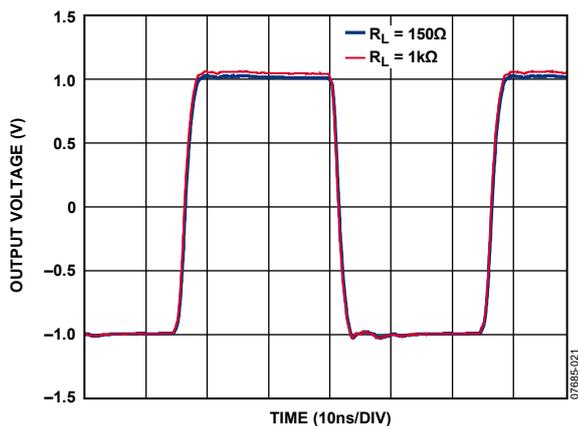


图 25.大信号过渡应对负荷抵抗

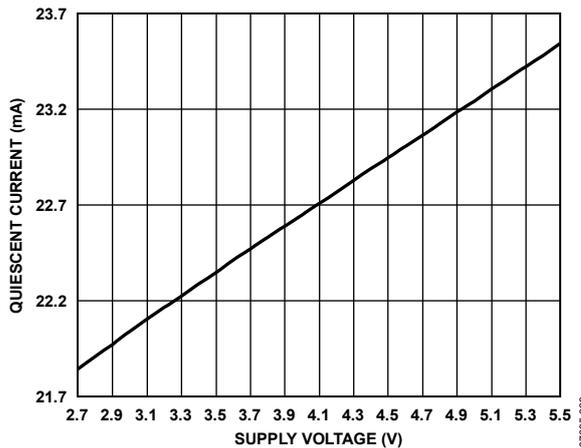


图 28.静止电流对电源电压

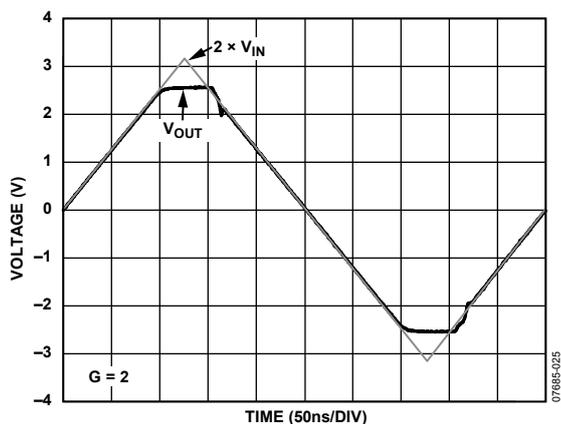


図 29.出力オーバードライブ回復

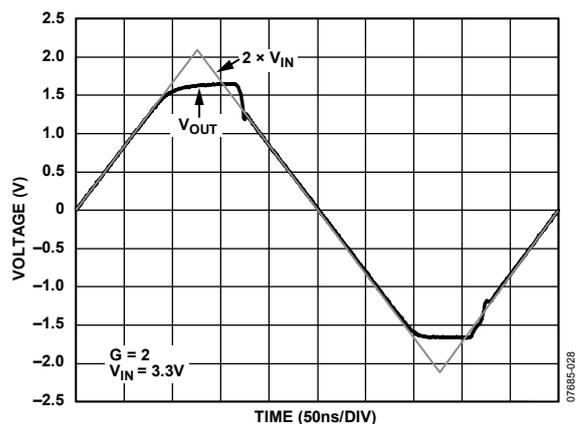


図 32.出力オーバードライブ回復

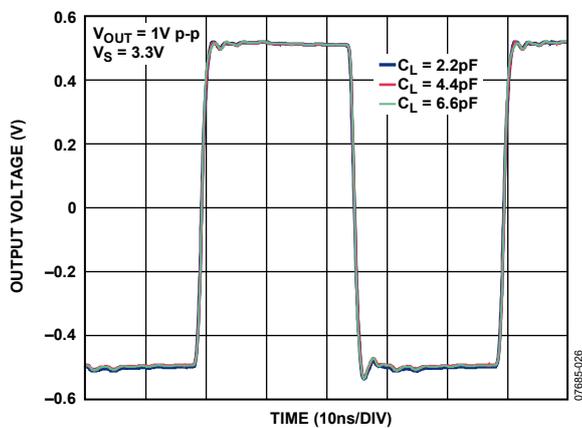


図 30.大信号過渡応答対容量負荷

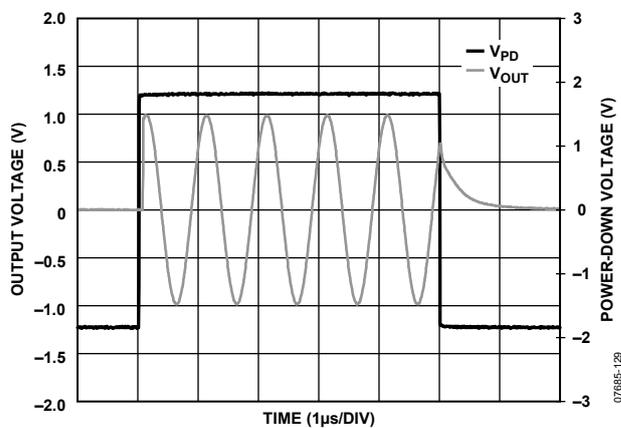


図 33.ターンオン/ターンオフ時間

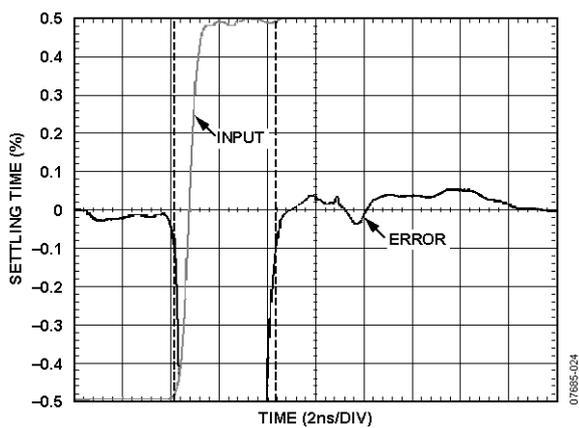


図 31.セトリング・タイム

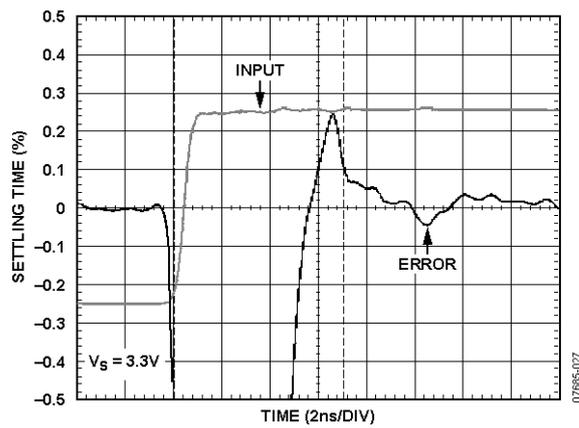


図 34.セトリング・タイム

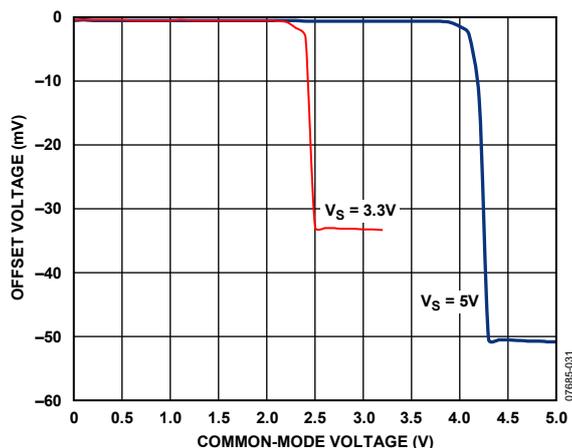


図 35.入力オフセット電圧対共通・モード電圧

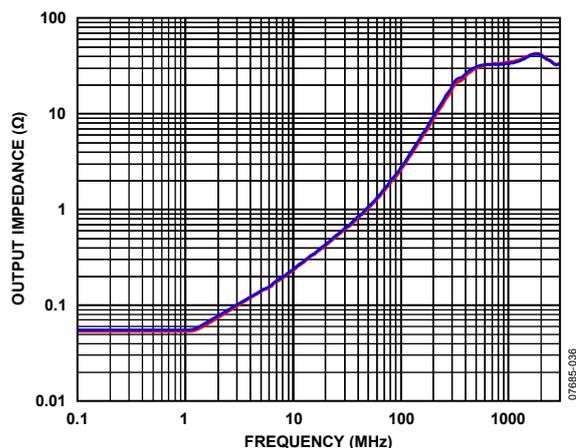


図 38.出力インピーダンスの周波数特性

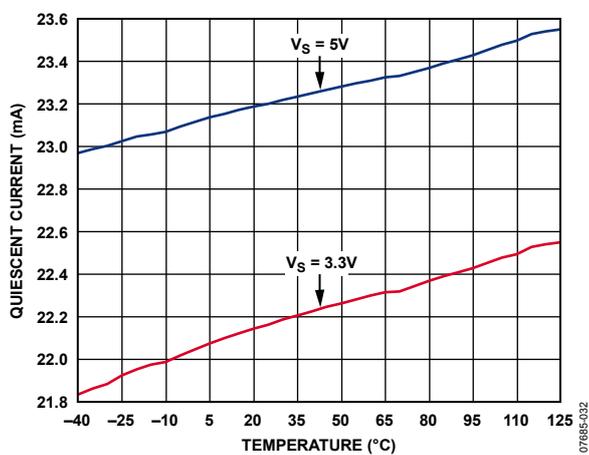


図 36.静止電流の温度特性

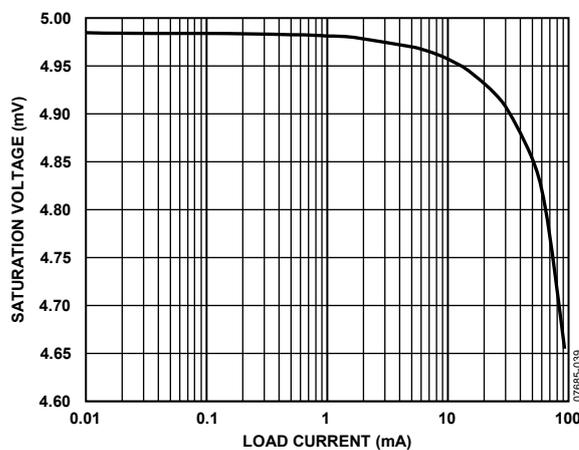


図 39.出力飽和電圧対負荷電流

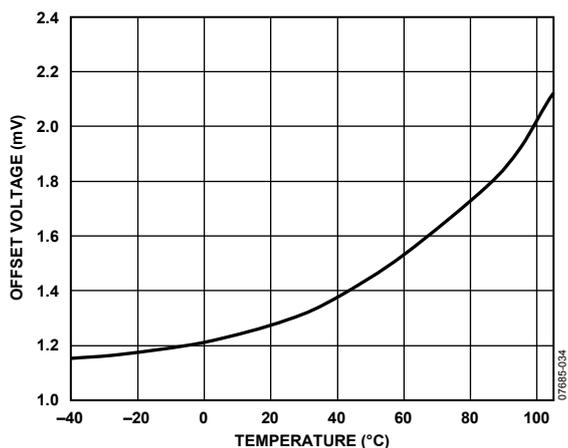
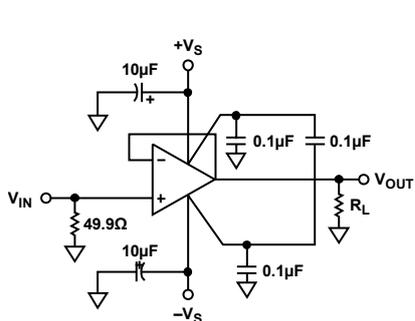


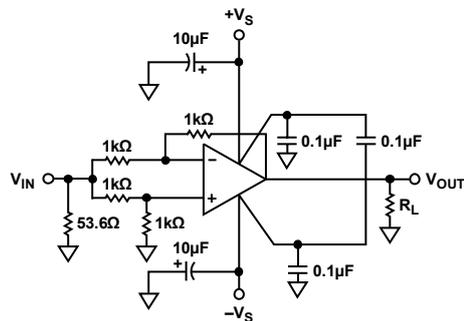
図 37.オフセット・ドリフトの温度特性

テスト回路



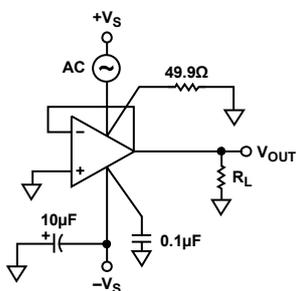
07685-041

図 40. 非反転負荷構成



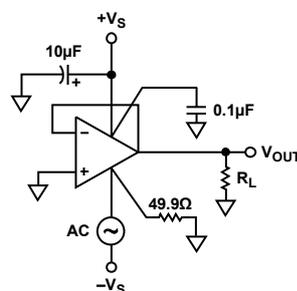
07685-044

図 43. コモン・モード除去比



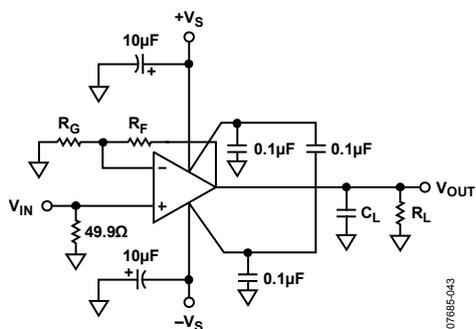
07685-042

図 41. 正電源除去比



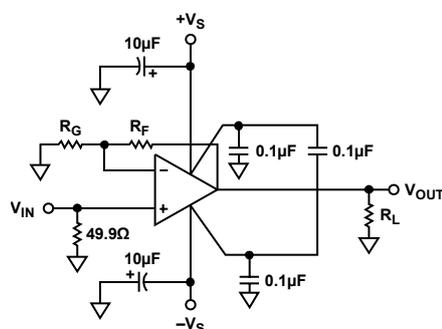
07685-045

図 44. 負電源除去比



07685-043

図 42. 代表的な容量負荷構成



07685-046

図 45. 代表的な非反転ゲイン構成

動作原理

ADA4855 は、高いスルーレートを実現すると同時に広いコモン・モード入力範囲を維持する新しい入力ステージを採用した電圧帰還オペアンプです。ADA4855 の入力コモン・モード範囲は、負電源レールの下 200 mV から正電源レールの下 1 V までの範囲です。ADA4855 はこの機能を持つため、単電源アプリケーションに最適です。さらに、この新しい入力ステージではスルーレートに対してノイズ性能を犠牲にしません。ADA4855 のノイズ性能は 6.8 nV/√Hz であり、市場で最小ノイズのレール to レール出力ビデオ・アンプの 1 つになっています。

ADA4855 では、新しい入力ステージの他にアナログ・デバイゼズの特許取得済みのレール to レール出力ステージを採用しています。この出力ステージでは電源を効率良く使用するため、オペアンプは正電源レールの内側 350 mV まで最大 3 個のビデオ負荷を駆動することができます。さらに、この出力ステージは、ビデオ・アプリケーションでは重要な特性である、非常に高速な過駆動特性を持つアンプを提供します。

ADA4855 は、動作温度を下げる露出サーマル・パッドが付いた 16 ピン LFCSP パッケージを採用しています。このパッドは内部で負電源レールに接続されています。ADA4855 では、プリント回路ボード(PCB)のレイアウト問題を回避するため、ビデオ・アプリケーション向けに最適化された新しいピン配置を採用しています。図 4 に示すように、各アンプの非反転入力と出力ピンは、レイアウトを容易にするため互いに隣接しています。

ADA4855 は、アナログ・デバイゼズの、誘電体で絶縁した eXtra 高速相補バイポーラ 3 (XFCB3) プロセスで製造されているため、優れた速度とダイナミック・レンジを持つアンプが実現されています。

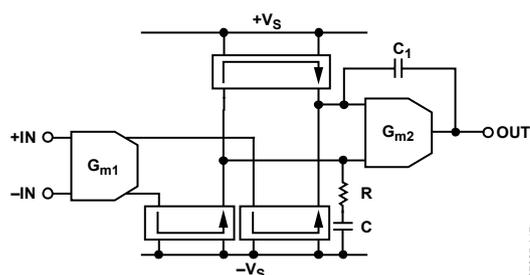


図 46. 高レベル・デザイン回路

07865-147

アプリケーション情報

ゲイン設定

ADA4855-3 は、単電源で動作する高速な電圧帰還アンプです。表 6 に、帰還とゲインを設定する抵抗値と一般的なゲイン設定に対する帯域幅を迅速に求めるために便利な表を示します。

表 6. 推奨値と周波数性能 1

Gain	R_F	R_G	-3 dB SS BW (MHz)	Large Signal 0.1 dB Flatness (MHz)
1	0 Ω	N/A	200	53
2	1 k Ω	1 k Ω	120	50
5	1 k Ω	200 Ω	45	6

¹条件: $V_S = 5\text{ V}$, $T_A = 25^\circ\text{ C}$, $R_L = 150\ \Omega$.

図 47 と図 48 に、一般的な非反転構成と反転構成、および推奨バイパス・コンデンサ値を示します。

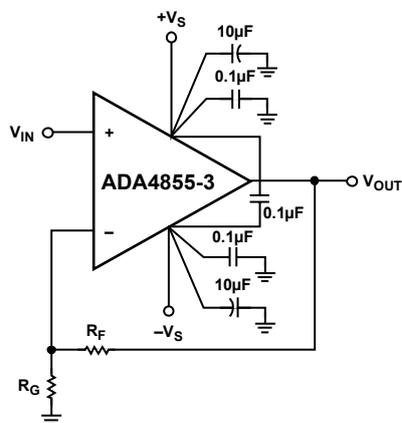


図 47. 非反転ゲイン設定

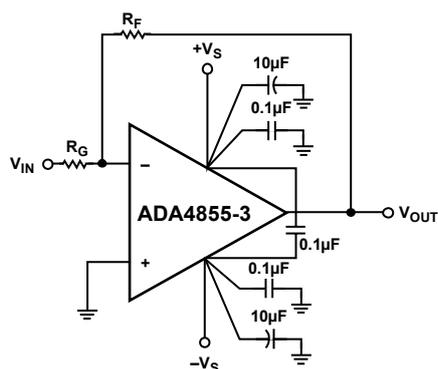


図 48. 反転ゲイン設定

20 MHz のアクティブ・ローパス・フィルタ

ADA4855-3 トリプル・アンプは高次アクティブ・フィルタに適しています。図 49 に、20 MHz、6 極、Sallen-Key ローパス・フィルタを示します。

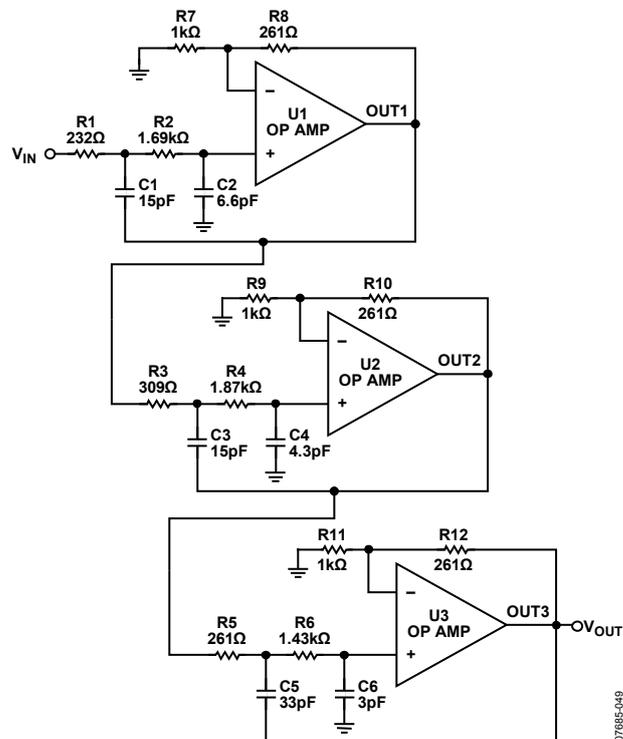


図 49. 20 MHz、6 極ローパス・フィルタ

フィルタ・ゲインは約 6 dB で、周波数応答は 14 MHz まで平坦です。このタイプのフィルタは、一般に再生フィルタとしてビデオ DAC 出力で使われます。フィルタの周波数応答を図 50 に示します。

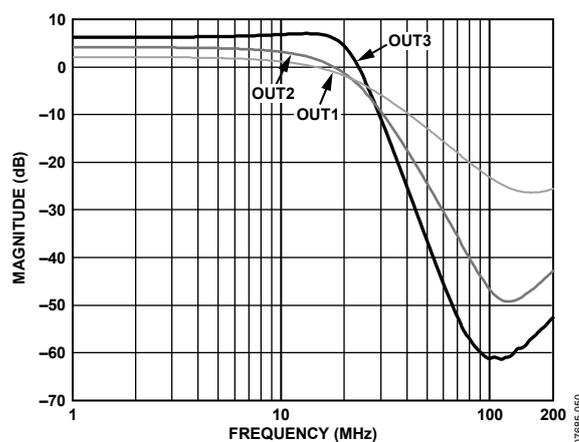


図 50. 20 MHz ローパス・フィルタの周波数応答

RGB ビデオ・ドライバ

図 51 に、両電源を使った一般的な RGB ドライバ・アプリケーションを示します。アンプ・ゲインは、 $R_F = R_G = 1\text{ k}\Omega$ として、+2 に設定されています。アンプ入力には $75\ \Omega$ のシャント抵抗で終端し、出力ではビデオ整合のために $75\ \Omega$ の直列抵抗を使用しています。図 1 では、 $\overline{\text{PD}}$ ピンの信号源への接続を省略してあります。パワーダウン機能を使用しない場合には、 $\overline{\text{PD}}$ ピンは正電源へ接続するか、または解放のままにしておくことが推奨されます。

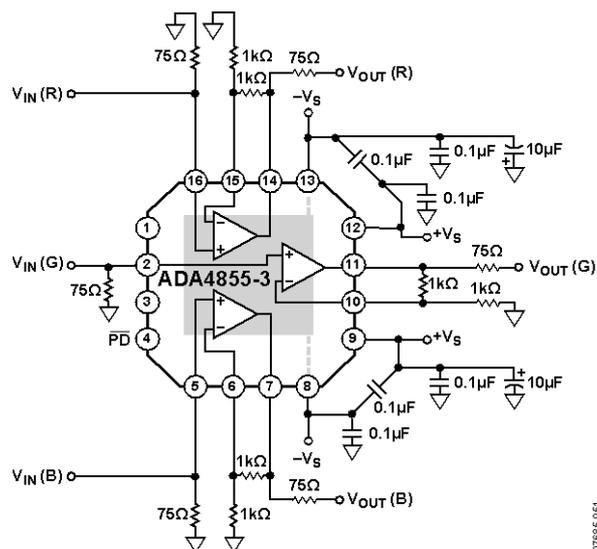


図 51.RGB ビデオ・ドライバ

複数ビデオ負荷の駆動

ADA4855-3 の各アンプは、最大 3 個のビデオ負荷を同時に駆動することができます(図 52 参照)。3 個のビデオ負荷を駆動する場合、ADA4855-3 は 0.1 dB の平坦性と 3 dB 帯域幅で優れた性能を維持します。図 53 に、 $150\ \Omega$ 、 $75\ \Omega$ 、 $50\ \Omega$ の 3 種類の負荷を駆動する際の ADA4855-3 の大信号周波数応答を示します。

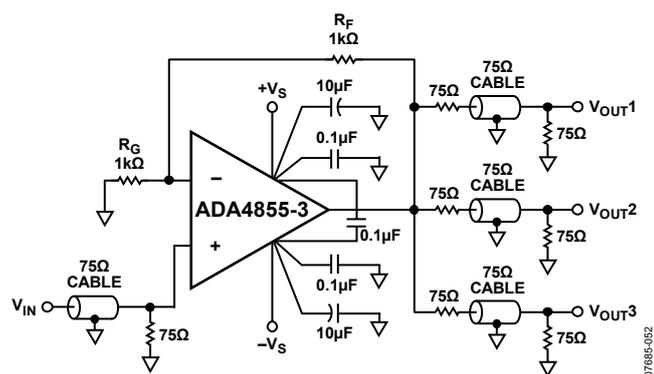


図 52.3 個のビデオ負荷を駆動する際のビデオ・ドライバ回路

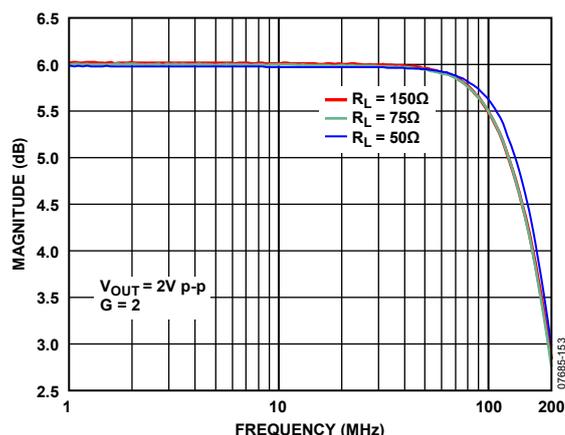


図 53.大信号周波数応答対負荷

$\overline{\text{PD}}$ (パワーダウン)ピン

ADA4855-3 内の 3 個すべてのアンプに $\overline{\text{PD}}$ (パワーダウン)ピンがあります。この機能を使うと、アンプの非アクティブ時に静止電源電流を削減することができます。パワーダウン・スレッシュヨールド・レベルは、 $+V_S$ ピンに接続される電圧から発生されます。単電源アプリケーションで使用する場合は、これは従来型ロジック・レベルで使用するとき便利です。 $\overline{\text{PD}}$ ピンの電圧が $+V_S - 1.25\text{ V}$ を超えると、アンプがイネーブルされます。単電源アプリケーションでは電圧スレッシュヨールドは $+3.75\text{ V}$ (typ)で、両電源アプリケーションでは $\pm 2.5\text{ V}$ です。電圧スレッシュヨールドは $+1.25\text{ V}$ (typ)になります。 $\overline{\text{PD}}$ ピンが解放のときにも、アンプはイネーブルされます。 $\overline{\text{PD}}$ ピンの電圧が $+V_S$ から 2.5 V 下回ると、アンプはパワーダウンします。 $\overline{\text{PD}}$ ピンを使用しない場合は、正電源へ接続するのが最適です。

表 7.パワーダウン電圧制御

PD Pin	5 V	$\pm 2.5\text{ V}$	3 V
Not Active	$>3.75\text{ V}$	$>1.25\text{ V}$	$>1.75\text{ V}$
Active	$<2\text{ V}$	$<0\text{ V}$	$<1\text{ V}$

単電源動作

ADA4855-3 は、単電源動作向けにデザインされています。図 54 に、5 V 単電源ビデオ・ドライバの回路図を示します。入力信号は、C1 を介してアンプに AC 結合されます。抵抗 R2 と抵抗 R4 により、アンプ入力のリファレンスが電源中心値に設定されます。C5 は、ゲイン設定抵抗を定電流が流れるのを阻止します。C6 は出力結合コンデンサです。オペアンプの AC 結合単電源動作については、www.analog.com の「*Avoiding Op-Amp Instability Problems in Single-Supply Applications*, Analog Dialogue, Volume 35, Number 2, March-May, 2001」をご覧ください。

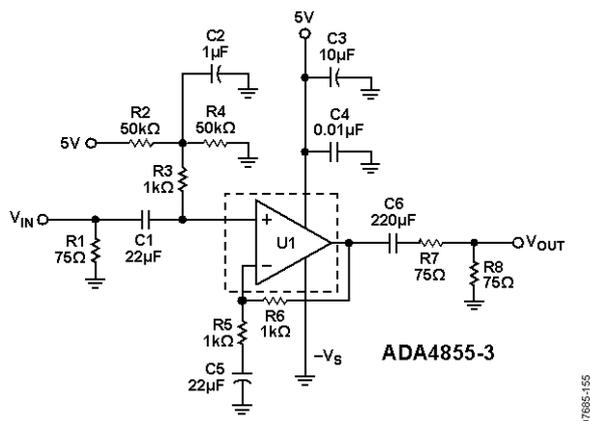


図 54.AC 結合単電源ビデオ・ドライバの回路図

単電源動作で ADA4855-3 を構成するもう 1 つの方法は、DC 結合です。コモン・モード入力電圧はグラウンドを約 200 mV も下回ることができるため、真の単電源アンプになります。ただし、ビデオ・アプリケーションでは、黒レベルが 0 V に設定されています。これは、アンプ出力がグラウンド・レベルにもなる必要があることを意味しています。ADA4855-3 は、電源レールの内側 100 mV まで可能なレール to レール出力振幅を持っています。図 55 に、75 Ω で入力を終端しても出力がクリップされないように、入力信号に 50 mV の DC オフセットを加える回路図を示します。

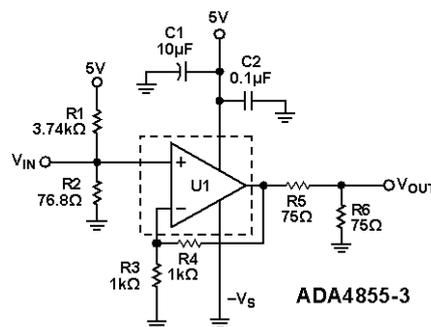


図 55.DC 結合単電源ビデオ・ドライバの回路図

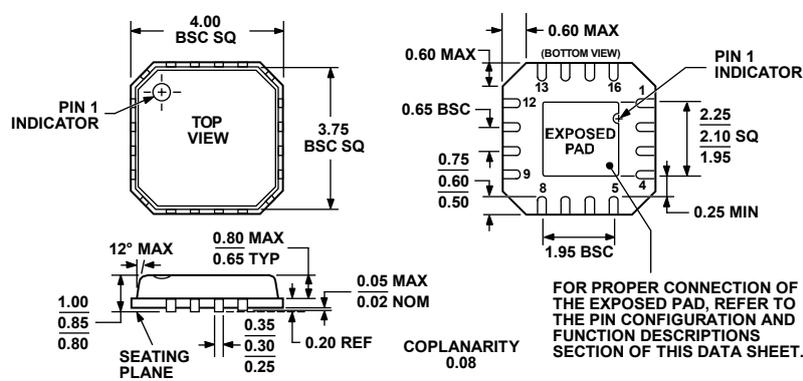
電源のバイパス

ADA4855-3 の電源ピンのバイパスは慎重に行う必要があります。積層セラミック・コンデンサ(MLCC)のような等価直列抵抗(ESR)が小さい高品質コンデンサを使って、電源電圧リップルと消費電力を小さくする必要があります。低周波数信号のデカップリングには、一般に 2.2 μF~47 μF の大型タンタル・コンデンサを ADA4855-3 の近くに接続します。実際の値は、回路の過渡電圧と周波数条件により決定されます。さらに、0.1 μF の MLCC デカップリング・コンデンサを各電源ピンの近く、および両電源間(1/8 インチ以上離れることなく物理的に可能な場合)に接続する必要があります。グラウンド・リターンは、グラウンド・プレーンに直接接続する必要があります。バイパス・コンデンサのリターンを負荷のリターンの近くに配置すると、グラウンド・ループが小さくなるために性能が向上します。

レイアウト

すべての高速アプリケーションの場合と同様に、プリント回路ボード(PCB)のレイアウト細部に注意を払うと、ボードの寄生による問題を防止することができます。ADA4855-3 は最大 410 MHz で動作できるため、適切な RF デザイン技術を採用する必要があります。PCB にはボード部品面のすべての未使用部分を覆うグラウンド・プレーンを設けて、リターン・パスのインピーダンスを低くする必要があります。入力ピンと出力ピンの近傍と下側ですべての層からグラウンド・プレーンを除去すると、漂遊容量を小さくすることができます。帰還抵抗とゲイン抵抗を接続する信号ラインはできるだけ短くして、これらのパターンに対応するインダクタンスと漂遊容量を小さくする必要があります。終端抵抗と負荷は、対応する入力と出力のできるだけ近くに配置する必要があります。入力パターンと出力パターンはできるだけ離して配置して、ボードを経由する結合(クロストーク)を小さくする必要があります。1 インチ以上の長い信号パターンには、マイクロストリップまたはストリップラインのデザイン技術を使用することが推奨されます。高速ボードのレイアウトについては、www.analog.com の「*A Practical Guide to High-Speed Printed-Circuit-Board Layout*, Analog Dialogue, Volume 39, September 2005」を参照してください。

外形寸法



COMPLIANT TO JEDEC STANDARDS MO-220-VGGC

図 56.16 ピン・リードフレーム・チップ・スケール・パッケージ[LFCSP_VQ]
4 mm × 4 mm ボディ、極薄クワッド(CP-16-4)
寸法表示: mm

オーダー・ガイド

Model	Temperature Range	Package Description	Package Option	Ordering Quantity
ADA4855-3YCPZ-R2 ¹	-40°C to +105°C	16-Lead LFCSP_VQ	CP-16-4	250
ADA4855-3YCPZ-R7 ¹	-40°C to +105°C	16-Lead LFCSP_VQ	CP-16-4	1,500
ADA4855-3YCPZ-RL ¹	-40°C to +105°C	16-Lead LFCSP_VQ	CP-16-4	5,000

¹ Z = RoHS 準拠製品