

**特長**
**低ノイズ**

 入力ノイズ: 1 nV/ $\sqrt{\text{Hz}}$ 

 出力ノイズ: 45 nV/ $\sqrt{\text{Hz}}$ 
**高精度 DC 性能 (AD8429BRZ)**

CMRR: 最小 90 dB (G = 1)

 入力オフセット: 最大 50  $\mu\text{V}$ 

ゲイン精度: 最大 0.02% (G = 1)

**優れた AC 仕様**

CMRR: 5 kHz まで 80 dB (G = 1)

帯域幅: 15 MHz (G = 1)

帯域幅: 1.2 MHz (G = 100)

 スルーレート: 22 V/ $\mu\text{s}$ 

THD: -130 dBc (1 kHz, G = 1)

**汎用性**

 両電源動作:  $\pm 4\text{ V} \sim \pm 18\text{ V}$ 

1本の抵抗でゲイン設定 (G = 1 ~ 10,000)

**規定性能の温度範囲**

-40°C ~ +125°C

**アプリケーション**

医療計測機器

高精度データ・アキュイジション

マイクロフォンのプリアンプ

振動解析

**概要**

AD8429 は、広い温度範囲(-40°C ~ +125°C)で極めて小さい信号を計測するためにデザインされた超低ノイズ計装アンプです。

AD8429 は小さな信号の測定に優れています。このデバイスは、1 nV/ $\sqrt{\text{Hz}}$  の超低入力ノイズ性能を提供します。AD8429 は高い CMRR を持つため、不要な信号によりアキュイジションが妨害されるのを防止します。ゲインが高いほど CMRR が大きくなるため、最も必要とされる場合に高い除去比が得られます。AD8429 は高性能ピン構成を持つため一般的な計装アンプより遥かに高い周波数で確実に高い CMRR を維持します。

AD8429 は高速に変化する信号を確実に増幅します。電流帰還アーキテクチャを採用しているため、高いゲインで広い帯域幅を提供します(例えば G = 100 で 1.2 MHz)。このデザインには、大きな入力過渡電圧の後でセトリング・タイムを改善する回路が含まれています。AD8429 は優れた歪み性能を持つようにデザインされているため、振動解析のような厳しいアプリケーションで使用することができます。

ゲインは、1本の抵抗で 1 ~ 10,000 の範囲で設定できます。REF ピンを使うと、出力電圧をオフセットさせることができます。この機能は、単電源シグナル・チェーンにインターフェースする際に出力レベルをシフトするときに役立ちます。

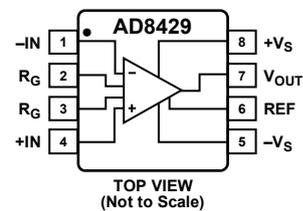
**ピン接続**


図 1.

AD8429の性能は-40°C ~ +125°Cの拡張工業用温度範囲で規定され、8ピン・プラスチック SOICパッケージを採用しています。

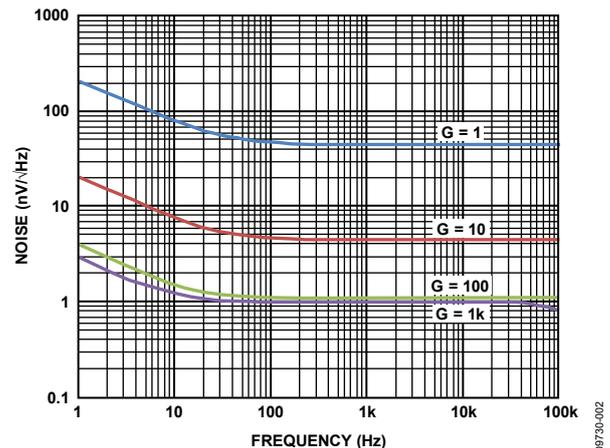


図 2. RTI 電圧ノイズ・スペクトル密度の周波数特性

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。  
※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。  
©2011 Analog Devices, Inc. All rights reserved.

Rev. 0

## 目次

特長.....	1	アーキテクチャ.....	15
アプリケーション.....	1	ゲインの選択.....	15
ピン接続.....	1	REFピン.....	15
概要.....	1	入力電圧範囲.....	16
改訂履歴.....	2	レイアウト.....	16
仕様.....	3	入力バイアス電流のリターン・パス.....	17
絶対最大定格.....	6	入力保護.....	17
熱抵抗.....	6	無線周波数干渉(RFI).....	17
ESDの注意.....	6	入カステージ・ノイズの計算.....	18
ピン配置およびピン機能説明.....	7	外形寸法.....	19
代表的な性能特性.....	8	オーダー・ガイド.....	19
動作原理.....	15		

## 改訂履歴

4/11—Revision 0: Initial Version

## 仕様

特に指定がない限り、 $V_S = \pm 15\text{ V}$ 、 $V_{REF} = 0\text{ V}$ 、 $T_A = 25^\circ\text{C}$ 、 $G = 1$ 、 $R_L = 10\text{ k}\Omega$ 。

表 1.

Parameter	Test Conditions/Comments	A Grade			B Grade			Unit
		Min	Typ	Max	Min	Typ	Max	
COMMON-MODE REJECTION RATIO (CMRR)								
CMRR DC to 60 Hz with 1 k $\Omega$ Source Imbalance	$V_{CM} = \pm 10\text{ V}$							
G = 1		80			90			dB
G = 10		100			110			dB
G = 100		120			130			dB
G = 1000		134			140			dB
CMRR at 5 kHz	$V_{CM} = \pm 10\text{ V}$							
G = 1		76			80			dB
G = 10		90			90			dB
G = 100		90			90			dB
G = 1000		90			90			dB
VOLTAGE NOISE, RTI	$V_{IN+}, V_{IN-} = 0\text{ V}$							
Spectral Density <sup>1</sup> : 1 kHz								
Input Voltage Noise, $e_{ni}$				1.0			1.0	nV/ $\sqrt{\text{Hz}}$
Output Voltage Noise, $e_{no}$				45			45	nV/ $\sqrt{\text{Hz}}$
Peak to Peak: 0.1 Hz to 10 Hz								
G = 1			2			2		$\mu\text{V p-p}$
G = 1000			100			100		nV p-p
CURRENT NOISE								
Spectral Density: 1 kHz			1.5			1.5		pA/ $\sqrt{\text{Hz}}$
Peak to Peak: 0.1 Hz to 10 Hz			100			100		pA p-p
VOLTAGE OFFSET <sup>2</sup>								
Input Offset, $V_{OSI}$				150			50	$\mu\text{V}$
Average TC			0.1	1		0.1	0.3	$\mu\text{V}/^\circ\text{C}$
Output Offset, $V_{OSO}$				1000			500	$\mu\text{V}$
Average TC			3	10		3	10	$\mu\text{V}/^\circ\text{C}$
Offset RTI vs. Supply (PSR)	$V_S = \pm 5\text{ V to } \pm 15\text{ V}$							
G = 1		90			100			dB
G = 10		110			120			dB
G = 100		130			130			dB
G = 1000		130			130			dB
INPUT CURRENT								
Input Bias Current				300			150	nA
Average TC			250			250		pA/ $^\circ\text{C}$
Input Offset Current				100			30	nA
Average TC			15			15		pA/ $^\circ\text{C}$
DYNAMIC RESPONSE								
Small Signal Bandwidth: -3 dB								
G = 1			15			15		MHz
G = 10			4			4		MHz
G = 100			1.2			1.2		MHz
G = 1000			0.15			0.15		MHz

Parameter	Test Conditions/Comments	A Grade			B Grade			Unit
		Min	Typ	Max	Min	Typ	Max	
Settling Time 0.01%	10 V step							
G = 1			0.75			0.75		μs
G = 10			0.65			0.65		μs
G = 100			0.85			0.85		μs
G = 1000			5			5		μs
Settling Time 0.001%	10 V step							
G = 1			0.9			0.9		μs
G = 10			0.9			0.9		μs
G = 100			1.2			1.2		μs
G = 1000			7			7		μs
Slew Rate								
G = 1 to 100			22			22		V/μs
THD	First five harmonics, f = 1 kHz, R <sub>L</sub> = 2 kΩ, V <sub>OUT</sub> = 10 V p-p							
G = 1			-130			-130		dBc
G = 10			-116			-116		dBc
G = 100			-113			-113		dBc
G = 1000			-111			-111		dBc
THD + N	f = 1 kHz, R <sub>L</sub> = 2 kΩ, V <sub>OUT</sub> = 10 V p-p							
G = 100			0.0005			0.0005		%
GAIN <sup>3</sup>	G = 1 + (6 kΩ/R <sub>G</sub> )							
Gain Range		1		10000	1		10000	V/V
Gain Error	V <sub>OUT</sub> = ±10 V							
G = 1				0.05			0.02	%
G > 1				0.3			0.15	%
Gain Nonlinearity	V <sub>OUT</sub> = -10 V to +10 V							
G = 1 to 1000	R <sub>L</sub> = 10 kΩ		2			2		ppm
Gain vs. Temperature								
G = 1			2	5		2	5	ppm/°C
G > 1				-100			-100	ppm/°C
INPUT								
Impedance (Pin to Ground) <sup>4</sup>			1.5  3			1.5  3		GΩ  pF
Input Operating Voltage Range <sup>5</sup>	V <sub>S</sub> = ±4 V to ±18 V	-V <sub>S</sub> + 2.8		+V <sub>S</sub> - 2.5	-V <sub>S</sub> + 2.8		+V <sub>S</sub> - 2.5	V
OUTPUT								
Output Swing	R <sub>L</sub> = 2 kΩ	-V <sub>S</sub> + 1.8		+V <sub>S</sub> - 1.2	-V <sub>S</sub> + 1.8		+V <sub>S</sub> - 1.2	V
Over Temperature		-V <sub>S</sub> + 1.9		+V <sub>S</sub> - 1.3	-V <sub>S</sub> + 1.9		+V <sub>S</sub> - 1.3	V
Output Swing	R <sub>L</sub> = 10 kΩ	-V <sub>S</sub> + 1.7		+V <sub>S</sub> - 1.1	-V <sub>S</sub> + 1.7		+V <sub>S</sub> - 1.1	V
Over Temperature		-V <sub>S</sub> + 1.8		+V <sub>S</sub> - 1.2	-V <sub>S</sub> + 1.8		+V <sub>S</sub> - 1.2	V
Short-Circuit Current			35			35		mA
REFERENCE INPUT								
R <sub>IN</sub>			10			10		kΩ
I <sub>IN</sub>	V <sub>IN+</sub> , V <sub>IN-</sub> = 0 V		70			70		μA
Voltage Range		-V <sub>S</sub>		+V <sub>S</sub>				V
Reference Gain to Output			1			1		V/V
Reference Gain Error			0.01	0.05		0.01	0.05	%

Parameter	Test Conditions/Comments	A Grade			B Grade			Unit
		Min	Typ	Max	Min	Typ	Max	
POWER SUPPLY								
Operating Range		±4		±18	±4		±18	V
Quiescent Current	T = 125°C		6.7	7		6.7	7	mA
				9			9	mA
TEMPERATURE RANGE								
For Specified Performance		-40		+125	-40		+125	°C

<sup>1</sup> 総合電圧ノイズ =  $\sqrt{(e_{ni}^2 + (e_{no}/G)^2 + e_{RG}^2)}$ 。詳細については、動作原理のセクションを参照してください。

<sup>2</sup> 総合 RTI  $V_{OS} = (V_{OSI}) + (V_{OSO}/G)$ 。

<sup>3</sup> これらの規定値には、外付けゲイン設定抵抗  $R_G$  の許容誤差は含まれません。G > 1 の場合は、 $R_G$  誤差をこの表の規定値に加算してください。

<sup>4</sup> 差動モード入力インピーダンスと同相モード入力インピーダンスは、ピン・インピーダンスから計算できます。すなわち、 $Z_{DIFF} = 2(Z_{PIN})$ ;  $Z_{CM} = Z_{PIN}/2$ 。

<sup>5</sup> AD8429 入力ステージの入力電圧範囲。入力範囲は、同相モード電圧、差動電圧、ゲイン、リファレンス電圧に依存することがあります。

詳細については、入力電圧範囲のセクションを参照してください。

## 絶対最大定格

表 2.

Parameter	Rating
Supply Voltage	±18 V
Output Short-Circuit Current Duration	Indefinite
Maximum Voltage at -IN, +IN <sup>1</sup>	±V <sub>S</sub>
Differential Input Voltage <sup>1</sup>	
Gain ≤ 4	±V <sub>S</sub>
4 > Gain > 50	±50 V/gain
Gain ≥ 50	±1 V
Maximum Voltage at REF	±V <sub>S</sub>
Storage Temperature Range	-65°C to +150°C
Specified Temperature Range	-40°C to +125°C
Maximum Junction Temperature	140°C
ESD	
Human Body Model	3.0 kV
Charge Device Model	1.5 kV
Machine Model	0.2 kV

<sup>1</sup> これらの規定値を超える電圧に対しては、入力保護抵抗を使用してください。詳細については、動作原理のセクションを参照してください。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

## 熱抵抗

$\theta_{JA}$  は、自然空冷で 4 層 JEDEC PCB に実装したデバイスに対して規定します。

表 3.

Package	$\theta_{JA}$	Unit
8-Lead SOIC	121	°C/W

## ESDの注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

## ピン配置およびピン機能説明

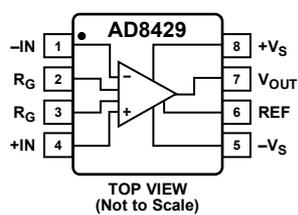


図 3. ピン配置

表 4. ピン機能の説明

ピン番号	記号	説明
1	-IN	負の入力端子。
2、3	R <sub>G</sub>	ゲイン設定端子。R <sub>G</sub> ピンの両端に抵抗を接続してゲインを設定します。G = 1 + (6 kΩ/R <sub>G</sub> )。
4	+IN	正の入力端子。
5	-V <sub>S</sub>	負の電源端子。
6	REF	リファレンス電圧端子。この端子を低インピーダンス電圧源で駆動して出力をレベル・シフトします。
7	V <sub>OUT</sub>	出力端子。
8	+V <sub>S</sub>	正の電源端子。

## 代表的な性能特性

特に指定がない限り、 $T = 25^{\circ}\text{C}$ 、 $V_S = \pm 15\text{ V}$ 、 $V_{\text{REF}} = 0$ 、 $R_L = 10\text{ k}\Omega$ 。

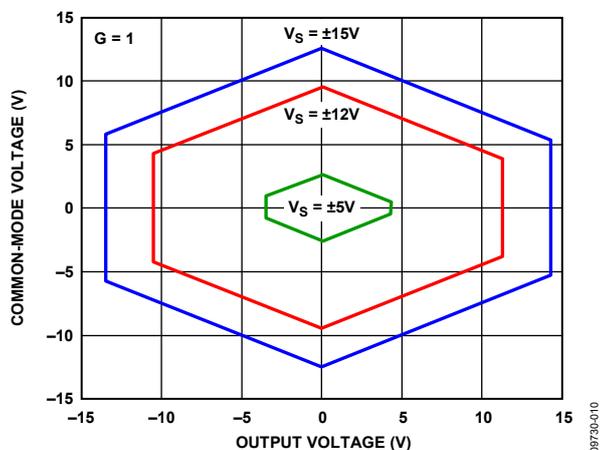


図 4. 出力電圧対入力同相モード電圧、両電源、 $V_S = \pm 5\text{ V}$ 、 $\pm 12\text{ V}$ 、 $\pm 15\text{ V}$  ( $G = 1$ )

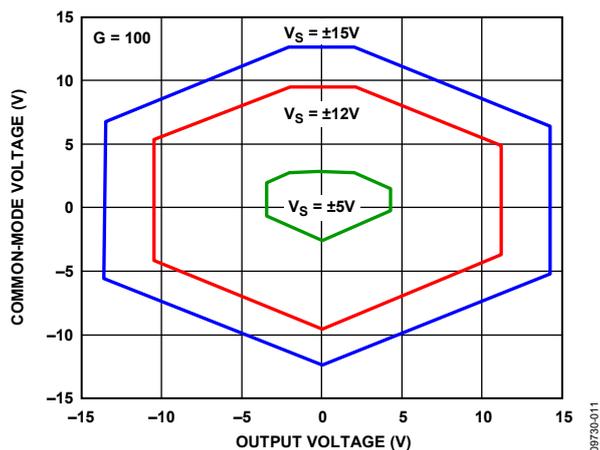


図 5. 出力電圧対入力同相モード電圧、両電源、 $V_S = \pm 5\text{ V}$ 、 $\pm 12\text{ V}$ 、 $\pm 15\text{ V}$  ( $G = 100$ )

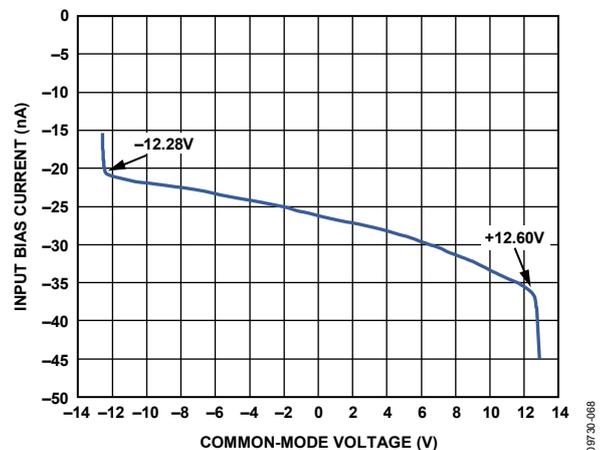


図 6. 同相モード電圧対入力バイアス電流

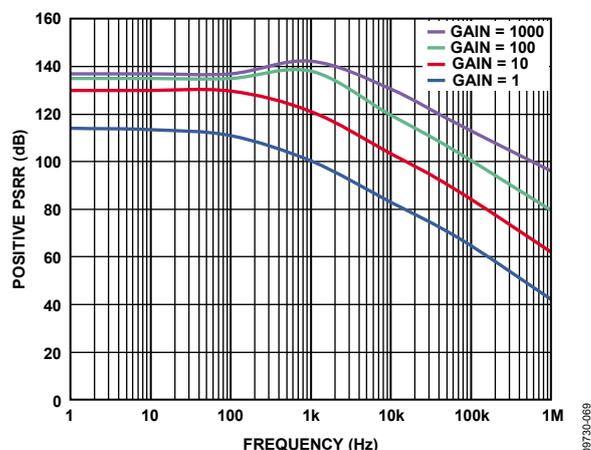


図 7. 正 PSRR の周波数特性

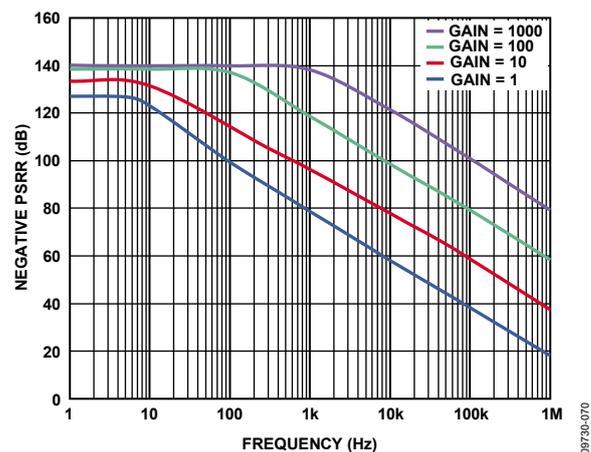


図 8. 負 PSRR の周波数特性

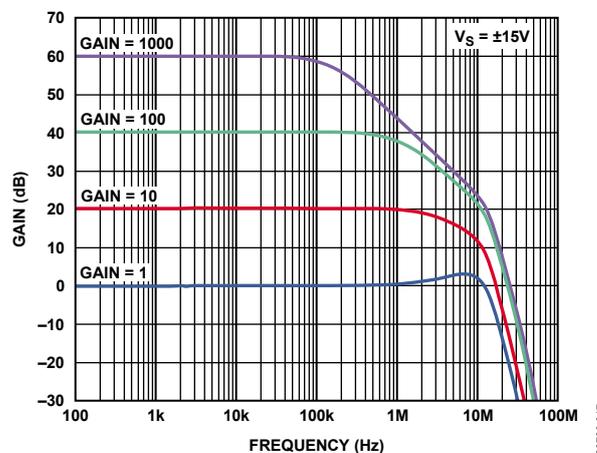


図 9. ゲインの周波数特性

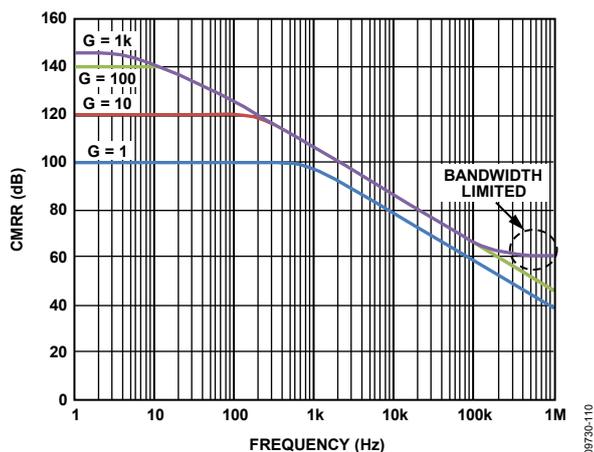


図 10. CMRR の周波数特性

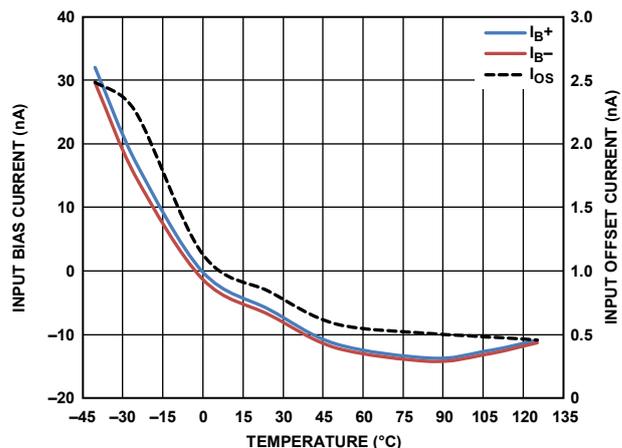


図 13. 入力バイアス電流と入力オフセット電流の温度特性

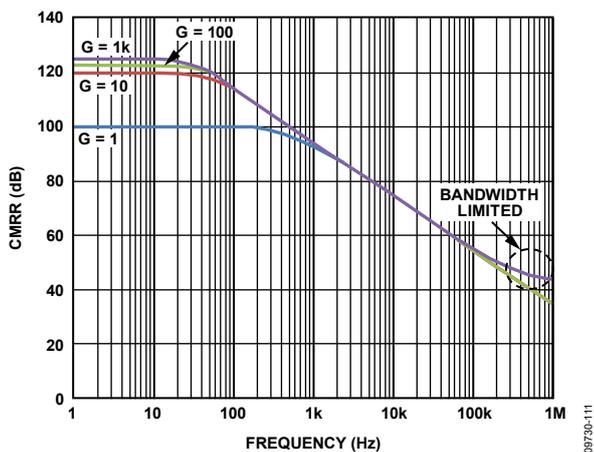


図 11. CMRR の周波数特性、1 kΩ ソース不平衡

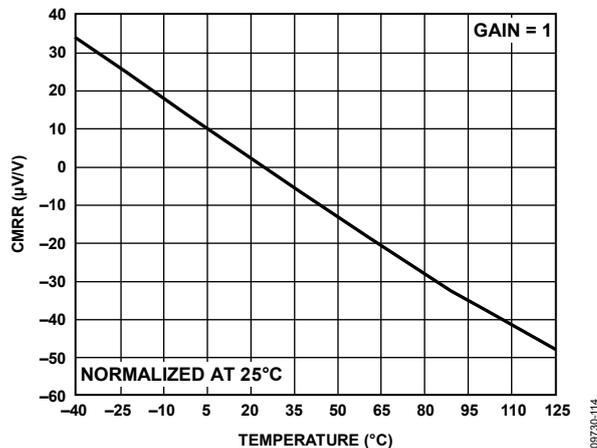


図 14. CMRR の温度特性、G = 1、25°C で正規化

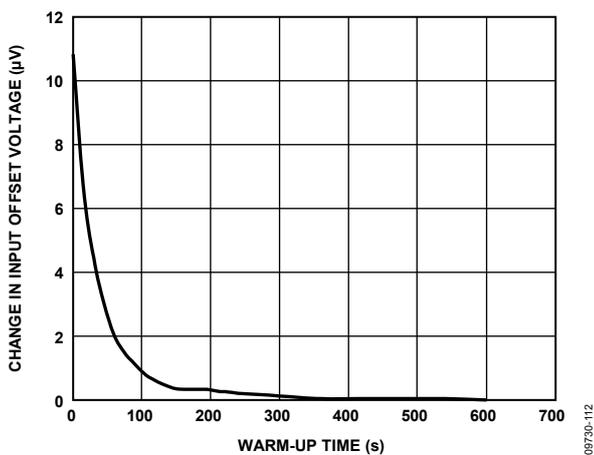


図 12. ウォームアップ時間対入力オフセット電圧(V<sub>OSI</sub>)変化

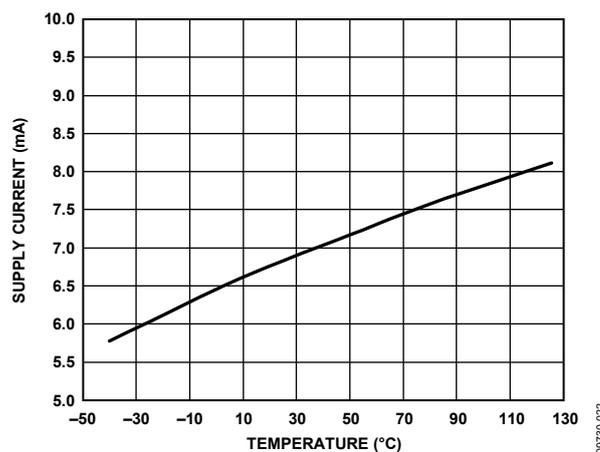


図 15. 電源電流の温度特性、G = 1

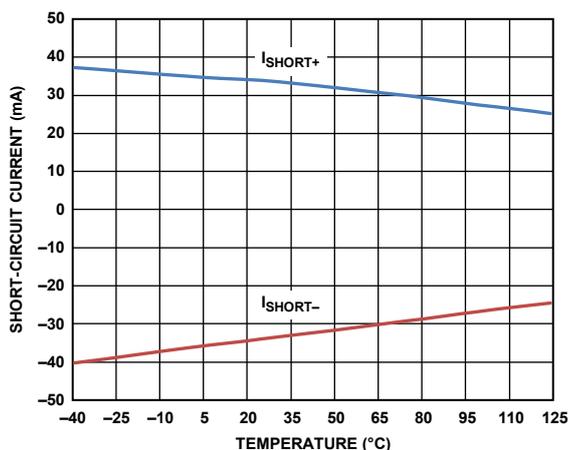


図 16. 短絡電流の温度特性、G = 1

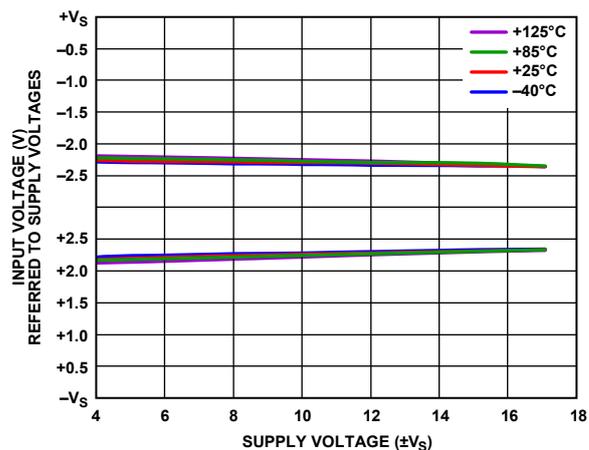


図 19. 電源電圧対入力電圧制限値

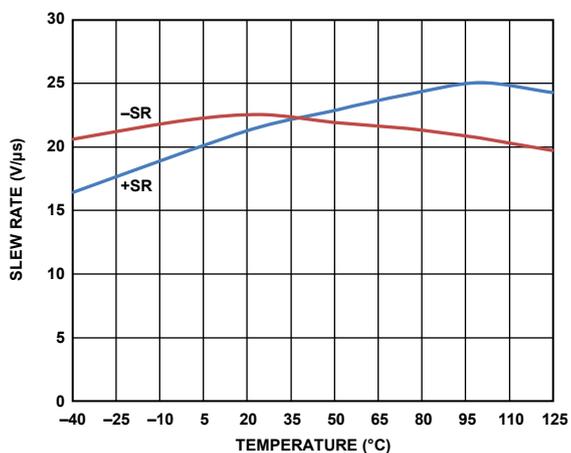


図 17. スルーレートの温度特性、V<sub>S</sub> = ±15 V、G = 1

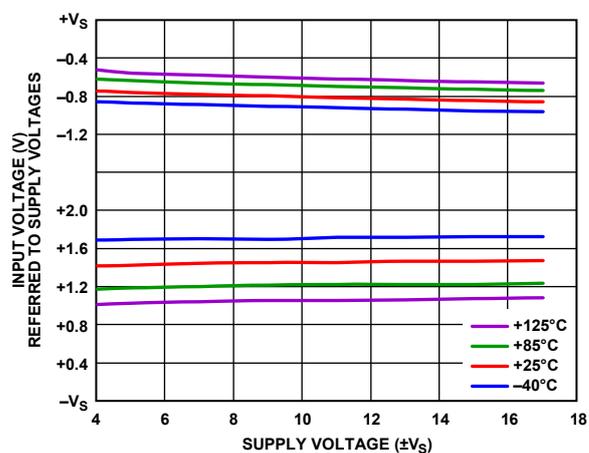


図 20. 電源電圧対出力電圧振幅、R<sub>L</sub> = 10 kΩ

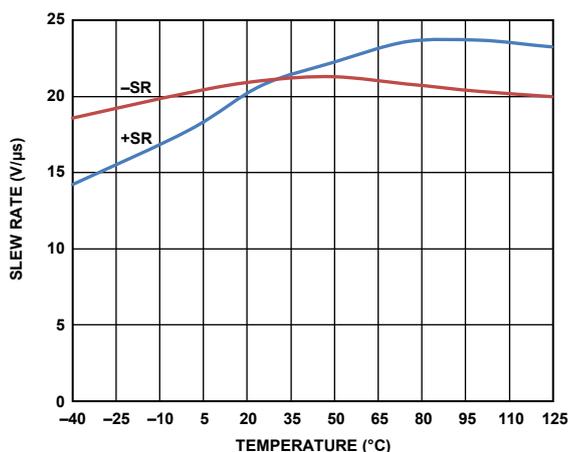


図 18. スルーレートの温度特性、V<sub>S</sub> = ±5 V、G = 1

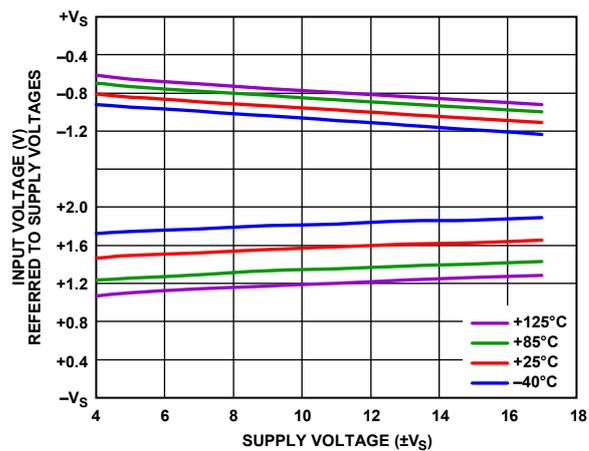


図 21. 電源電圧対出力電圧振幅、R<sub>L</sub> = 2 kΩ

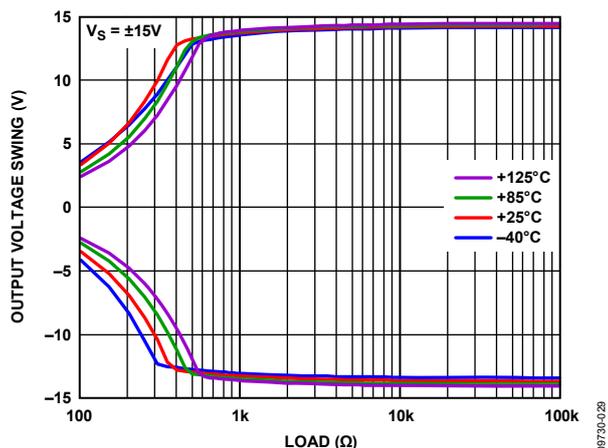


図 22. 負荷抵抗対出力電圧振幅

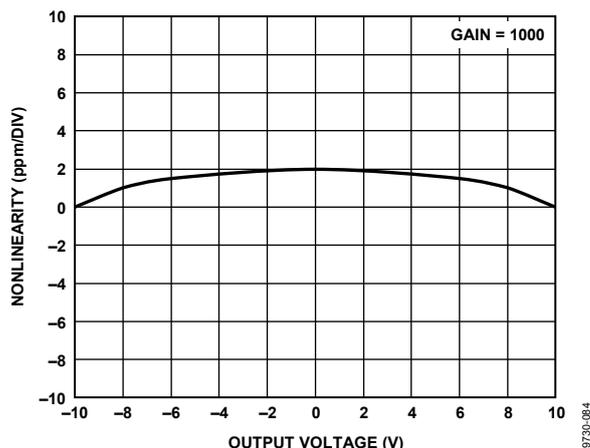


図 25. ゲイン非直線性、G = 1000、 $R_L = 10\text{ k}\Omega$

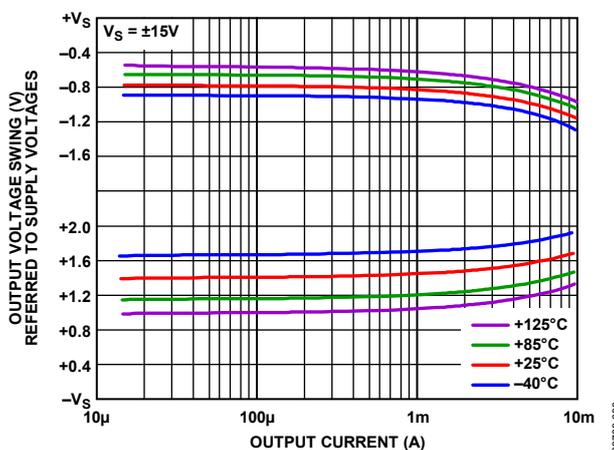


図 23. 出力電流対出力電圧振幅

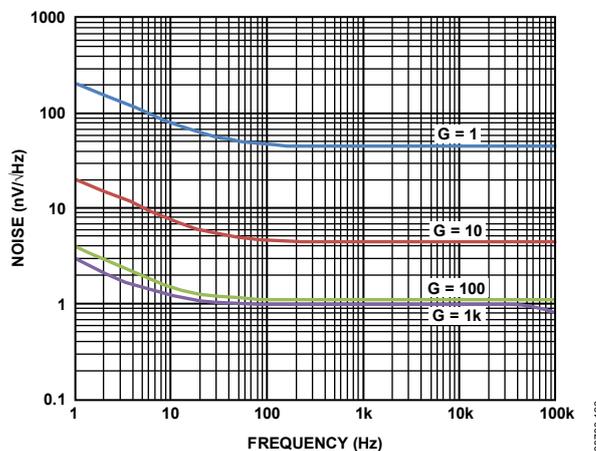


図 26. RTI 電圧ノイズ・スペクトル密度の周波数特性

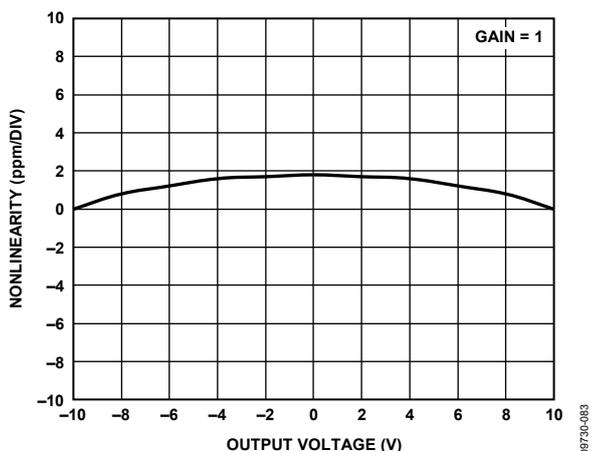


図 24. ゲイン非直線性、G = 1、 $R_L = 10\text{ k}\Omega$

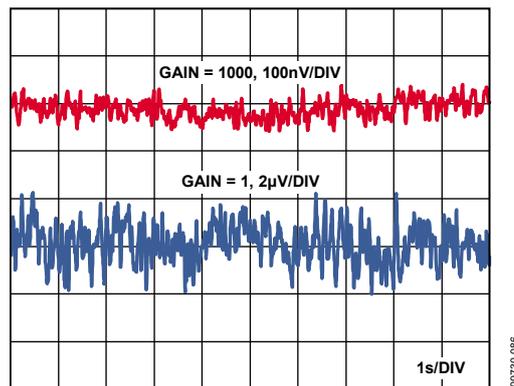


図 27. 0.1 Hz~10 Hz での RTI 電圧ノイズ、G = 1、G = 1000

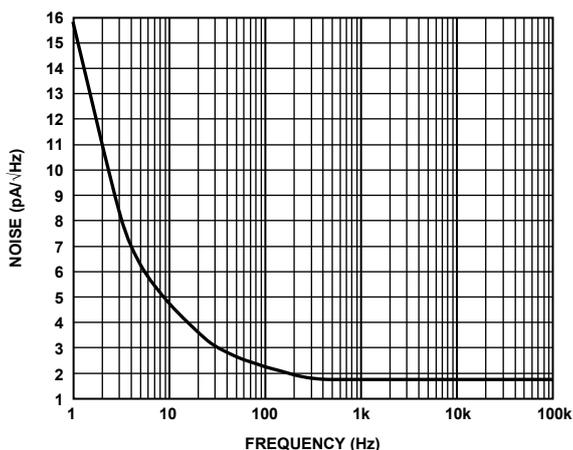


図 28.電流ノイズ・スペクトル密度の周波数特性

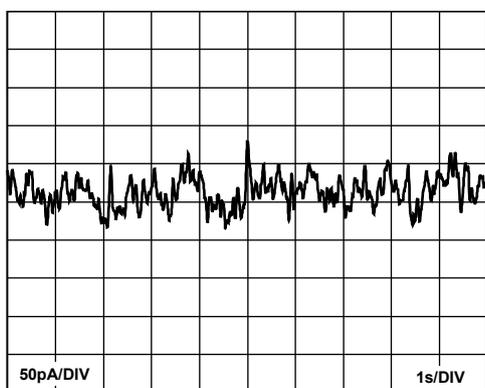


図 29.0.1 Hz~10 Hz での電流ノイズ

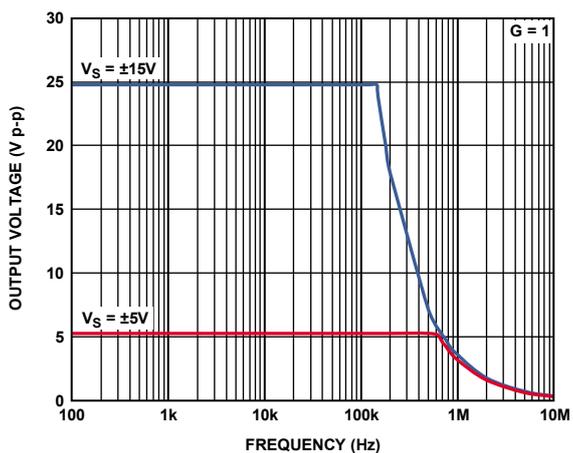


図 30.大信号周波数応答

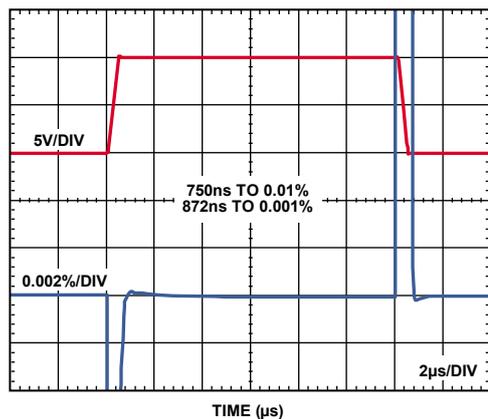


図 31.大信号パルス応答とセリング・タイム、G = 1、10 V ステップ、 $V_S = \pm 15 V$

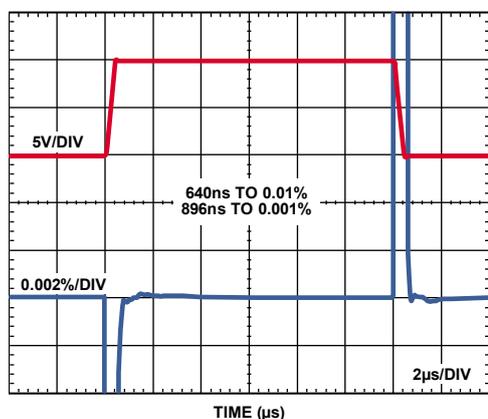


図 32.大信号パルス応答とセリング・タイム、G = 10、10 V ステップ、 $V_S = \pm 15 V$

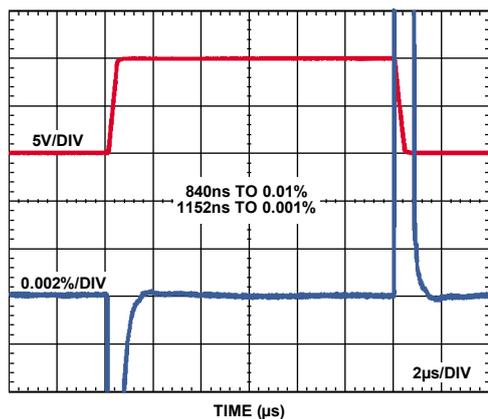
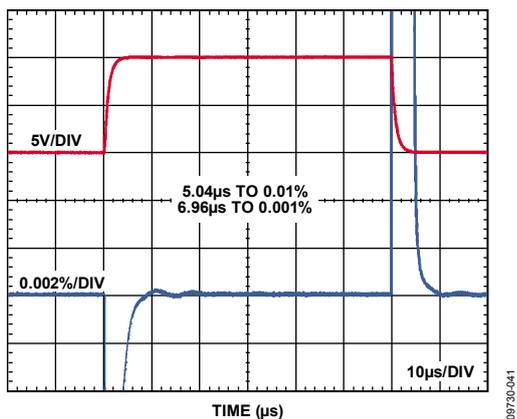
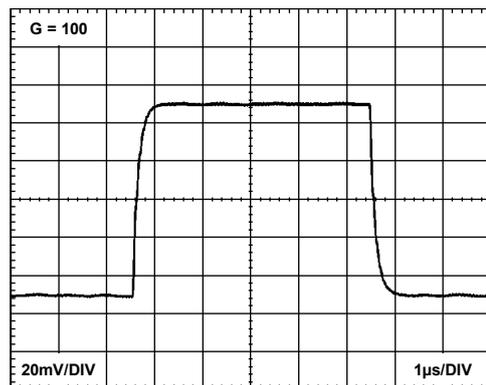


図 33.大信号パルス応答とセリング・タイム、G = 100、10 V ステップ、 $V_S = \pm 15 V$



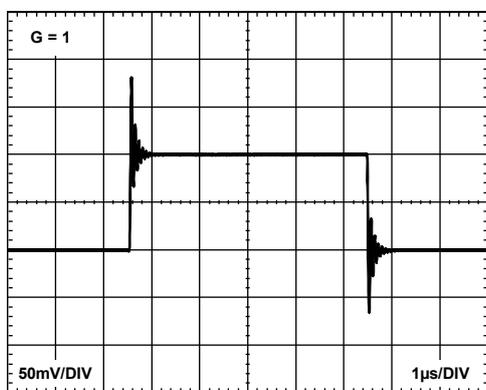
09730-041

図 34. 大信号パルス応答とセトリング・タイム、 $G = 1000$ 、 $10\text{ V}$  ステップ、 $V_S = \pm 15\text{ V}$



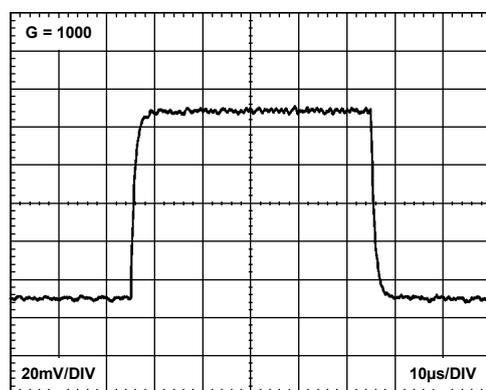
09730-044

図 37. 小信号応答、 $G = 100$ 、 $R_L = 10\text{ k}\Omega$ 、 $C_L = 100\text{ pF}$



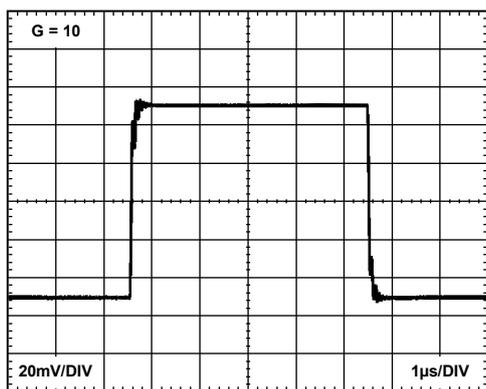
09730-042

図 35. 小信号応答、 $G = 1$ 、 $R_L = 10\text{ k}\Omega$ 、 $C_L = 100\text{ pF}$



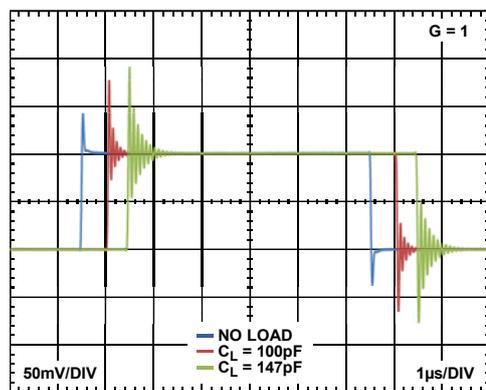
09730-045

図 38. 小信号応答、 $G = 1000$ 、 $R_L = 10\text{ k}\Omega$ 、 $C_L = 100\text{ pF}$



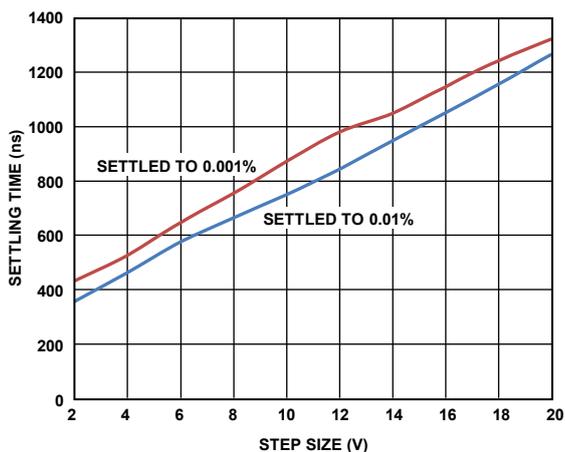
09730-043

図 36. 小信号応答、 $G = 10$ 、 $R_L = 10\text{ k}\Omega$ 、 $C_L = 100\text{ pF}$



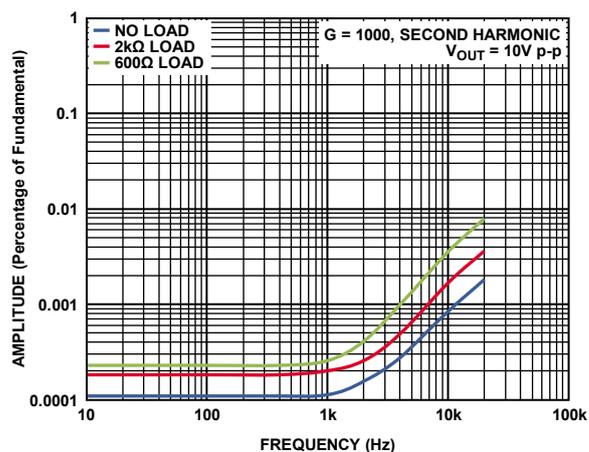
09730-093

図 39. 様々な容量負荷での小信号応答、 $G = 1$ 、 $R_L = \infty$



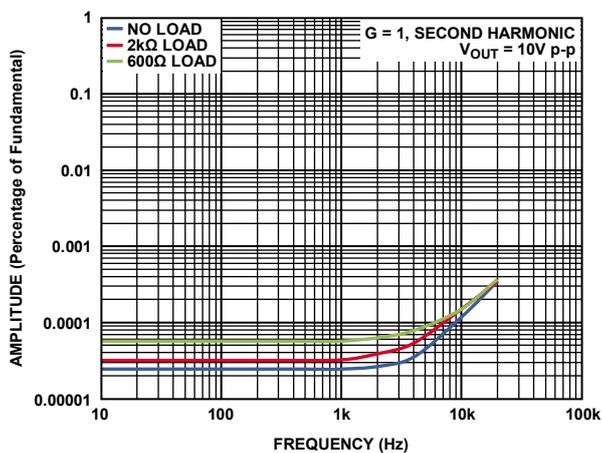
09730-092

図 40. ステップ・サイズ対セトリング・タイム、G = 1



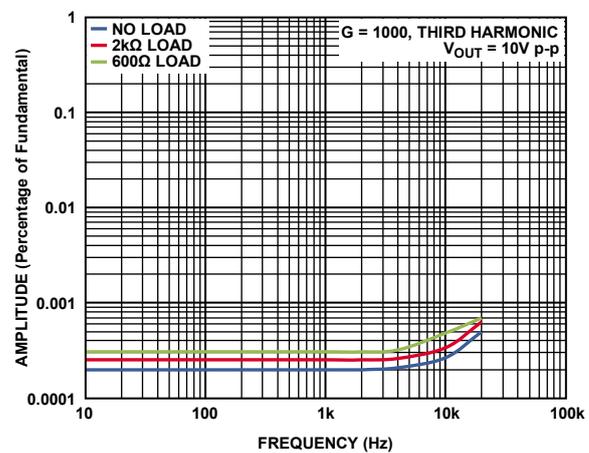
09730-098

図 43. 2 次高調波歪みの周波数特性、G = 1000



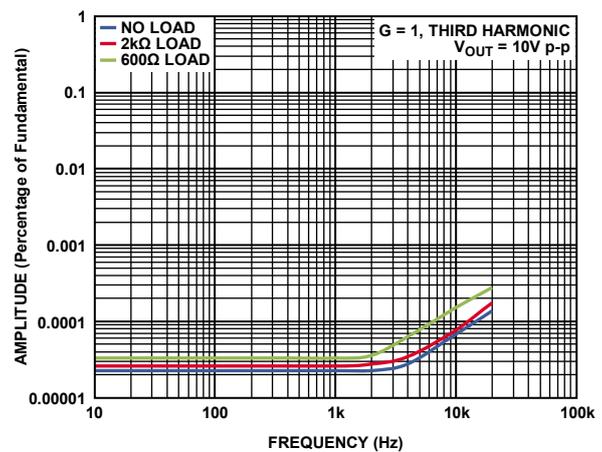
09730-096

図 41. 2 次高調波歪みの周波数特性、G = 1



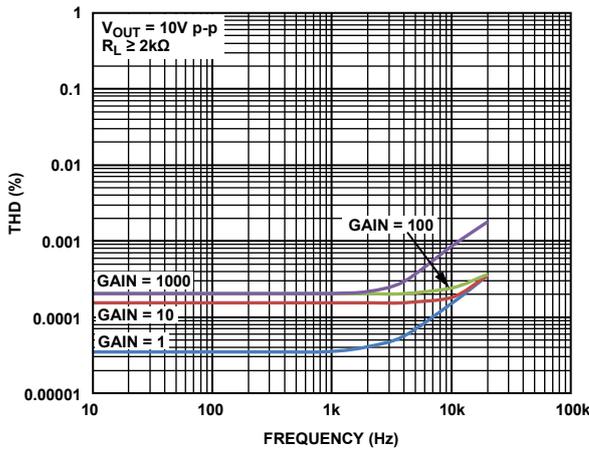
09730-099

図 44. 3 次高調波歪みの周波数特性、G = 1000



09730-097

図 42. 3 次高調波歪みの周波数特性、G = 1



09730-100

図 45. 各周波数での THD

## 動作原理

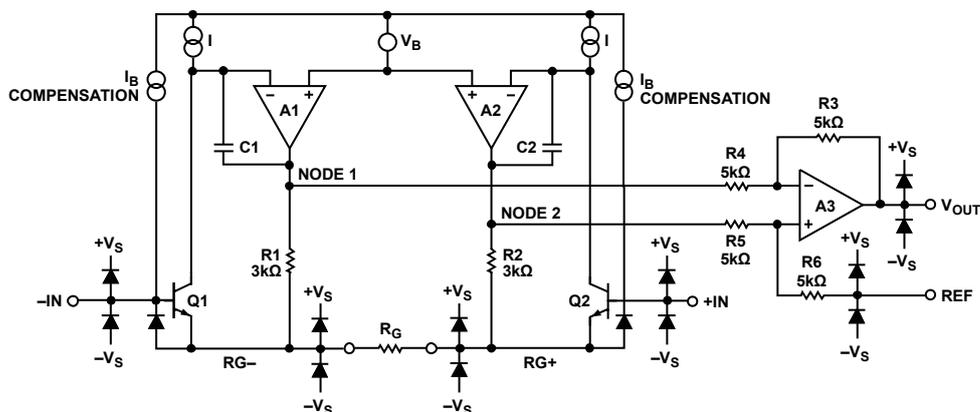


図 46.簡略化した回路図

### アーキテクチャ

AD8429 は従来型 3 オペアンプ構成を採用しています。この構成は、差動増幅用のプリアンプと、それに続く同相モード電圧を除去しゲインを追加するディファレンス・アンプの 2 ステージから構成されています。図 46 に、AD8429 の簡略化した回路図を示します。

最初のステージは次のように動作します。2 つの入力の一致を維持させるため、アンプ A1 は Q1 のコレクタ電圧を一定に維持する必要があります。これは、RG-を-IN からの正確なダイオード電圧降下に一致させ、同様に A2 により RG+を+IN からの一定ダイオード電圧降下に一致させることにより実現されています。このため、ゲイン設定抵抗 R<sub>G</sub>の両端に差動入力電圧と等しい電圧が加えられます。この抵抗を流れる電流は抵抗 R1 と R2 にも流れるため、A2 出力と A1 出力との間に増幅された差動信号が現れます。

2 段階目は、アンプ A3 と R3~R6 の抵抗で構成された G = 1 のディファレンス・アンプです。このステージでは、増幅された差動信号から同相モード信号を除去します。

AD8429 の伝達関数は次式で表されます。

$$V_{OUT} = G \times (V_{IN+} - V_{IN-}) + V_{REF}$$

ここで、

$$G = 1 + \frac{6\text{k}\Omega}{R_G}$$

### ゲインの選択

R<sub>G</sub>ピン間に抵抗を接続すると、AD8429 のゲインが設定されます。ゲインは、表 5 からまたは次式を使って求めることができます。

$$R_G = \frac{6\text{k}\Omega}{G-1}$$

表 5.1%抵抗を使った場合のゲイン

1% Standard Table Value of R <sub>G</sub>	Calculated Gain
6.04 kΩ	1.993
1.5 kΩ	5.000
665 Ω	10.02
316 Ω	19.99
121 Ω	50.59
60.4 Ω	100.3
30.1 Ω	200.3
12.1 Ω	496.9
6.04 Ω	994.4
3.01 Ω	1994

ゲイン抵抗を使わない場合は、AD8429 は G = 1(デフォルト)に設定されます。システムの総合ゲイン精度を求めるときは、R<sub>G</sub>抵抗の許容誤差とゲイン・ドリフトを AD8429 の仕様に加算してください。ゲイン抵抗を使用しない場合は、ゲイン誤差とゲイン・ドリフトが小さくなります。

### R<sub>G</sub>の消費電力

AD8429 は、入力の差動電圧を R<sub>G</sub>抵抗の両端に再生します。R<sub>G</sub>の抵抗サイズは、予想消費電力を処理できるように選択する必要があります。

### REFピン

AD8429 の出力電圧は、REF ピンの電位を基準にして発生されます。これは、出力信号を正確に電源の中心レベルにオフセットさせる必要がある場合に便利です。例えば、電圧源を REF ピンに接続して、AD8429 から単電源 ADC を駆動できるように、出力をレベル・シフトさせることができます。REF ピンは ESD ダイオードで保護されているため、+V<sub>S</sub>または-V<sub>S</sub>を 0.3 V 以上超えることはできません。

最適性能を得るためには、REFピンへ接続するソース・インピーダンスを  $1\ \Omega$  より十分低くする必要があります。図 46 に示すように、REFピンは  $5\ \text{k}\Omega$  の片側端子に接続されています。REFピンにインピーダンスを追加接続すると、この  $5\ \text{k}\Omega$  の抵抗に加算されるため、正入力に接続された信号が増幅されます。 $R_{REF}$  の追加によるゲインは、次のように計算することができます。

$$2(5\ \text{k}\Omega + R_{REF}) / (10\ \text{k}\Omega + R_{REF})$$

正信号パスのみが増幅されて、負信号パスは影響を受けません。増幅率が平坦でない場合、CMRR が低下します。

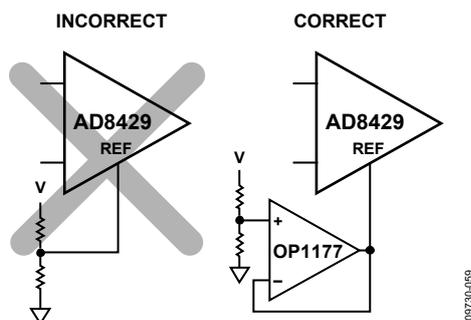


図 47. REF ピンの駆動

## 入力電圧範囲

図 4 と 図 5 に、種々の出力電圧と電源電圧に対する同相モード入力の許容電圧範囲を示します。AD8429 の 3 オペアンプ・アーキテクチャは、ディファレンス・アンプで同相モード電圧が除去される前に、初段ステージのゲインに適用されます。初段ステージと 2 段目ステージの間の内部ノード(図 46 のノード 1 とノード 2)には、増幅された信号、同相モード信号、ダイオード電圧降下の組み合わせが加わります。個々の入力信号と出力信号が制限されていない場合でも、この組み合わせの信号が電源により制限されることがあります。

## レイアウト

PCB レベルで AD8429 の最適性能を確保するためには、ボード・レイアウトのデザインに注意が必要です。AD8429 のピンは、このために論理的に配置されています。

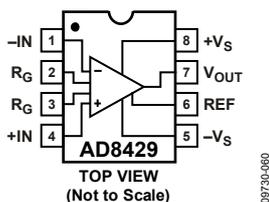


図 48. ピン配置図

## 全周波数での同相モード除去比

レイアウトが正しくないと、同相モード信号が差動信号に変換されて計装アンプに到達することがあります。このような変換は、入力パス相互の周波数応答が異なる場合に発生します。周波数に対して CMRR を高く維持するためには、各パスの入力ソース・インピーダンスと容量が一致している必要があります。入力パスへソース抵抗(例えば入力保護)を追加するときは、計装アンプ入力の近くに接続して、PCB パターンの寄生容量との相互作用を小さくする必要があります。

ゲイン設定ピンの寄生容量も、周波数に対する CMRR に影響を与えます。ボード・デザインでゲイン設定ピンに部品(例えばスイッチまたはジャンパ)を接続する場合は、できるだけ寄生容量の小さい部品を選ぶ必要があります。

## 電源とグラウンド接続

計装アンプの電源には安定な DC 電圧を使用してください。電源ピンのノイズは性能に悪影響を与えることがあります。PSRR 性能カーブの詳細については、図 9 と 図 10 のセクションを参照してください。

$0.1\ \mu\text{F}$  のコンデンサを各電源ピンのできるだけ近くに配置する必要があります。バイパス・コンデンサのリード長は高周波でクリティカルになるため、表面実装型コンデンサの使用が推奨されます。バイパス・グラウンディング内の寄生インダクタンスは、バイパス・コンデンサにより形成される低インピーダンスとは反対の働きをします。図 49 に示すように、 $10\ \mu\text{F}$  のコンデンサをデバイスから離れたところに接続することができます。低周波数で効果的な大きな値のコンデンサの場合は、電流リターン・パスの長さは問題になりません。多くの場合、このコンデンサは他の高精度 IC と共用することができます。

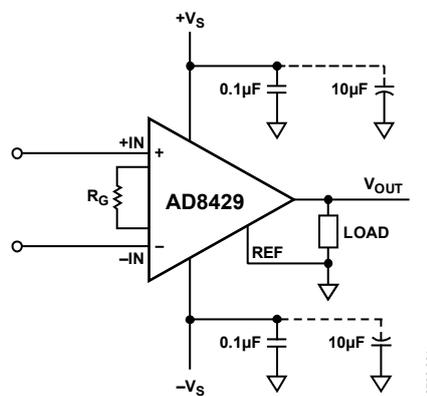


図 49. 電源デカップリング、REF、ローカル・グラウンド基準の出力

グラウンド・プレーン層は、寄生インダクタンスを小さくすることに役立ちます。これにより電流変化による電圧降下が小さくなります。電流パスの面積は寄生インダクタンスの大きさに比例するため、高周波でパスのインピーダンスにも比例します。誘導デカップリング・パスまたはグラウンド・リターンで電流が大きく変化すると、このような変化がアンプ入力に混入するため悪影響を受けます。

負荷電流は電源から流れるため、負荷はバイパス・コンデンサ・グラウンドと同じ場所に接続する必要があります。

## REFピン

AD8429 の出力電圧は、REF ピンの電位を基準にして発生されます。REF を該当するローカル・グラウンドへ確実に接続してください。

## 入力バイアス電流のリターン・パス

AD8429の入力バイアス電流には、グラウンドへのリターン・パスが必要です。熱電対のように信号源にリターン電流パスがない場合には、図 50 に示すように設ける必要があります。

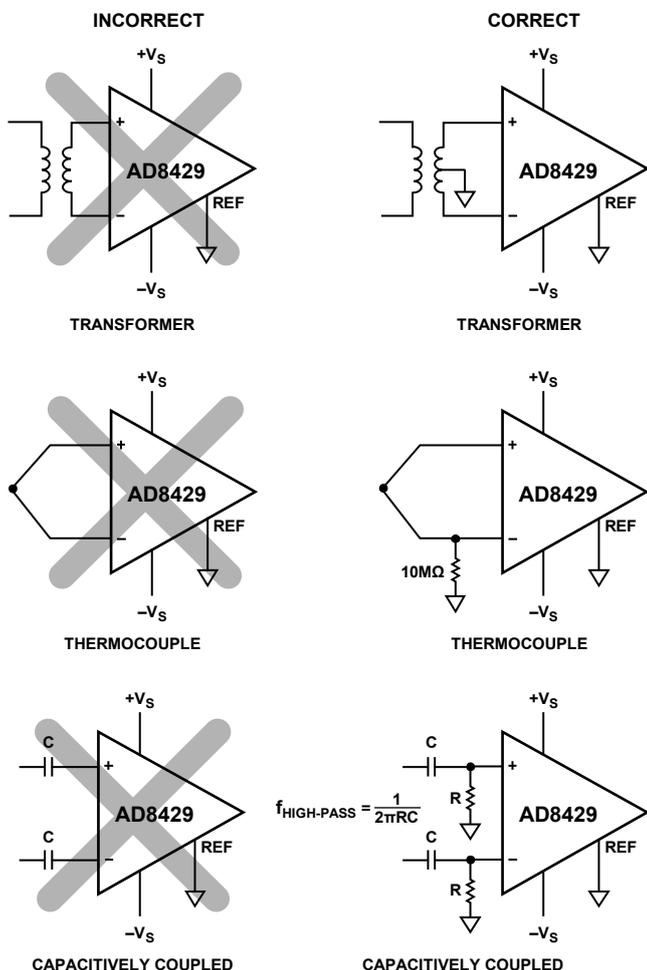


図 50. 入力バイアス電流リターン・パスの追加

## 入力保護

AD8429の入力は、このデータシートの絶対最大定格のセクションで規定する定格値以内に維持する必要があります。そのままでは規定値を超えてしまう場合には、AD8429の前に保護回路を設けて入力電流を最大電流 $I_{MAX}$ に制限することができます。

### 電源レールを超える入力電圧

電源レールを超える電圧が予想される場合には、外付け抵抗を各入力に直列に接続して、過負荷時の電流を制限する必要があります。入力の制限抵抗は次式で計算できます。

$$R_{PROTECT} \geq \frac{|V_{IN} - V_{SUPPLY}|}{I_{MAX}}$$

ノイズに敏感なアプリケーションでは、保護抵抗を小さくすることが必要となる場合があります。BAV199のような低リーク・ダイオード・クランプを入力に使用して AD8429 入力から電流を側路させることにより、保護抵抗値を小さくすることができます。電流が主に外付け保護ダイオードを流れるようにするため、ダイオードと AD8429 の間に 33 Ω のような小さい値の抵抗を接続します。

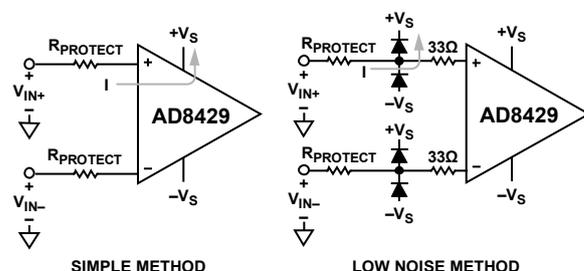


図 51. 電源レールを超える電圧に対する保護

### 高ゲインでの大きな差動入力電圧

高ゲインで大きな差動電圧が予想される場合には、外付け抵抗を各入力に直列に接続して、過負荷時の電流を制限する必要があります。各入力の制限抵抗は次式で計算できます。

$$R_{PROTECT} \geq \frac{1}{2} \left( \frac{|V_{DIFF}| - 1V}{I_{MAX}} \right) - R_G$$

ノイズに敏感なアプリケーションでは、保護抵抗を小さくすることが必要となる場合があります。BAV199のような低リーク・ダイオード・クランプを入力間に使用して AD8429 入力から電流を側路させることにより、保護抵抗値を小さくすることができます。

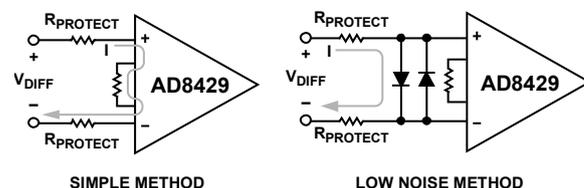


図 52. 大きな差動電圧に対する保護

### $I_{MAX}$

AD8429 入力の最大電流  $I_{MAX}$  は時間と温度に依存します。デバイスは、室温で 10 mA の電流に対して少なくとも 1 日間耐えることができます。この時間は、デバイスの寿命中に累積されます。

### 無線周波数干渉(RFI)

アンプが強いRF信号が存在するアプリケーションで使われる場合には、RFの整流がしばしば問題になります。外乱が小さいDCオフセット電圧として現れることがあります。高周波信号は、図 53 に示すように計装アンプの入力に接続されたローパスRC回路で除去することができます。

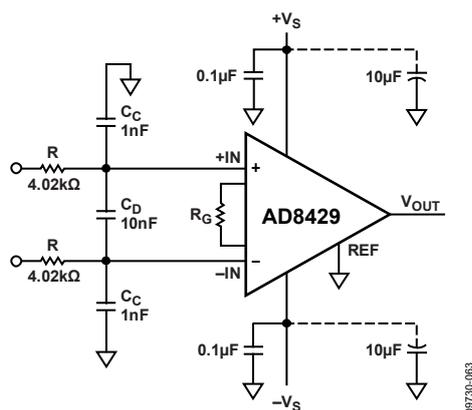


図 53. RFI の除去

このフィルタは、次式の関係を使って入力信号の帯域幅を制限します。

$$FilterFrequency_{DIFF} = \frac{1}{2\pi R(2C_D + C_C)}$$

$$FilterFrequency_{CM} = \frac{1}{2\pi R C_C}$$

ここで、 $C_D \geq 10 C_C$ 。

$C_D$ は差動信号に有効で、 $C_C$ は同相モード信号に有効です。Rと $C_C$ の値は、RFIを小さくするように選択する必要があります。正入力の $R \times C_C$ と負入力の $R \times C_C$ との不一致は、AD8429のCMRR性能を低下させます。 $C_C$ の値より1桁大きい $C_D$ の値を使うと、不一致の影響が小さくなるので、性能が改善されます。

抵抗によりノイズが増えるので、選択する抵抗値とコンデンサ値は、ノイズ、高周波での入力インピーダンス、RFI耐性の間でトレードオフする必要があります。RFIフィルタに使用する抵抗は、入力保護に使用する抵抗と同じにすることができます。

## 入カステージ・ノイズの計算

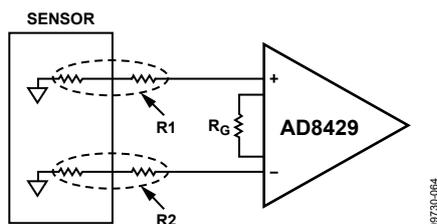


図 54. センサーのソース抵抗と保護抵抗

アンプ・フロント・エンドの総合ノイズは、このデータシートの  $1 \text{ nV}/\sqrt{\text{Hz}}$  規定値より遥かに大きい影響を受けます。この主要成分としては、ソース抵抗、計装アンプの電圧ノイズ、計装アンプの電流ノイズの3つがあります。

次の計算では、ノイズは入力換算です(RTI)。言い換えると、すべてがアンプ入力に存在するかのように計算されます。アンプ出力換算(RTO)のノイズを計算するときは、RTIノイズに計装アンプのゲインを乗算します。

### ソース抵抗ノイズ

AD8429に接続されるすべてのセンサーには出力抵抗があります。過電圧または無線周波の干渉から保護するため入力に直列に抵抗が接続されていることもあります。この組み合わせ抵抗は、図 54 ではR1とR2で表してあります。いかなる抵抗でも、固有なレベルのノイズが発生します。このノイズは、抵抗値の平方根に比例します。室温で、この値は  $4 \text{ nV}/\sqrt{\text{Hz}} \times \sqrt{(\text{k}\Omega \text{ 抵抗値})}$  にほぼ等しくなります。

例えば、正の入力でのセンサーと保護抵抗の組み合わせを  $4 \text{ k}\Omega$  とし、負の入力では  $1 \text{ k}\Omega$  とすると、入力抵抗の総合ノイズは次のようになります。

$$\sqrt{(4 \times \sqrt{4})^2 + (4 \times \sqrt{1})^2} = \sqrt{64 + 16} = 8.9 \text{ nV}/\sqrt{\text{Hz}}$$

### 計装アンプの電圧ノイズ

計装アンプの電圧ノイズは、デバイス入力ノイズ、出力ノイズ、 $R_G$ 抵抗ノイズの3つのパラメータを使って計算されます。次のように計算されます。

総合電圧ノイズ=

$$\sqrt{(\text{Output Noise}/G)^2 + (\text{Input Noise})^2 + (\text{Noise of } R_G \text{ Resistor})^2}$$

例えば、ゲイン=100、ゲイン抵抗=  $60.4 \Omega$  とすると、計装アンプの電圧ノイズは次のようになります。

$$\sqrt{(45/100)^2 + 1^2 + (4 \times \sqrt{0.0604})^2} = 1.5 \text{ nV}/\sqrt{\text{Hz}}$$

### 計装アンプの電流ノイズ

電流ノイズは、ソース抵抗に電流ノイズを乗算して計算されます。

例えば、図 54 のR1ソース抵抗を  $4 \text{ k}\Omega$  とし、R2ソース抵抗を  $1 \text{ k}\Omega$  とすると、電流ノイズの総合効果は次のように計算されます。

$$\sqrt{((4 \times 1.5)^2 + (1 \times 1.5)^2)} = 6.2 \text{ nV}/\sqrt{\text{Hz}}$$

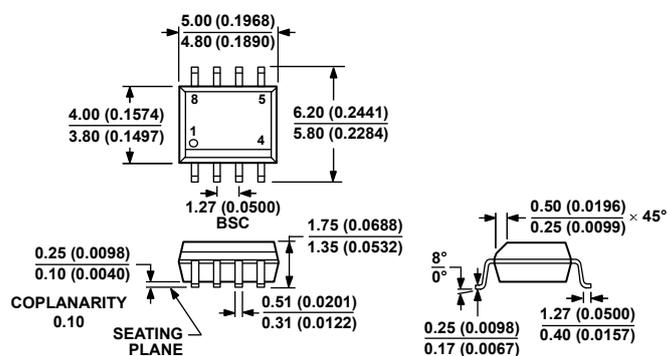
### 総合ノイズ密度の計算

計装アンプの入力換算総合ノイズを求めるときは、ソース抵抗ノイズ、電圧ノイズ、電流ノイズの各成分の2乗和の平方根をとります。

例えば、図 54 のR1ソース抵抗を  $4 \text{ k}\Omega$  とし、R2ソース抵抗を  $1 \text{ k}\Omega$  とし、計装アンプのゲインを100とすると、入力換算総合ノイズは次のように計算されます。

$$\sqrt{8.9^2 + 1.5^2 + 6.2^2} = 11.0 \text{ nV}/\sqrt{\text{Hz}}$$

## 外形寸法



COMPLIANT TO JEDEC STANDARDS MS-012-AA  
 CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS  
 (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR  
 REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

012407-A

図 55.8 ピン標準スモール・アウトライン・パッケージ [SOIC\_N]  
 ナローボディ  
 (R-8)  
 寸法: mm (インチ)

## オーダー・ガイド

Model <sup>1</sup>	Temperature Range	Package Description	Package Option
AD8429ARZ	-40°C to +125°C	8-Lead SOIC_N	R-8
AD8429ARZ-R7	-40°C to +125°C	8-Lead SOIC_N, 7" Tape and Reel	R-8
AD8429BRZ	-40°C to +125°C	8-Lead SOIC_N	R-8
AD8429BRZ-R7	-40°C to +125°C	8-Lead SOIC_N, 7" Tape and Reel	R-8

<sup>1</sup> Z = RoHS 準拠製品。