



# 高精度計装アンプ

Known Good Die

## AD8221-KGD

### 特長

#### 使いやすさ

1 個の外付け抵抗でゲインを設定（ゲイン範囲：1~1000）

広い電源範囲：±2.3V~±18V

仕様性能の温度範囲：-40°C~+85°C

最大 125°C まで動作可能<sup>1</sup>

#### 優れた AC 仕様

CMRR：10kHz まで最小 80dB（ゲイン=1）

小信号-3dB 帯域幅：825kHz（代表値、ゲイン=1）

スルー・レート：2V/μs（代表値、ゲイン=1）

#### 低ノイズ

入力電圧ノイズ：1kHz で最大 8nV/√Hz

RTI ノイズ：0.25μVp-p（代表値、ゲイン= 100~1000）

#### 高精度の DC 性能

CMRR：1kΩ ソース・インピーダンス、

DC~60Hz で最小 80dB（ゲイン=1）

入力オフセット電圧：最大 70μV

入力オフセット電圧の平均温度係数：最大 0.9μV/°C

入力バイアス電流：最大 1.5nA

KGD（Known Good Die）：これらのダイは、データシートの仕様を十分に確保しています。

### アプリケーション

#### 重量計

工業用プロセス制御

ブリッジ・アンプ

高精度データ・アキュイジション・システム

医療用計測機器

ストレイン・ゲージ

トランスデューサ・インターフェース

### 概要

AD8221-KGD は、広い周波数範囲で高い CMRR（同相ノイズ除去比）を実現するゲイン設定可能な高性能計装アンプです。広い周波数範囲で CMRR が高いため、広帯域干渉と電源高調波を阻止することができ、フィルタ条件を大幅に簡素化します。AD8221-KGD は、ゲイン=1 で最小 80dB の CMRR を 10kHz まで維持します。アプリケーションとしては、高精度データ・アキュイジション、生物医学的解析機器、航空宇宙の計装機器などがあります。

低い電圧オフセット、低いオフセット・ドリフト、低いゲイン・ドリフト、高いゲイン精度、高い CMRR を持つため、ブリッジ・シグナル・コンディショニングのような最高の DC 性能を必要とするアプリケーションに最適です。

ゲインが設定可能なので、デザインに柔軟性が生まれます。1 個の抵抗で、ゲインを 1~1000 に設定できます。AD8221-KGD は単電源と両電源のいずれでも動作するため、±10V の入力電圧を持つアプリケーションに適しています。

8 パッドのベア・ダイを採用しており、マルチチャンネル・アプリケーションやスペースに制約のあるアプリケーションに最適です。

性能は、-40°C~+85°C の工業用温度範囲で仕様規定されています。また、動作温度範囲は-40°C~+125°C です<sup>1</sup>。

アプリケーションと技術情報の詳細については、AD8221 のデータシートを参照してください。

<sup>1</sup> 85°C~125°C ででの予想される動作については、AD8221 のデータシートを参照してください。

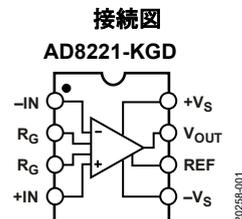


図 1.

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご確認ください。

**目次**

特長 .....	1	ESD に関する注意 .....	6
アプリケーション .....	1	ピン配置およびピン機能の説明 .....	7
概要 .....	1	外形寸法 .....	8
接続図 .....	1	ダイの仕様とアセンブリの推奨事項 .....	8
改訂履歴 .....	2	オーダー・ガイド .....	8
仕様 .....	3		
絶対最大定格 .....	6		

**改訂履歴****9/2019—Revision 0: Initial Version**

## 仕様

特に指定がない限り、電源電圧 ( $V_S$ ) =  $\pm 15V$ 、REF 電圧 ( $V_{REF}$ ) =  $0V$ 、 $T_A = 25^\circ C$ 、ゲイン = 1、負荷インピーダンス ( $R_L$ ) =  $2k\Omega$ 。

表 1.

Parameter	Test Conditions/Comments	Min	Typ	Max	Unit
CMRR					
DC to 60 Hz with 1 k $\Omega$ Source Imbalance	Common-mode voltage ( $V_{CM}$ ) = $-10V$ to $+10V$				
Gain = 1		80			dB
Gain = 10		100			dB
Gain = 100		120			dB
Gain = 1000		130			dB
At 10 kHz	$V_{CM} = -10V$ to $+10V$				
Gain = 1		80			dB
Gain = 10		90			dB
Gain = 100		100			dB
Gain = 1000		100			dB
NOISE	$RTI\ noise = \sqrt{e_{NI}^2 + (e_{NO}/Gain)^2}$				
Voltage Noise, 1 kHz					
Input Voltage Noise, $e_{NI}$	+IN voltage ( $V_{+IN}$ ), -IN voltage ( $V_{-IN}$ ), $V_{REF} = 0V$			8	nV/ $\sqrt{Hz}$
Output Voltage Noise, $e_{NO}$				75	nV/ $\sqrt{Hz}$
Return to Input (RTI)	Frequency = 0.1 Hz to 10 Hz				
Gain = 1			2		$\mu V$ p-p
Gain = 10			0.5		$\mu V$ p-p
Gain = 100 to 1000			0.25		$\mu V$ p-p
Current Noise	Frequency = 1 kHz		40		fA/ $\sqrt{Hz}$
	Frequency = 0.1 Hz to 10 Hz		6		pA p-p
VOLTAGE OFFSET <sup>1</sup>					
Input Offset, $V_{OSI}$	$V_S = \pm 5V$ to $\pm 15V$			70	$\mu V$
Over Temperature	$T_A = -40^\circ C$ to $+85^\circ C$			135	$\mu V$
Average Temperature Coefficient				0.9	$\mu V/^\circ C$
Output Offset, $V_{OSO}$	$V_S = \pm 5V$ to $\pm 15V$			600	$\mu V$
Over Temperature	$T_A = -40^\circ C$ to $+85^\circ C$			1.00	mV
Average Temperature Coefficient				9	$\mu V/^\circ C$
Offset RTI vs. Supply (Power Supply Ratio)	$V_S = \pm 2.3V$ to $\pm 18V$				
Gain = 1		90	110		dB
Gain = 10		110	120		dB
Gain = 100		124	130		dB
Gain = 1000		130	140		dB
INPUT CURRENT					
Input Bias Current			0.5	1.5	nA
Over Temperature	$T_A = -40^\circ C$ to $+85^\circ C$			2.0	nA
Average Temperature Coefficient			1		pA/ $^\circ C$
Input Offset Current			0.2	0.6	nA
Over Temperature	$T_A = -40^\circ C$ to $+85^\circ C$			0.8	nA
Average Temperature Coefficient			1		pA/ $^\circ C$

Parameter	Test Conditions/Comments	Min	Typ	Max	Unit
<b>REFERENCE INPUT</b>					
Input Reference ( $R_{IN}$ )			20		k $\Omega$
Input Current ( $I_{IN}$ )	$V_{IN+}, V_{IN-}, V_{REF} = 0\text{ V}$		50	60	$\mu\text{A}$
Voltage Range		$-V_S$		$+V_S$	V
Reference Gain to Output			$1 \pm 0.0001$		V/V
<b>POWER SUPPLY</b>					
Operating Range	$V_S = \pm 2.3\text{ V to } \pm 18\text{ V}$	$\pm 2.3$		$\pm 18$	V
Quiescent Current			0.9	1	mA
Over Temperature	$T_A = -40^\circ\text{C to } +85^\circ\text{C}$		1	1.2	mA
<b>DYNAMIC RESPONSE</b>					
Small Signal -3 dB Bandwidth					
Gain = 1			825		kHz
Gain = 10			562		kHz
Gain = 100			100		kHz
Gain = 1000			14.7		kHz
Settling Time 0.01%					
Gain = 1 to 100	10 V step		10		$\mu\text{s}$
Gain = 1000			80		$\mu\text{s}$
Settling Time 0.001%					
Gain = 1 to 100	10 V step		13		$\mu\text{s}$
Gain = 1000			110		$\mu\text{s}$
Slew Rate					
Gain = 1		1.5	2		V/ $\mu\text{s}$
Gain = 5 to 100		2	2.5		V/ $\mu\text{s}$
<b>GAIN</b>					
Gain Range	Gain = $1 + (49.4\text{ k}\Omega/R_G)$	1		1000	V/V
Gain Error					
Gain = 1	Output voltage ( $V_{OUT}$ ) $\pm 10\text{ V}$			0.03	%
Gain = 10				0.3	%
Gain = 100				0.3	%
Gain = 1000				0.3	%
Gain Nonlinearity					
Gain = 1 to 10	$V_{OUT} = -10\text{ V to } +10\text{ V}$ $R_L = 10\text{ k}\Omega$		3	10	ppm
Gain = 100	$R_L = 10\text{ k}\Omega$		5	15	ppm
Gain = 1000	$R_L = 10\text{ k}\Omega$		10	40	ppm
Gain = 1 to 100	$R_L = 2\text{ k}\Omega$		10	95	ppm
Gain vs. Temperature					
Gain = 1			3	10	ppm/ $^\circ\text{C}$
Gain $> 1^2$				-50	ppm/ $^\circ\text{C}$
<b>INPUT</b>					
Input Impedance					
Differential			100  2		G $\Omega$ /pF
Common Mode			100  2		G $\Omega$ /pF
Input Operating Voltage Range <sup>3</sup>					
Over Temperature	$V_S = \pm 2.3\text{ V to } \pm 5\text{ V}$ $T_A = -40^\circ\text{C to } +85^\circ\text{C}$	$-V_S + 1.9$ $-V_S + 2.0$		$+V_S - 1.1$ $+V_S - 1.2$	V
Input Operating Voltage Range	$V_S = \pm 5\text{ V to } \pm 18\text{ V}$	$-V_S + 1.9$		$+V_S - 1.2$	V
Over Temperature	$T_A = -40^\circ\text{C to } +85^\circ\text{C}$	$-V_S + 2.0$		$+V_S - 1.2$	V

Parameter	Test Conditions/Comments	Min	Typ	Max	Unit
OUTPUT	$R_L = 10\text{ k}\Omega$				
Output Swing	$V_S = \pm 2.3\text{ V to } \pm 5\text{ V}$	$-V_S + 1.1$		$+V_S - 1.2$	V
Over Temperature	$T_A = -40^\circ\text{C to } +85^\circ\text{C}$	$-V_S + 1.4$		$+V_S - 1.3$	V
Output Swing	$V_S = \pm 5\text{ V to } \pm 18\text{ V}$	$-V_S + 1.2$		$+V_S - 1.4$	V
Over Temperature	$T_A = -40^\circ\text{C to } +85^\circ\text{C}$	$-V_S + 1.6$		$+V_S - 1.5$	V
Short-Circuit Current			18		mA
TEMPERATURE RANGE					
Specified Performance		-40		+85	$^\circ\text{C}$
Operating Range <sup>4</sup>		-40		+125	$^\circ\text{C}$

<sup>1</sup> 総合 RTI  $V_{OS} = (V_{OSI}) + (V_{OSO}/\text{ゲイン})$ 。

<sup>2</sup> ゲイン > 1 には外付け抵抗  $R_G$  の影響は含まれません。

<sup>3</sup> これは、1つの入力接地されているときの入力動作電圧範囲です。ゲイン = 1

<sup>4</sup>  $85^\circ\text{C} \sim 125^\circ\text{C}$  での予想される動作については、AD8221 のデータシートを参照してください。

## 絶対最大定格

表 2.

Parameter	Rating
Supply Voltage	±18 V
Internal Power Dissipation	200 mW
Output Short-Circuit Current	Indefinite
Input Voltage (Common-Mode)	±V <sub>S</sub>
Differential Input Voltage	±V <sub>S</sub>
Storage Temperature Range	-65°C to +150°C
Operating Temperature Range <sup>1</sup>	-40°C to +125°C

<sup>1</sup> 85°C~125°Cでの予想される動作については、AD8221のデータシートを参照してください。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

## ESDに関する注意



ESD（静電放電）の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術であるESD保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。

## ピン配置およびピン機能の説明

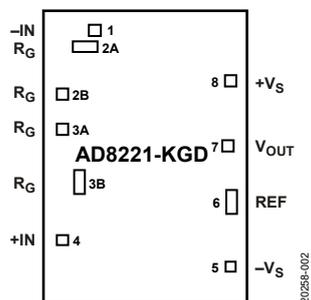


図 2. パッド構成

表 3. パッド機能の説明

パッド番号 <sup>1</sup>	記号 <sup>1</sup>	パッドのタイプ	X座標 (μm) <sup>2</sup>	Y座標 (μm) <sup>2</sup>	説明
1	-IN	Single	-379	+951	負の入力パッド
2A	R <sub>G</sub>	Double	-446	+826	ゲイン設定パッド
2B	R <sub>G</sub>	Single	-615	+474	ゲイン設定パッド
3A	R <sub>G</sub>	Single	-619	+211	ゲイン設定パッド
3B	R <sub>G</sub>	Double	-490	-190	ゲイン設定パッド
4	+IN	Single	-621	-622	正の入力パッド
5	-V <sub>S</sub>	Single	+635	-823	負の電源パッド
6	REF	Double	+649	-339	リファレンス電圧パッド
7	V <sub>OUT</sub>	Single	+612	+84	出力パッド
8	+V <sub>S</sub>	Single	+636	+570	正の電源パッド

<sup>1</sup> ボンディング・ワイヤによるゲイン誤差を最小限に抑えるには、チップとゲイン抵抗 R<sub>G</sub> の間にケルビン接続を使用します。パッド 2A とパッド 2B を R<sub>G</sub> の一端に並列に接続し、パッド 3A とパッド 3B を R<sub>G</sub> の他端に並列に接続します。R<sub>G</sub> が不要なユニティゲイン・アプリケーションの場合、パッド 3A とパッド 3B だけでなく、パッド 2A とパッド 2B も一緒にボンディングする必要があります。

<sup>2</sup> パッド座標は、ダイの中心を基準とした各パッドの中心を示します。

外形寸法

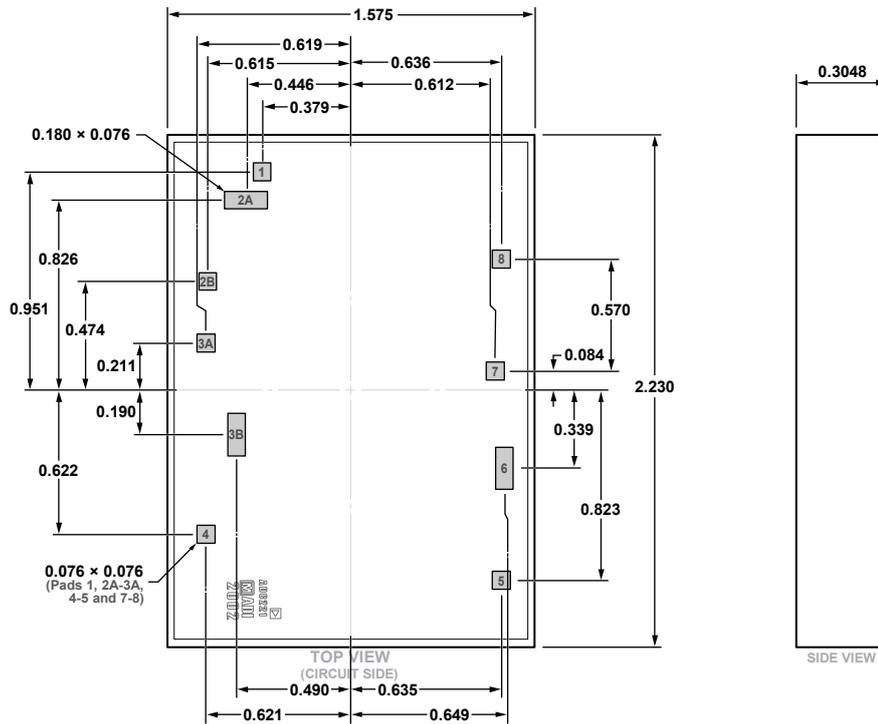


図 3.8 パッド・ベア・ダイ [チップ]  
(C-8-14)  
寸法：mm

03-11-2019-A

ダイの仕様とアセンブリの推奨事項

表 4. ダイの仕様

Parameter	Value	Unit
Chip Size	1500 × 2155	μm
Scribe Line Width	75 × 75	μm
Die Size	1575 × 2230	μm
Thickness	304.8	μm
Backside	None <sup>1</sup>	Not applicable
Passivation	OxyNitride	Not applicable
Bond Pads (Minimum)	76 × 76	μm
Bond Pad Composition	Titanium (Ti), tungsten (W) (99.5)/aluminum (Al), copper (Cu) (0.5)	%

<sup>1</sup> 裏面を電位に接続する場合、裏面を-V<sub>S</sub>に接続します。それ以外の場合は、裏面をフローティングのままにします。

表 5. アセンブリの推奨事項

Assembly Component	Recommendation
Die Attach	No special requirements
Bonding Method	Gold ball or aluminum wedge
Bonding Sequence	Any

オーダー・ガイド

Model <sup>1</sup>	Temperature Range	Package Description	Package Option
AD8221-KGD-WP	-40°C to +85°C	8-Pad Bare Die [CHIP], Waffle Pack	C-8-14

<sup>1</sup> AD8221-KGD-WP は RoHS 準拠製品です。