

## AD8055/AD8056

### 特長

低価格シングル(AD8055)およびデュアル(AD8056)

使いやすい電圧帰還型

高速

300 MHzの -3 dB帯域幅( $G = +1$ )

1400 V/ $\mu$ sスルーレート

20 nsのセトリング・タイム( $\sim 0.1\%$ )

低歪み: -72 dBc@10 MHz

低ノイズ:  $6 \text{ nV}/\sqrt{\text{Hz}}$

ローDCエラー:  $5 \text{ mV}$ (最大) $V_{OS}$ 、 $1.2 \mu\text{A}$ (最大) $I_B$

小型パッケージ

AD8055: SOT-23-5型

AD8056: 8ピン・マイクロSOIC型

優れたビデオ信号処理特性( $R_L = 150 \Omega$ 、 $G = +2$ )

ゲイン水平特性: 0.1 dBから40 MHz

差動ゲイン・エラー: 0.01%

差動位相エラー:  $0.02^\circ$

4つのビデオ・ロード( $37.5 \Omega$ )を、差動ゲイン0.02%、差動位相 $0.1^\circ$ の誤差でドライブ

ローパワー、 $\pm 5 \text{ V}$ 電源

電源電流:  $5 \text{ mA}$  typ/amplifier

高出力ドライブ電流:  $60 \text{ mA}$ 以上

### アプリケーション

画像処理

フォトダイオード・プリアンプ

ビデオ・ライン・ドライバ

差動ライン・ドライバ

プロ用カメラ

ビデオ・スイッチ

特殊効果

A/Dドライバ

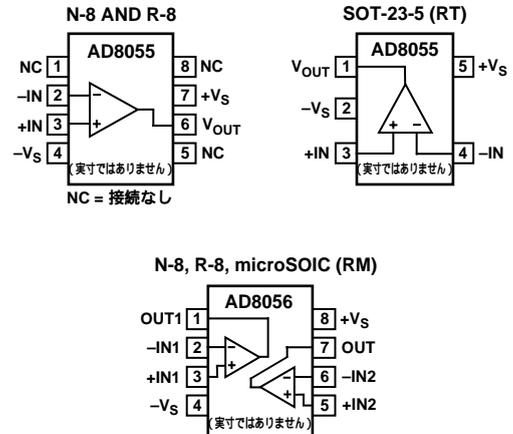
アクティブ・フィルタ

### 概要

AD8055(シングル)およびAD8056(デュアル)電圧帰還アンプは、電流帰還アンプに劣らないバンド幅とスルーレートをもっています。また、どちらのアンプも使いやすく、かつ低価格です。

低価格にもかかわらず、AD8055、AD8056の特性は非常に優れています。ビデオ・アプリケーションで、 $150 \Omega$ のロード(負荷)に対して差動ゲイン0.01%、差動位相 $0.02^\circ$ の誤差で、4つのビデオ・ロード( $37.5 \Omega$ )に対して、差動ゲイン0.02%、差動位相 $0.1^\circ$ の誤差でドライブすることができます。また、どちらのアンプも、 $1400 \text{ V}/\mu\text{s}$ のスルーレートと20 nsのセトリング・タイムのダイナミック特性で、0.1 dBのゲイン水平特性は40 MHzを超えており、バンド幅も300 MHz以上に達しているため、あらゆる高速のアプリケーションに利用できます。

### 機能ブロック図



AD8055とAD8056は、電源電流として $5 \text{ mA}$  typ/amplifierが必要なだけで、 $\pm 5 \text{ V}$ の2電源、または $+12 \text{ V}$ の単電源で作動し、しかも $60 \text{ mA}$ 以上のロード電流を出力することができます。デバイスのパッケージはAD8055で、小型8ピンのDIP、8ピンのSOIC、および5ピンのSOT-23-5、AD8056で、小型8ピンのDIP、8ピンのSOIC、および8ピンのマイクロSOICになっています。このようなAD8055、AD8056の特長は、サイズとパワーが求められる携帯機器や、バッテリー駆動のアプリケーションにとって最適です。これらのアンプは、工業用温度範囲 -40 ~ +85 で仕様が保証されています。

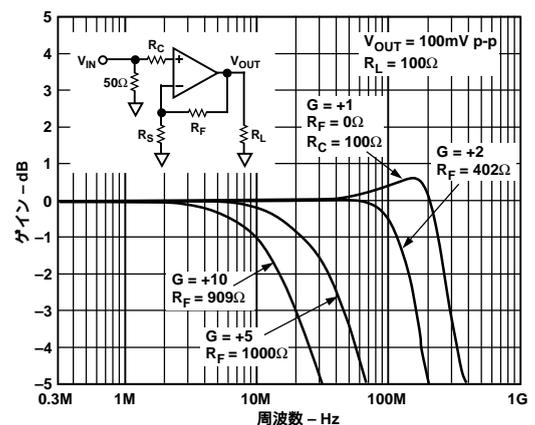


図1. 周波数応答

アナログ・デバイス社が提供する情報は正確で信頼できるものを期していますが、当社はその情報の利用、また利用したことにより引き起こされる第三者の特許または権利の侵害に関して一切の責任を負いません。さらにアナログ・デバイス社の特許または特許の権利の使用を許諾するものでもありません。

REV.0

# AD8055/AD8056 - 仕様

(特に指定がない限り、@T<sub>A</sub> = +25、V<sub>S</sub> = ±5 V、R<sub>F</sub> = 402、R<sub>L</sub> = 100、ゲイン = +2)

モデル	条件	AD8055A/AD8056A			単位
		Min	Typ	Max	
<b>ダイナミック性能</b>					
- 3 dB帯域幅	G = +1, V <sub>O</sub> = 0.1 Vp-p	220	300		MHz
	G = +1, V <sub>O</sub> = 2 Vp-p	125	150		MHz
	G = +2, V <sub>O</sub> = 0.1 Vp-p	120	160		MHz
	G = +2, V <sub>O</sub> = 2 Vp-p	125	150		MHz
平坦性0.1 dBでの帯域幅	V <sub>O</sub> = 100 mVp-p	25	40		MHz
スルーレート	G = +1, V <sub>O</sub> = 4 V Step	1000	1400		V/μs
	G = +2, V <sub>O</sub> = 4 V Step	750	840		V/μs
0.1%までのセトリング時間	G = +2, V <sub>O</sub> = 2 V Step		20		ns
立上り/立下り時間、10% ~ 90%	G = +1, V <sub>O</sub> = 0.5 V Step		2		ns
	G = +1, V <sub>O</sub> = 4 V Step		2.7		ns
	G = +2, V <sub>O</sub> = 0.5 V Step		2.8		ns
	G = +2, V <sub>O</sub> = 4 V Step		4		ns
<b>ノイズ/高調波性能</b>					
全高調波歪み	f <sub>C</sub> = 10 MHz, V <sub>O</sub> = 2 Vp-p, R <sub>L</sub> = 1 k		- 72		dBc
	f <sub>C</sub> = 20 MHz, V <sub>O</sub> = 2 Vp-p, R <sub>L</sub> = 1 k		- 57		dBc
出力間ストローク (AD8056)	f = 5 MHz, G = +2		- 60		dB
入力電流ノイズ	f = 100 kHz		6		nV/√Hz
入力電圧ノイズ	f = 100 kHz		1		pA/√Hz
差動ゲイン誤差	NTSC, G = +2, R <sub>L</sub> = 150		0.01		%
	R <sub>L</sub> = 37.5		0.02		%
差動位相誤差	NTSC, G = +2, R <sub>L</sub> = 150		0.02		Degree
	R <sub>L</sub> = 37.5		0.1		Degree
<b>DC性能</b>					
入力オフセット電圧	T <sub>MIN</sub> - T <sub>MAX</sub>		3	5	mV
オフセットドリフト				10	mV
入力バイアス電流			6		μV/
			0.4	1.2	μA
オープン・ループ・ゲイン	T <sub>MIN</sub> - T <sub>MAX</sub>		1		μA
	V <sub>O</sub> = ±2.5 V	66	71		dB
	T <sub>MIN</sub> - T <sub>MAX</sub>	64			dB
<b>入力特性</b>					
入力抵抗			10		M
入力容量			2		pF
入力モード電圧範囲			3.2		± V
同相除去比	V <sub>CM</sub> = ±2.5 V		82		dB
<b>出力特性</b>					
出力電圧振幅	R <sub>L</sub> = 150	2.9	3.1		± V
出力電流 <sup>1</sup>	V <sub>O</sub> = ±2.0 V	55	60		mA
短絡回路電流 <sup>1</sup>			110		mA
<b>電源</b>					
動作範囲		± 4.0	± 5.0	± 6.0	V
静止電流	AD8055		5.4	6.5	mA
	T <sub>MIN</sub> - T <sub>MAX</sub>			7.3	mA
	AD8056		10	12	mA
	T <sub>MIN</sub> - T <sub>MAX</sub>			13.3	mA
電源変動除去比	+V <sub>S</sub> = +5 V ~ +6 V, -V <sub>S</sub> = -5 V	66	72		dB
	-V <sub>S</sub> = -5 V ~ -6 V, +V <sub>S</sub> = +5 V	69	86		dB
<b>動作温度範囲</b>		- 40		+ 85	

注  
<sup>1</sup> 出力電流はパッケージにおける最大消費電力によって制限されます。負担軽減カーブをご参照ください。  
 仕様は予告なしに変更する場合があります。

## 絶対最大定格<sup>1</sup>

電源電圧	12.6 V
内部消費電力 <sup>2</sup>	
プラスチック・パッケージ(N)	1.3 W
スモール・アウトライン・パッケージ(R)	0.8 W
SOT-23-5型パッケージ	0.5 W
マイクロSOIC型パッケージ	0.6 W
入力電圧(同相電圧)	$\pm V_S$
差動入力電圧	$\pm 2.5 V$
出力短絡時間	消費電力ディレーティング曲線を参照
保存温度範囲N, R	- 65 ~ + 125
動作温度範囲(Aグレード)	- 40 ~ + 85
リード温度範囲(ハンダ付10秒)	+ 300

注

<sup>1</sup> この絶対最大値を超えて使用すると、デバイスが永久的なダメージを受ける可能性があります。上記のリストは主な項目のみです。この絶対最大値を超えてデバイスを使用した場合、その電気的特性、スペック(仕様)における機能は全く保証できません。また絶対最大値での長時間にわたる使用はデバイスの信頼性に影響します。

<sup>2</sup> 空気中での値です。

8ピンDIPプラスチック・パッケージ:	$J_A = 90$ /Watt
8ピンSOICパッケージ:	$J_A = 160$ /Watt
5ピンSOT-23-5パッケージ:	$J_A = 240$ /Watt
8ピンマイクロSOICパッケージ:	$J_A = 200$ /Watt

## オーダー・ガイド

モデル	動作温度範囲	パッケージ	パッケージ・オプション*
AD8055AN	- 40 ~ + 85	8ピンPDIP	N-8
AD8055AR	- 40 ~ + 85	8ピンSOIC	R-8
AD8055ART	- 40 ~ + 85	5ピンSOT-2-5	RT-5
AD8056AN	- 40 ~ + 85	8ピンPDIP	N-8
AD8056AR	- 40 ~ + 85	8ピンSOIC	R-8
AD8056ART	- 40 ~ + 85	8ピンマイクロSOIC	RM-08

\*N = プラスチックDIP型、R = 小型、RM = 小型(マイクロ)、RT = PCBマウント型

## 注意

ESD(静電放電)の影響を受けやすいデバイスです。4000 Vもの高圧の静電気が人体やテスト装置に容易に帯電し、検知されことなく放電されることもあります。このAD8055/AD8056には当社独自のESD保護回路を備えていますが、高エネルギーの静電放電にさらされたデバイスには回復不能な損傷が残ることもあります。したがって、性能低下や機能喪失を避けるために、適切なESD予防措置をとるようお奨めします。

## 最大消費電力

安全に消費できる最大消費電力は、接合温度の上昇により制限されます。プラスチックでパッケージされたデバイスの安全な最大接合部温度は、プラスチックのガラス・トランジション温度で決まり約 + 150 度です。わずかな時間でもこの制限温度を超えるとデバイスの特性限界に達し、パッケージの歪みによりデバイスは壊れます。接合部温度が + 175 度を超えると、デバイスは故障します。

AD8055/56にはショート時の保護回路を内蔵していますが、すべての場合において、この回路機能により最大接合部温度(+ 150 度)以上にはならないと保証しているわけではありません。正常動作を保証するためには、最大消費電力ディレーティング曲線を参照する必要があります。

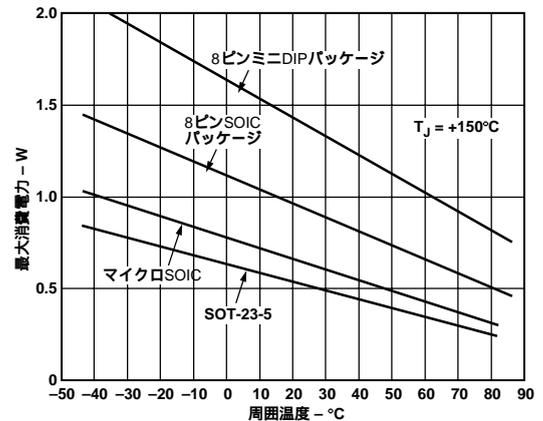


図2. 最大消費電力と温度の関係



# AD8055/AD8056

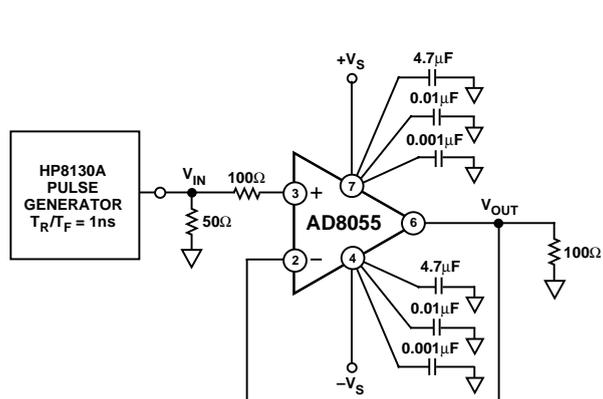


図3 . テスト回路、 $G = +1$ 、 $R_L = 100$

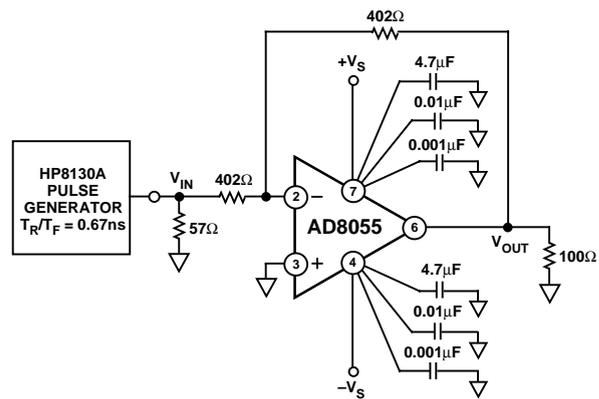


図6 . テスト回路、 $G = -1$ 、 $R_L = 100$

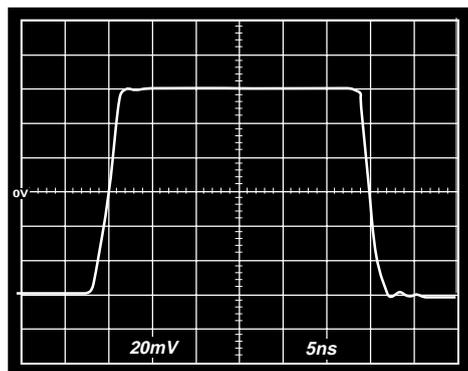


図4 . スモール・ステップ応答、 $G = +1$

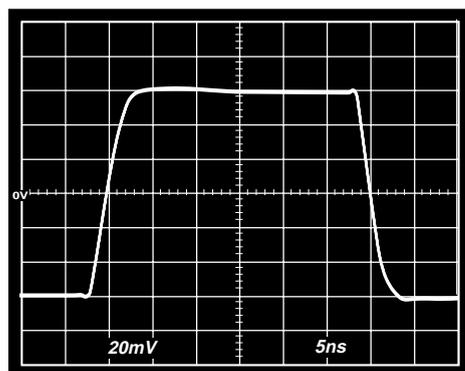


図7 . スモール・ステップ応答、 $G = -1$

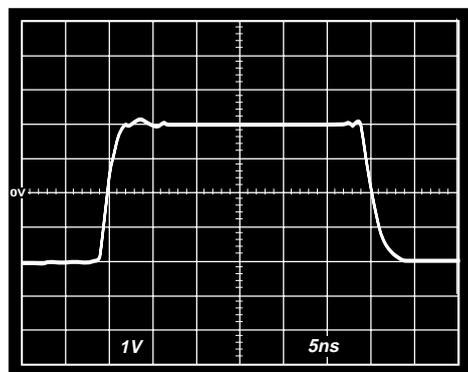


図5 . ラージ・ステップ応答、 $G = +1$

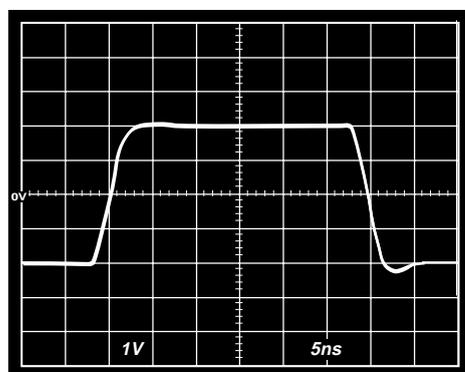


図8 . ラージ・ステップ応答、 $G = -1$

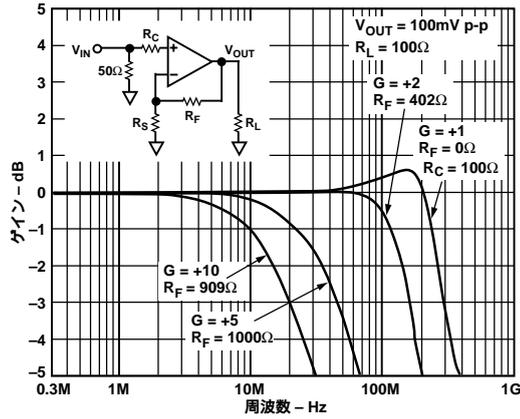


図9. スモール信号周波数応答、  
G = +1、G = +2、G = +5、G = +10

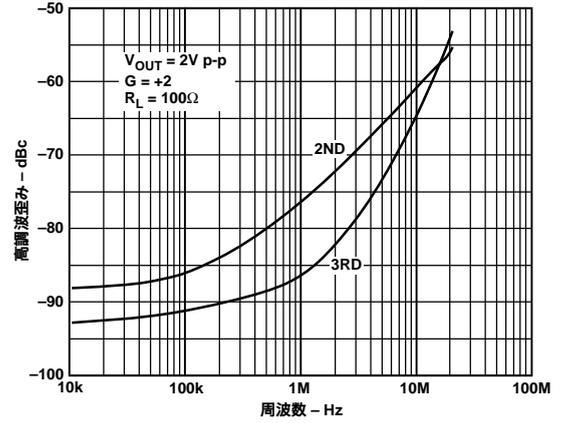


図12. 歪み対周波数

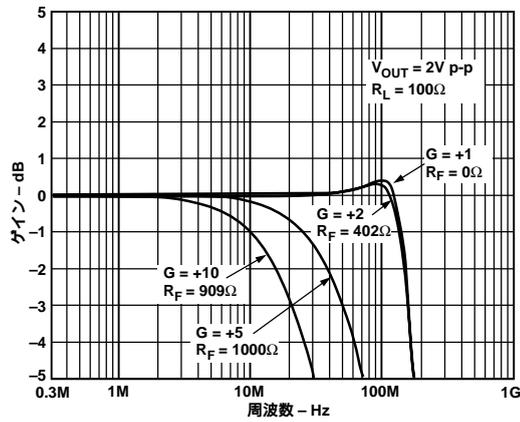


図10. ラージ信号周波数応答、  
G = +1、G = +2、G = +5、G = +10

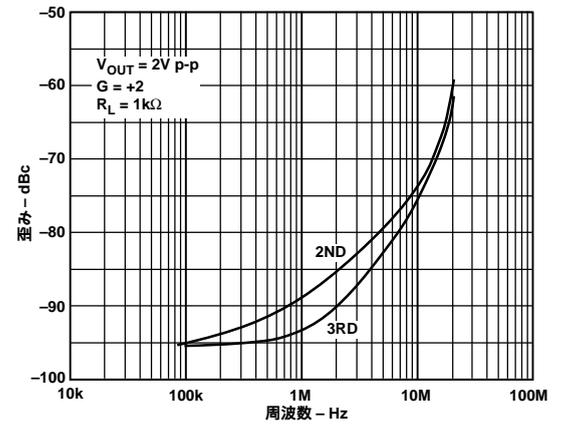


図13. 歪み対周波数

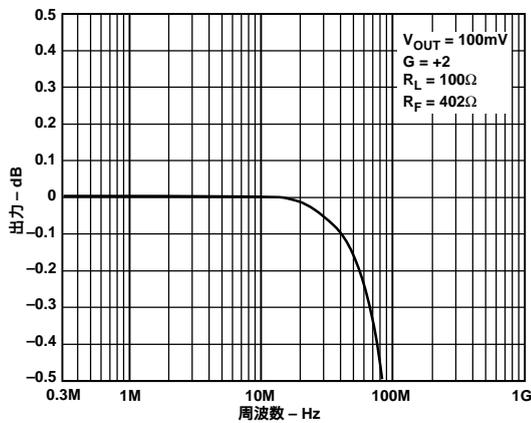


図11. 0.1 dB平坦性特性

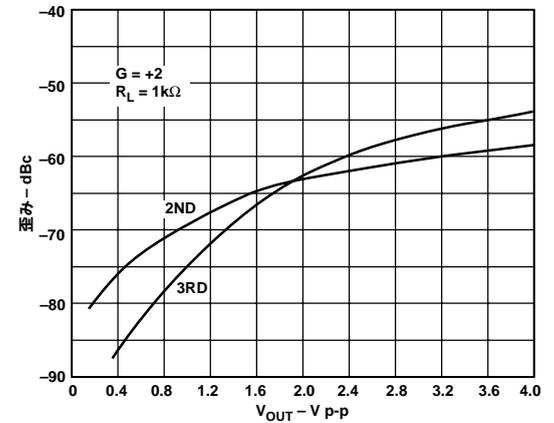


図14. 歪み対 $V_{OUT}$ @20 MHz

# AD8055/AD8056

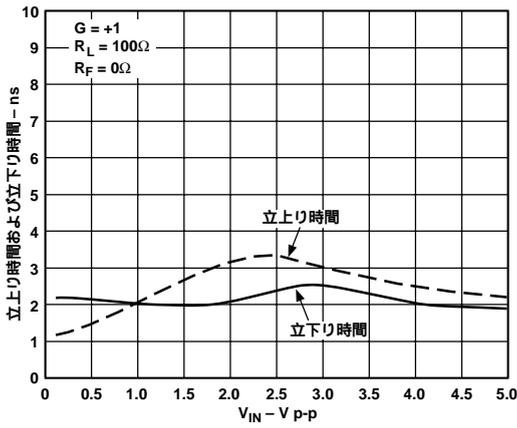


図15．立上りと立下り時間対 $V_{IN}$

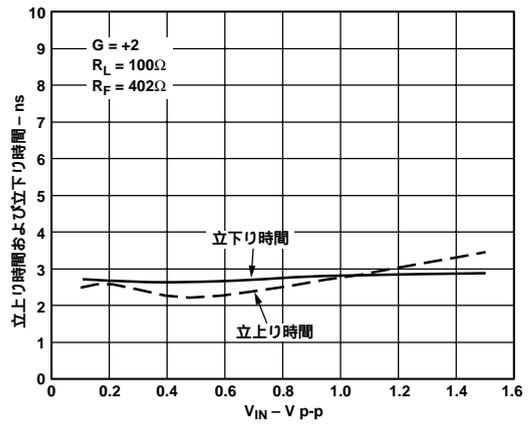


図18．立上りと立下り時間対 $V_{IN}$

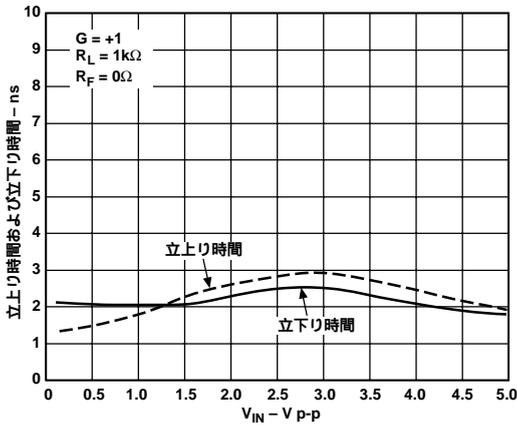


図16．立上りと立下り時間対 $V_{IN}$

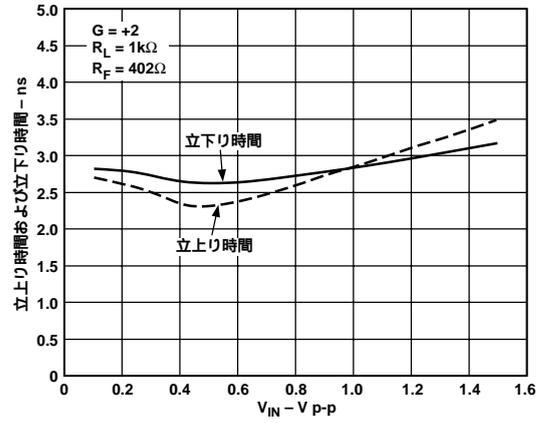


図19．立上りと立下り時間対 $V_{IN}$

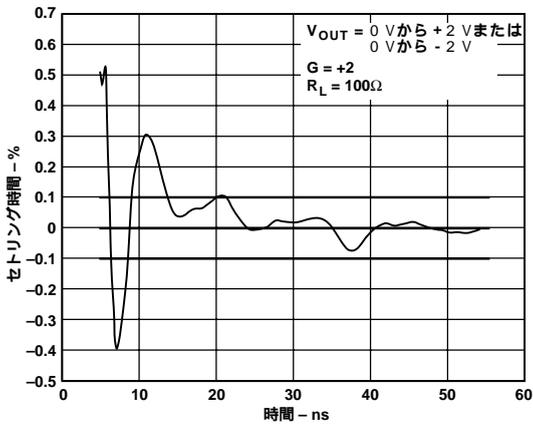


図17．セトリング時間

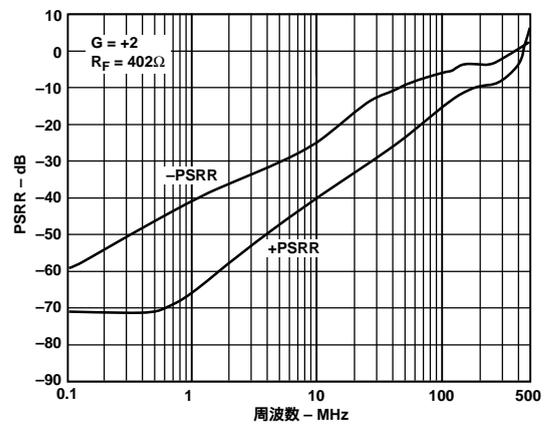


図20．PSRRと周波数の関係

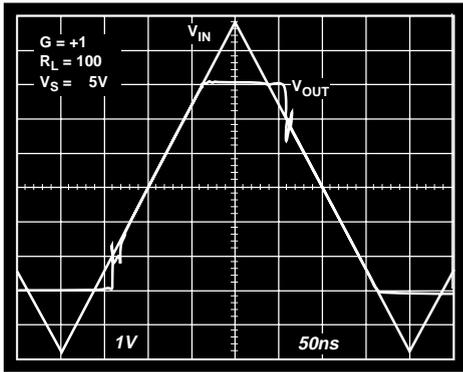


図21．オーバーロード回復

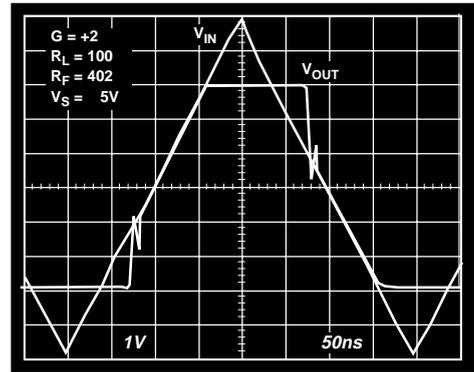


図24．オーバーロード回復

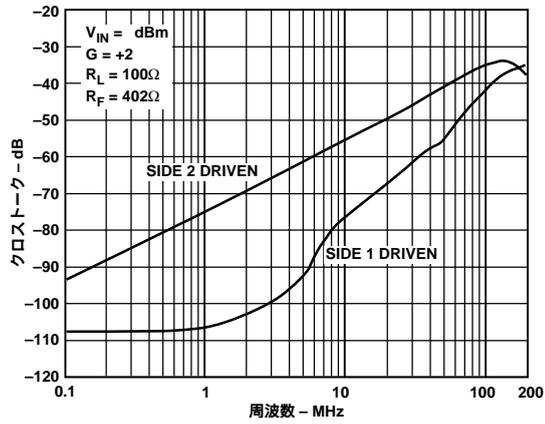


図22．クロストーク(出力間)対周波数

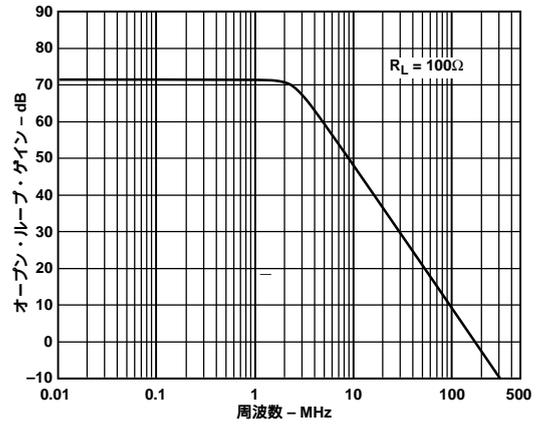


図25．オープン・ループ・ゲイン対周波数

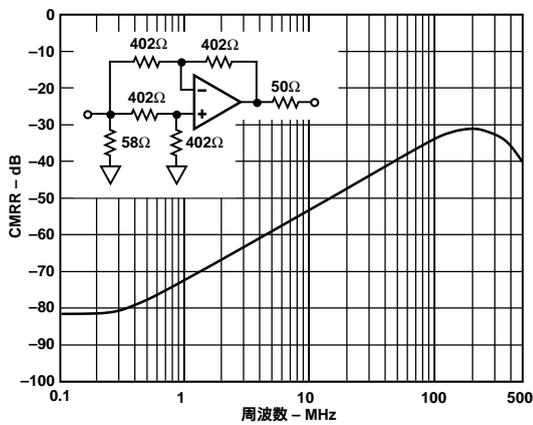


図23．CMRR対周波数

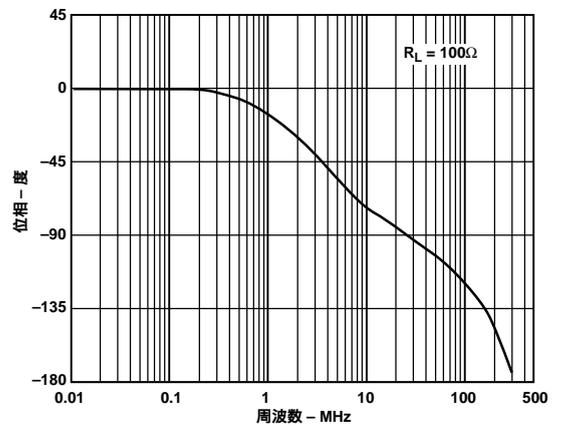


図26．位相对周波数

# AD8055/AD8056

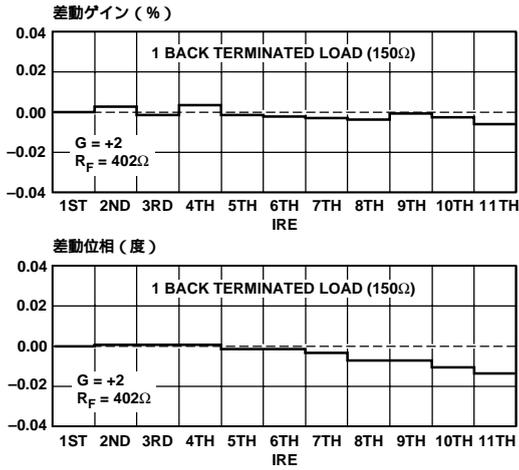


図27. 差動ゲイン対差動位相

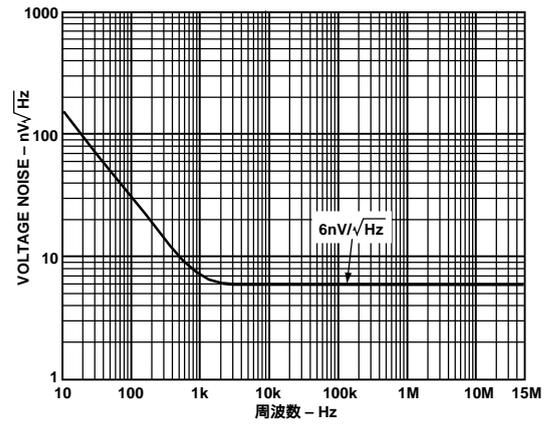


図30. 電圧ノイズと周波数の関係

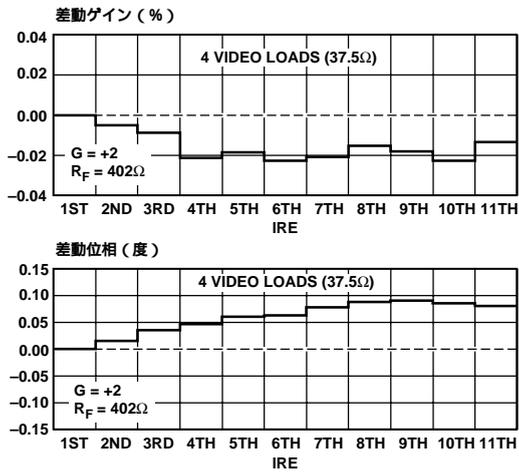


図28. 差動ゲイン対差動位相

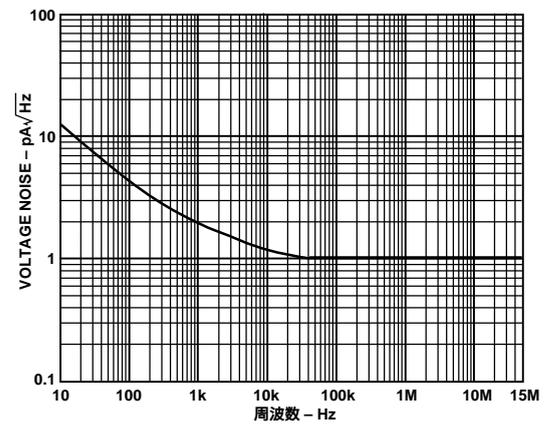


図31. 電流ノイズと周波数の関係

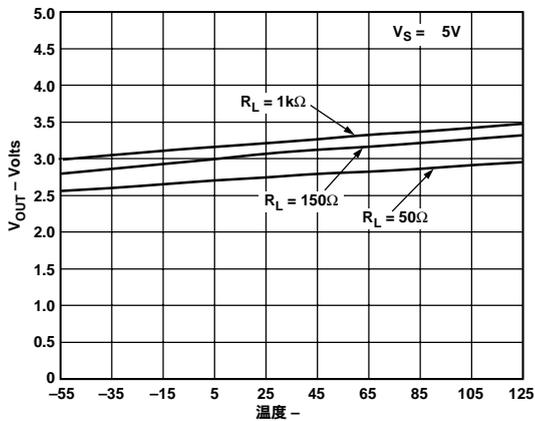


図29. 出力振幅対温度

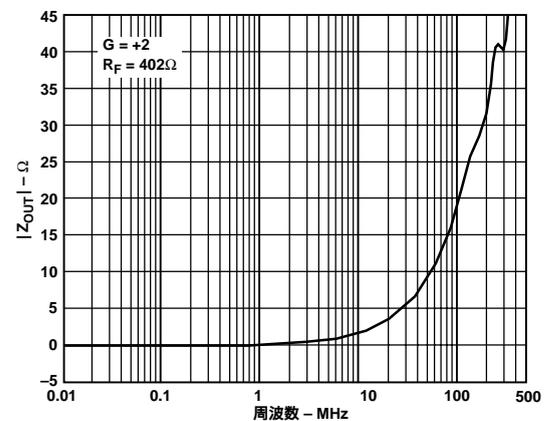


図32. 出力インピーダンス対周波数

## アプリケーション

### 4ライン・ビデオ・ドライバ

AD8055は4つまでのビデオ・ラインをドライブすることができ、便利で安価なアンプです。このアプリケーションを考え、このアンプはノン・インバーティング・ゲイン2で構成しています(図33参照)。ビデオ・ソースの入力は75Ωでターミネイトされていて、高インピーダンスのノン・インバーティング入力と接続します。

それぞれの出力は、ケーブルのターミネーションを最適にするために、75Ωのバック・ターミネーション直列抵抗を経由して、OPアンプの出力に接続します。ライン端のもう一方のターミネイト抵抗は、出力信号を2で割りますが、OPアンプ段のゲイン2で補償されます。

ロード(負荷)がひとつの場合、この回路の差動ゲイン・エラーは0.01%で、差動位相エラーは0.02°です。ロードが2つになると、差動ゲイン・エラーが0.02%、差動位相エラーは0.03°になり、ロードが4つになると、差動ゲイン・エラーは0.02%ですが、差動位相エラーは0.1°に上がります。

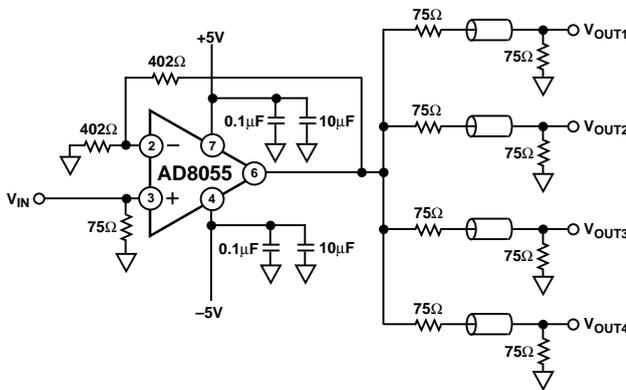


図33. 4ライン・ビデオ・ドライバ

### シングル・エンド入力を差動出力に変換するライン・ドライバ

シングル・エンド信号を差動信号に変換するには、一對のツイスト・ケーブル、差動入力のA/Dコンバータ、およびその他差動信号のためのアプリケーションのすべてが、バランスのとれた条件でドライブしなければなりません。これをインバーティング・アンプとノン・インバーティング・アンプを使い、コンプリメンタリ信号を作る方法で行うこともあります。

図34に示した回路は、AD8056を使うことによりシングル・エンド信号を差動信号に変換する場合に、上記に述べた構成よりも、さらに効果的な方法があることを示しています。それぞれのOPアンプは、出力からインバーティング入力に接続するフィードバック抵抗で、単ゲインに設定しています。それぞれのアンプの出力は、クロス抵抗により、-1ゲインで相手のアンプをドライブします。その結果、出力はコンプリメンタリになり、全体の構成でハイ・ゲインになります。

通常のOPアンプと同様にフィードバックは、回路のゲインをコントロールすることで行います。アンプ1のノン・インバーティング入力からアンプ2の出力までが、インバーティング・ゲインです。この2点間でのフィードバック抵抗は、クローズ・ループとして使います。通常のOPアンプのインバーティング・ゲイン段のように、ゲインを可変するために入力抵抗を取り付けます。

この回路で、入力からアンプ1の出力へのゲインは $R_F/R_1$ で、入力からアンプ2の出力へのゲインは $-R_F/R_1$ になります。このようにして、回路はシングル・エンド入力から、バランスのとれた差動出力信号を作ります。この回路の利点は、1個の抵抗を交換するだけでゲインを変えることができ、バランスのとれた差動出力が保たれます。

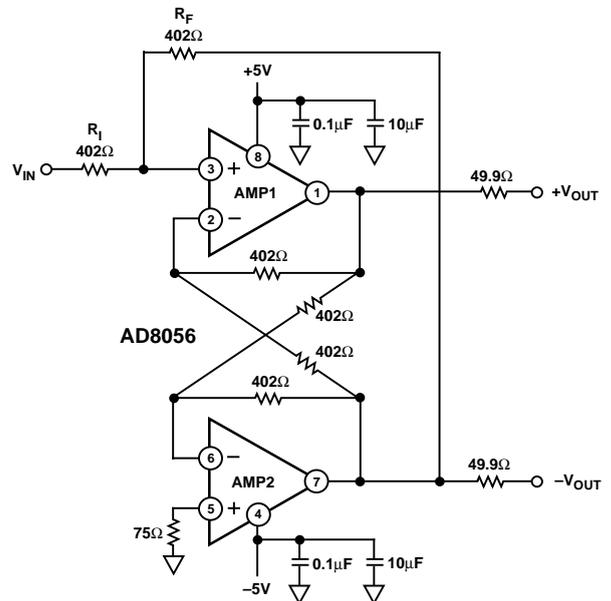


図34. シングル・エンド入力を差動出力に変換するライン・ドライバ

### ロー・ノイズ、ロー・パワー・プリアンプ

AD8055は、安価で低ノイズの優れたロー・パワー・プリアンプを作ることができます。ゲイン10のプリアンプを、909Ωのフィードバック抵抗と100Ωのゲイン抵抗で作った回路を、図35に示します。この回路の-3dBバンド幅は20MHzです。

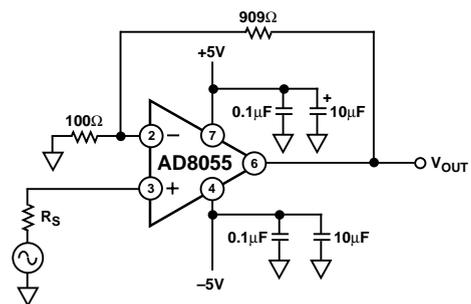


図35. ロー・ノイズ、ロー・パワーのプリアンプ、  
G = 10、BW = 20 MHz

この回路は、ソース抵抗が低い(<約100Ω)ため、回路ノイズに関係する要因としては、アンプの入力電圧ノイズと100Ω抵抗のノイズがあげられます。それぞれの値は、 $6\text{ nV}/\sqrt{\text{Hz}}$ と $1.2\text{ nV}/\sqrt{\text{Hz}}$ です。したがって入力に関わるノイズの合計は、 $6.1\text{ nV}/\sqrt{\text{Hz}}$ になります。

# AD8055/AD8056

## 電力(許容)消費限界

10 V電源( $V_{CC} - V_{EE}$ )を使用した場合のゼロ電流における電力損失は、AD8055のSOT-23-5パッケージで65 mWです。同様に、AD8056のマイクロSOICパッケージで120 mWです。これは周囲温度から、SOT-23-5パッケージで15.6、マイクロSOICパッケージで24 上昇することになります。

重いロード状態での電力損失は、概ね電源電圧から出力電圧を引いた値に、ロード電流を掛け、その値にゼロ電流での電力損失を加えた値になります。この全電力損失にパッケージの温度抵抗値を掛けると、デバイスの周囲温度からの温度上昇分が計算できます。接合部温度は150 以下に保つ必要があります。

動作温度範囲の最大を超えない限り、SOT-23-5パッケージのAD8055は270 mW、マイクロSOICパッケージのAD8056は325 mW(周囲温度85 )の電力損失があります。このAD8056の値は、1.5Vrmsが50 に入力した場合よりも大きく、両方の入力に同時に入る4 Vp-pのサイン波信号を受け入れることができます。しかしAD8055、およびAD8056の両入力は、ショートした回路に入力する110 mA程度に対して耐えることができますが、ショート状態が続くと最大接合部温度の上限を超えます。

## 抵抗の選択

次の表は、ゲイン水平性対周波数特性を保つ条件で、各ゲインにおいて使用する抵抗についてのガイドです。

ゲイン	$R_1$ ( )	$R_2$ ( )	- 3 dBバンド幅 (MHz)
+1	0	-	300
+2	402	402	160
+5	1 K	249	45
+10	909	100	20

## 容量負荷のドライブ

容量負荷(ロード)をドライブする場合、ほとんどのオペアンプは周波数応答で周波数をカットオフする直前に、ピーキングの特性を見せます。図36は、ゲイン+2のAD8056の応答特性で、ロードは100 とそれにシャントしたさまざまな値の容量です。こうした場合でもこのデバイスは、30 pFまでの容量に対して安定することがわかります。

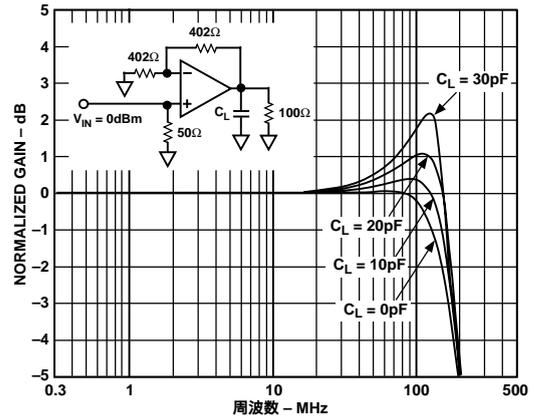


図36 . 容量負荷(ロード)のドライブ

一般的に、ピーキングを減少するために、あるいはより大きい容量に対する安定性を確保するために、オペアンプ出力とキャパシタ $C_L$ の間に小さい直列抵抗 $R_S$ を接続します。図37にその回路を示します。 $R_S$ と $C_L$ については、図38に示すカーブが経験的に引き出した関係です。周波数応答で、ピーキングが1 dB以内になるように $R_S$ を選びます。 $R_S$ は急な上昇の後、約25 で水平になることにご注意ください(図38)。

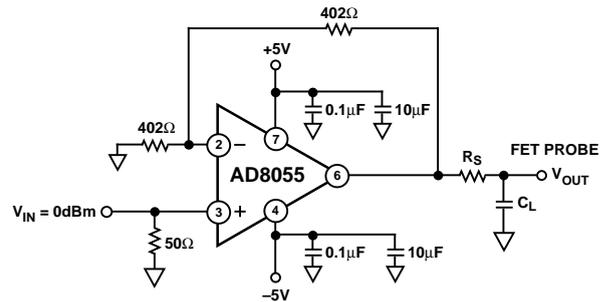


図37 .  $R_S$ 対 $C_L$ のセットアップ

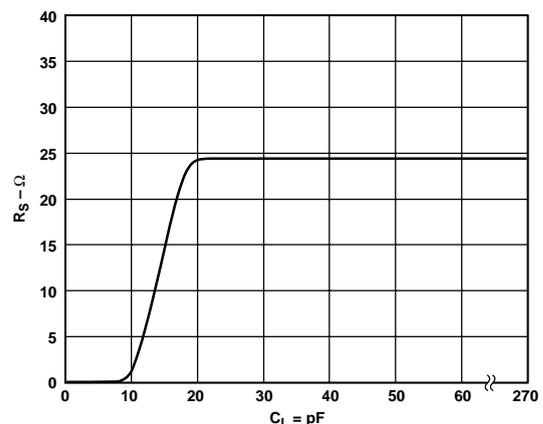
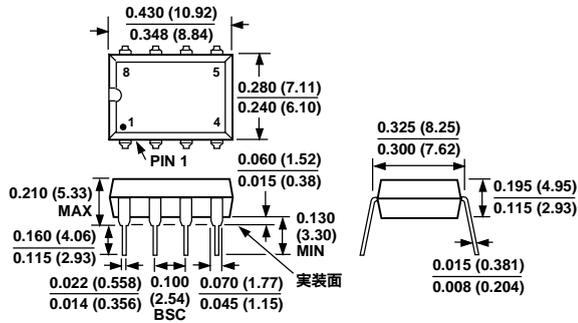


図38 .  $R_S$ 対 $C_L$

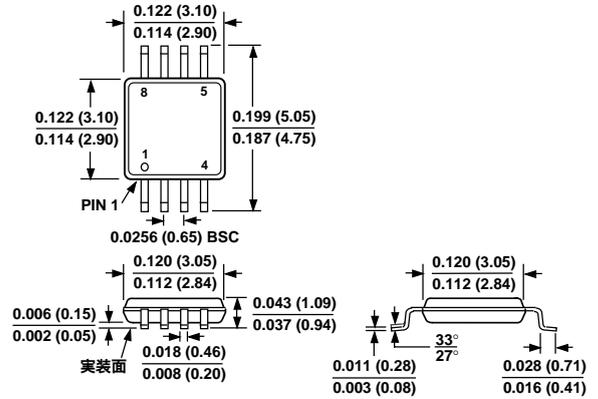
## 外形寸法

サイズはインチと(mm)で示します。

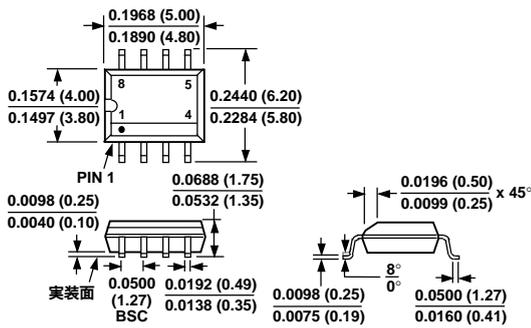
8ピンDIPプラスチック・パッケージ  
(N-8)



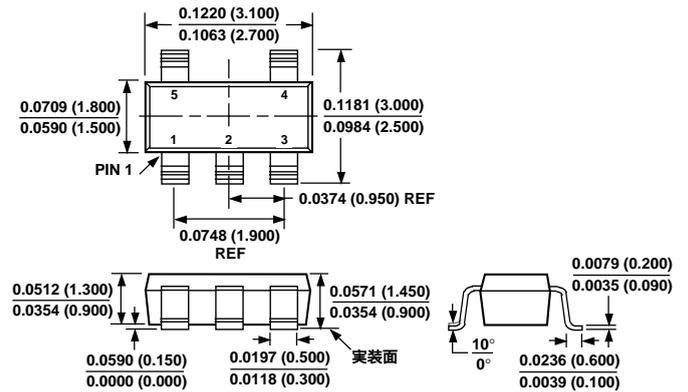
8ピンマイクロSOICパッケージ  
(RM-08)



8ピンSOICパッケージ  
(R-8)



5ピンPCBマウントプラスチック・パッケージ  
(RT-5)



# AD8055/AD8056

D773-2.7-4/99,1A

PRINTED IN JAPAN

