

特長

低消費電力

アンプ 1 個あたりの電源電流: 1.7 mA
±5 V 電源と +5 V 電源に対して仕様を規定

高出力電流: 125 mA

高速動作

-3 dB 帯域幅: 350 MHz ($G = +1$)
-3 dB 帯域幅: 150 MHz ($G = +2$)
スルーレート: 2,250 V/μs
0.1%へのセトリング・タイム: 20 ns

低歪み

ワースト高調波歪み: 500 kHz、 $R_L = 100 \Omega$ で -72 dBc
ワースト高調波歪み: 5 MHz、 $R_L = 1 \text{ k}\Omega$ で -66 dBc

優れたビデオ仕様 ($R_L = 1 \text{ k}\Omega$ 、 $G = +2$)

微分ゲイン誤差: 0.02%
微分位相誤差: 0.06°
ゲイン平坦性: 40 MHz まで 0.1 dB
オーバードライブ回復: 60 ns

低オフセット電圧: 1.5 mV

低電圧ノイズ: 2.5 nV/√Hz

8 ピン SOIC または 8 ピン MSOP パッケージを採用

アプリケーション

XDSL、HDSL ライン・ドライバ

ADC バッファ

業務用カメラ

CCD 画像処理システム

超音波装置

デジタル・カメラ

製品説明

AD8012 は、350 MHz の帯域幅を持つデュアルの低消費電力電流帰還アンプであり、アンプあたりの消費電流はわずか 1.7 mA です。このデバイスは、低歪み、高速動作、低消費電力が重要となる広いダイナミック・レンジを持つ高周波システムでの使用を対象としています。

AD8012 の電源電流はわずか 1.7 mA と小さいため、20 ns のセトリング・タイムや 2,250 V/μs のスルーレートなどの優れた AC 仕様を提供します。ビデオ仕様は、このような低消費電力アンプとして微分ゲイン 0.02%および微分位相 0.06°と優れています。さらに、AD8012 のオフセットは 1.5 mV と低くなっています。

AD8012 は、少ない消費電力で高性能を必要とするアプリケーションに適しています。

この製品は、標準の 8 ピン SOIC または MSOP パッケージを採用し、-40°C~+85°C の工業用温度範囲で動作します。

*米国特許No. 5,537,079により保護されています。

機能ブロック図

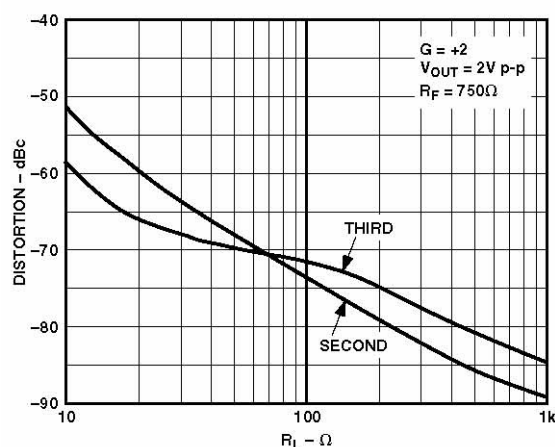
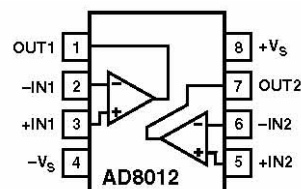


図 1. 負荷抵抗対歪み
 $V_s = \pm 5V$ 、周波数 = 500 kHz

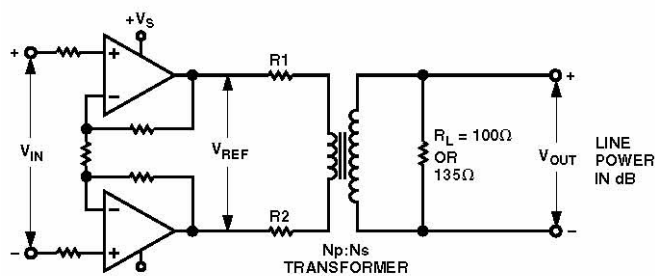


図 2. XDSL アプリケーション向けの差動駆動回路

AD8012–仕様

両電源 (特に指定がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = \pm 5\text{V}$ 、 $G = +2$ 、 $R_L = 100\ \Omega$ 、 $R_F = R_G = 750\ \Omega$)

Parameter	Conditions	Min	Typ	Max	Unit
DYNAMIC PERFORMANCE					
–3 dB Small Signal Bandwidth	$G = +1$, $V_{OUT} < 0.4\text{ V p-p}$, $R_L = 1\text{ k}\Omega$	270	350		MHz
	$G = +2$, $V_{OUT} < 0.4\text{ V p-p}$, $R_L = 1\text{ k}\Omega$	95	150		MHz
	$G = +2$, $V_{OUT} < 0.4\text{ V p-p}$, $R_L = 100\ \Omega$		90		MHz
0.1 dB Bandwidth	$V_{OUT} < 0.4\text{ V p-p}$, $R_L = 1\text{ k}\Omega/100\ \Omega$		40/23		MHz
Large Signal Bandwidth	$V_{OUT} = 4\text{ V p-p}$		75		MHz
Slew Rate	$V_{OUT} = 4\text{ V p-p}$		2,250		V/ μs
Rise and Fall Time	$V_{OUT} = 2\text{ V p-p}$		3		ns
Settling Time	0.1%, $V_{OUT} = 2\text{ V p-p}$		20		ns
	0.02%, $V_{OUT} = 2\text{ V p-p}$		35		ns
Overdrive Recovery	$2 \times$ Overdrive		60		ns
NOISE/HARMONIC PERFORMANCE					
Distortion	$V_{OUT} = 2\text{ V p-p}$, $G = +2$				
Second Harmonic	500 kHz, $R_L = 1\text{ k}\Omega/100\ \Omega$		–89/–73		dBc
	5 MHz, $R_L = 1\text{ k}\Omega/100\ \Omega$		–78/–62		dBc
Third Harmonic	500 kHz, $R_L = 1\text{ k}\Omega/100\ \Omega$		–84/–72		dBc
	5 MHz, $R_L = 1\text{ k}\Omega/100\ \Omega$		–66/–52		dBc
Output IP3	500 kHz, $\Delta f = 10\text{ kHz}$, $R_L = 1\text{ k}\Omega/100\ \Omega$		30/40		dBm
IMD	500 kHz, $\Delta f = 10\text{ kHz}$, $R_L = 1\text{ k}\Omega/100\ \Omega$		–79/–77		dBc
Crosstalk	5 MHz, $R_L = 100\ \Omega$		–70		dB
Input Voltage Noise	$f = 10\text{ kHz}$		2.5		nV/ $\sqrt{\text{Hz}}$
Input Current Noise	$f = 10\text{ kHz}$, +Input, –Input		15		pA/ $\sqrt{\text{Hz}}$
Differential Gain	$f = 3.58\text{ MHz}$, $R_L = 150\ \Omega/1\text{ k}\Omega$, $G = +2$		0.02/0.02		%
Differential Phase	$f = 3.58\text{ MHz}$, $R_L = 150\ \Omega/1\text{ k}\Omega$, $G = +2$		0.3/0.06		Degrees
DC PERFORMANCE					
Input Offset Voltage	$T_{MIN} - T_{MAX}$		± 1.5	± 4	mV
				± 5	mV
Open-Loop Transimpedance	$V_{OUT} = \pm 2\text{ V}$, $R_L = 100\ \Omega$	240	500		k Ω
	$T_{MIN} - T_{MAX}$	200			k Ω
INPUT CHARACTERISTICS					
Input Resistance	+Input		450		k Ω
Input Capacitance	+Input		2.3		pF
Input Bias Current	+Input, –Input		± 3	± 12	μA
	+Input, –Input, $T_{MIN} - T_{MAX}$			± 15	μA
Common-Mode Rejection Ratio	$V_{CM} = \pm 2.5\text{ V}$	–56	–60		dB
Input Common-Mode Voltage Range		± 3.8	± 4.1		V
OUTPUT CHARACTERISTICS					
Output Resistance	$G = +2$		0.1		Ω
Output Voltage Swing		± 3.85	± 4		V
Output Current	$T_{MIN} - T_{MAX}$	70	125		mA
Short-Circuit Current			500		mA
POWER SUPPLY					
Supply Current/Amp	$T_{MIN} - T_{MAX}$		1.7	1.8	mA
				1.9	mA
Operating Range	Dual Supply	± 1.5		± 6.0	V
Power Supply Rejection Ratio		–58	–60		dB

仕様は予告なく変更されることがあります。

単電源 (特に指定がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = +5\text{ V}$ 、 $G = +2$ 、 $R_L = 100\ \Omega$ 、 $R_F = R_G = 750\ \Omega$)

Parameter	Conditions	Min	Typ	Max	Unit
DYNAMIC PERFORMANCE					
–3 dB Small Signal Bandwidth	$G = +1$, $V_{OUT} < 0.4\text{ V p-p}$, $R_L = 1\text{ k}\Omega$	220	300		MHz
	$G = +2$, $V_{OUT} < 0.4\text{ V p-p}$, $R_L = 1\text{ k}\Omega$	90	140		MHz
	$G = +2$, $V_{OUT} < 0.4\text{ V p-p}$, $R_L = 100\ \Omega$		85		MHz
0.1 dB Bandwidth	$V_{OUT} < 0.4\text{ V p-p}$, $R_L = 1\text{ k}\Omega/100\ \Omega$		43/24		MHz
Large Signal Bandwidth	$V_{OUT} = 2\text{ V p-p}$		60		MHz
Slew Rate	$V_{OUT} = 3\text{ V p-p}$		1,200		V/ μs
Rise and Fall Time	$V_{OUT} = 2\text{ V p-p}$		2		ns
Settling Time	0.1%, $V_{OUT} = 2\text{ V p-p}$		25		ns
	0.02%, $V_{OUT} = 2\text{ V p-p}$		40		ns
Overdrive Recovery	$2 \times \text{Overdrive}$		60		ns
NOISE/HARMONIC PERFORMANCE					
Distortion	$V_{OUT} = 2\text{ V p-p}$, $G = +2$				
Second Harmonic	500 kHz, $R_L = 1\text{ k}\Omega/100\ \Omega$		–87/–71		dBc
	5 MHz, $R_L = 1\text{ k}\Omega/100\ \Omega$		–77/–61		dBc
Third Harmonic	500 kHz, $R_L = 1\text{ k}\Omega/100\ \Omega$		–89/–72		dBc
	5 MHz, $R_L = 1\text{ k}\Omega/100\ \Omega$		–78/–52		dBc
Output IP3	500 kHz, $R_L = 1\text{ k}\Omega/100\ \Omega$		30/40		dBm
IMD	500 kHz, $R_L = 1\text{ k}\Omega/100\ \Omega$		–77/–80		dBc
Crosstalk	5 MHz, $R_L = 100\ \Omega$		–70		dB
Input Voltage Noise	$f = 10\text{ kHz}$		2.5		nV/ $\sqrt{\text{Hz}}$
Input Current Noise	$f = 10\text{ kHz}$, +Input, –Input		15		pA/ $\sqrt{\text{Hz}}$
	Black Level Clamped to +2 V, $f = 3.58\text{ MHz}$				
Differential Gain	$R_L = 150\ \Omega/1\text{ k}\Omega$		0.03/0.03		%
Differential Phase	$R_L = 150\ \Omega/1\text{ k}\Omega$		0.4/0.08		Degrees
DC PERFORMANCE					
Input Offset Voltage			± 1	± 3	mV
	$T_{MIN} - T_{MAX}$			± 4	mV
Open-Loop Transimpedance	$V_{OUT} = 2\text{ V p-p}$, $R_L = 100\ \Omega$	200	400		k Ω
	$T_{MIN} - T_{MAX}$	150			k Ω
INPUT CHARACTERISTICS					
Input Resistance	+Input		450		k Ω
Input Capacitance	+Input		2.3		pF
Input Bias Current	+Input, –Input		± 3	± 12	μA
	+Input, –Input, $T_{MIN} - T_{MAX}$			± 15	μA
Common-Mode Rejection Ratio	$V_{CM} = 1.5\text{ V to }3.5\text{ V}$	–56	–60		dB
Input Common-Mode Voltage Range		1.5 to 3.5	1.2 to 3.8		V
OUTPUT CHARACTERISTICS					
Output Resistance	$G = +2$		0.1		Ω
Output Voltage Swing		1 to 4	0.9 to 4.2		V
Output Current	$T_{MIN} - T_{MAX}$	50	100		mA
Short-Circuit Current			500		mA
POWER SUPPLY					
Supply Current/Amp			1.55	1.75	mA
	$T_{MIN} - T_{MAX}$			1.85	mA
Operating Range	Single Supply	3		12	V
Power Supply Rejection Ratio		–58	–60		dB

仕様は予告なく変更されることがあります。

最大消費電力

AD8012 のパッケージ内での安全な最大消費電力は、ジャンクション温度上昇により制限されます。プラスチック・パッケージを採用するデバイスの安全な最大ジャンクション温度は、プラスチックのガラス転移温度により決定され、約 $+150^{\circ}\text{C}$ です。この値を一時的に超えると、パッケージからチップに加わるストレスの変化によりパラメータ性能がシフトすることがあります。 $+175^{\circ}\text{C}$ のジャンクション温度を長時間超えると、故障の原因になることがあります。

AD8012 の出力ステージは、最大の負荷電流能力を持つようにデザインされています。このため、出力をコモンに短絡すると、AD8012 には 500 mA のソース電流またはシンク電流が流れます。正常動作のためには、最大消費電力ディレーティング・カーブに従う必要があります。出力をいずれかの電源レールに直接接続すると、デバイスが破壊されることがあります。

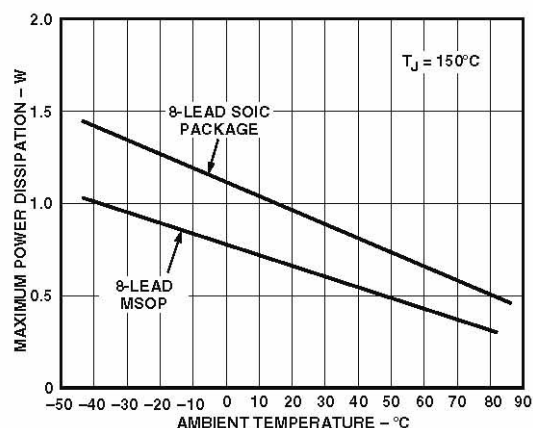
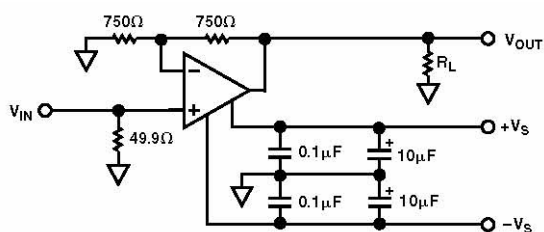
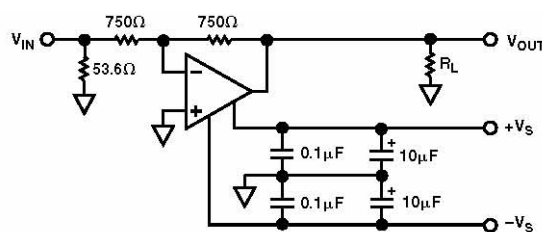


図 3. AD8012 の最大消費電力の温度特性

テスト回路



テスト回路 1. ゲイン = +2



テスト回路 2. ゲイン = -1

絶対最大定格¹

電源電圧.....	12.6 V
内部消費電力 ²	
SOIC パッケージ (R).....	0.8 W
MSOP パッケージ (RM).....	0.6 W
入力電圧 (同相モード).....	$\pm V_s$
差動入力電圧.....	± 2.5 V
出力短絡時間.....	電源ディレーティング・カーブ参照
保存温度範囲 RM、R.....	-65°C~+125°C
動作温度範囲 (A グレード).....	-40°C~+85°C
ピン温度範囲(ハンダ処理 10 sec).....	300°C

注

¹ 上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上のデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

²

デバイス仕様は自然空冷 +25°C で規定。

8 ピン SOIC パッケージ: $\theta_{JA} = 155^\circ\text{C/W}$

8 ピン MSOP パッケージ: $\theta_{JA} = 200^\circ\text{C/W}$



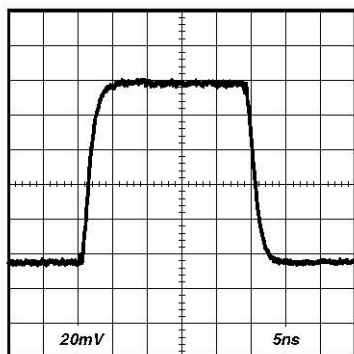
ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

オーダー・ガイド

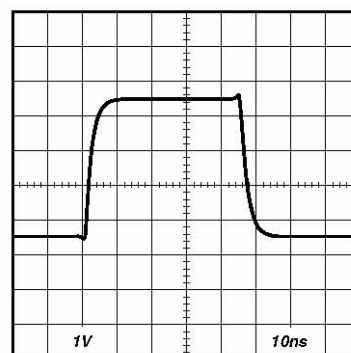
Model	Temperature Range	Package Description	Package Options	Branding
AD8012AR	-40°C to +85°C	8-Lead SOIC	R-8	
AD8012AR-REEL	-40°C to +85°C	13" Tape and Reel	R-8	
AD8012AR-REEL7	-40°C to +85°C	7" Tape and Reel	R-8	
AD8012ARM	-40°C to +85°C	8-Lead MSOP	RM-08	H6A
AD8012ARM-REEL	-40°C to +85°C	13" Tape and Reel	RM-08	H6A
AD8012ARM-REEL7	-40°C to +85°C	7" Tape and Reel	RM-08	H6A
AD8012ARMZ*	-40°C to +85°C	8-Lead MSOP	RM-08	H6A
AD8012ARMZ-REEL*	-40°C to +85°C	13" Tape and Reel	RM-08	H6A
AD8012ARMZ-REEL7*	-40°C to +85°C	7" Tape and Reel	RM-08	H6A

*Z = Pb フリー製品

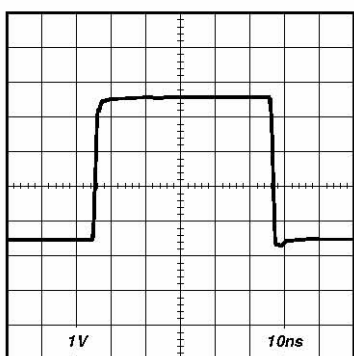
AD8012-代表的な性能特性



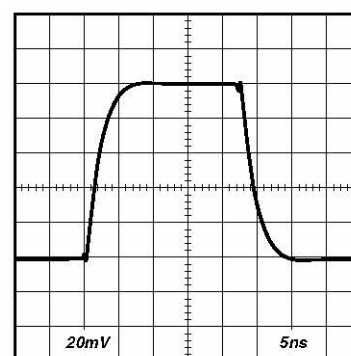
特性 1. 100 mV ステップ応答
 $G = +2$ 、 $V_S = \pm 2.5 \text{ V}$ または $\pm 5 \text{ V}$ 、 $R_L = 1 \text{ k}\Omega^*$



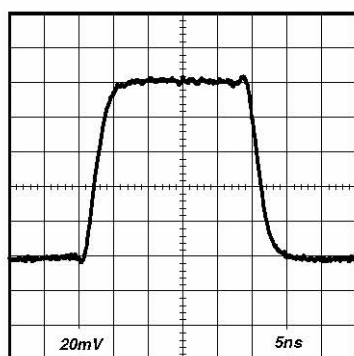
特性 4. 4 V ステップ応答
 $G = -1$ 、 $V_S = \pm 5 \text{ V}$ 、 $R_L = 1 \text{ k}\Omega$



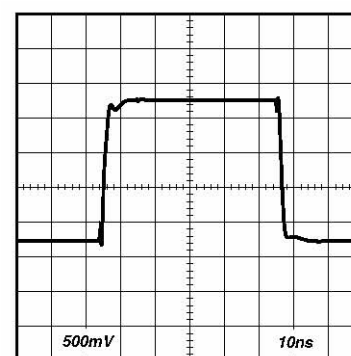
特性 2. 4 V ステップ応答
 $G = +2$ 、 $V_S = \pm 5 \text{ V}$ 、 $R_L = 1 \text{ k}\Omega$



特性 5. 100 mV ステップ応答
 $G = +2$ 、 $V_S = \pm 2.5 \text{ V}$ または $\pm 5 \text{ V}$ 、 $R_L = 100 \Omega^*$

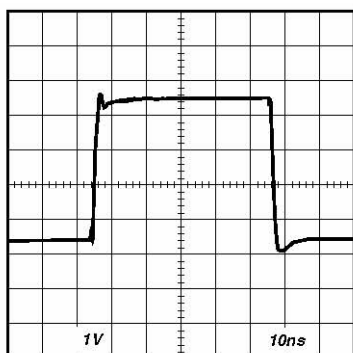


特性 3. 100 mV ステップ応答
 $G = -1$ 、 $V_S = \pm 2.5 \text{ V}$ or $\pm 5 \text{ V}$ 、 $R_L = 1 \text{ k}\Omega^*$

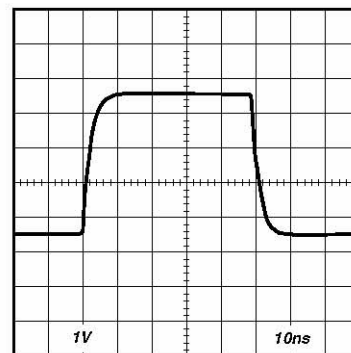


特性 6. 2 V ステップ応答
 $G = +2$ 、 $V_S = \pm 2.5 \text{ V}$ 、 $R_L = 100 \Omega$

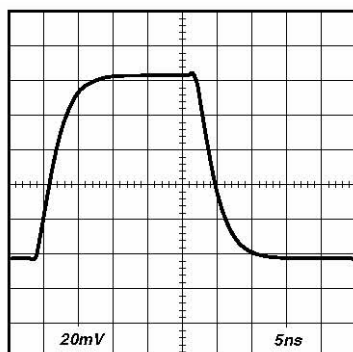
* $V_S = \pm 2.5 \text{ V}$ 動作は、 $V_S = +5 \text{ V}$ 単電源動作と同じ。



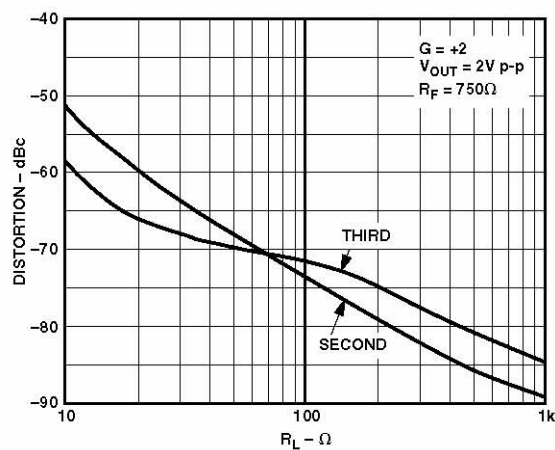
特性 7. 4 V ステップ応答
 $G = +2$, $V_S = \pm 5\text{ V}$, $R_L = 100\ \Omega$



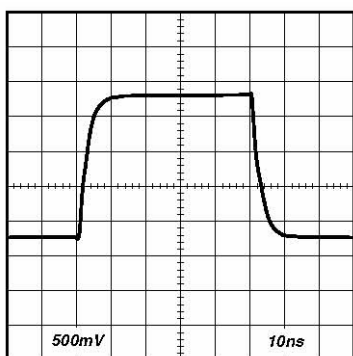
特性 10. 4 V ステップ応答
 $G = -1$, $V_S = \pm 5\text{ V}$, $R_L = 100\ \Omega$



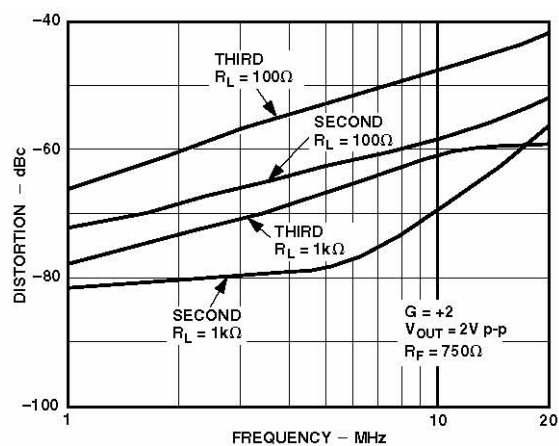
特性 8. 100 mV ステップ応答
 $G = -1$, $V_S = \pm 2.5\text{ V}$ または $\pm 5\text{ V}$,
 $R_L = 100\ \Omega^*$



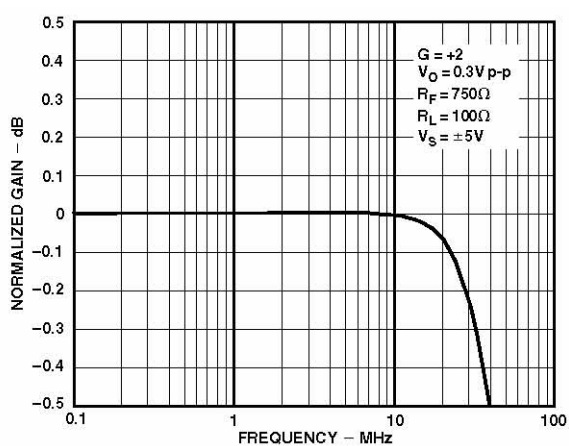
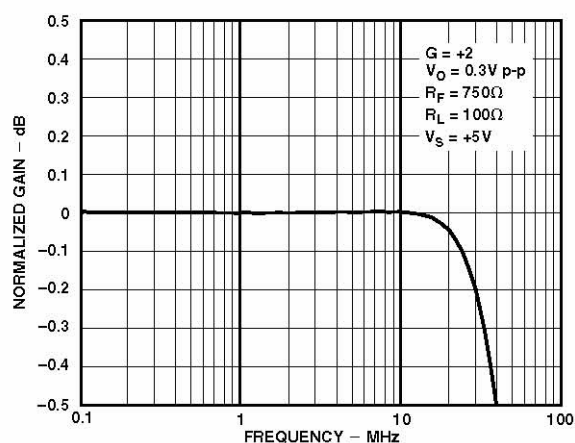
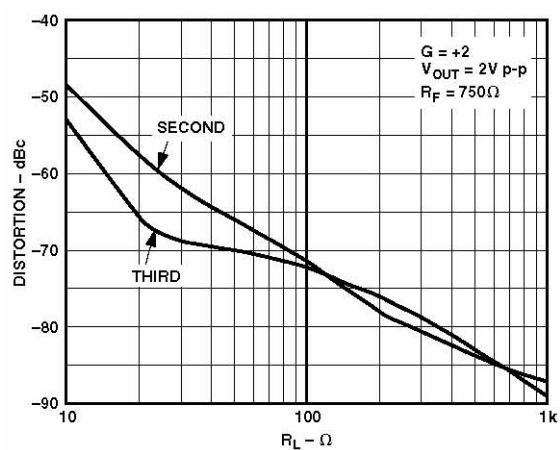
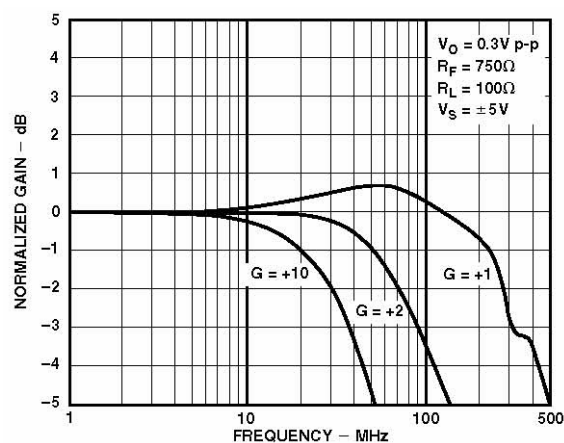
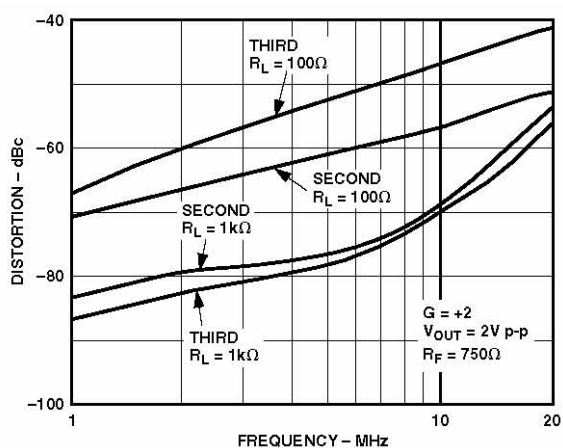
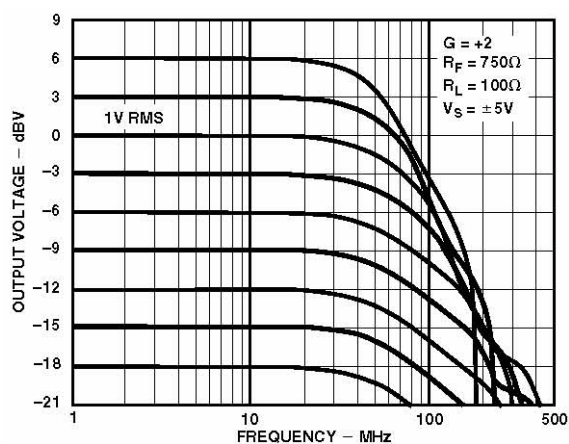
特性 11. 負荷抵抗対歪み; $V_S = \pm 5\text{ V}$,
 周波数 = 500 kHz

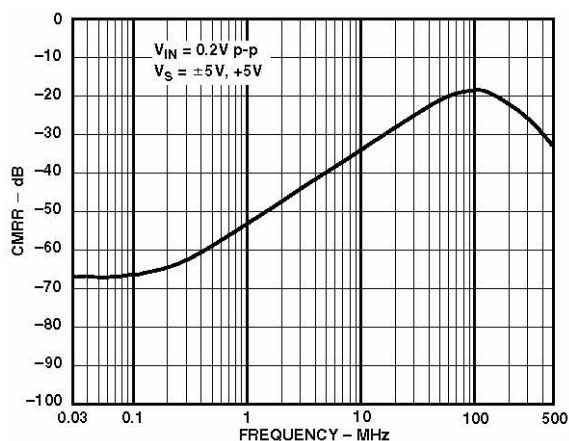
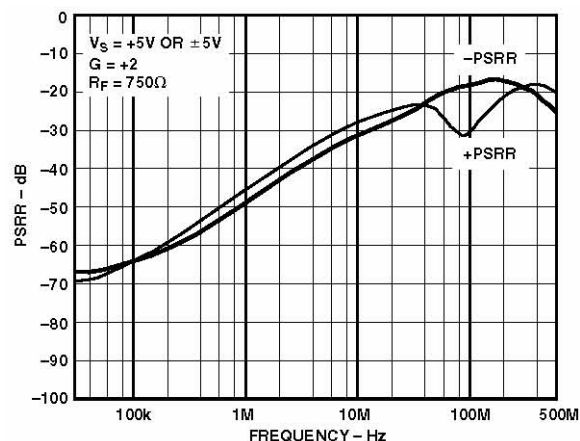
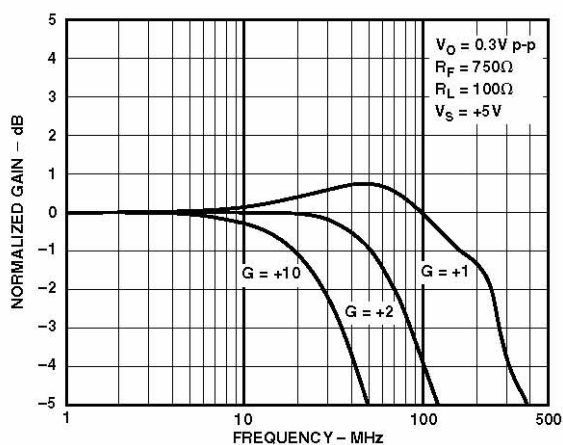
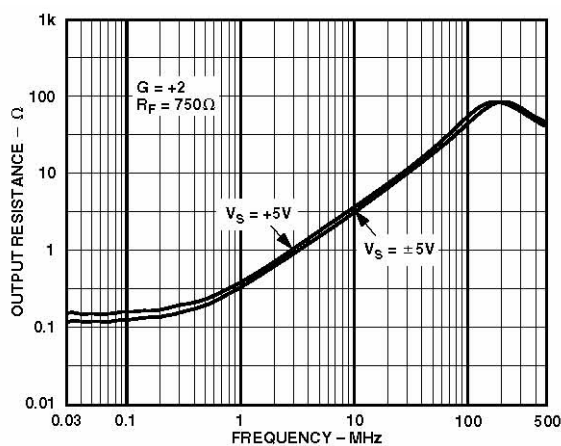


特性 9. 2 V ステップ応答
 $G = -1$, $V_S = \pm 2.5\text{ V}$, $R_L = 100\ \Omega$

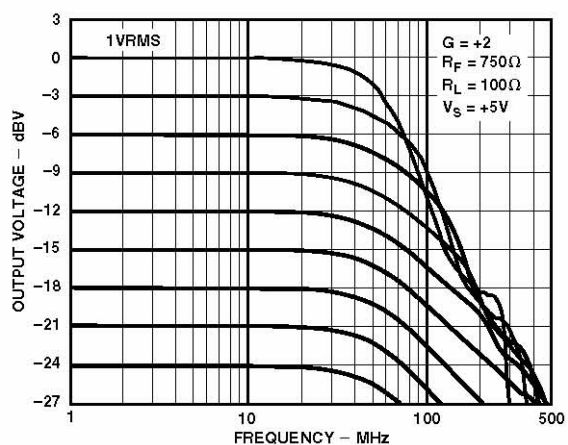
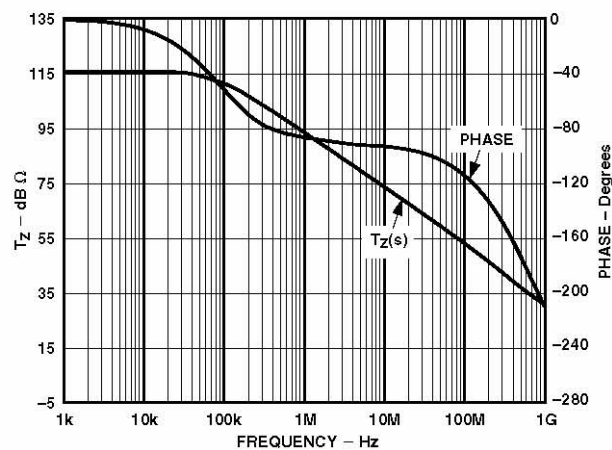


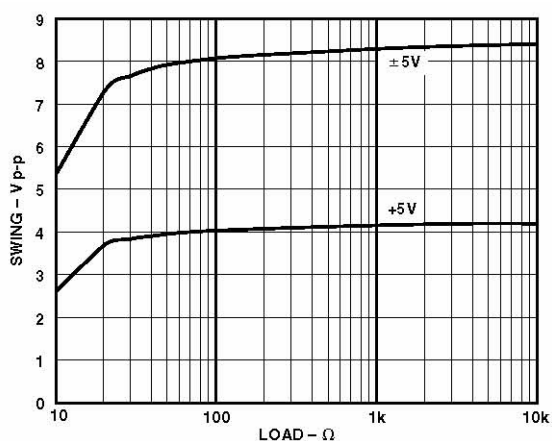
特性 12. 歪みの周波数特性; $V_S = \pm 5\text{ V}$

特性 13. ゲイン平坦性; $V_S = \pm 5V$ 特性 16. ゲイン平坦性; $V_S = +5V$ 特性 14. 負荷抵抗対歪み; $V_S = +5V$ 、周波数 = 500 kHz特性 17. 周波数応答; $V_S = \pm 5V$ 特性 15. 歪みの周波数特性; $V_S = +5V$ 特性 18. 出力電圧の周波数特性; $V_S = \pm 5V$ 、 $G = +2$ 、 $R_L = 100\Omega$

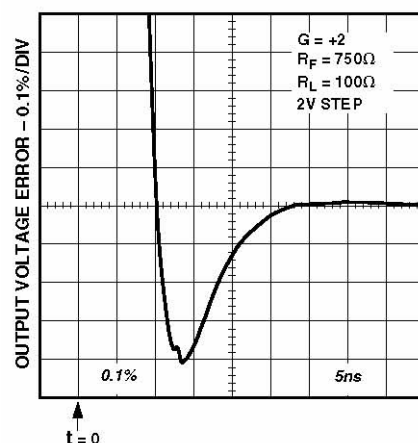
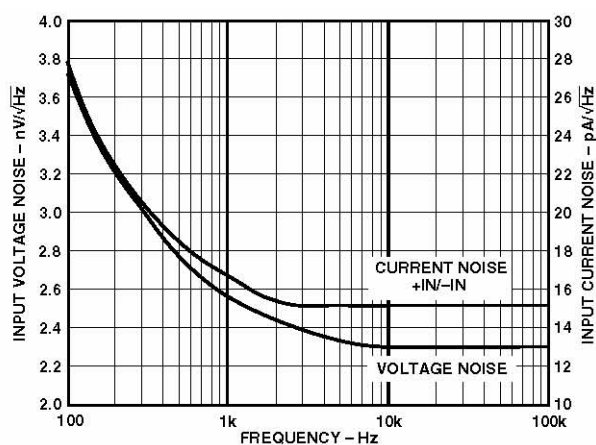
特性 19. CMRR の周波数特性; $V_S = \pm 5\text{ V}$, $+5\text{ V}$ 特性 22. PSRR の周波数特性; $V_S = \pm 5\text{ V}$, $+5\text{ V}$ 特性 20. 周波数応答; $V_S = +5\text{ V}$ 

特性 23. 出力抵抗の周波数特性

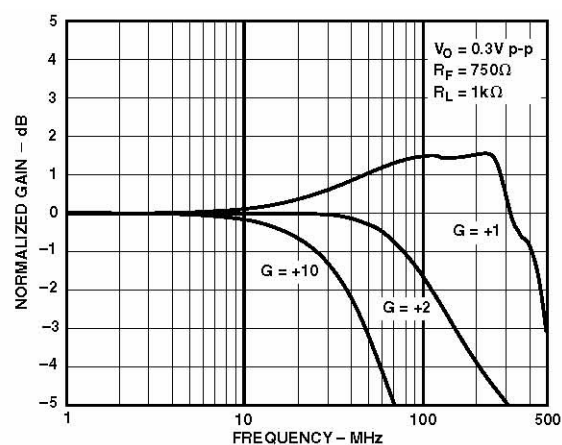
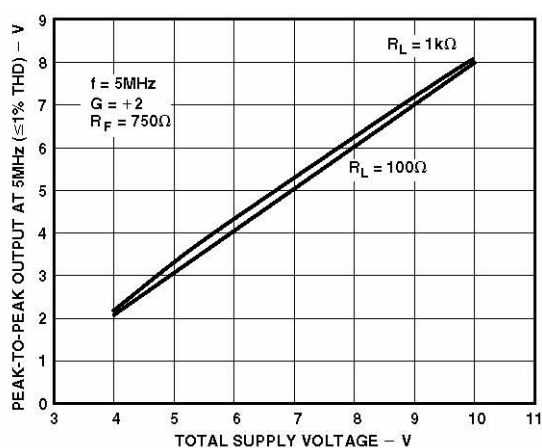
特性 21. 出力電圧の周波数特性
 $V_S = +5\text{ V}$, $G = +2$, $R_L = 100\ \Omega$ 特性 24. オープン・ループ・トランスインピーダンスと
位相の周波数特性



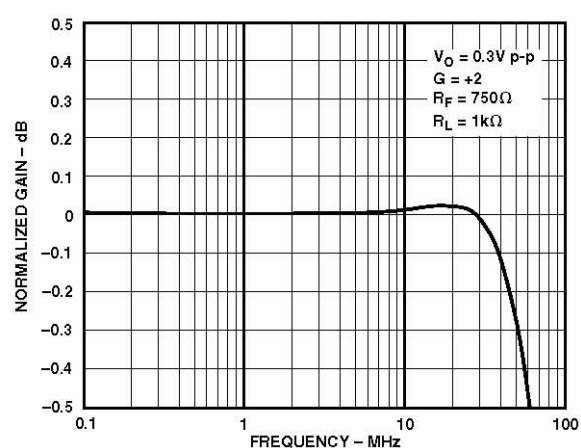
特性 25. 負荷対出力振幅

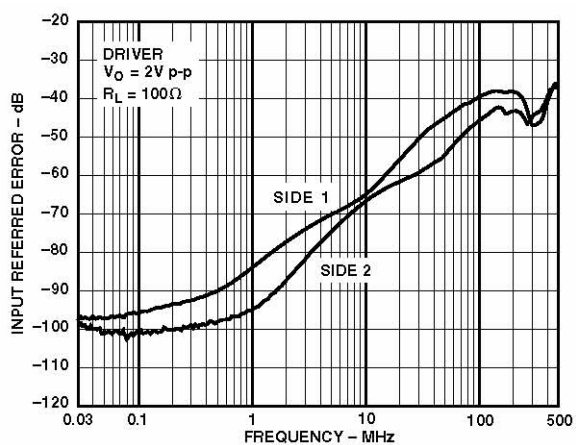
特性 28. セトリング・タイム、 $V_s = \pm 5V$ 

特性 26. ノイズの周波数特性

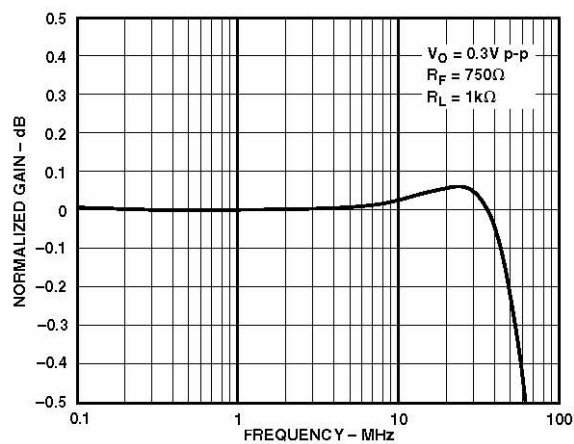
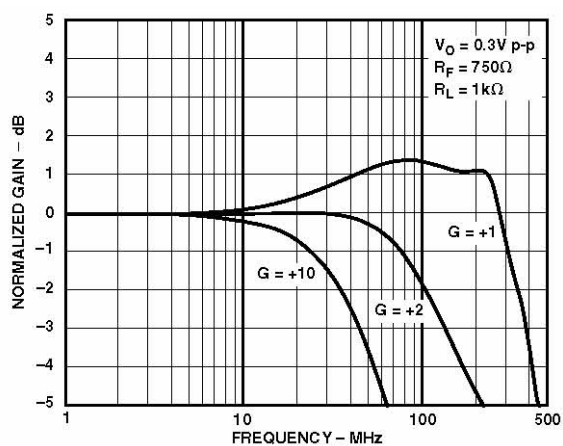
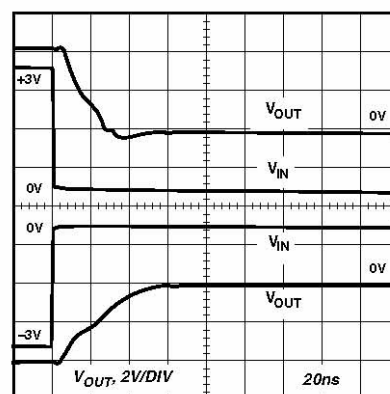
特性 29. 周波数応答; $V_s = \pm 5V$ 

特性 27. 電源電圧対出力振幅

特性 30. ゲイン平坦性; $V_s = \pm 5V$



特性 31. クロストークの周波数特性

特性 33. ゲイン平坦性; $V_S = +5V$ 特性 32. 周波数応答; $V_S = +5V$ 

特性 34. オーバードライブ回復
 $V_S = \pm 5V$, $G = +2$, $R_F = 750\Omega$
 $R_L = 100\Omega$, $V_{IN} = 3V$ p-p ($T = 1\mu s$)

動作原理

AD8012 は、新しいレベルの帯域幅 (BW)、消費電力、歪み、信号振幅能力を実現するデュアル高速 CF アンプです。新しい相補ハイスピード・バイポーラ製造プロセスと新しい独自のアーキテクチャ・デザインにより、広いダイナミック性能 (ノイズを含む) が可能になりました。AD8012 では、ネルソン・アンプとも呼ばれる従来型シングル・ステージ相補ミラー構造ではなく、2つのゲイン・ステージ相補デザイン手法を採用しています。この2ステージ方式はこれまででも試みられましたが、AD9617 の場合と同じようにカスケード接続された二重化デザインであるため一般に大きな消費電力が必要とされました。このデザインを採用すると、定常電流または静止電流を大きい信号またはスルー電流を入力するステージに追加することができるようになります。時間領域では、信号出力の大きな立ち上がり時間/立ち下がり時間とスルーレートは、ゲイン・ステージの DC 静止電流により制御されるのではなく、それぞれアンプの小信号 BW と入力信号ステップ振幅により制御されます (ただし、入力レベル・シフト・ダイオード Q1/Q2 は例外)。1ステージではなく2ステージを使うと、同じ消費電力に対して全体のゲイン帯域幅積 (GBWP) を大きくすることができるため、信号歪みを小さくして駆動する外部負荷を大きくすることができます。さらに、2つ目のゲイン・ステージは A3 の入力反射の負荷駆動をアイソレーション (分圧) するため、非直線性が発生して、比較的小さい歪みと高いオープン・ループ・ゲインが得られます。

大きな外部負荷駆動と低い AC 歪みが必要な場合は、全体として、AD8012 のような2ゲイン・ステージ・アンプは従来型シングル・ステージ相補デバイスに比べて消費電力が小さくなります。

さらに、AD8012 が CF アンプであるため、外部ゲイン変化 (RN の変化) に対するクローズド・ループ BW の変化が、VF オペアンプ (ゲインに反比例して BW が変化) に比べてはるかに小さくなっています。このアンプのもう1つの重要な性質は、広い同相モード入力と出力電圧範囲能力を持つため、部分的に 5 V 単電源で動作できることです。5 V 電源動作の場合、デバイスの静止電力は 1/2 (10 V 電源に対して) になります。ただし、AC と DC の性能特性が少し低下します。データ・シートを比較してください。

DC ゲイン特性

ゲイン・ステージ A1/A1B と A2/A2B の組み合わせは、図 4 に示す負の順方向トランスレジスタンス・ゲインを提供します。ステージ A3 は、A2 に対して外部負荷アイソレーションを提供するゲイン 1 のバッファです。各ステージでは、対称な相補デザインを採用しています (明確に示していませんが A3 も相補です)。これは、2次信号歪みと前述の全体静止電力を削減するためです。疑似 DC から低周波の領域で、クローズド・ループ・ゲインの関係は次式で近似できます。

$$G = 1 + R_F/R_N \quad \text{非反転動作}$$

$$G = -R_F/R_N \quad \text{反転動作}$$

これらの基本関係はすべての従来型オペアンプと共通です。

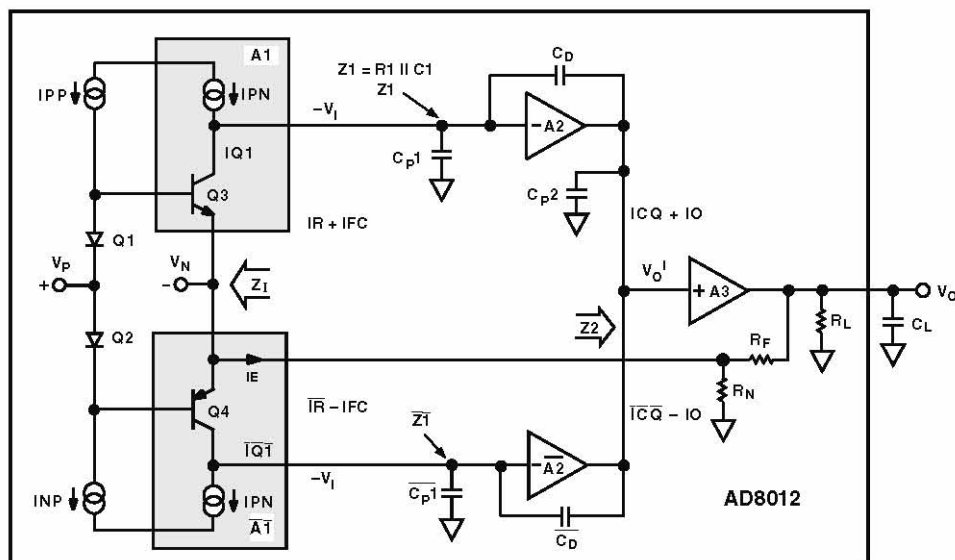


図 4. 簡単化したブロック図

アプリケーション

HDSLのライン・ドライバ

HDSL (High Bitrate Digital Subscriber Line)は、中距離の従来型電話ツイストペア線を使い最大 1.544 MBPS または 2.048 MBPS のレートで全二重データ通信を提供する方法として広く採用されるようになりました。従来型 T1 (ヨーロッパでは E1)では、3,000 フीート～6,000 フीートごとに信号強度を増幅する中継器を設けて、最大 12,000 フीートの伝送を可能にする必要があります。

この距離で中継器なしの伝送を可能にするため、HDSL モデムでは 13.5 dBm の送信電力レベル (ライン・インピーダンス 135 Ω)が必要です。HDSL では、2B1Q (2 バイナリ/1 クォタナリ)ライン・コードを使用しています。2B1Q の波形例を図 5 に示します。デジタル・ビット・ストリームは、2 ビットのグループに分割されます。2 ビットの組み合わせを表現するために、4 種類のアナログ電圧 (クォタナリ・シンボルと呼ばれます)が使われます。これらのシンボルに任意の名前 +3、+1、-1、-3 が割り当てられます。対応する電圧レベルは、通常はアナログ・フロントエンド回路 (AFEC)に内蔵されている DAC から与えられます。ラインに出力する前に DAC 出力をローパス・フィルタ処理して、図 5 に示す正弦波にします。最後に、フィルタ処理した信号がライン・ドライバに入力されます。クォタナリ・シンボル +3、+1、-1、-3 に対応するライン電圧は、それぞれ 2.64 V、0.88 V、-0.88 V、-2.64 V になります。このため、ピーク to ピーク・ライン電圧は 5.28 V になります。

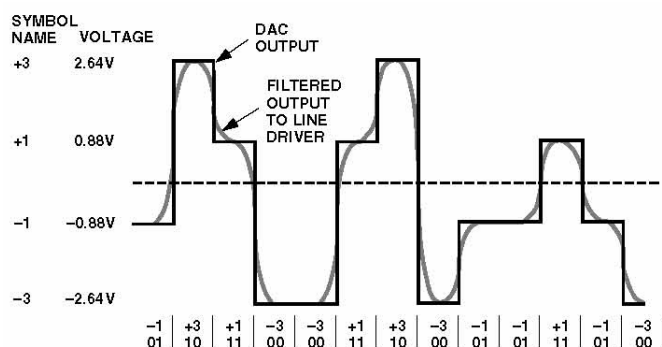


図 5. HDSL 信号の時間領域表現

図 6 に、HDSL ライン・ドライバ内の従来型差動ライン・ドライバの多くのエレメントを示します。6 V のピーク to ピーク差動信号が入力に加えられます。差動出力信号が 12 V p-p となるように、アンプ (1+2 R_F/R_G)の差動ゲインは +2 に設定されます。

通常の電話機アプリケーションと同様に、トランスを使って差動アンプをラインから電流アイソレーションしています。このケースでは、巻線比 1:1 を使用しています。ラインを正しく終端するため、アンプの出力インピーダンスを被駆動ライン・インピーダンスと一致させる必要があります (このケースでは 135 Ω)。トランスの巻数比が 1:1 であるため、ラインからの反射インピーダンスがライン・インピーダンス 135 Ω と等しくなります (R_{REFL} = R_{LINE}/巻線比²)。このため、2 本の 66.5 Ω 抵抗でラインが正しく終端されます。

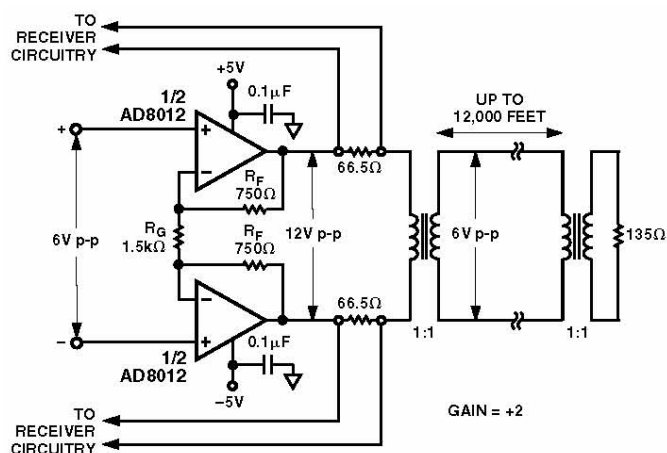


図 6. HDSL アプリケーションの差動

バック・ターミネーションの直接の影響は、アンプからの信号がラインに出力される前に 1/2 になることです。これにより、アンプが供給しなければならない電力が 2 倍になります。ただし、バック・ターミネーション抵抗は 2 つ目の重要な役割を持っています。

HDSL のような全二重データ伝送システムは、両方向に同時にデータを送信します。このため、ラインとバック・ターミネーション抵抗上の信号は、送信信号と受信信号の合成になります。終端抵抗を使ってこの信号を取り出して、受信回路に供給します。受信回路には送信中の信号が"既知"であるため、デジタル化された合成信号から送信データを差し引いて受信データを取り出すことができます。

差動信号でラインを駆動することには、シングルエンド駆動に比べて多くの利点があります。2 つの出力は互いに位相が 180°異なるため、差動信号出力が片側オペアンプ出力振幅の 2 倍になります。このため、電源電圧が ±5 V の場合でも、差動アンプ振幅は 16 V のピーク to ピークになることができます (各オペアンプ振幅は ±4 V が可能)。

さらに、2 つのシングルエンド出力の偶数次高調波 (2、4、6 次など) は互いに相殺される傾向があるため、総合高調波歪み (すべての高調波の 2 乗和)は、シングルエンドの場合に比べて、信号振幅が 2 倍であっても小さくなります。2 次高調波の場合これは特に利点になります。これは非常に基本波に近いので、フィルタが困難です。このアプリケーションでは、THD がキャリアより 65 dB 低い 3 次高調波により支配されます (すなわちスプリアス・フリー・ダイナミック・レンジ = -65 dBc)。

また、差動ライン・ドライバは、電磁干渉 (EMI)を受ける送信信号の正常性の維持にも役立ちます。EMI は、正と負の信号ラインに同等に加わる傾向があります。このため、同相モード除去比の優れたレシーバは元の信号を増幅して混入した (同相モード) EMI を除去します。

トランス巻数比の選択

前の例のアンプのピーク to ピーク出力信号を大きくして、トランス巻数比を変えると、回路をさらに改善することができます。AD8012 の出力信号振幅は、クリッピングなしに約 $\pm 3.9 \text{ V}$ に増やすことができます。これにより、差動アンプのピーク to ピーク出力が 15.6 V に増えます。1 次巻線に加えられる信号が大きくなるため、トランス巻数比 1:1 を巻数比(降圧)約 1.3:1 (アンプ—ライン間)で置き換えることができます。これにより、 7.8 V のピーク to ピーク 1 次電圧が 6 V に降圧されます。これは前の例と同じ 2 次電圧になるため、ラインに供給される電力は同じになります。

ただし、送信信号より小さい受信信号は 1.3 倍だけ昇圧されます。この方法で受信信号を増幅すると、信号対ノイズ比が改善されるため、送信信号に比べて受信信号が小さいときに有効です。

135 Ω ラインから反射されるインピーダンスは 228 Ω ($1.3^2 \times 135 \Omega$)になります。ラインを正しく終端すると、アンプは 456 Ω ($= 114 \Omega + 114 \Omega + 228 \Omega$)の合計負荷を駆動する必要があり、元の 270 Ω 負荷よりかなり大きくなります。これにより、オペアンプからの駆動電流が約 40%小さくなります。

さらに重要なことは、ダイナミック消費電力が少なくなることです。すなわち、負荷電力を供給するためにアンプが消費する電力が少なくなります。電源レールにできるだけ近づくように出力信号を大きくすると、アンプの消費電力が小さくなります。

ただし、信号歪みが大きくなる犠牲が生じます。各オペアンプの出力信号を元の $\pm 3 \text{ V}$ から $\pm 3.9 \text{ V}$ へ大きくすると、全体負荷インピーダンスが 270 Ω から 456 Ω へ増えても、スプリアス・フリー・ダイナミック・レンジ (SFDR)が -65 dB から -50 dB へ減少します (500 kHz で測定)。

レイアウト時の注意事項

AD8012 の高速性能仕様では、ボード・レイアウトと部品選択に特別な注意が必要です。表 1 に AD8012 に対する推奨部品値を、図 8 ～図 13 に正ゲインの 8 ピン SOIC と MSOP パッケージに対する推奨レイアウトを、それぞれ示します。適切な RF デザイン技術と寄生の小さい部品の選択が不可欠です。

PCB にはボード部品面のすべての未使用部分を覆うグラウンド・プレーンを設けて、グラウンド・パスのインピーダンスを低くする必要があります。

電源バイパスにはチップ・コンデンサを使う必要があります(図 7 参照)。一端はグラウンド・プレーンに接続し、他端は各電源ピン

から 1/8 インチ以内に接続します。さらに、 $4.7 \mu\text{F}$ ～ $10 \mu\text{F}$ のタンタル電解コンデンサを並列に追加接続する必要があります。

帰還抵抗を反転入力ピンのできるだけ近くに配置して、このノードの浮遊容量を小さく維持する必要があります。反転入力での容量が 1.5 pF より大きい場合、低い非反転ゲインで動作するとき、高速性能に大きな影響が生じます。

1 インチ以上の長い信号パターンには、ストリップライン・デザイン技術を使用する必要があります。これらは正しいシステム特性インピーダンスでデザインし、各端で正しく終端する必要があります。

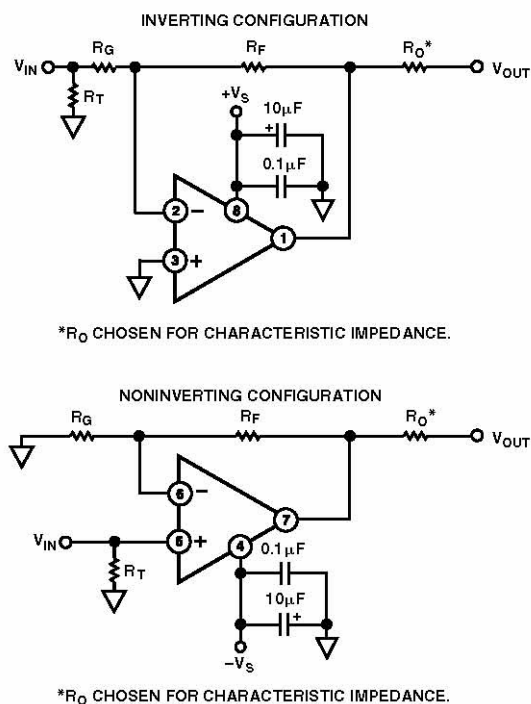


図 7. 反転構成と非反転構成

表 1. 代表的な帯域幅対ゲイン設定抵抗

Gain	R_F	R_G	R_T	Small Signal -3 dB BW (MHz), $V_S = \pm 5 \text{ V}$, $R_L = 1 \text{ k}\Omega$
-1	750 Ω	750 Ω	53.6 Ω	110
+1	750 Ω		49.9 Ω	350
+2	750 Ω	750 Ω	49.9 Ω	150
+10	750 Ω	82.5 Ω	49.9 Ω	40

R_T は 50 Ω 特性入力インピーダンスに対して選択。

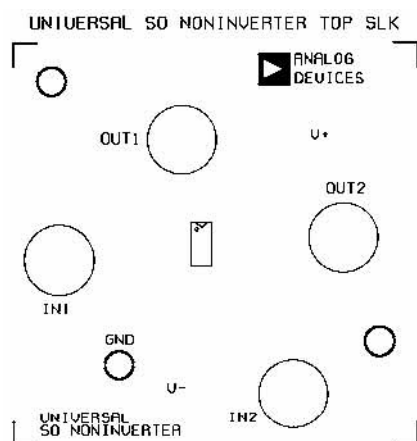


図 8. 一般的な SOIC 非反転、表面シルクスクリーン

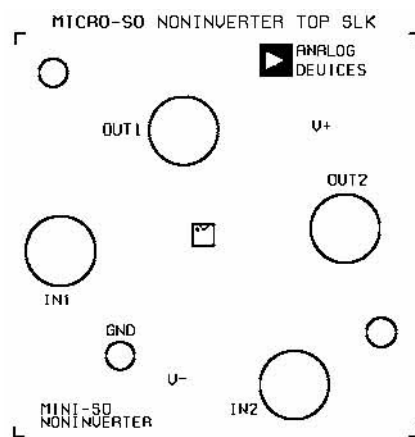


図 11. 一般的な MSOP 非反転、表面シルクスクリーン

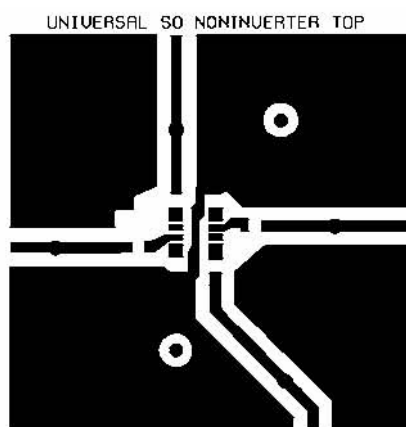


図 9. 一般的な SOIC 非反転、表面

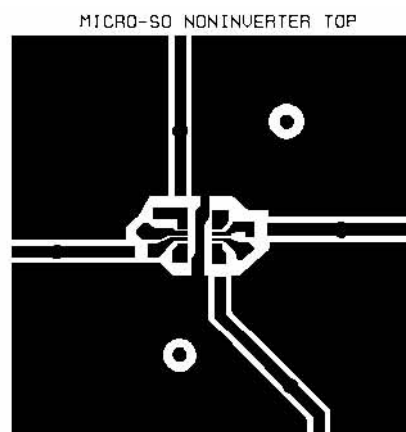


図 12. 一般的な MSOP 非反転、表面

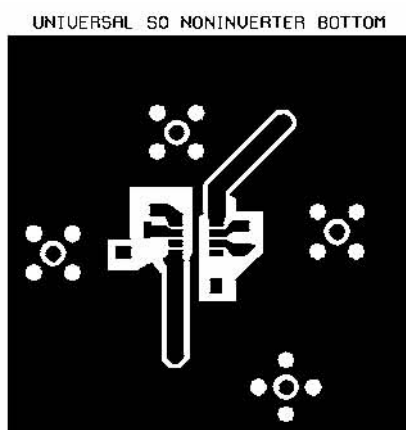


図 10. 一般的な SOIC 非反転、裏面

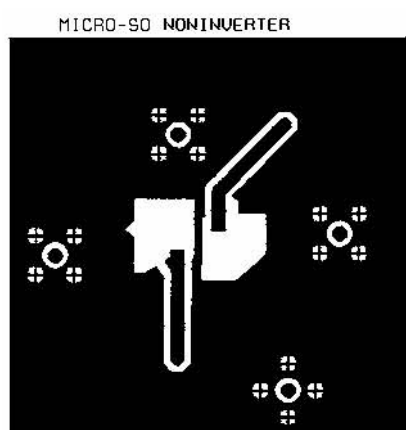


図 13. 一般的な MSOP 非反転、裏面

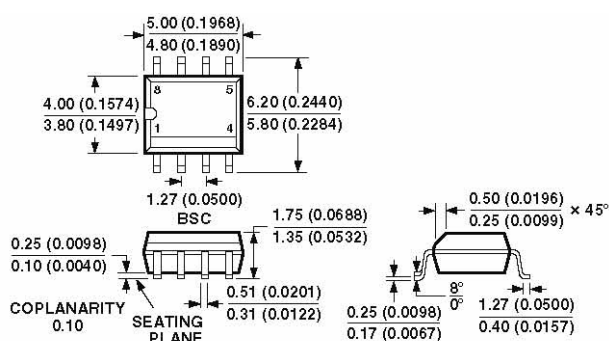
外形寸法

8 ピン標準スモール・アウトライン・パッケージ[SOIC]

ナロー・ボディ

(R-8)

寸法: mm (インチ)

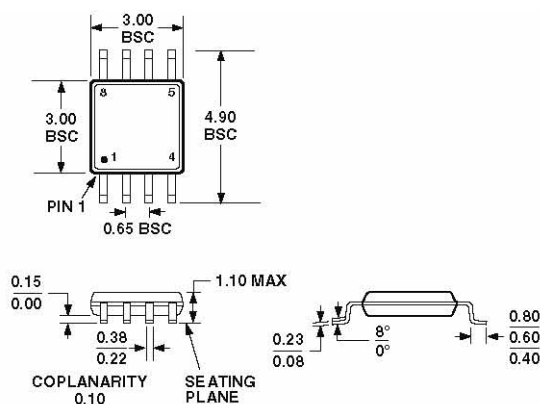


COMPLIANT TO JEDEC STANDARDS MS-012AA
CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS
(IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR
REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN

8 ピン・ミニ・スモール・アウトライン・パッケージ[MSOP]

(RM-8)

寸法: mm



COMPLIANT TO JEDEC STANDARDS MO-187AA

改訂履歴

Location

Page

12/03—Data Sheet changed from REV. A to REV. B.

Renumbered figures and TPCs..... Universal

Updated ORDERING GUIDE5

Updated OUTLINE DIMENSIONS 16