

特長

高速 (2.2 μ s) 14ビットA/Dコンバータ

スループット・レート : 400kSPS

トラック / ホールド読み取り時間 : 0.3 μ s

単電源動作

入力範囲の選択 : ± 10 V、 ± 5 V、 ± 2.5 V
0 ~ 2.5Vおよび0 ~ 5V

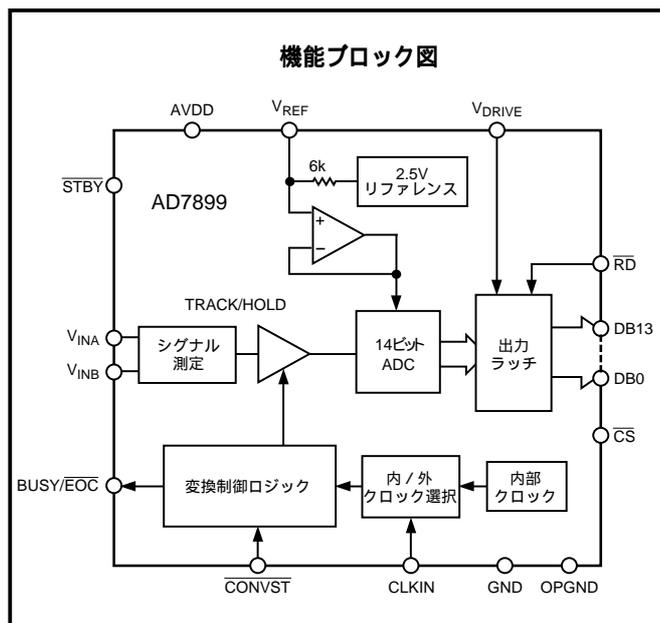
3Vプロセッサにもインターフェース可能な高速パラレル・
インターフェース

低消費電力 : 80mV Typ

パワーセービング・モード : 20 μ W Typ

アナログ入力における過電圧保護

STBYピンを介したパワーダウン・モード



概要

AD7899は、単電源5Vから動作する、高速・低消費電力の14ビットA/Dコンバータです。2.2 μ sの逐次比較型A/Dコンバータ、トラック / ホールド・アンプ、2.5Vリファレンス、内部クロック発振器、信号整形回路、高速パラレル・インターフェースを備えています。AD7899は、 ± 10 V、 ± 5 V、 ± 2.5 V、0 ~ 5Vのアナログ入力範囲を入力でき、アナログ入力の過電圧保護を備えているため、入力電圧が過大となった場合にも部品を損傷することはありません。変換速度は、内部的にトリムされたクロック発振器、または外部クロックによって制御できます。

変換スタート信号 ($\overline{\text{CONVST}}$) は、トラック / ホールドをトラックの状態にし、変換を開始します。BUSY/EOC信号は、変換の終了を示します。

データは、標準的なCSおよびRDの信号によって、14ビットのパラレル・バス経由で読み込まれます。AD7899の最大スループットは400kSPSです。

AD7899は、28ピンSOICおよびSSOPパッケージで供給されます。

製品のハイライト

- AD7899は高速(2.2 μ s)のA/Dコンバータであり、400kSPSまでのスループットを実現します。
- AD7899は5V単電源から動作し、わずか80mWの低消費電力なので、ポータブル・アプリケーションに理想的です。
- 高速パラレル・インターフェースを提供します。インターフェースは、3Vおよび5Vで動作可能であり3V/5Vのマイクロプロセッサ、マイクロコントローラ、DSPとの接続が容易です。
- AD7899には、アナログ入力範囲の異なる3つのバージョンがあります。AD7899-1は工業範囲の ± 10 Vおよび ± 5 V、AD7899-2はユニポーラ範囲の0 ~ 2.5Vまたは0 ~ 5V、AD7899-3は ± 2.5 Vの入力範囲となっています。

AD7899 仕様

($V_{DD} = 5V \pm 5\%$ 、 $AGND = DGND = OV$ 、 $V_{REF} =$ 内部、クロック = 内部。特に指示のない限り、 $V_{DRIVE} = 3V \pm 5\%$ および $5V \pm 5\%$ 、 $T_{MIN} \sim T_{MAX}$ で全仕様を規定)

パラメータ	Aバージョン ¹	Bバージョン ¹	Sバージョン ¹	単位	テスト条件/備考
サンプル/ホールド					
フル・パワー帯域幅 - 0.1dB	500	500	500	kHz typ	
フル・パワー帯域幅 - 3dB	4.5	4.5	4.5	MHz typ	
アパーチャ遅延	20	20	20	ns max	
アパーチャ・ジッター	25	25	25	ps typ	
ダイナミック特性 ²					$f_{IN} = 100kHz$ 、 $f_s = 400kSPS$
AD7899-1					
信号対(ノイズ+歪み)比 ³ @25	78	78	78	dB min	dB max
$T_{MIN} \sim T_{MAX}$	78	78	77	dB min	
全高調波歪み ³	- 84	- 84	- 82	dB max	
ピーク高調波またはスプリアス・ノイズ ³	- 86	- 86	- 85		
AD7899-2					
信号対(ノイズ+歪み)比 ³ @25	78			dB min	
$T_{MIN} \sim T_{MAX}$	77			dB min	
全高調波歪み	- 82			dB max	
ピーク高調波またはスプリアス・ノイズ ³	- 82			dB max	
AD7899-3					
信号対(ノイズ+歪み)比 ³ @25	78	78		dB min	
$T_{MIN} \sim T_{MAX}$	77	77		dB min	
全高調波歪み	- 84	- 84		dB max	
ピーク高調波またはスプリアス・ノイズ ³	- 86	- 86		dB max	
相互変調歪み ³					$f_a = 49kHz$ 、 $f_b = 50kHz$
2次成分	- 89	- 89	- 89	dB typ	
3次成分	- 89	- 89	- 89	dB typ	
DC精度					
分解能	14	14	14	ビット	
相対精度(INL) ³	± 2	± 1.5	± 2	LSB max	ノー・ミスコード保証
微分非直線性(DNL) ³	± 1	± 1	± 1	LSB max	
AD7899-1					
入力電圧範囲	± 5 、 ± 10	± 5 、 ± 10		V	それぞれ、 $V_{IN} = - 5V$ および $- 10V$
入力電流	0.8、0.8	0.8、0.8		mA max	
正極性ゲイン誤差 ³	± 10	± 8	± 12	LSB max	
負極性ゲイン誤差 ³	± 10	± 8	± 12	LSB max	
バイポーラ・ゼロ誤差	± 12	± 8	± 12	LSB max	
AD7899-2					
入力電圧範囲	0~2.5 0~5			V	$V_{IN} = 2.5V$ 、 $V_{IN} = 5V$
入力電流	0.4、800			μA max	
正極ゲイン誤差	± 14			LSB max	
オフセット誤差 ³	± 10			LSB max	
AD7899-3					
入力電圧範囲	± 2.5	± 2.5		V	$V_{IN} = - 2.5V$
入力電流	0.8	0.8		mA max	
正極ゲイン誤差 ³	± 14	± 12		LSB max	
負極ゲイン誤差 ³	± 14	± 12		LSB max	
バイポーラ・ゼロ誤差	± 14	± 12		LSB max	
リファレンス入/出力					
V_{REFIN} 入力電圧範囲	2.375/2.625	2.375/2.625	2.375/2.625	V_{MIN}/V_{MAX}	2.5V $\pm 5\%$
V_{REFIN} 入力容量 ⁴	10	10	10	pF max	
V_{REFOUT} 出力電圧	2.5	2.5	2.5	V nom	
V_{REFOUT} 誤差@25	± 10	± 10	± 10	mV max	
V_{REFOUT} 誤差 $T_{MIN} \sim T_{MAX}$	± 20	± 20	± 25	mV max	
V_{REFOUT} 温度係数	25	25	25	ppm/ typ	
V_{REFOUT} 出力インピーダンス	6	6	6	k typ	
					リファレンスの項参照

パラメータ	A バージョン ¹	B バージョン ¹	S バージョン ¹	単位	テスト条件 / 備考
ロジック入力 入力電圧ハイレベル、 V_{INH} 入力電圧ローレベル、 V_{INL} 入力電流、 I_{IN} 入力容量、 C_{IN} ⁴	$V_{DRIVE}/2 + 0.4$ $V_{DRIVE}/2 - 0.4$ ± 10 10	$V_{DRIVE}/2 + 0.4$ $V_{DRIVE}/2 - 0.4$ ± 10 10	$V_{DRIVE}/2 + 0.4$ $V_{DRIVE}/2 - 0.4$ ± 10 10	V min V max μA max pF max	$V_{DD} = 5V \pm 5\%$ $V_{DD} = 5V \pm 5\%$
ロジック出力 出力電圧ハイレベル、 V_{OH} 出力電圧ローレベル、 V_{OL} DB13 ~ DB0 ハイ・インピーダンス リーク電流 容量 ⁴ 出力コーディング AD7889-1、AD7889-3 AD7899-2	$V_{DRIVE} - 0.4$ 0.4 ± 10 10	$V_{DRIVE} - 0.4$ 0.4 ± 10 10	$V_{DRIVE} - 0.4$ 0.4 ± 10 10	V min V max μA max pF max	$I_{SOURCE} = 400 \mu A$ $I_{SINK} = 1.6mA$
変換レート 変換時間 トラック / ホールド・アキュジション時間 ^{2,3} スループット時間	2.2 0.3 400	2.2 0.3 400	2.2 0.3 400	μs max μs max kSPS max	
電源要件 V_{DD} I_{DD} ノーマル・モード スタンバイ・モード 消費電力 ノーマル・モード スタンバイ・モード	5 25 20 125 100	5 25 20 125 100	5 25 20 125 100	V nom mA max μA max mW max μW max	代表値16mA ($5 \mu A$ typ) ロジック入力 = 0V または V_{DD} 代表値80mA、 $V_{DD} = 5V$

注

1. 温度範囲は以下の通りです。A、Bバージョン：-40 ~ +85、Sバージョン：-55 ~ +125。
2. 性能はすべてのチャンネル（SHAおよびADC）について測定しました。
3. 用語解説を参照してください。
4. 適合性確保のため25でサンプル・テストを行いました。
仕様は予告なく変更されることがあります。

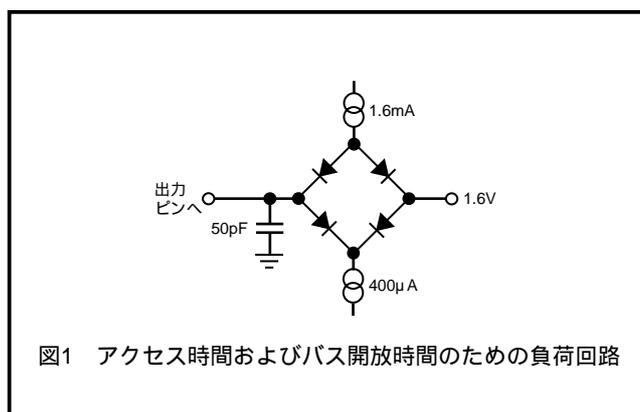
AD7899

タイミング特性^{1,2} ($V_D = 5V \pm 5\%$ 、 $AGND = DGND$ 、 $V_{REF} =$ 内部、クロック = 内部、特に指示のない限り、 $T_{MIN} \sim T_{MAX}$ で全仕様を規定し、 $V_{DRIVE} = 3V \pm 5\%$ および $5V \pm 5\%$ において有効です)

パラメータ	A、B、Sバージョン	単位	テスト条件 / 備考
t_{CONV}	2.2	μs max	変換時間、内部クロック
	2.46	μs max	CLKIN = 6.5MHz
t_{ACQ}	0.3	μs max	アキュイジション時間
t_{ECQ}	120	ns min	EOCパルス幅
	180	ns max	
$t_{WAKE-UP}$ - 外部 V_{REF} ⁵	2	μs max	\overline{STBY} の立ち上がりエッジから \overline{CONVST} の立ち上がりエッジ (スタンバイ・モードの動作の項参照)
t^1	35	ns min	\overline{CONVST} パルス幅
t^2	70	ns min	\overline{CONVST} の立ち上がりエッジからBUSYの立ち上がりエッジ
読み出し動作			
t^3	0	ns min	\overline{CS} から \overline{RD} までのセットアップ時間
t^4	0	ns min	\overline{CS} から \overline{RD} までのホールド時間
t^5	35	ns min	読み出しパルス幅
t_6^3	35	ns max	\overline{RD} の立ち下りエッジの後のデータ・アクセス時間、 $V_{DRIVE} = 5V$
	40	ns max	\overline{RD} の立ち下りエッジの後のデータ・アクセス時間、 $V_{DRIVE} = 3V$
t_7^4	5	ns min	\overline{RD} の立ち上がりエッジからバス開放までの時間
	30	ns max	
t_8	0	ns min	BUSYの立ち下りエッジから \overline{RD} までの遅延
外部クロック			
t_9	0	ns min	CLKINから \overline{CONVST} の立ち上がりエッジまでのセットアップ時間
t_{10}	20	ns min	CLKINから \overline{CONVST} の立ち上がりエッジまでのホールド時間
t_{11}	100	ns min	\overline{CONVST} の立ち上がりエッジからCLKの立ち下りエッジまでの時間

注

- 適合性の確保のため²⁵ でサンプル・テストを行いました。
- 図5、6、7、8を参照してください。
- 図1の回路について測定され出力が0.8Vまたは2.0Vを横切るまでに必要な時間と定義されます。
- これらの時間は、図1の回路に負荷を与えたときのデータ出力が0.5V変化する時間の測定結果から得られています。測定された数値は、50pFのコンデンサを充電する効果を排除するために外挿し戻されています。これは、タイミング特性に表示されている時間は、この部品の実際のバス開放までの時間であり、外部バスの負荷容量に依存しないことを意味します。



絶対最大定格*

(特に指示のないかぎり、 $T_A = +25$) $V_{DD} \sim AGND$ - 0.3 ~ + 7V $V_{DD} \sim DGND$ - 0.3 ~ + 7V $V_{DRIVE} \sim DGND$ $V_{DD} + 0.3V$

アナログ入力電圧 ~ AGND

AD7899-1 (± 10V 範囲) ± 18V

AD7899-1 (± 5V 範囲) - 9 ~ + 18V

AD7899-2 - 1 ~ + 18V

AD7899-3 - 4 ~ + 18V

リファレンス入力電圧 ~ AGND - 0.3 ~ $V_{DD} + 0.3V$ デジタル入力電圧 ~ DGND - 0.3 ~ $V_{DD} + 0.3V$ デジタル出力電圧 ~ DGND - 0.3 ~ $V_{DD} + 0.3V$

動作温度範囲

商業用 (A、Bバージョン) - 40 ~ + 85

軍用 (Sバージョン) - 55 ~ + 125

保管温度範囲 - 65 ~ + 150

接合温度 150

SOICパッケージ、ワット損 450mW

 J_A 熱インピーダンス 95 $^{\circ}C/W$

ピン温度、ハンダ付け

蒸着 (60秒) 215

赤外線 (15秒) 220

SSOPパッケージ、ワット損 450mW

 J_A 熱インピーダンス 95 $^{\circ}C/W$

ピン温度、ハンダ付け

蒸着 (60秒) 215

赤外線 (15秒) 220

注意

ESD (静電放電) の影響を受けやすいデバイスです。4000Vもの高圧の静電気が人体やテスト装置に容易に帯電し、検知されることなく放電されることがあります。本製品には当社独自のESD保護回路を備えていますが、高エネルギーの静電放電を受けたデバイスには回復不可能な損傷が発生することがあります。このため、性能低下や機能喪失を回避するために、適切なESD予防措置をとるようお奨めします。



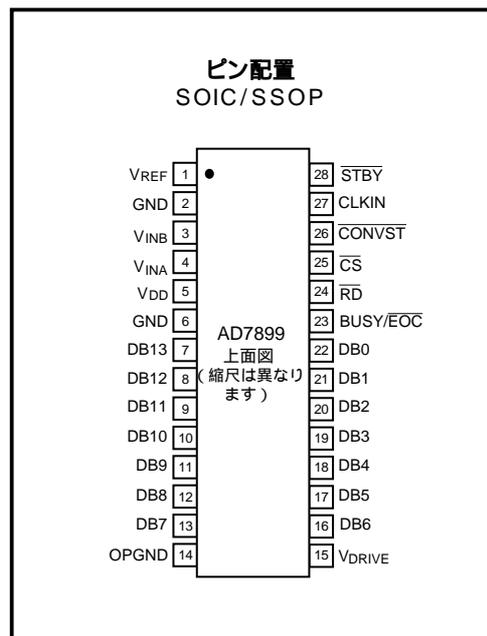
オーダー・ガイド

モデル	入力範囲	相対精度	温度範囲	パッケージ	パッケージ・オプション
AD7899AR-1	± 5V、± 10V	± 2LSB	- 40 ~ + 85	スモール・アウトライン	R-28
AD7899BR-1	± 5V、± 10V	± 1.5LSB	- 40 ~ + 85	スモール・アウトライン	R-28
AD7899SR-1	± 5V、± 10V	± 2LSB	- 55 ~ + 125	スモール・アウトライン	R-28
AD7899AR-2	0 ~ 5V、0 ~ 2.5V	± 2LSB	- 40 ~ + 85	スモール・アウトライン	R-28
AD7899AR-3	± 2.5V	± 2LSB	- 40 ~ + 85	スモール・アウトライン	R-28
AD7899BR-3	± 2.5V	± 1.5LSB	- 40 ~ + 85	スモール・アウトライン	R-28
AD7899ARS-1	± 5V、± 10V	± 2LSB	- 40 ~ + 85	シュリンク・スモール・アウトライン	RS-28
AD7899ARS-2	0 ~ 5V、0 ~ 2.5V	± 2LSB	- 40 ~ + 85	シュリンク・スモール・アウトライン	S-28
AD7899ARS-3	± 2.5V	± 2LSB	- 40 ~ + 85	シュリンク・スモール・アウトライン	RS-28

AD7899

ピン機能説明

ピン番号	ピン記号	機能
1	V _{REF}	リファレンス入 / 出力。このピンにより内部リファレンス(2.5V ± 20mV)へのアクセスが可能となり、また、内部リファレンスの外部リファレンス・ソース(2.5V ± 5%)によるオーバードライブが可能になります。0.1 μFのデカップリング・コンデンサでGNDに接続する必要があります。
2、6	GND	グラウンド・ピン。システムのアナログ・ピンに接続する必要があります。
3、4	V _{INB} 、V _{INA}	アナログ入力。アナログ入力の項を参照してください。
5	V _{DD}	正極電源電圧、5.0V ± 5%。
7 ~ 13	DB13 ~ DB7	データ・ビット13がMSBであり、これにデータ・ビット12からデータ・ビット7が続きます。スリープ状態出力です。
14	OPGND	出力ドライバ・グラウンド。D13からD0およびBUSY/EOCの出力ドライバのグラウンド・ピンです。システムのアナログ・グラウンド・プレーンに接続する必要があります。
15	V _{DRIVE}	デジタル入 / 出力に正極の電源電圧を供給します。通常、V _{DD} に接続されますが、3V ± 10%の電源に接続して、入 / 出力を3VのプロセッサおよびDSPとのインターフェースを確保することもできます。
16 ~ 22	DB6 ~ DB0	データ・ビット6からデータ・ビット0。スリープ状態出力です。
23	BUSY/EOC	BUSY/EOC出力。デジタル出力ピン。変換が進行中または完了したかを表示するために使用されます。BUSY/EOCの機能は、変換終了の時点におけるCONVSTの状態によって決定されます。タイミングおよび制御の項を参照してください。
24	RD	読み込み入力。アクティブ・ローのロジック入力であり、CSをローにして使用すると、データ出力をイネーブルにします。
25	CS	チップ・セレクト入力。アクティブ・ローのロジック入力です。この入力が高レベルのときデバイスが選択されます。
26	CONVST	変換スタート入力。ロジック入力です。この入力のローからハイへの遷移により、トラック / ホールドをホールド・モードとし、変換を開始します。
27	CLKIN	変換クロック入力。CLKINは、外部的に与えられるクロックであり、AD7899の変換レートのユーザーによる制御を可能にします。CLKIN入力がCONVSTの立ち上がりエッジでハイのときは、外部クロックが変換クロックとして使用されます。CLKIN入力がCONVSTの立ち上がりエッジでローのときは、内部のレーザー・トリム発振器が変換クロックとして使用されます。各変換では、変換が完了するまでに16のクロック・サイクルを必要とします。外部クロックは、60/40を超えるデューティ・サイクルを持っている必要があります。外部クロックが必要とされない場合には、CLKINピンをGNDに接続しておくことができます。
28	STBY	スタンバイ・モード入力です。ロジック入力であり、デバイスをパワー・セーブまたはスタンバイ・モードに設定するために使用されます。STBY入力は、通常動作ではハイであり、スタンバイ動作ではローです。



用語解説

信号対 (ノイズ + 歪み)

(Signal-to- (Noise + Distortion) Ratio)

A/Dコンバータの出力で測定した信号対 (ノイズ + 歪み) の比です。信号は基本波の振幅のrms値です。ノイズは、サンプリング周波数の半分 ($f_s/2$) までの基本波以外の波形の合計値で、直流成分を除いたものです。この比は、デジタル化プロセスにおける量子化レベルの数に依存し、レベル数が多いほど量子化ノイズが小さくなります。理想的なNビットのコンバータに対する信号対 (ノイズ + 歪み) 比は次式で得られます。

$$\text{信号対 (ノイズ + 歪み)} = (6.02N + 1.76) \text{ dB}$$

14ビットのコンバータでは86.04dBとなります。

全高調波歪み (Total Harmonic Distortion)

全高調波歪みは、すべての高調波の、rms合計値の基本波に対する比です。AD7899のTHDは次式で定義されます。

$$\text{THD (dB)} = 20 \log \frac{\sqrt{V_2^2 + V_3^2 + V_4^2 + V_5^2 + V_6^2}}{V_1}$$

ここで、 V_1 は基本波の振幅のrms値であり、 V_2 、 V_3 、 V_4 、 V_5 は、第2次から第5次までの高調波振幅のrms値です。

ピーク高調波またはスプリアス・ノイズ

ピーク高調波またはスプリアス・ノイズは、A/Dコンバータの出力スペクトルのうち2番目に大きい成分 ($f_s/2$) までで、直流成分を除いたもの のrms値と、基本波のrms値との比と定義されます。通常この仕様はスペクトル中の最大の高調波になりますが、高調波がノイズのフロアに埋もれてしまうような部品では、ノイズのピークとなります。

相互変調歪み (Intermodulation Distortion)

2つの周波数 f_a および f_b のサイン波で構成される入力については、すべての非直線性を持つデバイスで、歪み成分が生成されます。 m 、 $n=0$ 、1、2、3... の場合、 $m f_a \pm n f_b$ の周波数の合計と差異について歪み成分が生成されます。相互変調歪みの項は、ここで m と n のいずれもが0とならない場合に限られます。例えば、2次の項が ($f_a + f_b$) ($f_a - f_b$) を含んでおり、3次の項が ($2 f_a + f_b$) ($2 f_a - f_b$) ($f_a + 2 f_b$) ($f_a - 2 f_b$) を含んでいる場合です。

AD7899は、2つの入力周波数を用いてテストされています。この場合には、2次の項と3次の項の重みには差があります。大抵の場合、2次の項は元のサイン波から離れた周波数に設定され、3次の項は入力周波数に近い周波数に設定されます。このため、2次および3次の項は、別個に規定されます。相互変調歪みの計算はTHDの仕様と等しく、各歪み成分のrms値の合計値と基本波の合計rms振幅の比をdB値で表します。

微分非直線性 (Differential Nonlinearity)

A/Dコンバータのコードのうち、任意の隣接する2つのコードの1LSBの変化の理論値と現実に測定された値の差です。

正極ゲイン誤差 (AD7899-1、AD7899-3)

これは、バイポーラのオフセット誤差が完全に調整された後の、理論的な $4 \times V_{REF} - 3/2 \text{LSB}$ (AD7899は $\pm 10 \text{ V}$)、 $2 \times V_{REF} - 3/2 \text{LSB}$ (AD7899は $\pm 5 \text{ V}$ 範囲)、 $V_{REF} - 3/2 \text{LSB}$ (AD7899は $\pm 2.5 \text{ V}$ 範囲) からの最後のコードの遷移 (01...110から01...111) の偏差です。

正極ゲイン誤差 (AD7899-3)

これは、ユニポーラのオフセット誤差が完全に調整された後の理想的な $2 \times V_{REF} - 3/2 \text{LSB}$ (AD7899は $\pm 10 \text{ V}$)、 $2 \times V_{REF} - 3/2 \text{LSB}$ (AD7899は $0 \sim 5 \text{ V}$ 範囲)、 $V_{REF} - 3/2 \text{LSB}$ (AD7899は $0 \sim 2.5 \text{ V}$ 範囲) からの最後のコードの遷移 (11...110から11...111) の偏差です。

ユニポーラ・オフセット誤差 (AD7899-2)

これは、理論的なAGND + 1/2LSBからの最初のコード遷移 (00...00から00...01) の偏差です。

バイポーラ・ゼロ誤差 (AD7899-1、AD7899-3)

これは、理論的なAGND + 1/2からの中間スケールの遷移 (全0から全1) の偏差です。

負極ゲイン誤差 (AD7899-1、AD7899-3)

これは、バイポーラのオフセット誤差が完全に調整された後の理想的な $-4 \times V_{REF} + 1/2 \text{LSB}$ (AD7899は $\pm 10 \text{ V}$)、 $-2 \times V_{REF} + 1/2 \text{LSB}$ (AD7899は $\pm 5 \text{ V}$ 範囲)、 $-V_{REF} + 1/2 \text{LSB}$ (AD7899は $\pm 2.5 \text{ V}$ 範囲) からの最初のコード遷移 (10...000から10...001) の偏差です。

トラック / ホールド・アクイジション時間

トラック / ホールド・アクイジション時間は、変換の終わりにトラック / ホールドがトラックモードに戻る時点 からトラック / ホールド・アンプが最終値の $\pm 1/2 \text{LSB}$ 範囲内に到達するために必要な時間です。これは、また、AD7899の選択された V_{INA}/V_{INB} 入力に与えられる入力電圧にステップ状の入力変化がある状態にも当てはまります。これは、部品が仕様通りの動作を保証するために、ユーザーが他の変換を始める前に待たなければならない期間を、変換の終わりまたは V_{INA}/V_{INB} におけるステップ状の入力変化を起点として示したものです。

AD7899

変換の詳細

AD7899は、5V単電源から動作可能な、高速、低消費電力の14ビットA/Dコンバータであり、2.2 μ sの逐次比較型A/Dコンバータ、トラック / ホールド・アンプ、2.5V内部リファレンス、高速インターフェースを備えています。AD7899は、アナログ入力範囲の ± 10 Vまたは ± 5 V(AD7899-1) 0 ~ 2.5Vまたは0 ~ 5V(AD7899-2) ± 2.5 V(AD7899-3)を入力できます。アナログ入力の過電圧保護を備え、入力電圧が ± 18 V(AD7899、入力範囲 ± 10 V) - 9 ~ 18V(AD7899-1、入力範囲 ± 5 V) - 1 ~ + 18V(AD7899-2) - 4 ~ + 18V(AD7899-3)となっても損傷を生じません。

AD7899の変換は、CONVST入力にパルスを与えることにより開始します。CONVSTの立ち上がりエッジで内部のトラック / ホールドがホールド状態となり、変換が開始します。BUSY/ $\overline{\text{EOC}}$ 出力信号は、 $\overline{\text{CONVST}}$ の立ち上がりエッジでハイにトリガーされ、変換シーケンスの間ハイに保たれます。部品への変換クロックは、レーザー・トリム・クロック発振器回路によって内部的に生成されます。また、外部クロックを使用するオプションもあります。外部の不連続のクロックがCLKINピンに与えられます。CONVSTの立ち上がりエッジで入力がローである場合には、外部クロックが使用されます。外部クロックは、 $\overline{\text{CONVST}}$ の立ち上がりエッジから100nsを経過するまで開始してはなりません。最適なスループットは、内部的に生成されたクロックを用いて得られます。外部クロックの使用の項を参照してください。BUSY/ $\overline{\text{EOC}}$ 信号は変換の終わりを示し、この時点でトラック・アンド・ホールドはトラッキング・モードに戻ります。変換結果は、変換の終わり(BUSY/ $\overline{\text{EOC}}$ がローとなる)で、標準のCSおよびRD信号を用いて14ビット・パラレル・データ・バスを介して読み出しできます。タイミングおよび制御の項を参照してください。

AD7899の変換時間は2.2 μ sであり、トラック / ホールドのアクイジション時間は0.3 μ sです。部品の最適な性能を達成するためには、読み出し動作は変換の期間または次のCONVSTの立ち上がりエッジの前の150nsの期間内には行わないでください。これにより、部品は400kHzまでのスループット・レートで動作し、データ・シートの仕様を達成します。

回路の解説

トラック / ホールド部

AD7899のトラック / ホールド・アンプにより、A/Dコンバータは入力サイン波を14ビットの精度で正確に変換します。トラック / ホールドの帯域幅は、A/Dコンバータが最大スループットの400kSPSで動作する場合でも、A/Dコンバータのナイキスト・レートより大きくなります(即ち、トラック / ホールドは200kHzを超える入力周波数を取り扱えます)。

トラック / ホールド・アンプは、300ns未満で入力信号を14ビット精度で読み出しできます。トラック / ホールドの動作は、ユーザーに対しては本質的にトランスペアレントです。トラック / ホールド・アンプは、入力チャンネルを $\overline{\text{CONVST}}$ の立ち上がりエッジでサンプルします。トラック / ホールドのアーチャ時間(即ち、外部 $\overline{\text{CONVST}}$ 信号からトラック / ホールドが実際にホールドになるまでの遅延)は、代表値で15nsであり、さらに重要なことに、デバイス間で良くマッチしています。これにより、AD7899は、複数チャンネルの同時サンプルが可能で、変換の終わりに部品はトラッキング・モードに戻ります。トラック / ホールド・アンプのアクイジション時間は、この時点で開始します。

リファレンス部

AD7899は、 V_{REF} のラベルを持ったリファレンス・ピンを持っており、部品自身の2.5Vリファレンスを供給、または、外部2.5Vリファレンスを接続してのリファレンス源の供給を行います。AD7899のリファレンス電圧は、2.5V仕様となっています。

内部リファレンスをAD7899のリファレンス源として使用するには、 V_{REF} ピンとAGNDの間に0.1 μ Fのコンデンサを接続するだけで済みます。このピンに現われる電圧はA/Dコンバータに与えられる前に内部的にバッファされます。このリファレンスをAD7899の外部で使用するには、部品がリファレンス出力と直列のFETスイッチを持っており、この出力のソース・インピーダンスが公称6kとなるため、これをバッファする必要があります。内部リファレンスの許容値は、25、typ値25ppm/の温度係数、温度範囲にわたる最大誤差 ± 20 mVにおいて10mVです。

より厳しい許容量が必要とされるアプリケーションの場合、または、AD7899をシステムのリファレンスとして使用する必要がある場合には、外部リファレンスを V_{REF} に接続するオプションがあります。外部リファレンスは、効果的に内部リファレンスをオーバードライブして、A/Dコンバータにリファレンスを与えます。リファレンス入力は、A/Dコンバータに与えられる前に最大入力電流 $\pm 100 \mu$ sでバッファされる必要があります。AD7899に対する適切なリファレンスとしては、AD680、AD780、REF192、REF43などの高精度2.5Vリファレンスがあります。

アナログ入力部

AD7899は、3タイプのモデルで提供されます。入力が ± 10 Vまたは ± 5 Vに設定できるAD7899-1、入力を0 ~ 5Vまたは0 ~ 2.5Vに設定できるAD7899-2、 ± 2.5 Vの入力を取り扱うAD7899-3です。アナログ入力に流れ込む電流の量は、アナログ入力範囲およびアナログ入力電圧に依存します。負極のフルスケールが与えられたときに最大の電流が流れます。

AD7899-1

図2に、AD7899-1のアナログ入力部を示します。AD7899-1では、入力は ± 5 Vまたは ± 10 Vの動作に設定できます。 ± 5 Vの動作では、 V_{INA} および V_{INB} 入力が接続され、入力電圧は両方に与えられます。 ± 10 Vの動作では入力電圧は V_{INA} 入力に与えられます。 V_{INA} および V_{INB} 入力は対称であり完全な互換性を持っています。

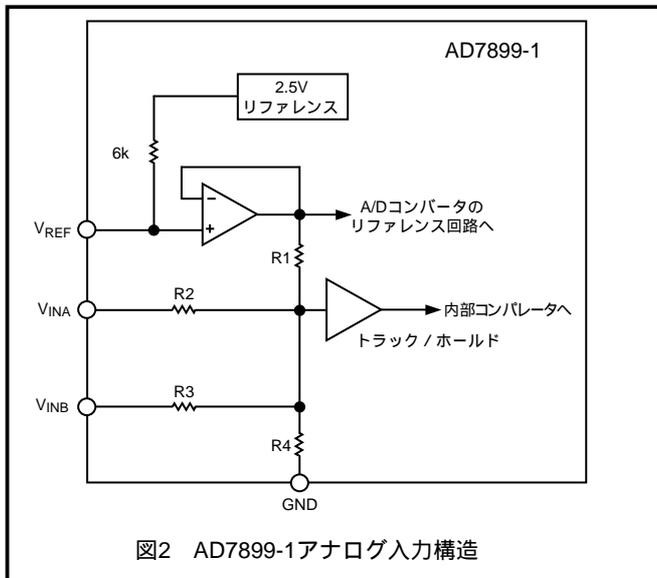


図2 AD7899-1アナログ入力構造

AD7899-1では、 $R1 = 4k$ 、 $R2 = 16k$ 、 $R3 = 16k$ 、 $R4 = 8k$ です。抵抗の入力段は、トラック/ホールド・アンプの高入力インピーダンスの段に続きます。

設計されたコードの遷移は、連続する整数型のLSBの値の間（つまり $1/2LSB$ 、 $3/2LSB$ 、 $5/2LSB$ など）で発生します。LSBのサイズは、 $\pm 5V$ に対して $1LSB = 10V/16384 = 640 \mu V$ 、 $\pm 10V$ に対して $1LSB = 20V/16384 = 1.22mV$ の式で得られます。出力コーディングは、 $1LSB = FSR/16384$ とした2の補数です。表IIにAD7899-1の理想的な入力/出力の伝達関数を示します。

表I AD7899-1の理論的な入/出力コード・テーブル

アナログ入力 ¹	デジタル出力コード遷移
$+ FSR/2 - 3/2LSB^2$	011 ...110 ~ 011 ...111
$+ FSR/2 - 5/2LSB$	011 ...101 ~ 011 ...110
$+ FSR/2 - 7/2LSB$	011 ...100 ~ 011 ...101
GND + $3/2LSB$	000 ...001 ~ 000 ...010
GND + $1/2LSB$	000 ...000 ~ 000 ...001
GND - $1/2LSB$	111 ...111 ~ 000 ...000
GND - $3/2LSB$	111 ...110 ~ 111 ...111
$- FSR/2 + 5/2LSB$	100 ...010 ~ 100 ...011
$- FSR/2 + 3/2LSB$	100 ...001 ~ 100 ...010
$- FSR/2 + 1/2LSB$	100 ...000 ~ 100 ...001

注

- FSRはフルスケール範囲であり、 $\pm 10V$ で $20V$ 、 $\pm 5V$ で $10V$ 、 $V_{REF} = 2.5V$ です。
- $V_{REF} = 2.5V$ で $1LSB = FSR/16384 = 1.22mV$ ($\pm 10V$ - AD7899-1) および $610.4 \mu V$ ($\pm 5V$ - AD7899-1) です。

AD7899-2

図3に、AD7899-2のアナログ入力部を示します。各入力は、 $0 \sim 5V$ 動作または $0 \sim 2.5V$ 動作に設定できます。 $0 \sim 5V$ の動作では、 V_{INB} 入力はGNDに接続され、入力電圧は V_{INA} 入力に与えられます。 $0 \sim 2.5V$ の動作では、 V_{INA} および V_{INB} の入力は対称であり、完全な互換性を持っています。

AD7899-2では、 $R1 = 4k$ 、 $R2 = 4k$ です。ここでも、設計されたコードの遷移は連続する整数型のLSB値で発生します。出力コードは、直線（自然）2進数であり、 $0 \sim 2.5V$ および $0 \sim 5V$ の動作について、それぞれ、 $1LSB = FSR/16384 = 2.5V/16384 = 0.153mV$ 、 $5V/16384 = 0.305mV$ です。表IIに、AD7899-2の理想的な入力および出力の伝達関数を示します。

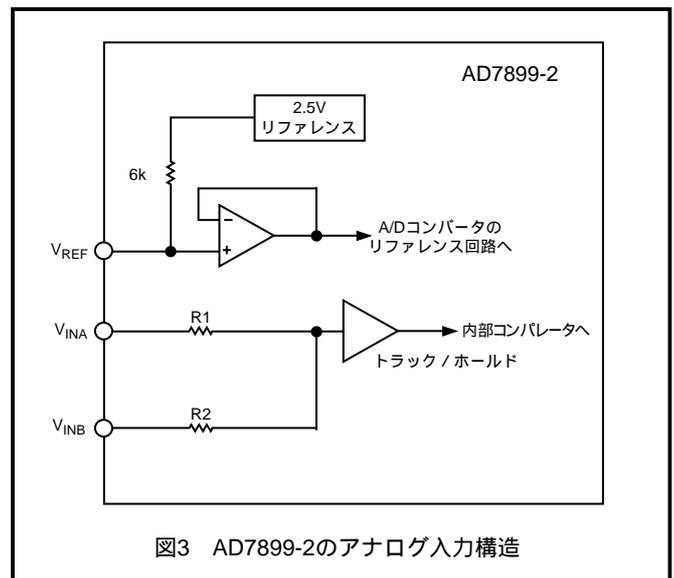


図3 AD7899-2のアナログ入力構造

表II AD7899-2の理想的な入/出力コード表

アナログ入力 ¹	デジタル出力コード遷移
$+ FSR - 3/2LSB^2$	111 ...110 ~ 111 ...111
$+ FSR - 5/2LSB$	111 ...101 ~ 111 ...110
$+ FSR - 7/2LSB$	111 ...100 ~ 111 ...101
GND + $5/2LSB$	000 ...010 ~ 000 ...011
GND + $3/2LSB$	000 ...001 ~ 000 ...010
GND + $1/2LSB$	000 ...000 ~ 000 ...001

注

- FSRはフルスケール範囲であり、 $V_{REF} = 2.5V$ でのAD7899-2では、 $0 \sim 2.5V$ および $0 \sim 5V$ となります。
- $V_{REF} = 2.5V$ でのAD7899-2では、 $1LSB = FSR/16384$ であり、 $0.153mV$ ($0 \sim 2.5V$) および $0.305mV$ ($0 \sim 5V$) です。

AD7899

AD7899-3

図4に、AD7899-3のアナログ入力部を示します。アナログ入力範囲は、 V_{INA} 入力で $\pm 2.5V$ です。 V_{INB} 入力は、開放状態でもかまいませんが、電圧に接続する場合には電圧はGNDである必要があります。

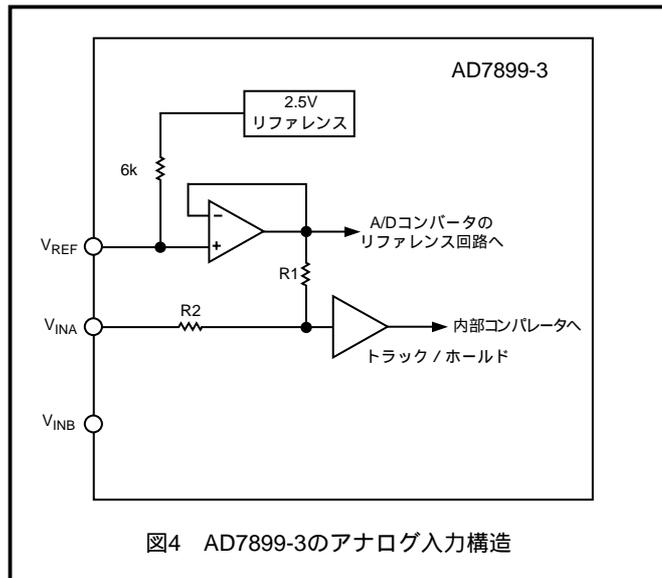


図4 AD7899-3のアナログ入力構造

AD7899-3では、 $R1 = 4k$ 、 $R2 = 4k$ です。抵抗入力段は、トラック / ホールド・アンプの高入力インピーダンス段に続きます。設計されたコードの遷移は、連続する整数型のLSBの値の間(つまり $1/2LSB$ 、 $3/2LSB$ 、 $5/2LSB$ など)で発生します。LSBのサイズは $1LSB = FSR/16384$ となります。出力コーディングは2の補数であり、 $1LSB = 5V/16384 = 610.4 \mu V$ の式で得られます。出力コーディングは、 $1LSB = FSR/16384$ とした2の補数の2進数です。表IIIにAD7899-3の理想的な入 / 出力の伝達関数を示します。

表 III AD7899-3の理想的な入 / 出力コード表

アナログ入力 ¹	デジタル出力コード遷移
+ FSR/2 - 3/2LSB ²	011 ...110 ~ 011 ...111
+ FSR/2 - 5/2LSB	011 ...101 ~ 011 ...110
+ FSR/2 - 7/2LSB	011 ...100 ~ 011 ...101
GND + 3/2LSB	000 ...001 ~ 000 ...010
GND + 1/2LSB	000 ...000 ~ 000 ...001
GND - 1/2LSB	111 ...111 ~ 000 ...000
GND - 3/2LSB	111 ...110 ~ 111 ...111
- FSR/2 + 5/2LSB	100 ...010 ~ 100 ...011
- FSR/2 + 3/2LSB	100 ...001 ~ 100 ...010
- FSR/2 + 1/2LSB	100 ...000 ~ 100 ...001

注
 1. FSRはフルスケール範囲5Vであり、 $V_{REF} = 2.5V$ です。
 2. $V_{REF} = 2.5V$ で $1LSB = FSR/16384 = 610.4 \mu V$ ($\pm 2.5V$ - AD7899-3) です。

タイミングおよび制御

変換は、 \overline{CONVST} 信号に立ち上がりエッジを与えることにより開始されます。これにより、トラック / ホールドがホールド・モードに設定されて変換が開始されます。変換の状態は、デュアル機能信号であるBUSY/ \overline{EOC} により示されます。AD7899は、 \overline{EOC} (End Of Conversion)とBUSYモードの2つの変換モードで動作できます。動作モードは、変換の終わりのCONVSTの状態により決定されます。

変換クロックの選択

AD7899は、内部にレーザー・トリム発振器を持っており、これを変換プロセスの制御に使用できます。また、この代わりに外部クロック・ソースによって変換プロセスを制御できます。最大の外部クロック周波数として認められるのは6.5MHzです。これは、変換時間が内部クロックを使用した場合の $2.2 \mu s$ に対して $2.46 \mu s$ であることを意味します。しかし、高いスループットが不要な場合には外部クロックの利用も有利です。例えば、2つ以上のAD7899を同一のクロックで全てのデバイスに対して同期させる場合が該当します。このようにして、内部クロック発振器の周波数の違いによる出力ロジック信号間の遅延は存在しません。

AD7899の \overline{CONVST} の立ち上がりエッジで、CLKINピンの状態が調べられます。このピンがローであれば、内部のレーザー・トリム発振器が変換クロックとして使用されます。CLKINピンがハイである場合には、AD7899は変換クロックとして使用される外部クロックが供給されるのを待ちます。正常な動作のためには、外部クロックの最初の立ち下がりエッジは \overline{CONVST} の立ち上がりエッジから100ns以内に発生してはなりません。図5にBUSY/ \overline{EOC} 出力がCLKIN信号に同期される様子を示します。各変換に16クロック・サイクルを必要とします。変換結果は、15番目のクロック・サイクルで出力データ・レジスタに転送されます。内部クロックが選択されているときには、CLKINピンの状態は変換の間に自由に変更できますが、正しい変換クロックを使用するためにはCLKINのセットアップおよびホールド時間を観察する必要があります。CLKINピンは、内部変換クロックを使用する場合には、ローに接続したままとできます。

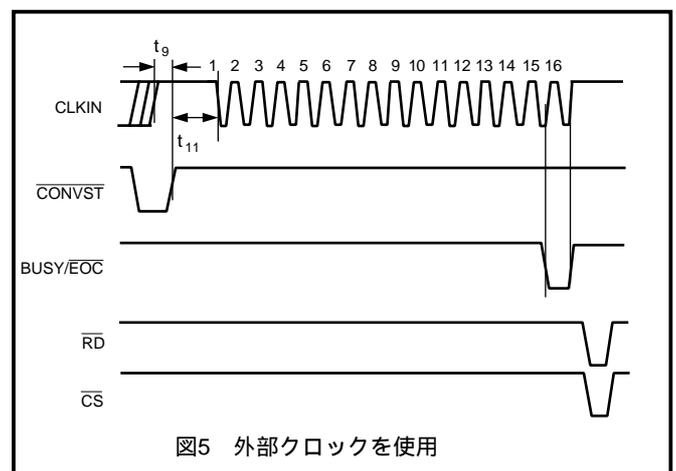


図5 外部クロックを使用

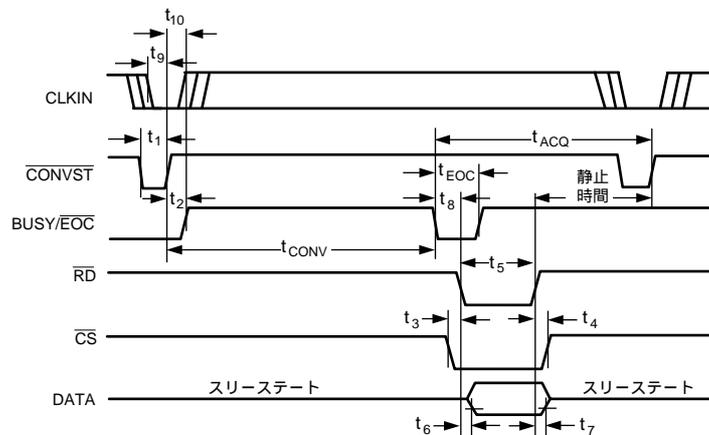


図6 変換シーケンスのタイミング図 (EOCモード)

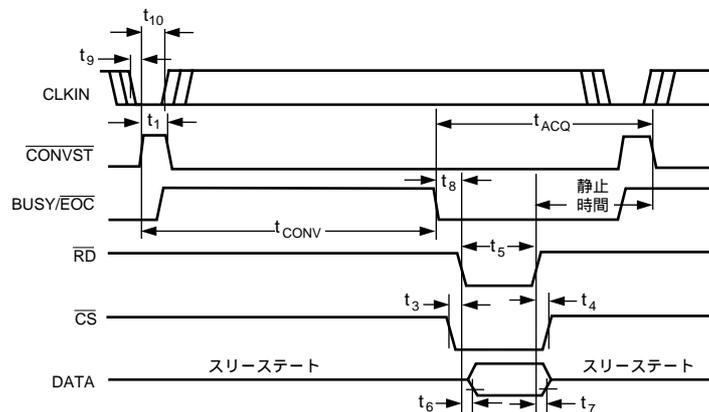


図7 変換シーケンスのタイミング図 (BUSYモード)

EOCモード

$\overline{\text{CONVST}}$ は、通常、ハイの状態にあります。 $\overline{\text{CONVST}}$ にローのパルスを与えることにより、 $\overline{\text{CONVST}}$ 信号は変換の終わりでチェックされます。 $\overline{\text{CONVST}}$ の状態は、AD7899により変換の終わりでチェックされます。これが起こると $\overline{\text{CONVST}}$ はハイになるため、AD7899のBUSY/EOCのピンはEOCの機能により、BUSY/EOCのラインが再びハイに戻るまでの1クロック期間にわたりローとなります。このモードでは、EOCをRDおよびCSに接続することにより、必要に応じて変換結果を自動的に読み出します。図6にEOCモードの動作のタイミング図を示します。

BUSYモード

$\overline{\text{CONVST}}$ 信号は、通常、ローの状態にあります。 $\overline{\text{CONVST}}$ にハイのパルスを与えることにより、その立ち上がりエッジで変換が開始されます。 $\overline{\text{CONVST}}$ 信号の状態は、変換の終わりでチェックされます。この状態では $\overline{\text{CONVST}}$ はローの状態にあるため、BUSYの機能でAD7899のBUSY/EOCのピンは変換が完了するとローの状態となり、変換の完了を示します。BUSY/EOCは、 $\overline{\text{CONVST}}$ の次の立ち上がりエッジでBUSY/EOCがハイに戻るまでローの状態となります。図7にBUSYモードにおける動作のタイミング図を示します。

連続変換モード

AD7899を外部クロックで使用するときは、CLKINと $\overline{\text{CONVST}}$ の信号を接続することにより、AD7899に連続した変換を行わせられます。各変換が終了するとBUSY/EOC信号が1クロックの期間にわたりローのパルスを出力し (EOC機能) 変換結果が利用可能であることを示します。図8に連続変換モードにおけるタイミングおよび制御シーケンスを示します。

AD7899からのデータの読み出し

データは、標準のCSおよびRDの信号により、14ビット・パラレル・データ・バスを介して読み出されます。CSおよびRDの入力は、内部的にゲートされて変換結果をデータ・バスにイネーブルにします。DB0からDB13のデータ・ラインは、CSおよびRDがロジック・ローのときには、ハイ・インピーダンス状態を保ちます。このため、CSを固定的にロジック・ローの状態に接続しておき、必要に応じてRD信号により変換結果にアクセスできます。図6および7に、「静止時間」と呼ばれるタイミングの仕様を示します。これは、読み出し動作から次の変換の開始までの間に必要とされる時間です。静止時間は、データ・バスの容量に強く依存しますが、代表値は50～100nsであり最悪値は150nsです。

AD7899

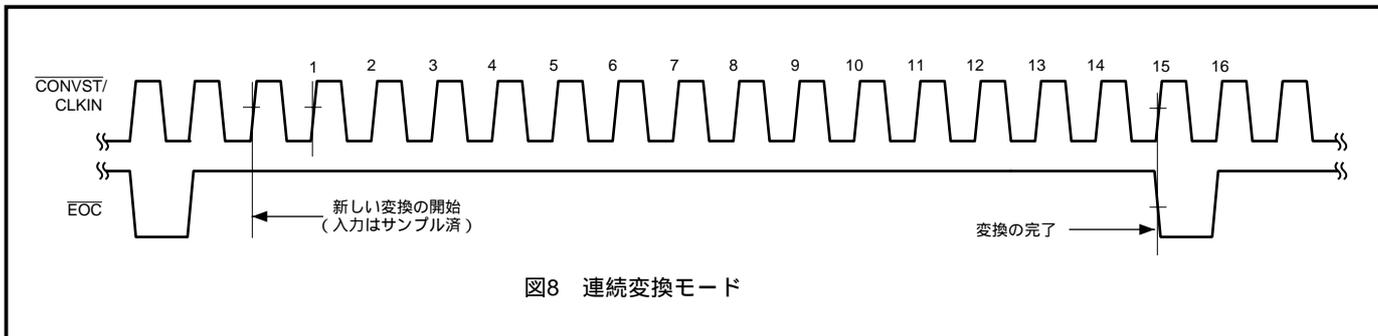


図8 連続変換モード

スタンバイ・モードの動作

AD7899はスタンバイ・モードを持ち、デバイスが低消費電流(代表値5μA)状態にできます。AD7899は、 \overline{STBY} のロジック入力をローにして、スタンバイ・モードになります。 \overline{STBY} ロジック入力をハイとすることにより、再び電源が与えられます。出力データ・バッファは、AD7899がスタンバイ時にも動作可能です。つまり、AD7899がスタンバイ状態の時にもユーザーは変換結果にアクセス可能です。この機能により、ユーザーが低スループット・レート時に、平均的な消費電力を下げることができます。平均的な消費電力を抑えるには、AD7899を各変換シーケンスの終わりでスタンバイ状態にし、次の変換シーケンス開始の前にスタンバイ・モードを終了させられます。AD7899が、スタンバイから抜け出すために必要な時間は、「ウェイクアップ」時間と呼ばれます。このウェイクアップ時間は、変換の間のパワー・ダウン期間にAD7899を動作させる場合の最大スループット・レートを制限します。AD7899が内部のファレンスを使用するときには、スタンバイの間にリファレンス・コンデンサが放電を開始します。ウェイクアップ時間にコンデンサに残る電圧は、スタンバイ時間、さらにウェイクアップ時間後の時間に依存します。最小ウェイクアップ時間の代表値は2μsです。最大ウェイクアップ時間は、AD7899がリファレンス・コンデンサを十分に放電するためにスタンバイを維持しなければならない十分な時間です。この場合のウェイクアップ時間は、外部リファレンスを使用する場合、スリープ時間にかかわらず約1μsです。変換の間にAD7899をスタンバイ・モードで動作させるときには、電源の節約が重要となります。例えば、10kSPSのスループット・レートで外部リファレンスを使用する場合には、AD7899は、100μsごとに4.2μsのパワーアップ時間2μs、変換時間2.2μsだけ電源を投入されます。このため、平均的電力消費は、80mW×4.2%、つまり約3.36mWとなります。

AD7899のダイナミック特性

AD7899は、積分/微分非直線性などの従来のDCダイナミック動作特性と同様に、AC特性に関しても仕様規定されており、100%のテストが行われています。これらのAC仕様は、フェーズド・アレイ・ソナー、適応フィルタ、スペクトル解析などの信号処理に必要とされます。これらのアプリケーションでは、入力信号のスペクトル成分に与えるA/Dコンバータの影響についての情報が必要です。このため、AD7899の仕様のパラメータには、S/N比、高調波歪み、相互変調歪み、ピーク高調波が含まれます。これらの用語については、次の項で詳しく解説します。

S/N比 (SNR)

S/N比は、A/Dコンバータの出力で測定した信号対ノイズの比です。信号は、基本波のrms振幅です。ノイズはサンプリング周波数の1/2までの基本波以外のすべての信号のrms値の合計値であり、DCを除外したものです。S/N比は、デジタイズのプロセスにおける量子化レベルの数に依存し、レベルの数が多いほど量子化ノイズが小さくなります。サイン波入力に対する理論的なS/N比は以下の式で得られます。

$$S/N比 = (6.02N + 1.76) \text{ dB} \quad (1)$$

ここで、Nはビット数です。

このようにして、理想的な14ビットのコンバータのS/N比は、86.04dBとなります。

図9に、AD7899を5Vの電源で使用した場合の、DC入力を8192回変換したヒストグラムによるプロットを示します。アナログ入力は、コード遷移の中央に設定されました。コードの大部分が、1つの出力のピンに現われ、A/Dコンバータの動作が非常に優れていることがわかります。

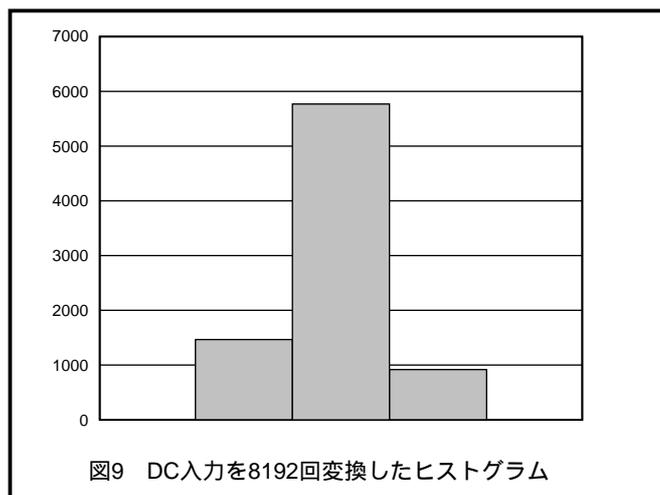


図9 DC入力を8192回変換したヒストグラム

A/Dコンバータの出力スペクトルは、非常に低い歪みを持つサイン波の信号をアナログ入力に入力して評価しました。高速フーリエ変換(FFT)のプロットが生成され、これからS/N比のデータが得られました。図10に、AD7899に100kHzの信号を与えサンプリング周波数を400kHzとした場合の代表的な4096点のプロットを示します。このグラフから得られるS/N比は80.5dBです。S/N比を算出するときに高調波が考慮に入れられることに留意してください。

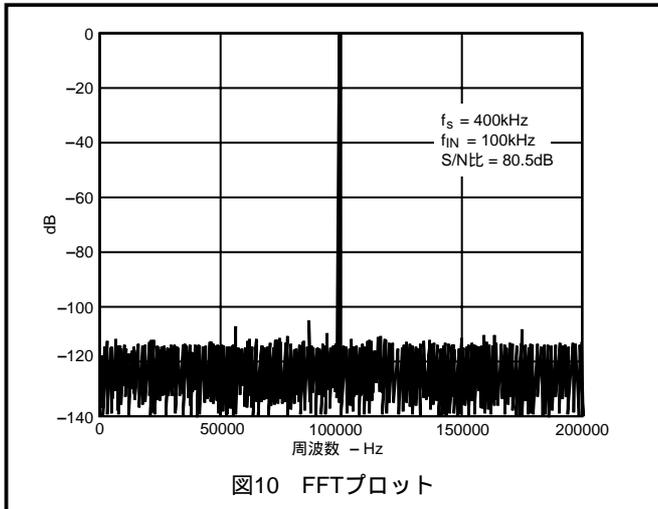


図10 FFTプロット

有効ビット数 (ENOB)

式1によって得られる式はS/N比とビット数の関係を示し、式2に示すように有効ビット数で表される性能の尺度を得られます。

$$N = \frac{SNR - 1.76}{6.02} \quad (2)$$

デバイスの有効ビット数は、測定されたS/N比から直接算出できます。図11に、AD7899の周波数と実効的な有効ビット数の関係を示します。

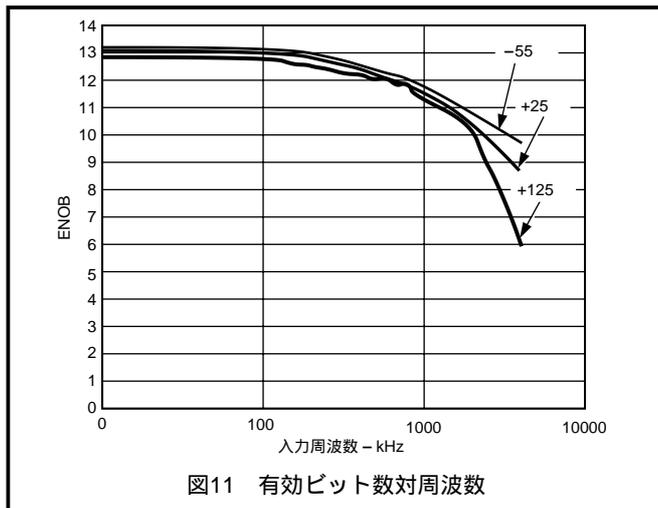


図11 有効ビット数対周波数

変調間の歪み

faとfbの2つの周波数を含むサイン波では、非直線性を持ったすべてのデバイスで、 $m, n = 0, 1, 2, 3, \dots$ などとした場合の $m f_a \pm n f_b$ の合計および差異の周波数に歪み成分を生じます。相互変調の項は、mまたはnの両方がゼロでない場合に対応します。例えば、2次の項は、 $(f_a + f_b)$ および $(f_a - f_b)$ の両方を含みますが、3次の項は、 $(2f_a + f_b)$ 、 $(2f_a - f_b)$ 、 $(f_a + 2f_b)$ 、 $(f_a - 2f_b)$ の項を含みます。AD7899は、2つの周波数を使ってテストされます。この場合には、2次および3次の項は異なる重要性を持っています。2次の項は、たいいてい元のサイン波から離れています、3次の項は、たいいてい入力周波数に近い周波数となります。このため、2次および3次

の項は、別個に規定されます。相互変調の計算は、各歪み成分のrmsによる合計値の基本波をdBで表した場合のrms振幅に対する比であり、THDの仕様と同様です。この場合には、入力は2つの等しい振幅を持った歪みの少ないサイン波で構成されます。図12に、AD7899の代表的なIMDプロットを示します。

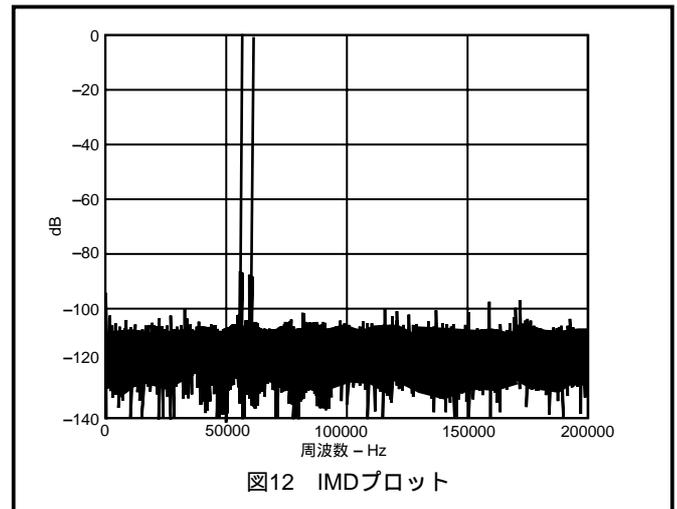


図12 IMDプロット

AC直線性のプロット

図13に、AD7899の代表的なDNLおよびINLのプロットを示します。

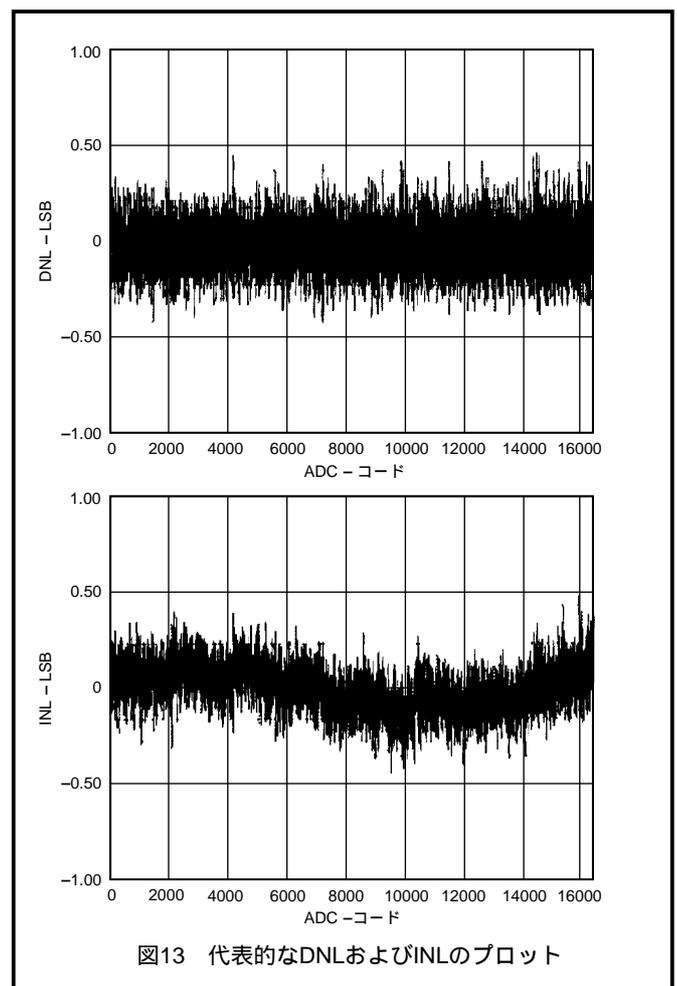


図13 代表的なDNLおよびINLのプロット

AD7899

マイクロプロセッサへのインターフェース

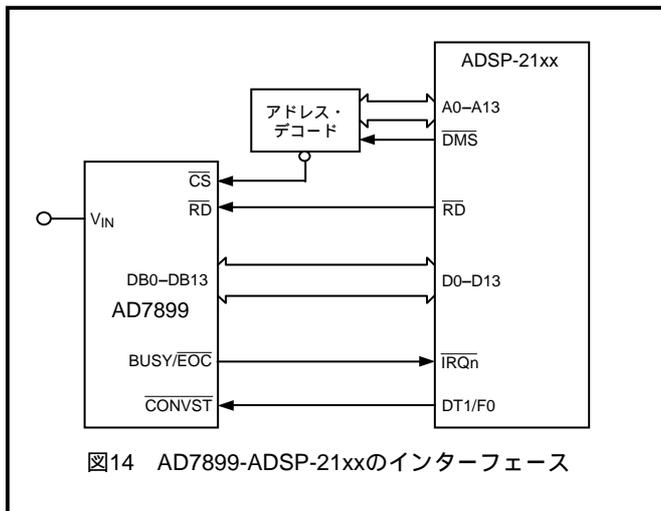
AD7899は高速なインターフェースを備え、DSPやマイクロプロセッサと簡単にインターフェースを構成できます。AD7899のインターフェースは、データ・バス (DB0~DB13)、 \overline{CS} 、 \overline{RD} 、BUSY/ \overline{EOC} により構成されます。

AD7899とADSP-21xxのインターフェース

図14に、AD7899とADSP-21xxのインターフェースを示します。 \overline{CONVST} 信号は、ADSP-21xxまたは他の外部ソースによって生成できます。図14に、DMS信号とADSP-21xxのアドレス・バスの組み合わせにより生成された \overline{CS} 信号を示します。このように、AD7899は、ADSP-21xxのデータ・メモリ空間にマップされます。AD7899のBUSY/ \overline{EOC} ラインは、変換が完了したときに、ADSP21xxへの割り込みを発生します。この時点で、変換結果は読み出し動作によりAD7899から読み出せます。AD7899は、以下の命令により読み出しを行います。

MR0 = DM (MC)

ここで、MR0はMR0のレジスタであり、ADCはAD7899のアドレスです。

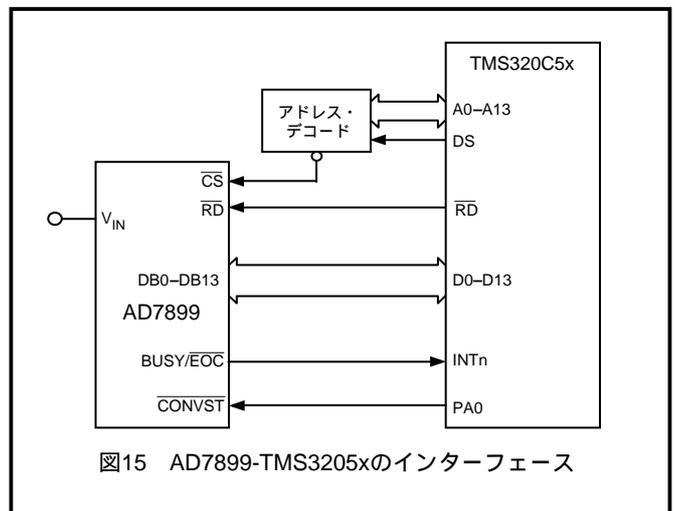


AD7899とTMS3205xのインターフェース

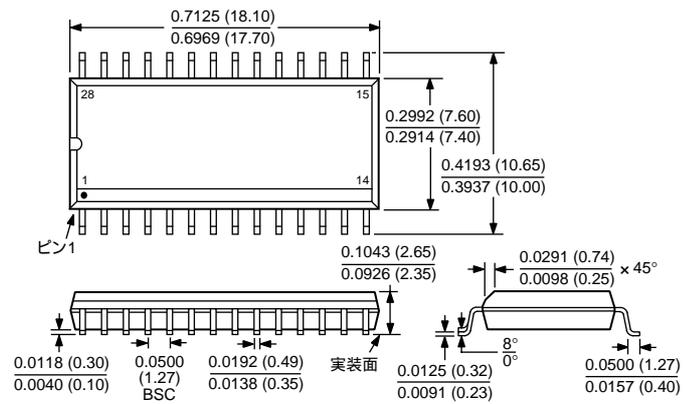
図15に、AD7899とTMS3205xのインターフェースを示します。前掲のインターフェースと同様に、変換はTMS3205xまたは外部ソースから開始でき、変換シーケンスが完了するとプロセッサへの割り込みを発生させます。AD7899に対する \overline{CS} 信号は、 \overline{DS} 信号およびアドレスのデコードから得られます。これにより、AD7899は、外部データ・メモリにマップされます。TMS320からの信号は、A/Dコンバータのデータをデータ・バスにイネーブルにするために用いられます。AD7899は、高速なパラレル・バスを備えているので、待機が不要です。次の命令によってAD7899から変換結果が読み出されます。

IN D,ADC

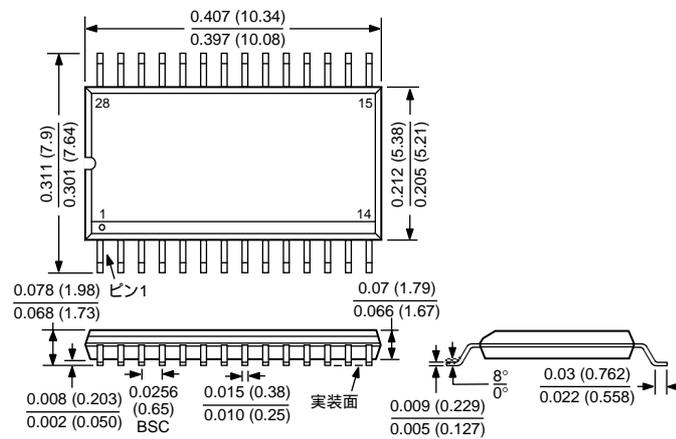
ここで、Dはデータ・メモリーのアドレスであり、ADCはAD7899のアドレスです。



28ピン・スモール・アウトライン (R-28)



28ピン・シュリンク・スモール・アウトライン (RS-28)



AD7899

TDS10/2000/1000

PRINTED IN JAPAN



このデータシートはエコマーク認定の再生紙を使用しています。