

特長

- 4線式のタッチ・スクリーン・インターフェース
- 動作温度範囲: 1.6 V~3.6 V
- ノイズ削減用の中心値/平均処理フィルタ
- 自動変換シーケンサとタイマを内蔵
- ユーザー設定可能な変換パラメータ
- 補助アナログ入力/バッテリー・モニター(0.5 V~5 V)
- オプションの GPIO × 1 本
- 割り込み出力 (INT、PENIRQ)
- タッチ圧力計測
- タッチ時のウェイクアップ機能
- シャットダウン・モード: 最大 6 μ A
- 12 ボール 1.6 mm × 2 mm WLCSP パッケージを採用
- 16 ピン 4 mm × 4 mm の LFCSP パッケージを採用

アプリケーション

- パーソナル・デジタル・アシスタント
- スマート・ハンドヘルド機器
- タッチ・スクリーン・モニター
- POS 端末
- 医用機器
- 携帯電話

機能ブロック図

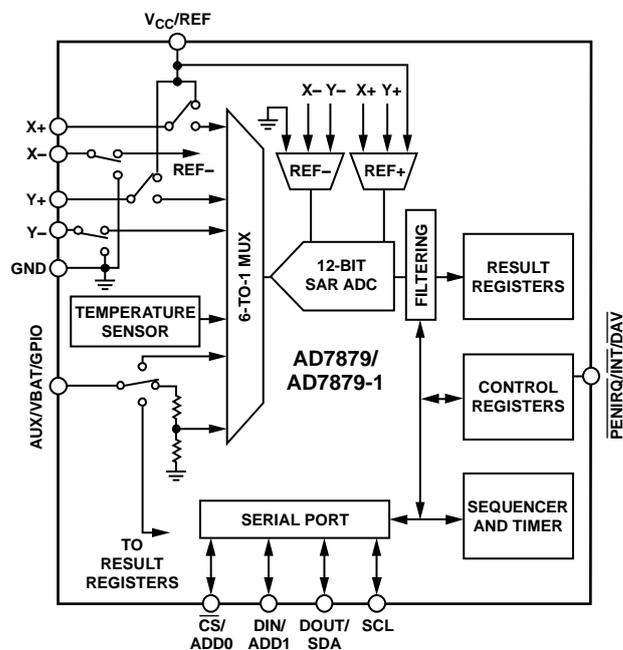


図 1.

概要

AD7879/AD7889は、同期シリアル・インターフェースと4線式抵抗タッチ・スクリーン駆動用の低いオン抵抗を持つスイッチを内蔵する12ビット逐次比較型ADCです。AD7879/AD7889は1.6V~3.6Vの非常に低い電圧の単電源で動作し、105 kSPSのサンプルレートを持っています。

このデバイスには、消費電流を6 μ A未満に減少させるシャットダウン・モードがあります。

AD7879/AD7889は、LCDや他のノイズ源からのノイズの影響を小さくするため、プリ・プロセス・ブロックを内蔵しています。プリ・プロセス機能は、中心値/平均処理フィルタから構成されています。これらの2つの技術の組み合わせにより、信号内のスプリアス・ノイズを除去し、注目するデータだけを残すより堅固なソリューションを提供します。両フィルタのサイズは設定可能です。その他のユーザー設定可能な変換制御機能としては、可変アキュジション・タイムや最初の変換遅延などがあり、変換あたり最大16個の平均をとることができます。AD7879/AD7889は、自動変換シーケンサとタイマを使ってスレープ・モードまたはスタンダアロン・モードで動作することができます。

AD7879/AD7889は、ADCへの補助入力、バッテリー・モニター、またはGPIOとして動作できるプログラマブルなピンを持っています。また、新しいデータが使用可能になったことを通知する汎用割り込み(INT)、限界値を超えたことを表示する割り込み、またはスクリーンにタッチしたときに発生するペンダウン割り込み(PENIRQ)の3つのモードで動作できるプログラマブルな割り込み出力も持っています。AD7879/AD7889は、温度測定機能とタッチ圧測定機能も提供します。

AD7879は、12ボールの1.6 mm × 2 mm WLCSPパッケージまたは16ピンの4 mm × 4 mm LFCSPパッケージを採用しています。このデバイスは、SPI (AD7879)またはI²C (AD7879-1)インターフェースを内蔵しています。AD7889は、WLCSPの裏面コーティング・バージョンです。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。
※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。
©2008 Analog Devices, Inc. All rights reserved.

Rev. A

目次

特長.....	1	補助入力.....	18
アプリケーション.....	1	バッテリー入力.....	18
機能ブロック図.....	1	限界値の比較.....	18
概要.....	1	GPIO.....	18
改訂履歴.....	2	レジスタ・マップ.....	20
仕様.....	3	レジスタの詳細説明.....	21
SPI タイミング仕様(AD7879).....	4	コントロール・レジスタ.....	25
I ² C タイミング仕様(AD7879-1).....	5	コントロール・レジスタ 1.....	25
絶対最大定格.....	6	コントロール・レジスタ 2.....	27
ESD の注意.....	6	コントロール・レジスタ 3.....	28
ピン配置およびピン機能説明.....	7	割り込み.....	29
代表的な性能特性.....	9	AD7879/AD7889 のホスト CPU への同期化.....	30
用語.....	12	シリアル・インターフェース.....	31
動作原理.....	13	SPI インターフェース.....	31
タッチ・スクリーンの原理.....	13	I ² C 互換インターフェース.....	33
タッチ・スクリーン入力の測定.....	14	グラウンド接続とレイアウト.....	36
タッチ圧の測定.....	15	チップ・スケール・パッケージ.....	36
温度測定.....	15	WLCSP アセンブリの注意事項.....	36
中心値フィルタと平均処理フィルタ.....	17	外形寸法.....	37
AUX/BAT/GPIO ピン.....	18	オーダー・ガイド.....	38

改訂履歴

12/08—Rev. 0 to Rev. A

Added AD7889 and Backside-Coated WLCSP.....	Throughout
Updated Outline Dimensions.....	36
Changes to Ordering Guide.....	37

10/08—Revision 0: Initial Version

仕様

特に指定のない限り、 $V_{CC} = 1.6\text{ V} \sim 3.6\text{ V}$ 、 $T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$ 。

表 1.

Parameter	Min	Typ	Max	Unit	Test Conditions/Comments
DC ACCURACY					
Resolution	12			Bits	
No Missing Codes	11	12		Bits	
Integral Nonlinearity (INL) ¹			±3	LSB	LSB size = 390 μV
Differential Nonlinearity (DNL) ¹					LSB size = 390 μV
Negative DNL			-0.99	LSB	
Positive DNL			+2	LSB	
Offset Error ²		±2	±6	LSB	
Gain Error ²			±4	LSB	
Noise ³		70		μV rms	
Power Supply Rejection ³		60		dB	
Internal Clock Frequency		2		MHz	
SWITCH DRIVERS					
On Resistance ¹					
Y+, X+		6		Ω	
Y-, X-		5		Ω	
ANALOG INPUTS					
Input Voltage Ranges	0		V_{CC}	V	
DC Leakage Current		±0.1		μA	
Input Capacitance		30		pF	
Accuracy		0.3		%	
TEMPERATURE MEASUREMENT					
Temperature Range	-40		+85	$^\circ\text{C}$	
Resolution		0.3		$^\circ\text{C}$	
Accuracy ²		±2		$^\circ\text{C}$	Calibrated at 25 $^\circ\text{C}$
BATTERY MONITOR					
Input Voltage Range	0		5	V	
Input Impedance ³		16		k Ω	
Accuracy		2	5	%	Uncalibrated accuracy
LOGIC INPUTS (DIN, SCL, $\overline{\text{CS}}$, SDA, GPIO)					
Input High Voltage, V_{INH}	0.7 V_{CC}			V	
Input Low Voltage, V_{INL}			0.3 V_{CC}	V	
Input Current, I_{IN}		0.01		μA	$V_{\text{IN}} = 0\text{ V or } V_{CC}$
Input Capacitance, C_{IN} ³		10		pF	
LOGIC OUTPUTS (DOUT, GPIO, SCL, SDA, INT)					
Output High Voltage, V_{OH}	V_{CC} - 0.2			V	
Output Low Voltage, V_{OL}			0.4	V	
Floating-State Leakage Current		±0.1		μA	
Floating-State Output Capacitance ²		5		pF	
CONVERSION RATE³					
Conversion Time		9.5		μs	Including 2 μs of acquisition time
Throughput Rate		105		kSPS	
POWER REQUIREMENTS					
V_{CC} (Specified Performance)	1.6	2.6	3.6	V	
I_{CC}					Digital inputs = 0 V or V_{CC}
Converting Mode		480	650	μA	ADC on, PM = 10

Parameter	Min	Typ	Max	Unit	Test Conditions/Comments
Static		406		μA	ADC and temperature sensor are off; the reference and oscillator are on; PM = 01, 11
Shutdown Mode		0.5	6	μA	PM = 00

¹用語の節を参照してください。

² キャラクタライゼーションで保証しますが、出荷テストは行いません。

³ 25°Cでのサンプル・テストにより適合性を保証。

SPI タイミング仕様(AD7879)

特に指定のない限り、 $T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$ 、 $V_{CC} = 1.6 \text{ V} \sim 3.6 \text{ V}$ 。25°Cでのサンプル・テストにより適合性を保証。すべての入力信号は $t_{\text{tr}} = t_{\text{f}} = 5 \text{ ns}$ (V_{CC} の10%から90%)で規定し、1.4 Vの電圧レベルからの時間とします。

表 2.

Parameter ¹	Limit at T_{MIN} , T_{MAX}	Unit	Description
f_{SCLK}	5	MHz max	
t_1	5	ns min	$\overline{\text{CS}}$ falling edge to first SCL falling edge
t_2	20	ns min	SCL high pulse width
t_3	20	ns min	SCL low pulse width
t_4	15	ns min	DIN setup time
t_5	15	ns min	DIN hold time
t_6	20	ns max	DOUT access time after SCL falling edge
t_7	16	ns max	$\overline{\text{CS}}$ rising edge to DOUT high impedance
t_8	15	ns min	SCL rising edge to $\overline{\text{CS}}$ high

¹ 設計上保証しますが、出荷テストは行いません。

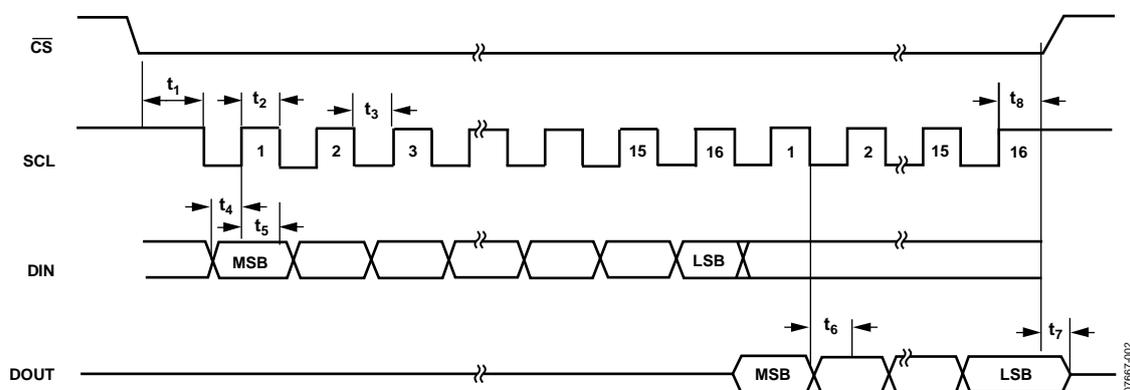


図 2.SPI の詳細タイミング図

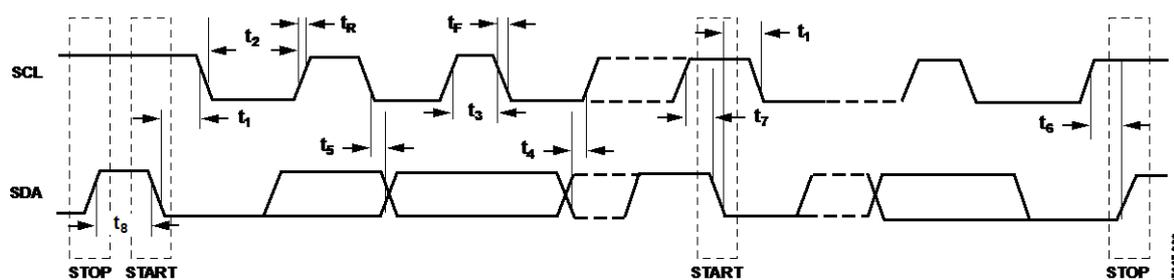
I²C タイミング仕様(AD7879-1)

特に指定のない限り、 $T_A = -40^{\circ}\text{C} \sim +85^{\circ}\text{C}$ 、 $V_{CC} = 1.6 \text{ V} \sim 3.6 \text{ V}$ 。25°Cでのサンプル・テストにより適合性を保証。すべての入力信号のタイミングは、1.4 Vの電圧レベルからとします。

表 3.

Parameter ¹	Limit	Unit	Description
f_{SCLK}	400	kHz max	
t_1	0.6	$\mu\text{s min}$	Start condition hold time, $t_{\text{HD; STA}}$
t_2	1.3	$\mu\text{s min}$	Clock low period, t_{LOW}
t_3	0.6	$\mu\text{s min}$	Clock high period, t_{HIGH}
t_4	100	ns min	Data setup time, $t_{\text{SU; DAT}}$
t_5	300	ns min	Data hold time, $t_{\text{HD; DAT}}$
t_6	0.6	$\mu\text{s min}$	Stop condition setup time, $t_{\text{SU; STO}}$
t_7	0.6	$\mu\text{s min}$	Start condition setup time, $t_{\text{SU; STA}}$
t_8	1.3	$\mu\text{s min}$	Bus free time between stop and start conditions, t_{BUF}
t_{R}	300	ns max	Clock/data rise time
t_{F}	300	ns max	Clock/data fall time

¹ 設計上保証しますが、出荷テストは行いません。

図 3. I²C の詳細タイミング図

絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

表 4.

Parameter	Rating
V_{CC} to GND	-0.3 V to +3.6 V
Analog Input Voltage to GND	-0.3 V to $V_{CC} + 0.3$ V
AUX/VBAT to GND	-0.3 V to $V_{CC} + 5$ V
Digital Input Voltage to GND	-0.3 V to $V_{CC} + 0.3$ V
Digital Output Voltage to GND	-0.3 V to $V_{CC} + 0.3$ V
Input Current to Any Pin Except Supplies ¹	10 mA
ESD Rating (X+, Y+, X-, Y-)	
Air Discharge Human Body Model	15 kV
Contact Human Body Model	10 kV
ESD Rating (All Other Pins)	
Human Body Discharge	4 kV
Field Induced Charge Device Model	1 kV
Machine Model	0.2 kV
Operating Temperature Range	-40°C to +85°C
Storage Temperature Range	-65°C to +150°C
Junction Temperature	150°C
WLCSP (4-Layer Board)	
Power Dissipation	866 mW
θ_{JA} Thermal Impedance	75°C/W
LFCSPP (4-Layer Board)	
Power Dissipation	2.138 W
θ_{JA} Thermal Impedance	30.4°C/W
IR Reflow Peak Temperature	260°C ($\pm 0.5^\circ\text{C}$)
Lead Temperature (Soldering 10 sec)	300°C

¹最大 100 mA までの過渡電流では SCR ラッチ・アップは生じません。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

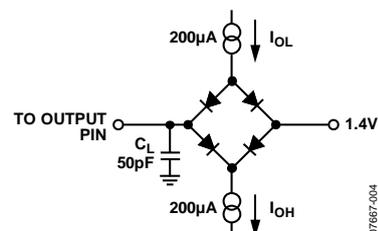


図 4. デジタル・タイミングに使用した回路

ESD の注意



ESD (静電放電) の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明

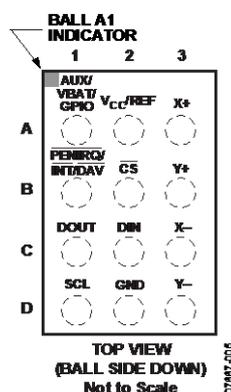


図 5. AD7879 WLCSP のピン配置

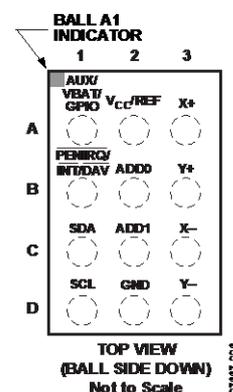
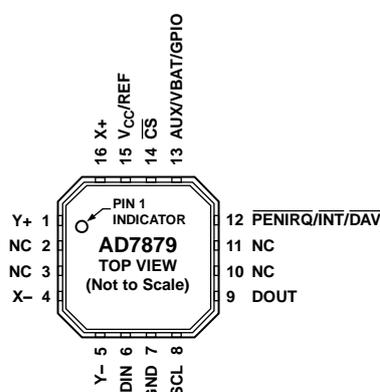


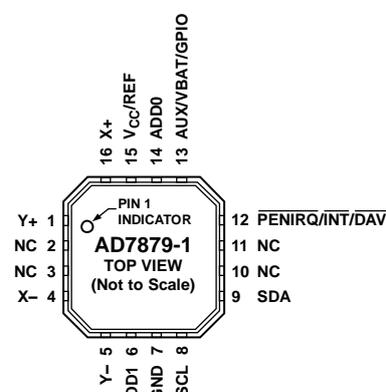
図 7. AD7879-1 WLCSP のピン配置



NOTES

1. NC = NO CONNECT
2. THE EXPOSED PAD IS NOT CONNECTED INTERNALLY. FOR INCREASED RELIABILITY OF THE SOLDER JOINTS AND MAXIMUM THERMAL CAPABILITY IT IS RECOMMENDED THAT THE PAD BE SOLDERED TO THE GROUND PLANE.

図 6. AD7879 LFCSP のピン配置



NOTES

1. NC = NO CONNECT
2. THE EXPOSED PAD IS NOT CONNECTED INTERNALLY. FOR INCREASED RELIABILITY OF THE SOLDER JOINTS AND MAXIMUM THERMAL CAPABILITY IT IS RECOMMENDED THAT THE PAD BE SOLDERED TO THE GROUND PLANE.

図 8. AD7879-1 LFCSP のピン配置

表 5. ピン機能の説明

ピン番号		記号	説明
WLCSP	LFCSP		
1A	13	AUX/VBAT/GPIO	ピン機能は、ADC 補助入力、バッテリー・モニター入力、または汎用デジタル入力/出力として設定することができます。
1B	12	PENIRQ/INT/DAV	割り込み出力。スクリーンにタッチしたとき、レジスタで新しいデータが使用可能になったとき、または測定値が予め設定された限界値を超えたときに、このピンがアサートされます。アクティブ・ローで内部プルアップ抵抗は 50 kΩ。
1C	9	DOUT SDA	AD7879/AD7889 では SPI シリアル・データ出力。 AD7879-1 ではシリアル・データ入力/出力。
1D	8	SCL	シリアル・インターフェースのクロック入力。
2A	15	Vcc/REF	電源入力。ADC リファレンスでもあります。
2B	14	CS ADD0	AD7879/AD7889 では、シリアル・インターフェースのチップ・セレクト。アクティブ・ロー。 AD7879-1 のアドレス・ビット 0。このピンをハイ・レベルまたはロー・レベルに接続して AD7879-1 のアドレスを指定することができます。
2C	6	DIN ADD1	AD7879/AD7889 の SPI シリアル・データ入力。AD7879-1 のアドレス・ビット 1。 このピンをハイ・レベルまたはロー・レベルに接続して AD7879-1 のアドレスを指定することができます。
2D	7	GND	グラウンド。AD7879/AD7889 上の全回路に対するグラウンドリファレンスポイント。全アナログ入力信号と外部リファレンス電圧信号はこの電圧を基準とします。

3A	16	X+	タッチ・スクリーン入力チャンネル。
3B	1	Y+	タッチ・スクリーン入力チャンネル。
3C	4	X-	タッチ・スクリーン入力チャンネル。
3D	5	Y-	タッチ・スクリーン入力チャンネル。
—	2、3、 10、11	NC	未接続。
—	17	EP	露出パッド。

代表的な性能特性

特に指定がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{CC} = 2.6\text{ V}$ 、 $f_{\text{SAMPLE}} = 125\text{ kHz}$ 、 $f_{\text{DCLK}} = 16 \times f_{\text{SAMPLE}} = 2\text{ MHz}$ 。

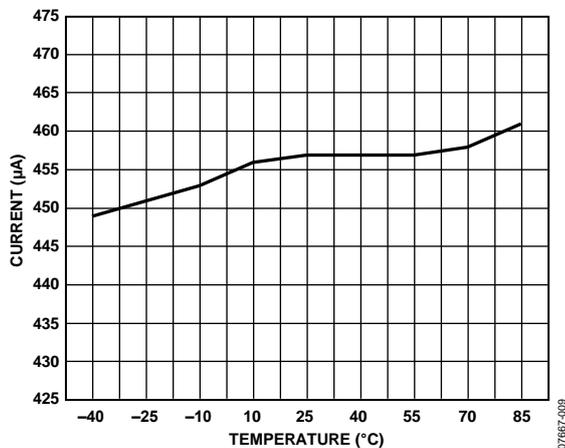


図 9.電源電流の温度特性

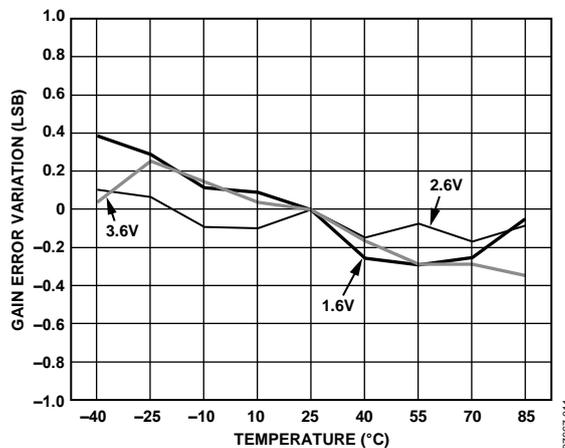


図 12.ADC ゲイン変化の温度特性

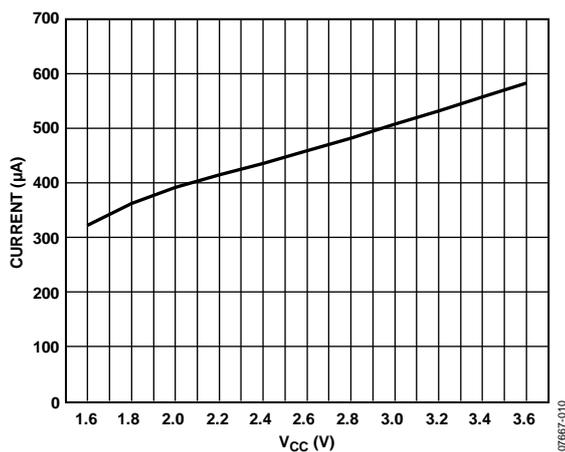


図 10.電源電流対 VCC

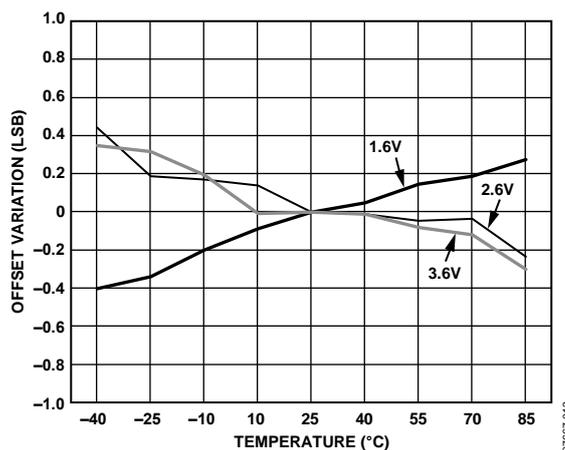


図 13.ADC オフセット変化の温度特性

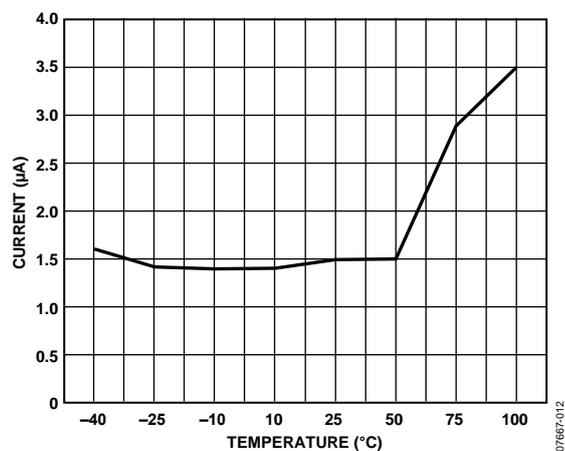


図 11.フル・パワーダウン IDD の温度特性

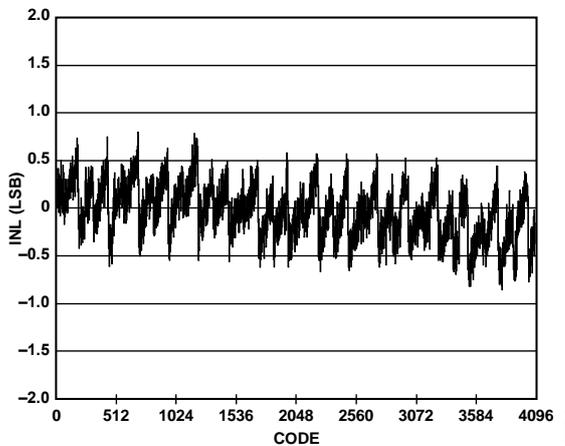


図 14.ADC INL のプロット

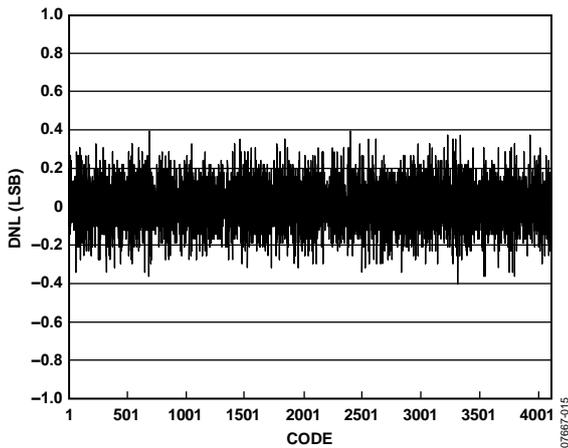


図 15.ADC DNL のプロット

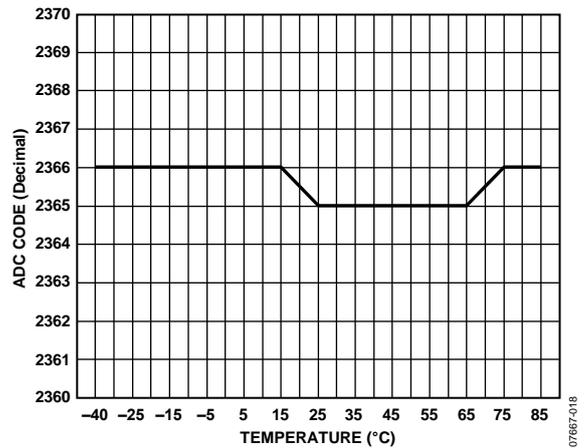


図 18.ADC コードの温度特性(アナログ入力固定)

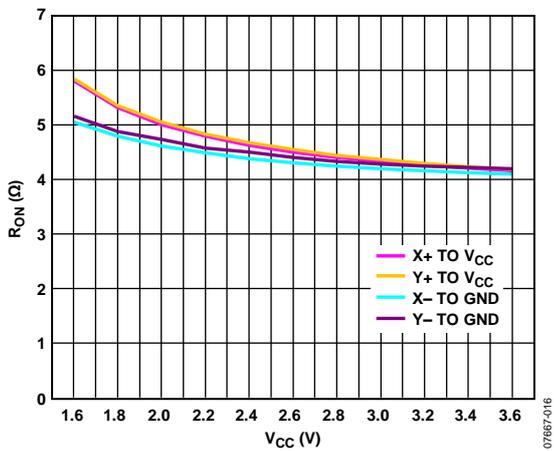


図 16.スイッチのオン抵抗対 VCC
(X+と Y+は VCC—ピン間; X-と Y-はピン—GND 間)

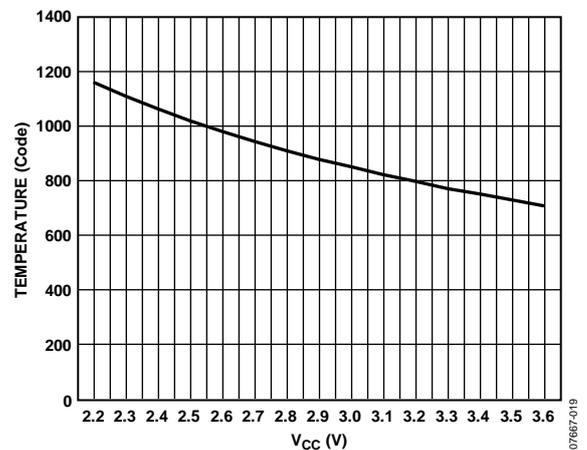


図 19.温度コード対 VCC、25°C

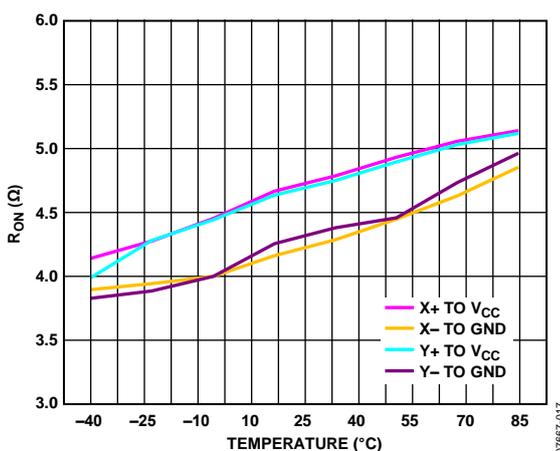


図 17 スイッチ・オン抵抗の温度特性
(X+と Y+は VCC —ピン間、X-と Y-はピン—GND 間)

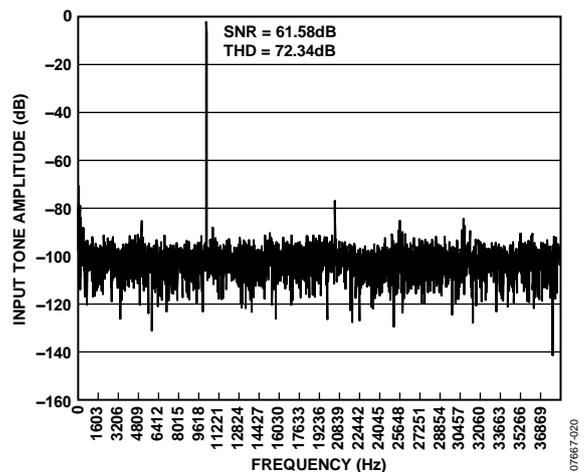


図 20.補助チャンネルの FFT プロット(Typ)
サンプリング・レート= 25 kHz、入力周波数= 1 kHz

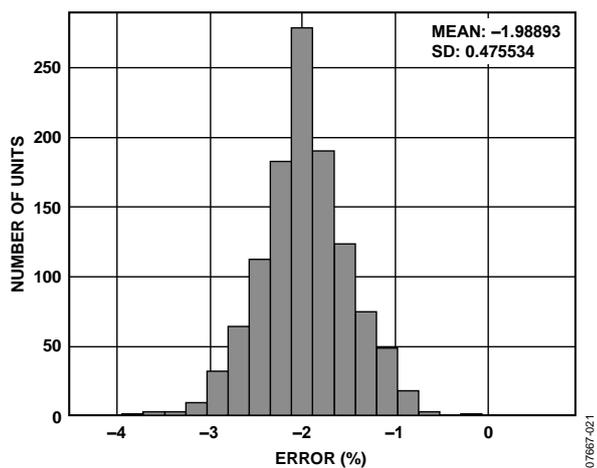


図 21. バッテリー・チャンネルの非キャリブレーション時精度(25°C)

用語

微分非直線性(DNL)

ADC の 2 つの隣接コード間における 1LSB 変化の測定値と理論値の差をいいます。

積分非直線性(INL)

ADC 伝達関数の両端を結ぶ直線からの最大偏差をいいます。伝達関数の両端とは、ゼロ・スケール(最初のコード遷移より 1 LSB 下のポイント)とフル・スケール(最後のコード遷移より 1 LSB 上のポイント)をいいます。

ゲイン誤差

オフセット誤差調整後の最後のコード変化((111...110)から(111...111))と理論値($V_{REF} - 1 \text{ LSB}$)との差をいいます。

オフセット誤差

理論値($AGND + 1 \text{ LSB}$)と最初のコード変化((00...000)から(00...001))との差をいいます。

オン抵抗

スイッチ・ドライバのドレイン-ソース間抵抗の測定値。

動作原理

AD7879/AD7889は、4線式抵抗タッチ・スクリーンからの位置入力をデジタル化する完全な12ビット・データ・アキュイジション・システムです。この機能をサポートするため、AD7879/AD7889のデータ・アキュイジション機能は、タッチ・スクリーンからの正確でノイズのない結果を取得できるようにプログラマブルになっています。

AD7879/AD7889のコアは、入力マルチプレクサ、トラック&ホールド、クロックを内蔵する高速低消費電力の12ビットA/Dコンバータ(ADC)です。変換結果は内蔵レジスタに保持されます。補助入力またはバッテリー入力からの変換結果は、限界値レジスタに格納されている上限/下限値と比較されて、範囲外INTを発生することができます。

また、AD7879/AD7889はタッチ・スクリーンと内蔵温度センサーへのX/Y励起電圧を切り替える低抵抗のアナログ・スイッチを内蔵しています。高速SPIシリアル・バスは、デバイスの制御やデバイスとの通信を行う機能を提供します。AD7879-1は I^2C 互換インターフェースを内蔵しています。

AD7879/AD7889は1.6 V~3.6 Vの単電源で動作し、105 kHzのスループット・レートを提供します。このデバイスは12ボールの1.6 mm × 2 mm ウエハー・レベル・チップ・スケール・パッケージ(WLCSP)または16ピンの4 mm × 4 mm リードフレーム・チップ・スケール・パッケージ(LFCSP)を採用しています。

AD7879/AD7889は、予め設定された変換のシーケンスをスケジューリングするシーケンサを内蔵しています。変換シーケンスは、スクリーンがタッチされるとき、または内蔵タイマを使い設定されている間隔で、自動的に開始されます。

AD7879/AD7889をさまざまなタッチ・スクリーンで動作できるようにするため、アキュイジション・タイムが設定可能になっています。また、タッチ・スクリーンの電圧が安定した後に測定できるようにプログラマブルな遅延も提供しています。

システム内のノイズ削減に役立するため、ADCは各チャンネルから最大16個の変換結果を取得し、それらの結果の平均をレジスタに書き込みます。AD7879/AD7889の性能をさらに強化するため、システム内にノイズが存在する場合、中心値フィルタを使用することができます。

タッチ・スクリーンの原理

4線式タッチ・スクリーンは、通常小さい空隙で分離された2枚の柔軟で透明な抵抗コーティング層から構成されています。X層には左右のエッジに電極が配置されており、X層で左から右へ励起電圧を加えることができます。

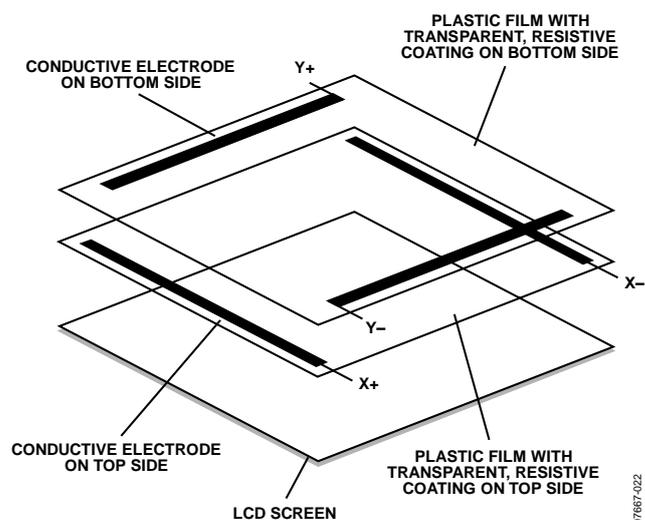


図 22. タッチ・スクリーンの基本構造

Y層には上下のエッジに電極が配置されており、Y層で上から下へ励起電圧を加えることができます。

層が均一な感度を持つ場合、2つの電極間のポイントの電圧は、X層では水平位置に、Y層では垂直位置に、それぞれ比例します。

スクリーンにタッチすると、2つの層が接触します。X層が励起されると、接触ポイントの電圧すなわち水平位置を、Y層電極の1つで検出することができます。同様に、Y層が励起されると、接触ポイントの電圧すなわち垂直位置を、X層電極の1つで検出することができます。X励起とY励起との間で切り替えることにより電圧を測定し、接触ポイントのXとYの座標を求めることができます。

XとYの座標の測定の他に、X層とY層との間の接触抵抗を測定することによりタッチ圧を求めることもできます。AD7879/AD7889は、この測定が可能のようにデザインされています。

図23 にAD7879/AD7889のアナログ入力構造の等価回路を示します。この図には、タッチ・スクリーン・スイッチ、メイン・アナログ・マルチプレクサ、ADC、2個の3:1マルチプレクサ(ADCのリファレンス・ソースを選択)が示してあります。

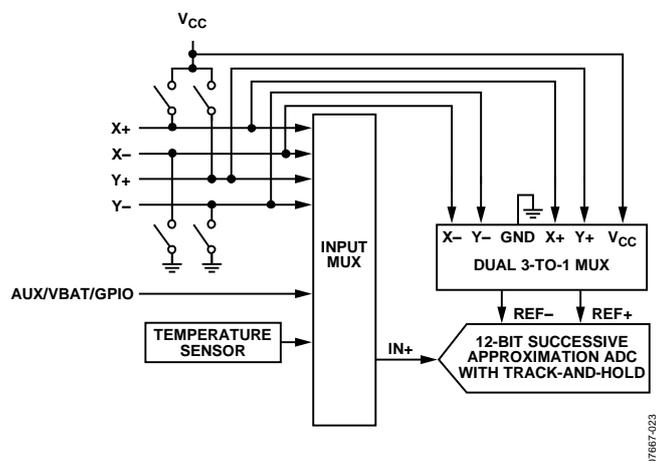


図 23.アナログ入力構造

AD7879/AD7889は、特定の入力チャンネルまたは一連のチャンネルを自動的に変換するように設定することができます。ADC変換結果は、リザルト・レジスタに格納されます。

補助アナログ入力(AUX、TEMP、VBAT)を測定するときは、ADCは V_{CC} リファレンスを使用し、測定はGNDを基準として行います。

タッチ・スクリーン入力の測定

タッチ・スクリーン入力を測定するときは、 V_{CC} をリファレンスとして使用するか、またはタッチ・スクリーン励起電圧をリファレンスとして使って比例測定すなわち差動測定が可能です。差動測定法はデフォルトの方法となっており、SER/DFRビット(コントロール・レジスタ2のビット9)を0にクリアすると選択されます。このビットを1に設定すると、シングルエンド法が選択されます。

シングルエンド法

図24 に、Y位置に対するシングルエンド法を示します。X位置について、励起電圧を $X+$ と $X-$ に加えて、電圧を $Y+$ で測定します。

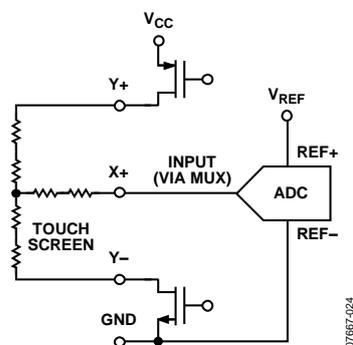


図 24.タッチ・スクリーン入力のシングルエンド変換

図24のADC入力での電圧は、

$$V_{IN} = V_{CC} \times \frac{R_{Y-}}{R_{TOTAL}} \quad (1)$$

シングルエンド法の利点は、信号を取得した後タッチ・スクリーン励起電圧が切り離されることです。スクリーンに1 mA以上流れるため、これはバッテリー駆動システムでは重要なことです。シングルエンド法の欠点は、スイッチの電圧降下により誤差が発生することです。タッチ・スクリーンは、 $200\ \Omega \sim 900\ \Omega$ の範囲の端子間合計抵抗を持つことができます。 $200\ \Omega$ の最小スクリーン抵抗と $14\ \Omega$ (typ)のスイッチ抵抗を使用すると、励起電圧を有効値の $200/228 \times 100 = 87\%$ に削減することができます。さらに、ローサイド・スイッチの電圧降下がADC入力電圧に加わります。これにより入力電圧にオフセットが生じるため、ゼロになることはありません。

比例測定法

図25の比例測定法には、Y-に接続したADCリファレンスの負入力と $Y+$ に接続した正入力 that 示してあります。したがって、スクリーン励起電圧がADCのリファレンスになっています。ADC入力はY位置を決定する $X+$ に接続されています。

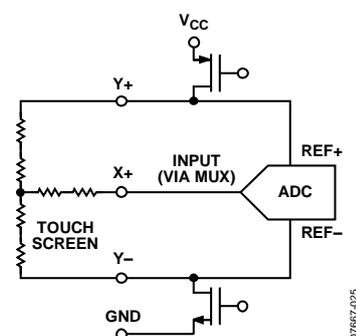


図 25.タッチ・スクリーン入力の比例測定変換

精度を向上させるために、比例測定法には2つの大きな利点があります。1つ目は、ADCのリファレンスがスクリーンに加わる有効電圧から供給されるため、スイッチで発生する電圧降下の影響を受けないことです。2つ目の利点は、比例測定であるため、スクリーンに加わる電圧に長時間変動があっても問題にならないことです。ただし、信号の取得後の変化は許容できません。

比例測定法の欠点は、スクリーンがADCにリファレンス電圧を供給するため、常時パワーアップしている必要があることです。

タッチ圧の測定

ペンまたは指でタッチ・スクリーンに加えられた圧力をAD7879/AD7889を使って測定することができます。簡単な計算が必要です。XプレートとYプレートとの間の接触抵抗が測定されます。ただし、接触抵抗が、押された面積の大きさ、したがって加えられた圧力によって決定されるものと見なします。タッチされた面積は、タッチする物体のサイズに比例します。この抵抗(R_{TOUCH})の大きさは、2つの方法で計算することができます。

最初の方法

最初の方法では、Xプレート・タブレットの全抵抗値が既知である必要があります。X位置($X_{POSITION}$)の測定(Y+入力)、Y+とX-に励起電圧を加えてY-入力の測定(Z1測定)、Y+とX-に励起電圧を加えてX+入力の測定(Z2測定)の3回のタッチ・スクリーン変換が必要です。

図26に、これらの3回の測定を示します。

AD7879/AD7889には、2つの特別なADCチャンネル設定があります。この設定では、XスイッチとYスイッチをZ1測定用とZ2測定用に設定し、変換結果をZ1リザルト・レジスタとZ2リザルト・レジスタに格納します。Z1測定はADCチャンネル101bで、変換結果は読み出しアドレス0x0Aのレジスタに格納されます。Z2測定はADCチャンネル100bで、変換結果は読み出しアドレス0x0Bのレジスタに格納されます。

タッチ抵抗は次式で計算することができます。

$$R_{TOUCH} = (R_{XPLATE}) \times (X_{POSITION}/4096) \times [(Z2/Z1) - 1] \quad (2)$$

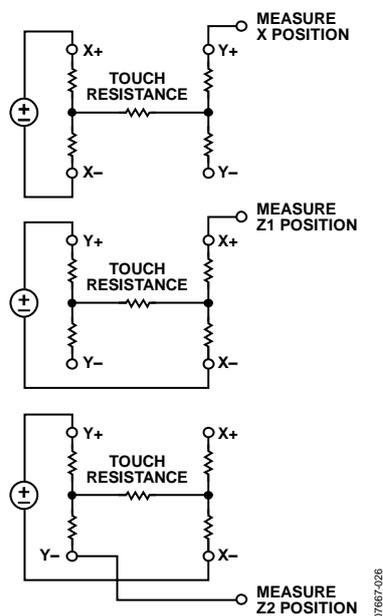


図 26. タッチ圧測定に必要な 3 回の測定

2つ目の方法

2つ目の方法では、Xプレート・タブレットとYプレート・タブレットの抵抗が既知である必要があります。X位置($X_{POSITION}$)、Y位置($Y_{POSITION}$)、Z1位置を測定する3回のタッチ・スクリーン変換が必要です。

R_{TOUCH} は次式で計算することができます。

$$R_{TOUCH} = R_{XPLATE} \times (X_{POSITION}/4096) \times [(4096/Z1) - 1] - R_{YPLATE} \times [1 - (Y_{POSITION}/4096)] \quad (3)$$

温度測定

AD7879/AD7889にはシングル変換法と呼ばれる温度測定オプションがあります。この変換方法では、ADCチャンネル001bでの1回の測定だけで済みます。変換結果は、アドレス0x0D (TEMP)のリザルト・レジスタに格納されます。AD7879/AD7889は温度測定値を直接出力しません。これはシステム外で計算が必要となるためです。この方法では、内蔵ダイオードの測定を採用しています。

温度測定のアクイジション・タイムは16 msに固定されています。

変換方法

この変換方法では、シリコン・ダイオードの温度係数が約-2.1 mV/°Cであることを使用していますが、この小さい変化にはダイオード順方向電圧が重畳されているため、大きな偏差が生じます。このため、既知温度でダイオード電圧を測定して、温度による順方向電圧変化を測定できる基準を用意することにより、キャリブレーションを行う必要があります。この方法では、約0.3°Cの分解能と±2°Cの予測精度が得られます。

温度限界値比較は、TEMPリザルト・レジスタ内にある結果(ダイオード順方向電圧の測定値)に対して行われます。正確な限界値比較を行うために、上限と下限に設定する値はキャリブレーション済みのダイオード順方向電圧を基準にする必要があります。

温度計算

温度測定値を°C値が必要な場合は、次のようにシングル測定法の計算を行います。

1. ADC のスケール・ファクタ(°C/LSB)を計算します。

$$^{\circ}\text{C}/\text{LSB} = \text{ADC LSB サイズ} / -2.1 \text{ mV} = (V_{\text{CC}}/4096) / -2.1 \text{ mV}$$

2. キャリブレーション温度 T_{CAL} での ADC 出力(D_{CAL})を保存します。
3. 測定温度 T_{AMB} での ADC 測定値 D_{AMB} を取得します。
4. 次式により T_{CAL} と T_{AMB} の差(°C)を計算します。

$$\Delta T = (D_{\text{AMB}} - D_{\text{CAL}}) \times ^{\circ}\text{C}/\text{LSB}$$

5. ΔT を T_{CAL} に加算します。

例

$V_{\text{CC}} = 2.5 \text{ V}$ をリファレンスとして使用し、

$$^{\circ}\text{C}/\text{LSB} = (2.5/4096) / -2.1 \times 10^{-3} = -0.291$$

25°C での ADC 出力は 983 (10 進)で、0.6 V のダイオード順方向電圧に相当。

T_{AMB} での ADC 出力は 880。

$$\Delta T = (880 - 983) \times -0.291 = 30^{\circ}\text{C}$$

$$T_{\text{AMB}} = 25 + 30 = 55^{\circ}\text{C}$$

中心値フィルタと平均処理フィルタ

タッチ・スクリーンの原理のセクションで説明したように、タッチ・スクリーンは通常 LCD スクリーンを覆って配置される 2 枚の抵抗層から構成されています。これらの層は LCD スクリーンに密接して配置されるため、ノイズがスクリーンからこれらの抵抗層へ混入して、タッチ・スクリーン位置測定で誤差を生じさせます。

AD7879/AD7889 は、情報をホストへ送る前にデータを処理し、スプリアス・ノイズを除去するフィルタ・ブロックを内蔵しています。このブロックの目的は、ノイズの除去だけでなく、内蔵フィルタによりホストの処理負荷を大幅に軽減させることです。

この処理機能は、変換結果に適用する 2 個のフィルタ(中心値フィルタと平均処理フィルタ)から構成されています。

中心値フィルタは分離した範囲外ノイズを抑圧し、取得する測定値の数を設定します。これらの測定値は、最初の値が最小測定値で最後の値が最大測定となるように、一時アレイ内に並べられます。コントロール・レジスタ 2 (M1、M0)内のビット 6 とビット 5 により、中心値フィルタのウィンドウが設定され、したがって測定回数が設定されます。

表 6.中心値フィルタのサイズ

M1	M0	Function
0	0	Median filter does not operate
0	1	4 measurements
1	0	8 measurements
1	1	16 measurements

平均処理フィルタのサイズにより、平均処理対象値の数が決まります。コントロール・レジスタ 2 (A1、A0)内のビット 8 とビット 7 を使って、平均処理サンプル数を 2、4、8 または 16 個に指定します。最終平均処理結果のみがレジスタ・レジスタへ書き込まれます。

表 7.平均処理フィルタのサイズ

A1	A0	Function
0	0	Average of 2 middle samples
0	1	Average of 4 middle samples
1	0	Average of 8 middle samples
1	1	Average of 16 samples

両フィルタ値が 00 のときは、1 個の測定値のみがレジスタ・マップへ転送されます。

M1 と M0 の設定により選択される値は、A1 と A0 の設定で選択される値を下回ることにはできません。両設定で同じ値を選択すると、中心値フィルタは切り離されます。

表 8.中心値平均処理フィルタ(MAVF)の設定

	Function
M = A	Median filter does not operate; output is the average of A converted results
M < A	Not possible because the median filter size is always bigger than the averaging window size
M > A	Output is the average of the middle A values from the array of M measurements

例

M1、M0= 11、A1、A0 =10。この例では、中心値フィルタのウィンドウ・サイズは 16 になります。これは、16 回の測定が行われ、テンポラリ・アレイ内で降順に並べられることを意味します。

このケースでの平均処理ウィンドウ・サイズは 8 になります。中心値フィルタから得られた 16 個の測定値の内の中間の 8 個の値の平均値が出力になります。

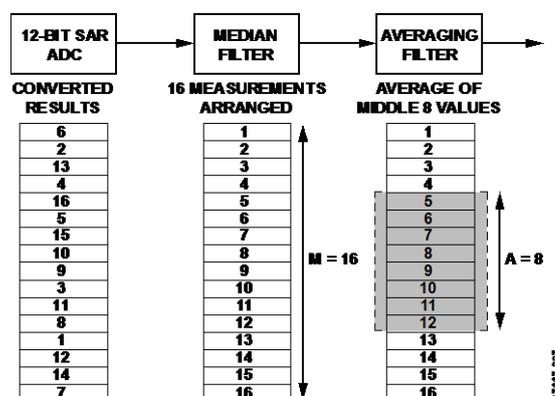


図 27.中心値フィルタと平均処理フィルタの例

AUX/BAT/GPIOピン

AD7879/AD7889のピン1A (AUX/VBAT/GPIO)は、ADC補助入力、バッテリー・モニター入力、または汎用デジタル入力/出力として設定することができます。補助測定を選択するときは、ADCチャンネル・アドレスを011に設定します。バッテリー測定を選択するときは、ADCチャンネル・アドレスを010に設定します。GPIOを選択するときは、コントロール・レジスタ2 (アドレス0x02)のビット13を1に設定します。

補助入力

AD7879/AD7889には補助アナログ入力AUXがあります。これを選択した場合、AUXピン(AUX/VBAT/GPIO)の信号が直接ADC入力に接続されます。このチャンネルのフル・スケール入力範囲は0 V～V_{CC}です。AUXのADCチャンネル・アドレスは011で、変換結果はレジスタ0x0Cに格納されます。

バッテリー入力

AD7879/AD7889は、BAT測定を選択した場合、0.5 V～5 Vのバッテリー電圧をモニターすることができます。図28に、VBATピンを使用したバッテリー電圧モニターのブロック図を示します。AD7879/AD7889のV_{CC}ピン電圧(V_{CC}/REF)はDC/DCレギュレータを使って所望の電源電圧に維持され、レギュレータ入力が監視されます。BATの電圧は内部で1/4倍されるため、5 Vのバッテリー電圧は1.25VとしてADCに入力されます。消費電力を節約するため、分圧回路はBATの電圧をサンプリングする間だけ動作します。最大許容入力5 Vであることに注意してください。

VBAT入力はADCチャンネル010で、変換結果はレジスタ0x0Cに格納されます。

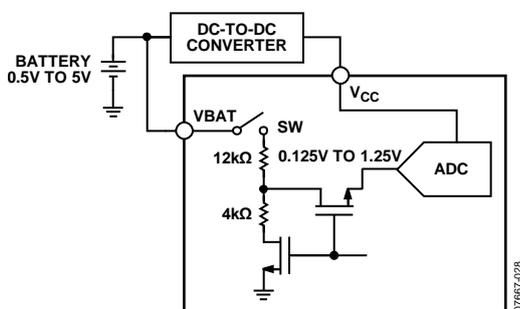


図 28. バッテリー測定回路のブロック図

AD7879/AD7889が測定できる最大バッテリー電圧は、異なるリファレンス電圧を使うと変わります。この電圧がADCから得られるフル・スケール出力を決めるため、測定できる最大電圧はV_{CC} × 4です。バッテリー電圧は、次式を使って計算することができます。

$$V_{BAT} (V) = [(レジスタ値) \times V_{CC} \times 4] / 4095$$

限界値の比較

Aux測定値とバッテリー測定値は、チップ内に格納されている上限値と下限値と比較することができます。範囲外の比較結果により、INT機能がイネーブルされている場合、INTピン(PENIRQ/INT/DAV)にアラームが出力されます。両チャンネルの上限値はレジスタ0x04に、下限値はレジスタ0x05に、それぞれ格納されています。

AUXまたはVBATから測定値が得られると、上限値および下限値と比較されます。範囲外比較機能により、コントロール・レジスタ3のステータス・ビットが設定されます。上限値と下限値に対して、限界値を超えたことを示す別々のステータス・ビットがあります。このレジスタの対応するイネーブル・ビットをクリアして、割り込み原因をマスクすることができます。

GPIO

AD7879/AD7889には、汎用ロジック入力/出力ピンGPIO (AUX/VBAT/GPIO)があります。GPIOをイネーブルするときは、コントロール・レジスタ2のビット13を1に設定します。このビットが0ときは、このピンはAUX/VBAT機能になります。GPIOをイネーブルしない場合は、他のGPIO設定ビットに影響を与えません。

GPIOデータ・ビットは、コントロール・レジスタ2のビット12に配置されています。

方向(ビット 11、コントロール・レジスタ 2、アドレス 0x02)

ビット11は、GPIOピン(AUX/VBAT/GPIO)の方向を指定します。GPIO DIR = 0のとき、このピンは出力になります。GPIOデータ・ビット(レジスタ0x02[12])内でビットをセットまたはクリアすると、GPIOピンに値が出力されます。

GPIO DIR = 1のとき、このピンは入力になります。GPIOピンの入力値が、GPIOデータ・ビット(レジスタ0x02[12])をセットまたはクリアします。GPIO DIR = 1のとき、GPIOデータ・レジスタ・ビットは読み出し専用になります。

極性(ビット 10、コントロール・レジスタ 2、アドレス 0x02)

GPIO POL = 0のとき、GPIOピンはアクティブ・ローになります。GPIO POL = 1のとき、GPIOピンはアクティブ・ハイです。このビットのGPIO動作への影響は、GPIO DIRにも依存します。

GPIO POL = 1かつGPIO DIR = 1の場合、入力ピンが1になると、対応するGPIOデータ・レジスタ・ビットが1に設定されます。入力ピンが0になると、対応するGPIOデータ・レジスタ・ビットが0に設定されます。

GPIO POL = 1かつGPIO DIR = 0の場合、GPIOデータ・レジスタ・ビット = 1は、対応するGPIO出力ピンを1に設定します。GPIOデータ・レジスタ・ビット = 0は、対応するGPIO出力ピンを0に設定します。

GPIO POL = 0かつGPIO DIR = 1の場合、入力ピンが1になると、対応するGPIOデータ・レジスタ・ビットが0に設定されます。入力ピンが0になると、対応するGPIOデータ・レジスタ・ビットが1に設定されます。

GPIO POL = 0かつGPIO DIR = 0の場合、GPIOデータ・レジスタ・ビット = 1は、対応するGPIO出力ピンを0に設定します。GPIOデータ・レジスタ・ビット = 0は、対応するGPIO出力ピンを1に設定します。

GPIO 割り込みイネーブル(ビット 12、コントロール・レジスタ 3、アドレス 0x03)

GPIO ピンは、 $\overline{\text{INT}}$ 出力を発生する割り込み原因として機能します。このビットは、コントロール・レジスタ3のビット12により制御されます。

GPIO ALERT割り込みイネーブル= 1の場合、GPIOは $\overline{\text{INT}}$ を発生することができます。このビットが0のとき、GPIOは $\overline{\text{INT}}$ を発生できません。

$\overline{\text{INT}}$ がイネーブルされ、かつGPIOが入力として設定されている場合に、GPIOデータ・レジスタ・ビットがセットされると、 $\overline{\text{INT}}$ がアサートされます。 $\overline{\text{GPIO}}$ が入力として設定されている場合(GPIO DIR = 1)にのみ、 $\overline{\text{INT}}$ が発生します。

GPIO 信号または GPIO イネーブルが変化したときにのみ、 $\overline{\text{INT}}$ がクリアされます。

レジスタ・マップ

表 9. レジスタ・テーブル

Address ¹	Name	Description	Default Value	Type
0x00	Unused	Unused	0x0000	R/ \bar{W}
0x01	Control Register 1	\overline{PENIRQ} enable, channel selection for manual selection, ADC mode, acquisition time, and conversion timer	0x0000	R/ \bar{W}
0x02	Control Register 2	ADC power management, GPIO control, pen interrupt, averaging, median filter, software reset, and FCD	0x4040	R/ \bar{W}
0x03	Control Register 3	Status of high/low limit comparisons for TEMP, AUX/VBAT and enable bits to allow them to become interrupts; channel selection for slave/master mode	0x0000	R/ \bar{W}
0x04	AUX/VBAT high limit	AUX/VBAT high limit for comparison	0x0000	R/ \bar{W}
0x05	AUX/VBAT low limit	AUX/VBAT low limit for comparison	0x0000	R/ \bar{W}
0x06	TEMP high limit	TEMP high limit for comparison	0x0000	R/ \bar{W}
0x07	TEMP low limit	TEMP low limit for comparison	0x0000	R/ \bar{W}
0x08	X+	X+ measurement for Y position	0x0000	R
0x09	Y+	Y+ measurement for X position	0x0000	R
0x0A	X+ (Z1)	X+ measurement for touch pressure calculation (Z1)	0x0000	R
0x0B	Y- (Z2)	Y- measurement for touch pressure calculation (Z2)	0x0000	R
0x0C	AUX/VBAT	AUX/VBAT measurement	0x0000	R
0x0D	TEMP	Temperature conversion Measurement	0x0000	R
0x0E	Revision and device ID	Revision and device ID	0x0379 (AD7879-1) 0x037A (AD7879)	R

¹ レジスタ・マップの外側のアドレスには書き込みを行わないでください。

レジスタの詳細説明

すべてのアドレス値とデフォルト値は 16 進で表します。

表 10. コントロール・レジスタ 1

Address	Name	Data Bit	Description	Default Value
0x01	<u>Disable</u> PENIRQ	15	Pen interrupt enable. 0 = $\overline{\text{PENIRQ}}$ pin is enabled. 1 = $\overline{\text{PENIRQ}}$ is disabled and $\overline{\text{INT}}$ enabled.	0x0000
	CHNL AD D[2:0]	14:12	ADC Channel address for manual conversion (mode 01). 111 = X+ input (Y position). 110 = Y+ input (X position). 101 = X+ (Z1) input for touch-pressure calculation. 100 = Y- (Z2) input (used for touch-pressure measurement). 011 = AUX input ¹ . 010 = VBAT input. 001 = temperature measurement. 000 = not applicable.	
	ADC MO DE[1:0]	11:10	ADC mode. 00 = no conversion. 01 = single conversion ² . 10 = conversion sequence (slave mode). 11 = conversion sequence (master mode).	
	ACQ[1:0]	9:8	ADC acquisition time. 00 = 4 clock periods (2 μs). 01 = 8 clock periods (4 μs). 10 = 16 clock periods (8 μs). 11 = 32 clock periods (16 μs). Note that the acquisition time does not apply to the temperature sensor channels; the temperature channel has a constant settling time of 16 μs .	
	TMR[7:0]	7:0	Conversion interval timer. Starts at 550 μs and continues to 9.440 ms in steps of 35 μs . Note that in slave mode, the conversion interval timer starts to count as soon as the conversion sequence is finished; in master mode, it starts to count again only if the screen remains touched. If the screen is released, the timer stops counting and, on the next screen touch, a conversion starts immediately.	

¹ GPIO がイネーブルされているときは、AUX と VBAT は無視されます。AUX と VBAT が選択されていて、かつ GPIO がディスエーブルされているときは、AUX は無視され、VBAT は測定されます。

² 変換シーケンスの終わりで、コントロール・レジスタ 1 (0x01) の変換インターバル・タイマー・ビット 7:0 が 0x00h になると、変換シーケンスの終わりで、これらの設定が 00 にクリアされることに注意してください。

表 11.コントロール・レジスタ 2

Address	Name	Data Bit	Description	Default Value
0x02	PM[1:0]	15:14	ADC power management. 00 = full shutdown, the ADC, oscillator, BIAS, and temperature sensor are all powered down. 01 = analog blocks to be powered down depend on the ADC mode. If ADC mode is master mode; the ADC, oscillator, BIAS, and temperature sensor are powered down and must wake up when the user touches the screen. If ADC mode is slave mode, the ADC and temperature sensor are powered down while not being used. They wake up automatically when required. The oscillator and BIAS are powered up because they are needed to measure time. This also applies to the single conversion mode. 10 = ADC, BIAS, the oscillator is powered up continuously, irrespective of ADC mode. 11 = as 01.	0x4040
	GPIO EN	13	GPIO enable. 0 = AUX/VBAT channel active. 1 = GPIO enabled on AUX/VBAT/GPIO.	
	GPIO DAT	12	GPIO data bit.	
	GPIO DIR	11	GPIO direction. 0 = output. 1 = input.	
	GPIO POL	10	GPIO polarity. 0 = the GPIO pin is active low. 1 = the GPIO pin is active high.	
	SER/DFR	9	SER/DFR. Selects normal (single-ended) or conversion. 0 = ratiometric (differential). 1 = normal (single-ended).	
	A[1:0]	8:7	ADC averaging. 00 = 2 middle values averaged (1 measurement when median filter does not operate). 01 = 4 middle values averaged. 10 = 8 middle values averaged. 11 = 16 values averaged.	
	M[1:0]	6:5	Median filter size. 00 = median filter does not operate. 01 = 4 measurements. 10 = 8 measurements. 11 = 16 measurements.	
	SW/RST	4	Software reset; digital part is reset when this bit is set.	
	FCD[3:0]	3:0	ADC first conversion delay ¹ . Starts at 128 μ s and goes all the way to 4.096 ms in steps of 128 μ s.	

¹ この遅延は、X と Y 座標チャンネル(Z1 と Z2 を含む)の変換の前にスクリーンの安定に必要な時間を確保するため、および最初の変換の前に ADC のパワーアップ時間を確保するためにも使われます。

表 12.コントロール・レジスタ 3

Address	Name	Data Bit	Description	Default Value
0x03	TEMP MASK	15	TEMP mask bit 0 = temperature measurement is allowed to cause interrupt 1 = temperature measurement is not allowed to cause interrupt	0x0000
	AUX/VBAT MASK	14	AUX/VBAT mask bit 0 = AUX/VBAT measurement is allowed to cause interrupt 1 = AUX/VBAT measurement is not allowed to cause interrupt	
	INT MODE	13	DAV/INT mode select 0 = enable $\overline{\text{DAV}}$ mode 1 = enable $\overline{\text{INT}}$ mode Note that this bit overrides any mask bits associated with individual channels	
	GPIO ALERT	12	GPIO interrupt enable 0 = GPIO can cause an alert on the $\overline{\text{INT}}$ output 1 = mask GPIO from causing an alert on the $\overline{\text{INT}}$ output	
	AUX/VBAT LOW	11	1 = AUX/VBAT below low limit	
	AUX/VBAT HIGH	10	1 = AUX/VBAT above high limit	
	TEMP LOW	9	1 = TEMP below low limit	
	TEMP HIGH	8	1 = TEMP above high limit	
	X+	7	1 = include measurement of Y position (X+ input)	
	Y+	6	1 = include measurement of X position (Y+ input)	
	Z1	5	1 = include Z1 touch pressure measurement (X+ input)	
	Z2	4	1 = include measurement of Z2 touch pressure measurement (Y- input)	
	AUX	3	1 = include measurement of AUX channel ¹	
	VBAT	2	1 = include measurement of battery monitor (VBAT)	
	TEMP	1	1 = include temperature measurement	
	Not used	0	Unused	

¹ GPIO がイネーブルされているときは、AUX と VBAT は無視されます。AUX と VBAT が選択されていて、かつ GPIO がディスエーブルされているときは、AUX は無視され、VBAT は測定されます。

表 13.限界値レジスタ

Address	Data Bit	Description	Default Value
0x04	15:0	User-programmable AUX/VBAT high limit register	0x0000
0x05	15:0	User-programmable AUX/VBAT low limit register	0x0000
0x06	15:0	User-programmable TEMP high limit register	0x0000
0x07	15:0	User-programmable TEMP low limit register	0x0000

表 14.測定リザルト・レジスタ

Address	Data Bit	Description	Default Value
0x08	15:0	Measured X+ input with Y excitation (Y position)	0x0000
0x09	15:0	Measured Y+ input with X excitation (X position)	0x0000
0x0A	15:0	Measured X+ input with X- and Y+ excitation (touch-pressure calculation Z1)	0x0000
0x0B	15:0	Measured Y- input with X- and Y+ excitation (touch-pressure calculation Z2)	0x0000
0x0C	15:0	AUX/VBAT voltage measurement	0x0000
0x0D	15:0	Temperature conversion measurement	0x0000

表 15.レビジョン/デバイス ID レジスタ

Address	Data Bit	Description	Default Value
0x0E	15:12	Unused	0x0379 (AD7879-1)
	11:8	Revision and device ID bits	0x037A (AD7879)
	7:0	Device ID	

コントロール・レジスタ

15											0						
DIS PENIRQ	CHNL ADD2	CHNL ADD1	CHNL ADD0	ADC MODE1	ADC MODE0	ACQ1	ACQ0	TMR7	TMR6	TMR5	TMR4	TMR3	TMR2	TMR1	TMR0		

図 29. コントロール・レジスタ 1

コントロール・レジスタ 1

コントロール・レジスタ 1 (アドレス 0x01) には、ADC チャンネル・アドレスと ADC モード・ビットがあります。このレジスタは、アキュイジション・タイムとタイマーを設定します。ペン割り込みをディセーブルするビットも配置されています。コントロール・レジスタ 1 は、常に、変換の開始前に設定される最後のレジスタである必要があります。パワーオン時のデフォルト値は 0x0000 です。変換開始後にパラメータを変えるときは、先ずデバイスをモード 00 にし、変更を行い、次にコントロール・レジスタ 1 を再書き込みして、必ず、変換開始前に書き込む最後のレジスタとなるようにします。

タイマ(コントロール・レジスタ 1、ビット[7:0])

コントロール・レジスタ 1 の TMR ビットは、ADC での繰り返し変換の実行、変換シーケンスの 1 回実行、または 550 μ s ~ 9.440ms 間に 35 μ s 間隔での変換実行をイネーブルします。スレーブ・モードでは、変換シーケンスが完了すると、直ちにタイマーがスタートします。マスター・モードでは、スクリーンへのタッチが継続している場合にのみ、変換シーケンスの終わりにタイマーが動作を開始します。タッチが任意のステージでなくなると、タイマーが停止します。次にスクリーンにタッチすると、変換シーケンスが直ちに開始されます。

表 16. コントロール・レジスタ 1 タイマーの選択

TMR	Function
00000000	Convert one time only (default)
00000001	Every 550 μ s
00000010	Every 585 μ s
00000011	Every 620 μ s
...	...
11111101	Every 9.370 ms
11111110	Every 9.405 ms
11111111	Every 9.440 ms

アキュイジション・タイム(コントロール・レジスタ、ビット[9:8])

コントロール・レジスタ 1 の ACQ ビットを使うと、ADC アキュイジション・タイムを 2 μ s (デフォルト)、4 μ s、8 μ s、または 16 μ s に設定することができます。サンプリングする信号タイプに適したアキュイジション・タイムを ADC に設定することができます。たとえば、大きな RC 定数を持つ信号は長いアキュイジション・タイムを要求することができます。

表 17. アキュイジション・タイムの選択

ACQ1	ACQ0	Function
0	0	4 clock periods (2 μ s)
0	1	8 clock periods (4 μ s)
1	0	16 clock periods (8 μ s)
1	1	32 clock periods (16 μ s)

ADC モード(コントロール・レジスタ 1、ビット[11:10])

これらのビットは、ADC の動作モードを設定します。AD7879/AD7889 には 3 つの動作モードがあります。これらのモードは、コントロール・レジスタ 1 のモード・ビットへの書き込みにより選択されます。モード・ビットが 00 の場合は、変換は行われません。

表 18. コントロール・レジスタ 1 モードの選択

ADC MODE1	ADC MODE0	Function
0	0	Do not convert (default)
0	1	Single-channel conversion; the device is in slave mode
1	0	Sequence 0; the device is in slave mode
1	1	Sequence 1; the device is in master mode

モード・ビットが 01 の場合、コントロール・レジスタ 1 のチャンネル・ビット(ビット 12~ビット 14)への書き込みにより選択されたチャンネルで、変換が 1 回行われます。コントロール・レジスタ 1 の TMR ビットが 00000000 に設定されている場合、変換の終わりに、モード・ビットが 00 になり、ADC は非変換モードに戻り、ホストから新しい変換が開始されるまでこのモードに留まります。TMR ビットを 00000000 以外の値に設定すると、変換が繰り返されます。

AD7879/AD7889 は、選択した一連のチャンネルを自動的に変換するように設定することもできます。このタイプの変換の 2 つのモードは、スレーブ・モードとマスター・モードです。

スレーブ・モード動作の場合、デジタル化対象チャンネルは、コントロール・レジスタ 3 の対応するビットを設定して選択します。変換は、コントロール・レジスタ 1 のモード・ビットに 10b を書き込むことにより開始します。ADC は選択したチャンネルをデジタル化して変換結果を対応するリザルト・レジスタへ格納します。コントロール・レジスタ 1 の TMR ビットが 00000000 に設定されている場合、変換の終わりに、モード・ビットが 00 になり、ADC は非変換モードに戻り、ホストから新しい変換が開始されるまでこのモードに留まります。TMR ビットを 00000000 以外のコードに設定すると、変換が繰り返されます。

マスター・モード動作の場合、デジタル化対象チャンネルがコントロール・レジスタ 3 に書き込まれます。次に、コントロール・レジスタ 1 のモード・ビットに 11 が書き込まれると、マスター・モードが選択されます。このモードでは、タッチによるウェイクアップ機能がアクティブであるため、変換は直ちに開始されません。AD7879/AD7889 はスクリーンがタッチされるのを待ち、タッチされると、変換のシーケンスを開始します。ADC は選択されたチャンネルを変換して、変換結果をリザルト・レジスタへ書き込みます。AD7879/AD7889 はさらにスクリーンがタッチされるか、またはスクリーンがタッチされたままのときはタイマ・イベントを待った後に、変換のシーケンスを開始します。

ADC チャンネル(コントロール・レジスタ 1、ビット [14:12])

ADCチャンネルは、コントロール・レジスタ1のビット[14:12] (CHNL ADD2~CHNL ADD0)により選択されます。チャンネル・アドレスの全リストを表19に示します。

モード 0 (シングル・チャンネル)変換の場合、コントロール・レジスタ 1へ該当する CHNL ADD2~CHNL ADD0 コードを書き込むことによって、チャンネルを選択します。

シーケンシャル・チャンネル変換の場合、スレーブおよびマスター・モード・シーケンシングの変換対象チャンネルは、コントロール・レジスタ 3 内でチャンネル番号に対応するビットを設定することにより選択します。

シングル・チャンネル変換とシーケンシャル変換の場合、コントロール・レジスタ2のSER/DFRビット(ビット9)をクリアすると、通常変換(シングルエンド)が選択されます。比例(差動)変換は、SER/DFRビットをセットすることにより選択されます。

PENIRQ イネーブル(コントロール・レジスタ 1、ビット 15)

AD7879/AD7889 には、イネーブル・ビット(コントロール・レジスタ 1 のビット 15)に応じて、PENIRQまたはINTとして機能する共用出力があります。このビットを 0 に設定すると、このピンはペン割り込みとして機能し、スクリーンにタッチすると、ロー・レベルになります。ペン割り込みイネーブル・ビットを 1 に設定すると、ペン割り込み要求がディスエーブルされて、このピンはINTとして機能します。

表 19.入力チャンネルとノーマル変換または比例変換を選択するコード

Channel	SER/DFR	CHNL ADD[2:0]	Analog Input	X Switches	Y Switches	+REF	-REF	
0	0	111	X+ (Y position)	Off	On	Y+	Y-	
1	0	110	Y+ (X position)	On	Off	X+	X-	
2	0	101	X+ (Z1 touch pressure)	X+ off, X- on	Y+ on, Y- off	Y+	X-	
3	0	100	Y- (Z2 touch pressure)	X+ off, X- on	Y+ on, Y- off	Y+	X-	
4	0	011	AUX	Off	Off	V _{CC}	GND	
5	0	010	VBAT	Off	Off	V _{CC}	GND	
6	0	001	TEMP	Off	Off	V _{CC}	GND	
	0	000	Invalid address					
7	1	111	X+ (Y position)	Off	On	V _{CC}	GND	
8	1	110	Y+ (X position)	On	Off	V _{CC}	GND	
9	1	101	X+ (Z1 touch pressure)	Off	Off	V _{CC}	GND	
12	1	100	Y- (Z2 touch pressure)	Off	Off	V _{CC}	GND	
13	1	011	AUX	Off	Off	V _{CC}	GND	
14	1	010	VBAT	Off	Off	V _{CC}	GND	
15	1	001	TEMP	Off	Off	V _{CC}	GND	
	1	000	Invalid address					

15																	0
PM1	PM0	GPIO EN	GPIO DAT	GPIO DIR	GPIO POL	SER/DFR	AVG1	AVG0	MED1	MED0	SW/RST	FCD3	FCD2	FCD1	FCD0		07867-430

図 30. コントロール・レジスタ 2

コントロール・レジスタ 2

コントロール・レジスタ2 (アドレス0x02)には、パワー・マネジメント・ビット、GPIO設定、SER/DFRビット(タッチ・スクリーン測定のシングル法または差動法を選択)、平均処理および中心値フィルタの設定、デバイスのリセット・ビット、1番目の変換遅延ビットがあります。パワーオン時のデフォルト値は0x4040です。コントロール・レジスタの詳細については、レジスタの詳細説明のセクションを参照してください。

1番目の変換遅延(コントロール・レジスタ 2、ビット[3:0])

コントロール・レジスタ2の1番目の変換遅延(FCD)ビットは、最初の変換の前にADCがパワーアップする時間を確保するための128 μ s (デフォルト)~4.096 msの遅延を設定します。この遅延は、XとY座標チャンネルの変換の前にスクリーンの安定に必要な時間を確保するため、およびシーケンス内の最後の変換の後にPENIRQをプリチャージするためにも使われます。

表 20.1 1番目の変換遅延の選択

FCD	Function
0000	128 μ s
0001	256 μ s
0010	384 μ s
0011	512 μ s
0100	640 μ s
0101	768 μ s
0110	896 μ s
0111	1.024 ms
1000	1.152 ms
1001	1.280 ms
1010	1.536 ms
1011	1.792 ms
1100	2.048 ms
1101	2.560 ms
1110	3.584 ms
1111	4.096 ms

パワー・マネジメント(コントロール・レジスタ 2、ビット [15:14])

コントロール・レジスタ2のパワー・マネジメント(PM)ビットを使うと、ADCのパワー・マネジメント機能を設定することができます。PMビットが00のときは、ADCはパワーダウンに固定されます。この機能は、コントロール・レジスタ1のモード・ビットのすべての設定に優先します。PMビットが01の場合は、ADCが変換しないとき、ADCとリファレンスがパワーダウンします。PMビットが10または11の場合、ADCモード設定に応じてアナログ・ブロックがパワーダウンします。パワー・マネジメントは、ADCモードより優先します。

表 21. パワー・マネジメントの選択

PM1	PM0	Function
0	0	Full shutdown; ADC, oscillator, BIAS, and temperature sensor are all turned off. The only way of coming out of this mode is to write to the part over the serial interface and change the PM bits. This setting overrides any other setting on the part, including the ADC mode bits.
0	1	The analog blocks to be powered down depend on the ADC mode settings. If the ADC mode is set to master mode, the ADC, BIAS, temperature sensor, and oscillator are powered down and must wake up when the user touches the screen. If the ADC mode is set to slave mode, the ADC and the TEMP sensor are powered down while not being used. They wake up automatically when required. The oscillator and BIAS are powered up because they are needed to measure time. This also applies to the single-conversion mode.
1	0	ADC, BIAS, and the oscillator are powered up continuously irrespective of ADC mode.
1	1	As 01.

15																	0
TEMP MASK	AUX/VBAT MASK	INT MODE	GPIO ALERT	AUX/VBAT LOW	AUX/VBAT HIGH	TEMP LOW	TEMP HIGH	X+	Y+	Z1	Z2	AUX	VBAT	TEMP	NOT USED		07667-031

図 31.コントロール・レジスタ 3

コントロール・レジスタ 3

コントロール・レジスタ 3 (アドレス 0x03)には、割込みレジスタ(ビット[15:8])とコントロール・レジスタ 3(ビット[7:0])が配置されています。

シーケンサ

シーケンサ・ビットは、スレーブ・モードとマスター・モード内で、変換シーケンス中に変換するチャンネルを指定します。

シーケンスに測定を含めるときは、シーケンス内で該当するビットをセットする必要があります。ビット7を設定すると、X+チャンネル(Y位置)の測定が含まれます。ビット6を設定すると、Y+チャンネル(X位置)の測定が含まれます。以下同様です。

図32 に、コントロール・レジスタ3のビットと種々の測定の対応を示します。ビット0は使用していません。

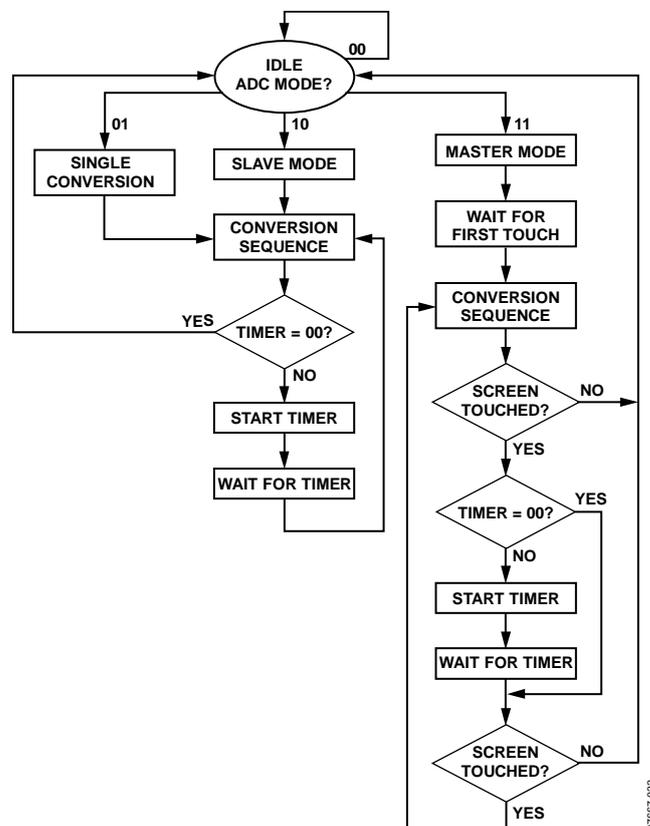


図 32.変換モード

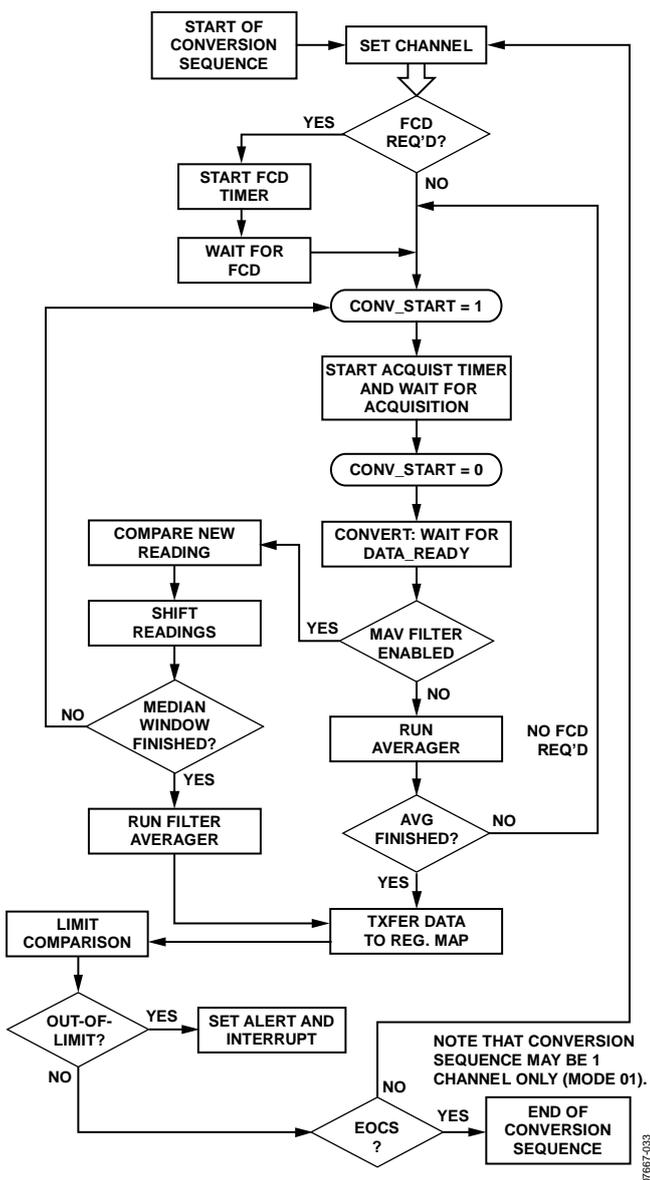


図 33.変換シーケンス

割り込み

AD7879/AD7889 には、2つの機能を持つ割り込み出力 \overline{INT} とペン・ダウン割り込みPENIRQがあります。INT出力は、データ使用可能割り込み、範囲外割り込み、または GPIO 割り込みとして設定することができます。

INT—データ使用可能

割り込み出力の動作はコントロール・レジスタ 3 のビット 13 から制御されます。デフォルト・モードでは、INTはデータ使用可能割り込みとして動作します(ビット 13 = 0)。AD7879/AD7889 が変換または変換シーケンスを完了すると、リザルト・レジスタで新しい ADC データが使用可能になったことをホストに通知する割り込みが発生します。

ADCがアイドルのとき、または変換中のときには、 \overline{INT} はハイ・レベルになります。ADCが変換を終了し、新しいデータがリザルト・レジスタに書き込まれると、 \overline{INT} がロー・レベルになります。リザルト・レジスタを読み出すと、 \overline{INT} はハイ・レベルに戻ります。タイマが経過してAD7879/AD7889が新しい変換を開始した場合にもINTはハイ・レベルになります。ホスト

は \overline{INT} のロー・レベル中に、リザルト・レジスタを読み出す必要があります。SPIインターフェースを使用する場合、 \overline{DAV} モードの正しい動作のためには、一連のレジスタ読み出しの後にレジスタ0x81に0x0000を書き込むことが必要です。この動作により、内部データ読み出し信号がクリアされます。

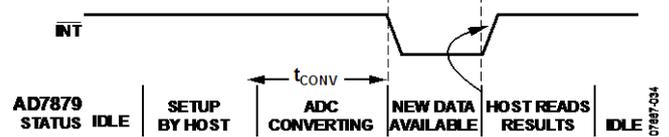


図 34. \overline{INT} 出力の動作

自動変換を行うように内蔵タイマが設定されると、次の変換シーケンスが始まる前にリザルト・レジスタをホストから読み出すための時間が制限されてしまいます。タイマが経過すると、 \overline{INT} 信号はハイ・レベルに戻るため、 \overline{INT} がハイ・レベルの間、ホストはリザルト・レジスタをアクセスできません。

INT—範囲外

\overline{INT} ピンは、レジスタ0x03のビット13が1に設定されたとき、アラームまたは割り込み出力として動作します。割り込み原因の1つが発生すると、この出力はロー・レベルになります。AUX、VBAT、TEMPの各チャンネルでの上下限值比較結果が割り込み原因になります。範囲外比較により、割り込みレジスタのステータス・ビットが設定されます。各チャンネルの上限値と下限値に対して、限界値を超えたことを示す別々のステータス・ビットがあります。このレジスタの対応するイネーブル・ビットをクリアして、割り込み原因をマスクすることができます。チャンネルあたり1個のイネーブル・ビットがあります。

PENIRQ—ペン割り込み

スクリーンがタッチされ、かつPENIRQイネーブル・ビットが0に設定されていると(コントロール・レジスタ1、ビット15)、ペン割り込み要求出力(PENIRQ)がロー・レベルになります。PENIRQイネーブルが1に設定されると、ペン割り込み要求出力はデイスエーブルされます。

ペン割り込みの等価出力回路を図35に示します。これはデジタル・ロジック出力で、50 k Ω のプルアップ抵抗を持っているため、外付けのプルアップ抵抗は不要です。変換中を除き、マスター・モード(ADCモード= 11)では、PENIRQ出力がハイ・レベルになり、PENIRQ回路は常にイネーブルされています。

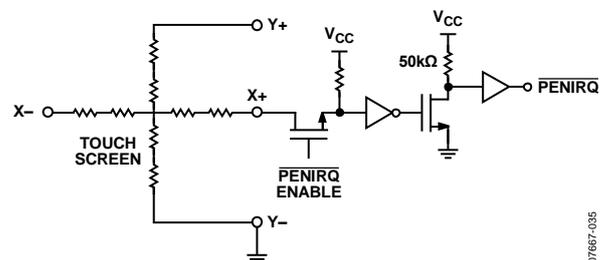


図 35.PENIRQ 出力の等価回路

スクリーンにタッチすると、 $\overline{\text{PENIRQ}}$ がロー・レベルになります。これにより、ホストへの割り込み要求が発生します。スクリーンへのタッチがなくなり、ADCがアイドルになると、 $\overline{\text{PENIRQ}}$ は直ちにハイ・レベルになります。ADCの変換中にADCがアイドルになると、 $\overline{\text{PENIRQ}}$ はハイ・レベルになります。これらの2つの状態での $\overline{\text{PENIRQ}}$ 動作を図38に示します。

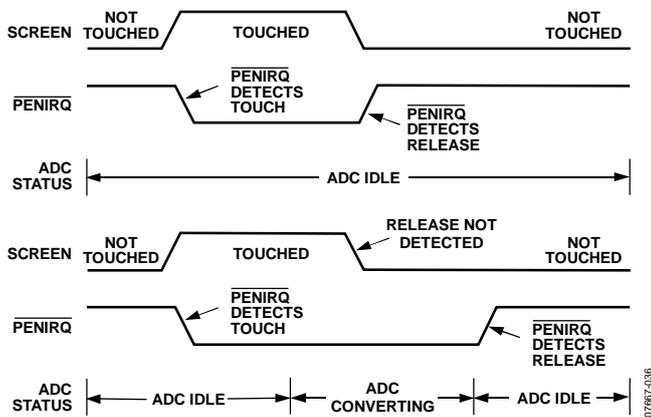


図 36.ADC のアイドル時と ADC 変換中の $\overline{\text{PENIRQ}}$ の動作

AD7879/AD7889 のホスト CPU への同期化

ホストCPUへAD7879/AD7889を同期化する2つの推奨方法は、スリープ・モード(モード・ビットが01bまたは10b)とマスター・モード(モード・ビットが11b)です。

マスター・モード(ADCモード・ビット= 11b)では、 $\overline{\text{PENIRQ}}$ モードをホストへの割り込みとして使うことができます。 $\overline{\text{PENIRQ}}$ がロー・レベルになってスクリーンにタッチしたことが表示されると、ホストがこれを認識します。ホストは任意のモードで変換するようにAD7879/AD7889を設定することができ、変換が完了した後に、変換結果を読み出します。

マスター・モードでは、ホストへの割り込みとして、 $\overline{\text{INT}}$ または $\overline{\text{DAV}}$ も使うことができます。ホストはまず、コントロール・レジスタ3で変換シーケンスを指定し、AD7879/AD7889をモード11bで初期化し、コントロール・レジスタ1のビット15とコントロール・レジスタ3のビット13を使って $\overline{\text{INT}}$ または $\overline{\text{DAV}}$ をイネーブルする必要があります。次に、ホストは省電力のためにスリープ・モードになることができます。このモードでは、AD7879/AD7889のタッチによるウェイクアップ機能がアクティブであるため、スクリーンにタッチすると、設定済みの変換シーケンスが自動的に開始されます。 $\overline{\text{INT}}$ 信号または $\overline{\text{DAV}}$ 信号が発生すると、ホストはAD7879/AD7889のリザルト・レジスタにある新しいデータを読み出して、スリープ・モードに戻ります。この方法では、ホストの負荷を大幅に軽減することができます。

図37に、 $\overline{\text{PENIRQ}}$ 回路をイネーブルする方法を示します。タッチによるウェイクアップの回路と $\overline{\text{PENIRQ}}$ 回路は、マスター・モード(ADCモード= 11)でのみイネーブルされます。スリープ・モードでは、 $\overline{\text{PENIRQ}}$ / $\overline{\text{DAV}}$ / $\overline{\text{INT}}$ ピンは $\overline{\text{DAV}}$ 信号または $\overline{\text{INT}}$ 信号のみを出力することができます。

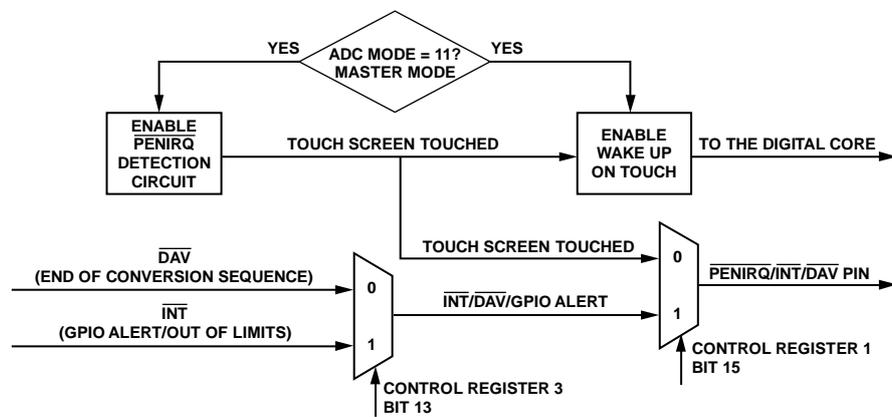


図 37.マスタ・モード動作

シリアル・インターフェース

AD7879/AD7889にはシリアル・ペリフェラル・インターフェース(SPI)があります。AD7879-1はI²C®互換インターフェースを内蔵しています。両デバイスは、シリアル・インターフェース以外は同じです。レジスタ・マップの外側のアドレスには書き込みを行わないでください。

SPI インターフェース

AD7879/AD7889は4線式のSPIを内蔵しています。SPIには、データをデバイスへ入力するデータ入力ピン(DIN)、デバイスからデータを読み出すデータ出力ピン(DOUT)、デバイスへの入出力データをクロック駆動するデータ・クロック・ピン(SCL)があります。チップ・セレクト・ピン(CS)は、シリアル・インターフェースをイネーブ爾またはディスエーブ爾します。CSはSPIの動作に必要なピンです。データはAD7879/AD7889からSCLの負のエッジで出力され、データはSCLの正のエッジでデバイスに入力されます。

SPI のコマンド・ワード

SPIバス上のすべてのデータ・トランザクションは、マスターがCSをハイ・レベルからロー・レベルに変化させ、コマンド・ワードを送信することにより、マスターにより開始されます。この動作により、AD7879/AD7889はトランザクションが読み出し/書き込みのいずれであるか、さらにデータ転送を開始するレジスタのアドレスを知らされます。表22のビット・マップに、SPIコマンド・ワードを示します。

表 22.

MSB						LSB
15	14	13	12	11	10	9:0
1	1	1	0	0	R/W	Register address

バス・トランザクションを開始するときは、コマンド・ワードのビット[15:11]を11100に設定する必要があります。

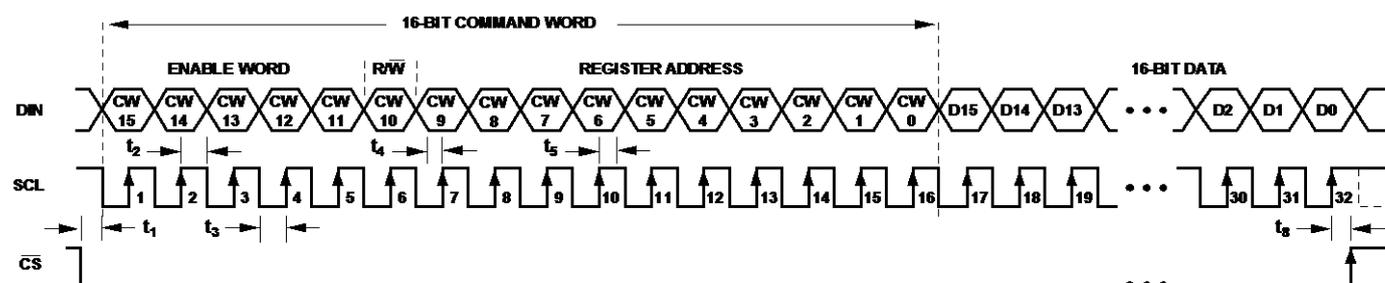
ビット10はリード/ライト・ビットで、1は読み出しを、0は書き込みを、それぞれ指定します。

ビット[9:0]は、ターゲットのレジスタ・アドレスです。複数のレジスタの読み出しまたは書き込みを行うときは、このアドレスは書き込みまたは読み出し対象の先頭レジスタのアドレスを指定します。

データの書き込み

データは、16ビット・ワードでAD7879/AD7889に書き込まれます。デバイスに書き込まれる先頭ワードはコマンド・ワードで、リード/ライト・ビットが0に設定されています。その後マスターは16ビットの入力データ・ワードをDINラインへ出力します。AD7879/AD7889は、データをコマンド・ワードでアドレス指定されたレジスタに入力します。入力するデータ・ワードが複数あるときは、AD7879/AD7889はアドレス・ポイントを自動的にインクリメントし、後続データ・ワードを次のレジスタへ入力します。

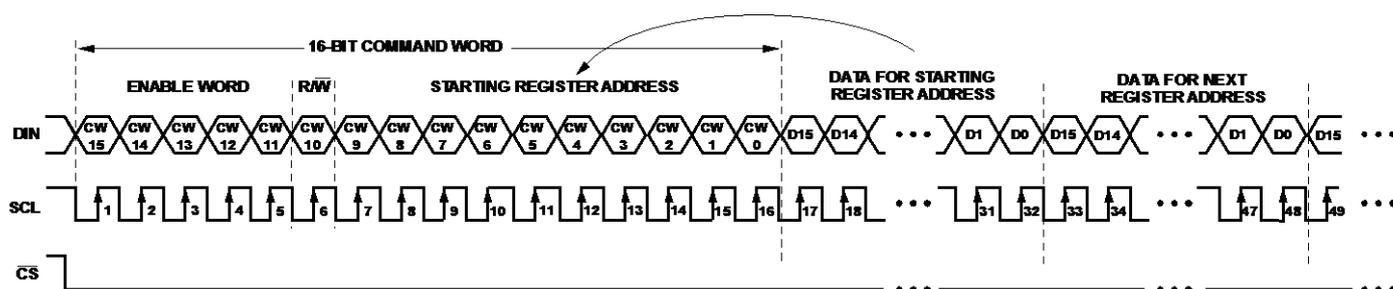
AD7879/AD7889はSDAライン上のデータの入力を続け、マスターがCSをハイ・レベルにして書き込みトランザクションを終了させるか、またはアドレス・ポイントが最大値に到達すると、入力を終了します。AD7879/AD7889アドレス・ポイントは、ラップ・アラウンドしません。最大値に到達すると、マスターがDINライン上に出力したデータはAD7879/AD7889により無視されます。



NOTES

1. DATA BITS ARE LATCHED ON SCL RISING EDGES. SCL CAN IDLE HIGH OR LOW BETWEEN WRITE OPERATIONS.
2. ALL 32 BITS MUST BE WRITTEN: 16 BITS FOR CONTROL WORD AND 16 BITS FOR DATA.
3. 16-BIT COMMAND WORD SETTINGS FOR SERIAL WRITE OPERATION:
 CW[15:11] = 11100 (ENABLE WORD)
 CW[10] = 0 (R/W)
 CW[9:0] = [AD9, AD8, AD7, AD6, AD5, AD4, AD3, AD2, AD1, AD0] (10-BIT MSB JUSTIFIED REGISTER ADDRESS)

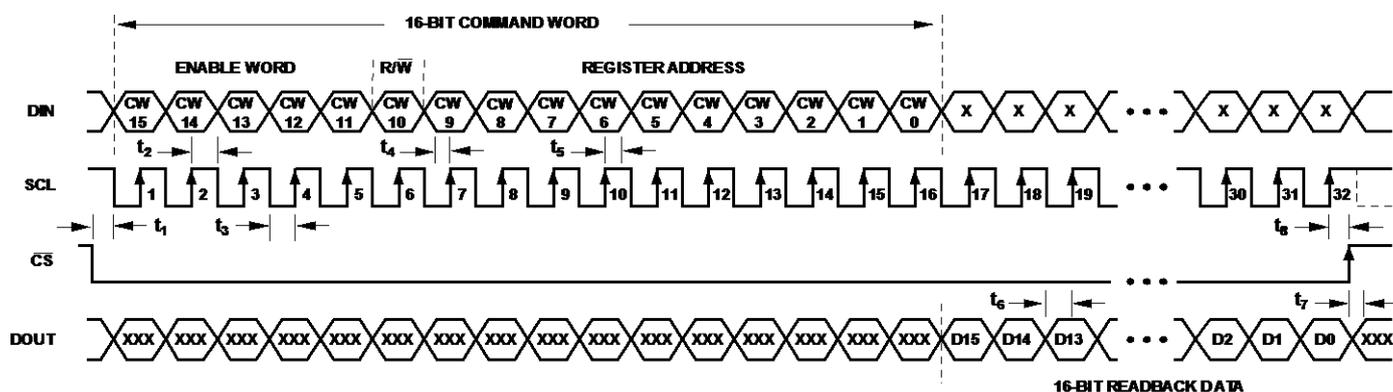
図 38. SPI タイミング—シングル・レジスタ書き込み



NOTES

- MULTIPLE SEQUENTIAL REGISTERS CAN BE LOADED CONTINUOUSLY.
- THE FIRST (LOWEST ADDRESS) REGISTER ADDRESS IS WRITTEN, FOLLOWED BY MULTIPLE 16-BIT DATA WORDS.
- THE ADDRESS AUTOMATICALLY INCREMENTS WITH EACH 16-BIT DATA WORD (ALL 16 BITS MUST BE WRITTEN).
- CS IS HELD LOW UNTIL THE LAST DESIRED REGISTER HAS BEEN LOADED.
- 16-BIT COMMAND WORD SETTINGS FOR SEQUENTIAL WRITE OPERATION:
 CW[15:11] = 11100 (ENABLE WORD)
 CW[10] = 0 (R/W)
 CW[9:0] = [AD9, AD8, AD7, AD6, AD5, AD4, AD3, AD2, AD1, AD0] (STARTING MSB JUSTIFIED REGISTER ADDRESS)

図 39. SPI タイミング—シーケンシャル・レジスタ書き込み



NOTES

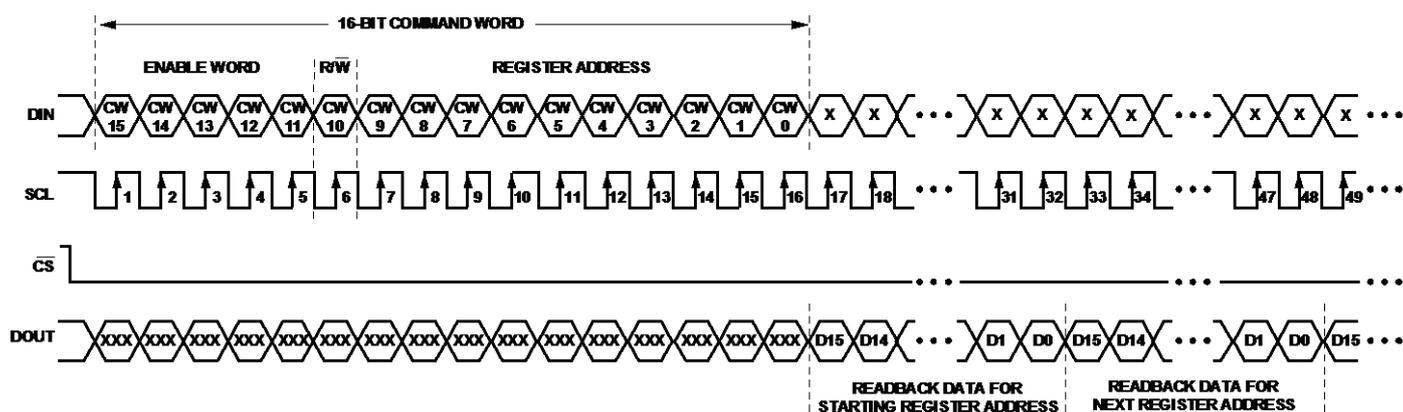
- DATA BITS ARE LATCHED ON SCL RISING EDGES. SCL CAN IDLE HIGH OR LOW BETWEEN WRITE OPERATIONS.
- THE 16-BIT CONTROL WORD MUST BE WRITTEN ON SDI: 5 BITS FOR ENABLE WORD, 1 BIT FOR R/W, AND 10 BITS FOR REGISTER ADDRESS.
- THE REGISTER DATA IS READ BACK ON THE DOUT PIN.
- X DENOTES DON'T CARE.
- XXX DENOTES HIGH IMPEDANCE THREE-STATE OUTPUT.
- CS IS HELD LOW UNTIL ALL REGISTER BITS HAVE BEEN READ BACK.
- 16-BIT COMMAND WORD SETTINGS FOR SINGLE READBACK OPERATION:
 CW[15:11] = 11100 (ENABLE WORD)
 CW[10] = 1 (R/W)
 CW[9:0] = [AD9, AD8, AD7, AD6, AD5, AD4, AD3, AD2, AD1, AD0] (10-BIT MSB JUSTIFIED REGISTER ADDRESS)

図 40. SPI タイミング—シングル・レジスタ読み出し

データの読み出し

マスターが読み出しトランザクションを開始するときは、リード/ライト・ビットに 1 を設定して、コマンド・ワードを AD7879/AD7889 に書き込みます。マスターはその後に読み出し対象データ・ワードあたり 16 個のクロック・パルスを出力し、AD7879/AD7889 はデータをアドレス指定されたレジスタから SDA ラインへ出力します。先頭のデータ・ワードは、コマンド・ワードの後ろの、SCL の最初の立ち下がりエッジで出力されます(図 40 参照)。

AD7879/AD7889 は、マスターがクロック信号を SCL へ出力するかぎり、DOUT ラインへのデータ出力を続けます。読み出しトランザクションは、マスターが CS をハイ・レベルにしたときに終了します。AD7879/AD7889 のアドレス・ポインタが最大値に到達した場合には、AD7879/AD7889 はアドレス指定されたレジスタからデータ出力を繰り返します。アドレス・ポインタは、ラップ・アラウンドしません。



NOTES

1. MULTIPLE REGISTERS CAN BE READ BACK CONTINUOUSLY.
2. THE 16-BIT CONTROL WORD MUST BE WRITTEN ON SDA: 5 BITS FOR ENABLE WORD, 1 BIT FOR R/W, AND 10 BITS FOR REGISTER ADDRESS.
3. THE ADDRESS AUTOMATICALLY INCREMENTS WITH EACH 16-BIT DATA-WORD BEING READ BACK ON THE SDA PIN.
4. CS IS HELD LOW UNTIL ALL REGISTER BITS HAVE BEEN READ BACK.
5. X DENOTES DON'T CARE.
6. XXX DENOTES HIGH IMPEDANCE THREE-STATE OUTPUT.
7. 16-BIT COMMAND WORD SETTINGS FOR SEQUENTIAL READBACK OPERATION:
 CW[15:11] = 11100 (ENABLE WORD)
 CW[10] = 1 (R/W)
 CW[9:6] = [AD9, AD8, AD7, AD6, AD5, AD4, AD3, AD2, AD1, AD0] (STARTING MSB JUSTIFIED REGISTER ADDRESS)

141-07879

図 41.SPI タイミング—シーケンシャル・レジスタ読み出し

I²C 互換インターフェース

AD7879-1 は、業界標準の 2 線式 I²C シリアル・インターフェース・プロトコルをサポートしています。SCL 入力と SDA 入力は、I²C のタイミングに関係しています。SDA は、レジスタ書き込み動作とレジスタ読み出し動作を可能にする I/O ピンです。AD7879-1 は常に、I²C シリアルインターフェース・バス上ではスレーブ・デバイスであり、7 ビットのデバイス・アドレス(アドレス 0101 1XX)を持ちます。下位 2 ビットは、ADD0 ピンと ADD1 ピンをハイ・レベルまたはロー・レベルに接続して指定します。AD7879-1 は、マスター・デバイスがバスを介してデバイス・アドレスを送信したときに応答します。AD7879-1 はバスへのデータ転送を開始することはできません。

表 23.AD7879-1 の I²C デバイス・アドレス

ADD1	ADD0	I ² C Address
0	0	0101 100
0	1	0101 101
1	0	0101 110
1	1	0101 111

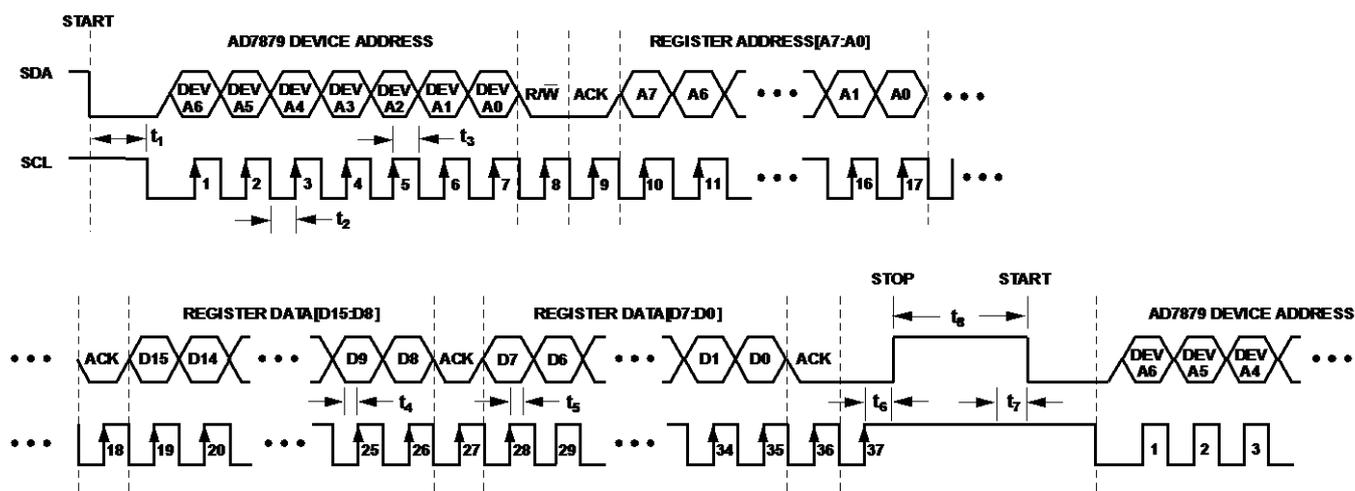
データ転送

データは、I²C シリアル・インターフェースを介して 8 ビット・バイトで転送されます。スタート条件は、シリアル・クロック・ライン SCL がハイ・レベルの間にシリアル・データ・ライン SDA 上に発生するハイ・レベルからロー・レベルへの変化として定義されますが、マスターはこのスタート条件を設定して、データ転送を開始します。このスタート条件は、アドレス/データ・ストリームが後ろに続くことを表示しています。

シリアル・バスに接続された全てのスレーブ・ペリフェラルはスタート条件に対して応答し、それに続く 8 ビットをシフト入力します。この 8 ビットは、7 ビット・アドレス(MSB ファースト)と R/W ビットで構成されています。この R/W ビットはデータ転送の方向を指定します。送信されたアドレスに対応するアドレスを持つペリフェラルは、9 番目のクロック・パルス区間中に、データ・ラインをロー・レベルにプルダウンして応答します。これはアックノリッジ・ビット(アック・ビット)と呼ばれています。選択されたデバイスが読み書きの対象となるデータを待つ間、バス上の他の全デバイスはアイドル状態を維持します。R/W ビットが 0 の場合は、マスターがスレーブ・デバイスに対して書き込みを行います。R/W ビットが 1 の場合は、マスターがスレーブ・デバイスから読み出しを行います。

8 ビットのデータとそれに続くスレーブ・デバイスからのアックノリッジ・ビットが、9 個のクロック・パルスでシリアル・バスに出力されます。クロックがハイ・レベルの間のロー・レベルからハイ・レベルへの変化はストップ信号と解釈されるため、データ・ラインの変化はクロック信号のロー・レベル区間で発生し、ハイ・レベル区間中は安定している必要があります。1 回のリード動作またはライト動作でシリアル・バスに出力できるデータ・バイト数は、マスター・デバイスとスレーブ・デバイスが処理できるバイト数でのみ制限されます。

全データ・バイトの読み出しまたは書き込みが終了すると、ストップ条件が設定されます。ストップ条件は SCL がハイ・レベルのときの、SDA のロー・レベルからハイ・レベルへの変化として定義されています。AD7879/AD7889 はストップ条件を検出すると、アイドル状態に戻ります。



NOTES

1. A START CONDITION AT THE BEGINNING IS DEFINED AS A HIGH-TO-LOW TRANSITION ON SDA WHILE SCL REMAINS HIGH.
2. A STOP CONDITION AT THE END IS DEFINED AS A LOW-TO-HIGH TRANSITION ON SDA WHILE SCL REMAINS HIGH.
3. 7-BIT DEVICE ADDRESS [DEV A6:DEV A0] = [0 1 0 1 1 X X], WHERE THE Xs ARE DON'T CARE BITS.
4. REGISTER DATA [D15:D8] AND REGISTER DATA [D7:D0] ARE ALWAYS SEPARATED BY A LOW ACK BIT.

07879/02

図 42. I²C タイミングの例—シングル・レジスタ書き込み動作I²C バス経由のデータ書き込み

I²C バス経由の AD7879-1 に対する書き込みプロセスを図 42 と図 44 に示します。デバイス・アドレスがバスを介して送信され、その後ろに 0 に設定された R/W ビットと、書き込み対象の内部データ・レジスタの 10 ビット・アドレスを指定する 2 バイトのデータが続きます。アドレスは、レジスタ・アドレス・バイトの下位 8 ビットに格納されています。表 24 のビット・マップに、レジスタ・アドレスのバイトを示します。

表 24.

MSB							LSB
7	6	5	4	3	2	1	0
Register Address							
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

3 番目のデータ・バイトは、内部データ・レジスタに書き込まれるデータの上位 8 ビットです。4 番目のデータ・バイトは、内部データ・レジスタに書き込まれるデータの下位 8 ビットです。

AD7879-1 のアドレス・ポインタ・レジスタは、各書き込みの後に自動的にインクリメントされます。このため、マスターは同じ書き込みトランザクションで AD7879-1 上のすべてのレジスタをシーケンシャルに書き込むことができます。ただし、アドレス・ポインタ・レジスタは最後のアドレスの後にラップ・アROUNDしません。

アドレス・ポインタが最大値に到達した後に AD7879-1 へ書き込まれたすべてのデータは無視されます。

AD7879-1 のすべてのレジスタは 16 ビットです。連続する 2 つの 8 ビット・データ・バイトは結合されて、16 ビット・レジスタに書き込まれます。誤動作を防止するため、デバイスへのすべての書き込みは、偶数個のデータ・バイトで行う必要があります。

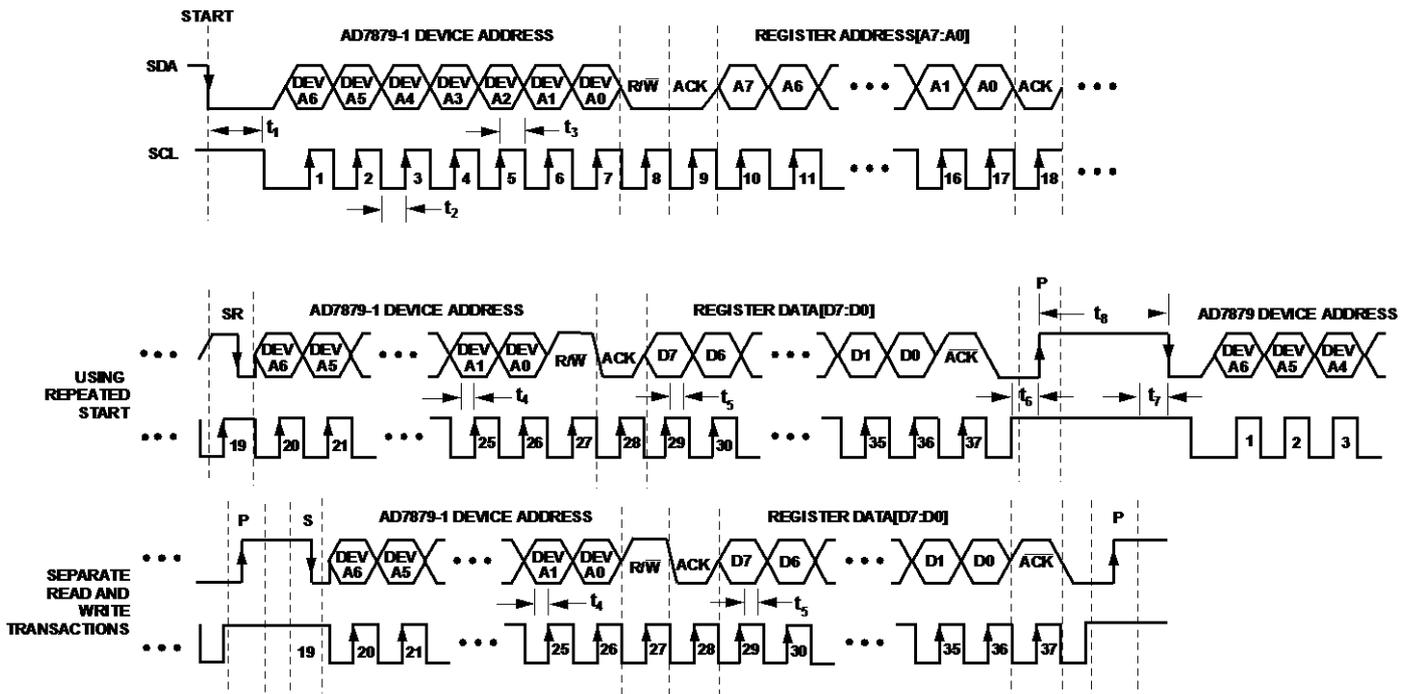
トランザクションを終了するときは、マスターがストップ条件を SDA へ出力するか、マスターがバス制御を維持する場合には繰り返しスタート条件を出力します。

I²C バス経由のデータ読み出し

AD7879-1 から読み出しを行うときは、まず、アドレス・ポインタ・レジスタに対象となる内部レジスタのアドレスを設定します。マスターが書き込みトランザクションを実行し、次に AD7879-1 への書き込みを行ってアドレス・ポインタを設定します。続いて、マスターは繰り返しスタート条件を出力してバス制御を維持するか、またはこれが不可能な場合は、マスターはストップ条件により書き込みトランザクションを終了させます。読み出しトランザクションは、R/W ビットを 1 に設定して開始させます。

AD7879-1 は、最初のリードバック・バイトでアドレス指定されたレジスタからのデータの上位 8 ビットを出力し、続いて次のバイトの下位 8 ビットを出力します。この動作を図 43 と図 44 に示します。

各読み出しの後にアドレス・ポインタが自動的にインクリメントされるため、AD7879-1 はリードバック・データの出力を続け、マスターがナックとストップ条件をバスへ出力すると停止します。アドレス・ポインタが最大値に到達しても、マスターがデバイスからの読み出しを続けると、AD7879-1 は直前にアドレス指定されたレジスタからのデータを繰り返し送信します。



NOTES

1. A START CONDITION AT THE BEGINNING IS DEFINED AS A HIGH-TO-LOW TRANSITION ON SDA WHILE SCL REMAINS HIGH.
2. A STOP CONDITION AT THE END IS DEFINED AS A LOW-TO-HIGH TRANSITION ON SDA WHILE SCL REMAINS HIGH.
3. THE MASTER GENERATES THE ACK AT THE END OF THE READBACK TO SIGNAL THAT IT DOES NOT WANT ADDITIONAL DATA.
4. 7-BIT DEVICE ADDRESS [DEV A6:DEV A0] = [0 1 0 1 1 X X], WHERE THE TWO LSB Xs ARE DON'T CARE BITS.
5. REGISTER DATA [D15:D0] AND REGISTER DATA [D7:D0] ARE ALWAYS SEPARATED BY A LOW ACK BIT.
6. THE R/W BIT IS SET TO A1 TO INDICATE A READBACK OPERATION.

図 43. I²C タイミングの例—シングル・レジスタ読み出し動作

WRITE



READ (USING REPEATED START)



READ (WRITE TRANSACTION SETS UP REGISTER ADDRESS)



- | | | | |
|---|--------------------|-------------------------|--------------------------|
| □ | OUTPUT FROM MASTER | S = START BIT | W = WRITE BIT |
| ■ | OUTPUT FROM AD7879 | P = STOP BIT | ACK = ACKNOWLEDGE BIT |
| | | SR = REPEATED START BIT | ACK = NO ACKNOWLEDGE BIT |
| | | R = READ BIT | |

図 44. I²C タイミングの例—シーケンシャル書き込みおよび読み出し動作

07897-043

07897-044

グラウンド接続とレイアウト

AD7879/AD7889 のグラウンドとレイアウトの詳細については、アプリケーション・ノート AN-577 「*Layout and Grounding Recommendations for Touch Screen Digitizers*」を参照してください。

チップ・スケール・パッケージ

チップ・スケール・パッケージ(CP-16-10)のランドは長方形です。これらに対するプリント回路ボード(PCB)のパッドは、パッケージのランド長より 0.1 mm 長く、かつパッケージのランド幅より 0.05 mm 広い必要があります。パッド上でランドを中心に合わせてハンダ接続サイズを大きくしてください。

チップ・スケール・パッケージの底面には、中央にサーマル・パッドがあります。プリント回路ボード上のサーマル・パッドは、少なくともこの露出パッドより大きい必要があります。短

絡を防止するため、サーマル・パッドと PCB 上のランド・パターンの内側エッジとの間に少なくとも 0.25 mm の間隙を設けてください。サーマル・ビアをプリント回路ボードのサーマル・パッドに使用すると、パッケージの熱性能を向上させることができます。ビアを使用する場合は、1.2 mm ピッチ・グリッドのパッドを使用する必要があります。ビアの直径は 0.3 mm~0.33 mm であり、ビア・バレルは 1 オンスの銅でメッキして、ビアを構成する必要があります。

PCB のサーマル・パッドは GND へ接続してください。

WLCSP アセンブリの注意事項

WLCSP PCB アセンブリと信頼性の詳細については、アプリケーション・ノート AN-617 「*MicroCSP™ Wafer Level Chip Scale Package*」を参照してください。

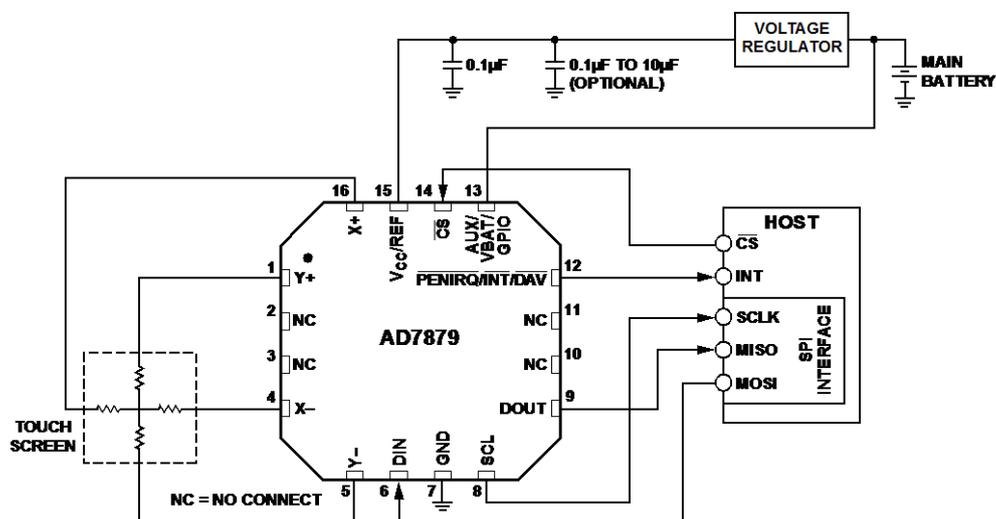


図 45. 代表的なアプリケーション回路

外形寸法

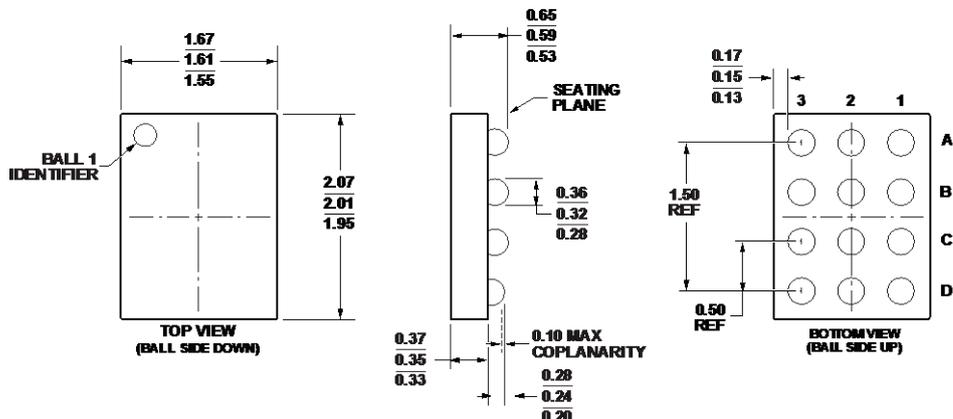


図 46.12 ボール・ウェハー・レベル・チップ・スケール・パッケージ[WLCSP] (CB-12-1)
寸法: mm

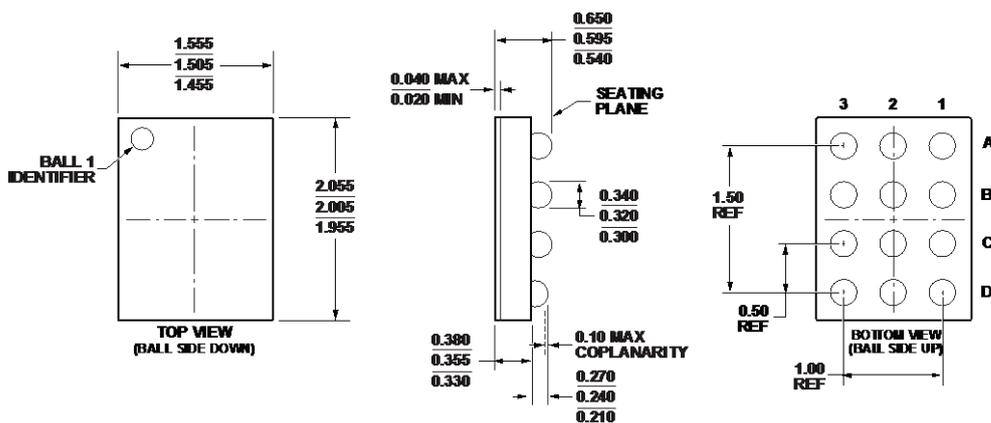


図 47.12 ボール裏面コーティング・ウェハー・レベル・チップ・スケール・パッケージ[WLCSP] (CB-12-5)
寸法: mm

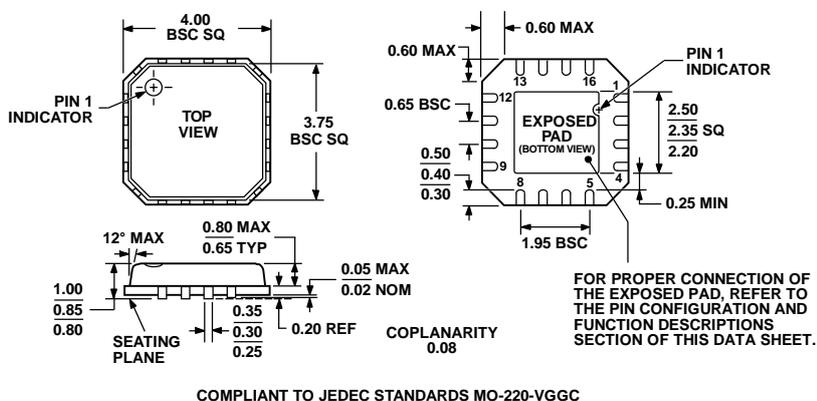


図 48.16 ピン・リードフレーム・チップ・スケール・パッケージ[LFCSP_VQ] 4 mm x 4 mm、極薄クワッド (CP-16-10)
寸法: mm

オーダー・ガイド

Model	Temperature Range	Serial Interface Description	Package Description	Package Option	Branding
AD7879ACBZ-RL ¹	-40°C to +85°C	SPI Interface	12-Ball WLCSP	CB-12-1	T2Y
AD7879ACBZ-500R7 ¹	-40°C to +85°C	SPI Interface	12-Ball WLCSP	CB-12-1	T2Y
AD7879ACPZ-RL ¹	-40°C to +85°C	SPI Interface	16-Lead LFCSP_VQ	CP-16-10	
AD7879ACPZ-500R7 ¹	-40°C to +85°C	SPI Interface	16-Lead LFCSP_VQ	CP-16-10	
AD7879-1ACBZ-RL ¹	-40°C to +85°C	I ² C Interface	12-Ball WLCSP	CB-12-1	T0Q
AD7879-1ACBZ-500R7 ¹	-40°C to +85°C	I ² C Interface	12-Ball WLCSP	CB-12-1	T0Q
AD7879-1ACPZ-RL ¹	-40°C to +85°C	I ² C Interface	16-Lead LFCSP_VQ	CP-16-10	
AD7879-1ACPZ-500R7 ¹	-40°C to +85°C	I ² C Interface	16-Lead LFCSP_VQ	CP-16-10	
AD7889ACBZ-RL ¹	-40°C to +85°C	SPI Interface	12-Ball, Backside-Coated WLCSP	CB-12-5	T3R
AD7889ACBZ-500R7 ¹	-40°C to +85°C	SPI Interface	12-Ball, Backside-Coated WLCSP	CB-12-5	T3R
AD7889-1ACBZ-RL ¹	-40°C to +85°C	I ² C Interface	12-Ball, Backside-Coated WLCSP	CB-12-5	T3Q
AD7889-1ACBZ-500R7 ¹	-40°C to +85°C	I ² C Interface	12-Ball, Backside-Coated WLCSP	CB-12-5	T3Q
EVAL-AD7879EBZ ¹		SPI Interface	Evaluation Board		
EVAL-AD7879-1EBZ ¹		I ² C Interface	Evaluation Board		

¹ Z = RoHS 準拠製品