

**AD5546/AD5556**

**特長**

- 16ビット分解能 (AD5546)
- 14ビット分解能 (AD5556)
- 2または4象限乗算型DAC
- DNL: ±1LSB
- INL: ±1LSBまたは±2LSB
- 動作電源電圧: 2.7~5.5V
- ローノイズ: 12nV/√Hz
- 低消費電力: I<sub>DD</sub>=10 μA
- セトリング時間: 0.5 μs
- 内蔵R<sub>FB</sub>により電流/電圧変換が可能
- 内蔵の4象限動作抵抗により、0~-10V、0~+10Vまたは±10Vの出力が可能
- フルスケール電流: V<sub>REF</sub>=10Vで2mA±20%
- 動作温度範囲: -40~+125°C
- 小型TSSOP-28パッケージ

機能ブロック図

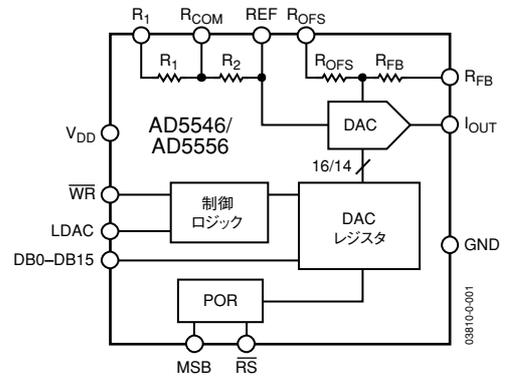


図1. AD5546/AD5556の簡略化ブロック図

**アプリケーション**

- 自動テスト装置
- 計測機器
- デジタル制御によるキャリブレーション
- デジタル波形生成

**概要説明**

AD5546/AD5556は高精度16/14ビット乗算型、低消費電力、電流出力、パラレル入力のD/Aコンバータ (DAC) です。2.7~5.5Vの単電源で動作し、±10Vの乗算リファレンス電圧で4象限の出力が可能です。内蔵の4象限動作抵抗が抵抗マッチングと温度追従を可能にするため、多象限アプリケーションに必要な部品数を最小限に抑えます。帰還抵抗(R<sub>FB</sub>)により、外付けバッファを使うI/V変換がシンプルになります。AD5546/AD5556は小型のTSSOP-28パッケージを採用し、動作温度範囲は-40~+125°Cです。

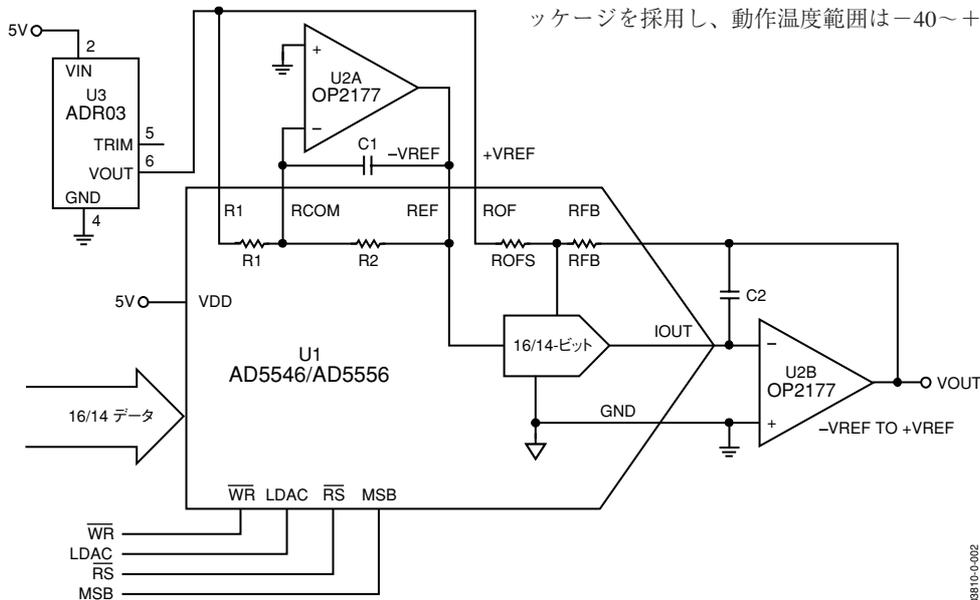


図2. 外付け部品数が最小の16/14ビット、4象限乗算型DAC

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。本紙記載の商標および登録商標は、各社の所有に属します。  
\*日本語データシートは、REVISIONが古い場合があります。最新の内容については英語版をご参照ください。  
©2004 Analog Devices, Inc. All rights reserved.

# AD5546/AD5556

## 目次

仕様	3	リファレンス電圧の選択	12
絶対最大定格	5	アプリケーション	13
ピン配置および機能の説明	6	ユニポーラ・モード	13
代表的な性能特性	8	バイポーラ・モード	14
回路動作	11	ACリファレンス信号減衰器	15
D/Aコンバータ部	11	システム・キャリブレーション	15
デジタル部	12	外形寸法	16
ESD保護回路	12	オーダー・ガイド	16
アンプの選択	12		

## 改訂履歴

リビジョン0：初版

## 仕様

**表1. 電気的特性。**特に指定のない限り、 $V_{DD}=2.7\sim 5.5V$ 、 $I_{OUT}$ =仮想GND、 $GND=0V$ 、 $V_{REF}=-10\sim +10V$ 、 $T_A$ =全動作温度範囲。

パラメータ	記号	条件	Min	Typ	Max	単位
静的性能 <sup>1</sup>						
分解能	N	AD5546、 $V_{REF}=10V$ で $1LSB=V_{REF}/2^{16}=153\mu V$		16		ビット
分解能	N	AD5556、 $V_{REF}=10V$ で $1LSB=V_{REF}/2^{14}=610\mu V$		14		ビット
相対精度	INL	グレード:AD5556C			$\pm 1$	LSB
相対精度	INL	グレード:AD5546B			$\pm 2$	LSB
微分非直線性	DNL	単調増加性			$\pm 1$	LSB
出力リーク電流	$I_{OUT}$	データ=ゼロスケール、 $T_A=25^\circ C$			10	nA
出力リーク電流	$I_{OUT}$	データ=ゼロスケール、 $T_A=T_{A\ max}$			20	nA
フルスケール・ゲイン誤差	$G_{FSE}$	データ=フルスケール		$\pm 1$	$\pm 4$	mV
バイポーラ・モード・ゲイン誤差	$G_E$	データ=フルスケール		$\pm 1$	$\pm 4$	mV
バイポーラ・モード・ゼロスケール誤差	$G_{ZSE}$	データ=フルスケール		$\pm 1$	$\pm 2.5$	mV
フルスケール温度係数	$TCV_{FS}$			1		ppm/ $^\circ C$
リファレンス入力						
$V_{REF}$ 範囲	$V_{REF}$		-18		+18	V
REF入力抵抗	REF		4	5	6	k $\Omega$
抵抗R1およびR2	R1およびR2		4	5	6	k $\Omega$
R1-R2間不一致	$\Delta$ (R1-R2間)			$\pm 0.5$	$\pm 1.5$	$\Omega$
帰還およびオフセット抵抗	$R_{FB}$ 、 $R_{OFS}$		8	10	12	k $\Omega$
入力容量 <sup>2</sup>	$C_{REF}$			5		pF
アナログ出力						
出力電流	$I_{OUT}$	データ=フルスケール		2		mA
出力容量	$C_{OUT}$	コード依存		200		pF
ロジック入力						
ロジック入力ローレベル電圧	$V_{IL}$	$V_{DD}=5V$			0.8	V
ロジック入力ローレベル電圧	$V_{IL}$	$V_{DD}=3V$			0.4	V
ロジック入力ハイレベル電圧	$V_{IH}$	$V_{DD}=5V$	2.4			V
ロジック入力ハイレベル電圧	$V_{IH}$	$V_{DD}=3V$	2.1			V
入力リーク電流	$I_{IL}$				10	$\mu A$
入力容量	$C_{IL}$				10	pF
インターフェース・タイミング <sup>3</sup>						
データから $\overline{WR}$ までのセットアップ時間	$t_{DS}$	$V_{DD}=5V$ $V_{DD}=3V$	20 35			ns ns
データから $\overline{WR}$ までのホールド時間	$t_{DH}$	$V_{DD}=5V$ $V_{DD}=3V$	0 0			ns ns
$\overline{WR}$ パルス幅	$t_{WR}$	$V_{DD}=5V$ $V_{DD}=3V$	20 35			ns ns
LDACパルス幅	$t_{LDAC}$	$V_{DD}=5V$ $V_{DD}=3V$	20 35			ns ns
$\overline{RS}$ パルス幅	$t_{RS}$	$V_{DD}=5V$ $V_{DD}=3V$	20 35			ns ns
$\overline{WR}$ からLDACまでの遅延時間	$t_{LWD}$	$V_{DD}=5V$ $V_{DD}=3V$	0 0			ns ns

# AD5546/AD5556

パラメータ	記号	条件	Min	Typ	Max	単位
電源特性						
電源電圧範囲	$V_{DD\ RANGE}$		2.7		5.5	V
正電源電流	$I_{DD}$	ロジック入力=0V			10	$\mu A$
消費電力	$P_{DISS}$	ロジック入力=0V			0.055	mW
電源電圧変動感度	$P_{SS}$	$\Delta V_{DD} = \pm 5\%$			0.003	%/%
AC特性 <sup>4</sup>						
出力電圧セトリング時間	$t_s$	フルスケールの $\pm 0.1\%$ まで、データ・サイクル: ゼロスケール→フルスケール→ゼロスケール		0.5		$\mu s$
乗算リファレンスの帯域幅	BW	$V_{REF} = 5V$ p-p、データ=フルスケール		4		MHz
DACグリッチ・インパルス	Q	$V_{REF} = 0V$ 、ミッドスケールからミッドスケール-1まで		7		nV-s
乗算フィードスルー誤差	$V_{OUT}/V_{REF}$	$V_{REF} = 100mV$ rms、 $f = 10kHz$		-65		dB
デジタル・フィードスルー	$Q_D$	$\overline{WR} = 1$ 、LDACは1MHzでトグル		7		nV-s
全高調波歪み	THD	$V_{REF} = 5V$ p-p、データ=フルスケール、 $f = 1kHz$		-85		dB
出力ノイズ密度	$e_N$	$f = 1kHz$ 、 $BW = 1Hz$		12		nV/rt Hz

- すべての静的性能テスト ( $I_{OUT}$ を除く) は、外付けの高精度OP97のI/V変換回路を使用してクロズド・ループ・システムで実施。AD554xの $R_{FB}$ ピンはアンプ出力に接続。オペアンプの+INはグラウンドに接続し、DACの $I_{OUT}$ はオペアンプの-INに接続。Typ値は、25°Cでの平均測定値。
- これらの仕様については出荷テストを行っていませんが、設計により保証しています。
- すべての入力制御信号は $t_r = t_f = 2.5ns$  (3Vの10%から90%) で規定し、1.5Vの電圧レベルからの時間です。
- すべてのAC特性テストは、AD841のI/V変換回路を使用してクロズド・ループ・システムで実施。

## 絶対最大定格

表2

パラメータ	定格
GNDに対する $V_{DD}$	-0.3V、+8V
GNDに対する $R_{FB}$ 、 $R_{OFS}$ 、 $R_1$ 、 $R_{COM}$ 、REF	-18V、18V
GNDに対するロジック入力	-0.3V、+8V
GNDに対する $V(I_{OUT})$	-0.3V、 $V_{DD}+0.3V$
電源以外のピンの入力電流	$\pm 50mA$
熱抵抗( $\theta_{JA}$ )	128°C
最大ジャンクション温度( $T_{JMAX}$ )	150°C
動作温度範囲	-40~+125°C
保存温度範囲	-65~+150°C
ピン温度:	
蒸着 (60秒)	215°C
赤外線 (15秒)	220°C
パッケージ消費電力	$(T_{JMAX}-T_A)/\theta_{JA}$

絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定は、ストレス定格のみを指定するものであり、この仕様の動作に関するセクションに記載されている規定値以上でのデバイス動作を定めたものではありません。長時間デバイスを絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

## 注意

ESD (静電放電) の影響を受けやすいデバイスです。人体や試験機器には4,000Vもの高圧の静電気が容易に蓄積され、検知されないまま放電されることがあります。本製品は当社独自のESD保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、回復不能の損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。



# AD5546/AD5556

## ピン配置および機能の説明

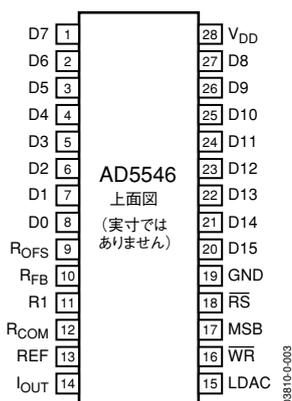


図3. AD5546のピン配置

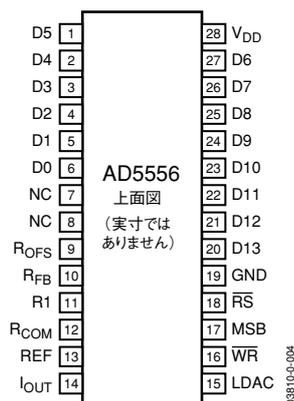


図4. AD5556のピン配置  
NC = 未接続

表3. AD5546の機能の説明

ピン番号	記号	説明
1~8	D7~D0	デジタル入力データ・ビットD7~D0。信号レベルは必ず $\leq V_{DD} + 0.3V$ 。
9	R <sub>OFS</sub>	バイポーラ・オフセット抵抗。最大 $\pm 18V$ まで入力可能。2象限モードではR <sub>FB</sub> に接続。4象限モードでは、R1と外部リファレンスに接続。
10	R <sub>FB</sub>	内蔵のマッチング帰還抵抗。I/V変換用外付けオペアンプの出力に接続。
11	R1	4象限動作抵抗R1。2象限モードではREFピンに短絡。4象限モードではR <sub>OFS</sub> ピンに接続。
12	R <sub>COM</sub>	2つの4象限動作抵抗R1とR2のセンター・タップ・ポイント。4象限モードでは、リファレンス・アンプの反転ノードに接続。2象限モードではREFピンに短絡。
13	REF	2象限モードではDACリファレンス入力、4象限モードではR2ピン。2象限モードで、このピンはリファレンス入力(コードに対して一定入力抵抗)。4象限モードでは、外付けリファレンス・アンプから駆動。
14	I <sub>OUT</sub>	DACの電流出力。I/V変換用外付けオペアンプの反転ノードに接続。
15	LDAC	デジタル入力の負荷DAC制御。信号レベルは必ず $\leq V_{DD} + 0.3V$ 。
16	WR	アクティブ・ローの書き込み制御デジタル入力。シフトレジスタのデータが立上がりエッジでDACレジスタに転送されます。信号レベルは必ず $\leq V_{DD} + 0.3V$ 。
17	MSB	パワーオン・リセット状態。MSB=0でゼロスケールにリセット、MSB=1でミッドスケールにリセット。信号レベルは必ず $\leq V_{DD} + 0.3V$ 。
18	RS	アクティブ・ローのリセット。MSB=0でゼロスケールにリセット、MSB=1でミッドスケールにリセット。信号レベルは必ず $\leq V_{DD} + 0.3V$ 。
19	GND	アナログおよびデジタル・グラウンド。
20~21	D15~D14	デジタル入力データ・ビットD15~D14。信号レベルは必ず $\leq V_{DD} + 0.3V$ 。
22~27	D13~D8	デジタル入力データ・ビットD13~D8。信号レベルは必ず $\leq V_{DD} + 0.3V$ 。
28	V <sub>DD</sub>	正側電源入力。仕様動作範囲: 2.7~5.5V。

表4. AD5556の機能の説明

ピン番号	記号	説明
1~6	D5~D0	デジタル入力データ・ビットD5~D0。信号レベルは必ず $\leq V_{DD} + 0.3V$ 。
7~8	NC	未接続。ダミー・パッド以外は接続不可。
9	R <sub>OFS</sub>	バイポーラ・オフセット抵抗。最大 $\pm 18V$ まで入力可能。2象限モードではR <sub>FB</sub> に接続。4象限モードでは、R1と外部リファレンスに接続。
10	R <sub>FB</sub>	内蔵のマッチング帰還抵抗。I/V変換用外付けオペアンプの出力に接続。
11	R1	4象限動作抵抗R1。2象限モードではREFピンに短絡。4象限モードではR <sub>OFS</sub> ピンに接続。
12	R <sub>COM</sub>	2本の4象限動作抵抗R1とR2のセンター・タップ・ポイント。4象限モードではリファレンス・アンプの反転ノードに接続。2象限モードではREFピンに短絡。
13	REF	2象限モードではDACリファレンス入力、4象限モードではR2ピン。2象限モードで、このピンはリファレンス入力(コードに対して一定入力抵抗)。4象限モードでは、外付けリファレンス・アンプから駆動。
14	I <sub>OUT</sub>	DACの電流出力。I/V変換用外付けオペアンプの反転ノードに接続。

# AD5546/AD5556

ピン番号	記号	説明
15	LDAC	デジタル入力の負荷DAC制御。信号レベルは必ず $\leq V_{DD}+0.3V$ 。
16	$\overline{WR}$	アクティブ・ローの書込み制御デジタル入力。シフトレジスタのデータが立上がりエッジでDACレジスタに転送されます。信号レベルは必ず $\leq V_{DD}+0.3V$ 。
17	MSB	パワーオン・リセット状態。MSB=0でゼロスケールにリセット、MSB=1でミッドスケールにリセット。信号レベルは必ず $\leq V_{DD}+0.3V$ 。
18	$\overline{RS}$	アクティブ・ローのリセット。MSB=0でゼロスケールにリセット、MSB=1でミッドスケールにリセット。信号レベルは必ず $\leq V_{DD}+0.3V$ 。
19	GND	アナログおよびデジタル・グラウンド。
20~27	D13~D6	デジタル入力データ・ビットD13~D6。信号レベルは必ず $\leq V_{DD}+0.3V$ 。
28	$V_{DD}$	正側電源入力。仕様動作範囲: 2.7~5.5V。

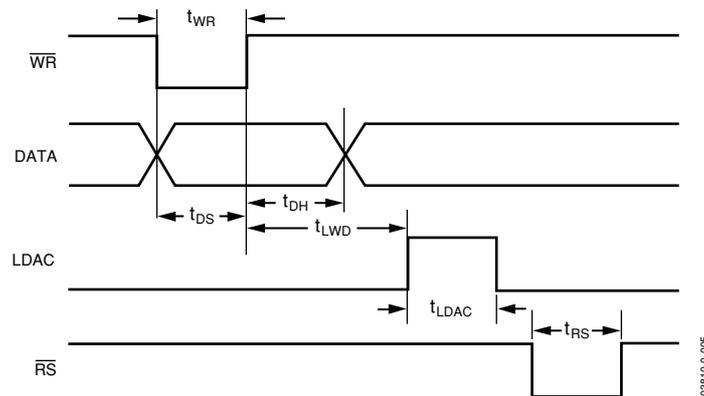


図5. AD5546/AD5556のタイミング図

表5. AD5546の平行入力データ・フォーマット

ビット位置 データワード	MSB															LSB
	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0

表6. AD5556の平行入力データ・フォーマット

ビット位置 データワード	MSB															LSB
	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0		
	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0		

表7. 制御入力

RS	WR	LDAC	レジスタ動作
0	X	X	MSBピン=0で出力を0にリセット。MSBピン=1でミッドスケールにリセット。
1	0	0	データビットを入力レジスタにロード。
1	1	1	入力レジスタの内容をDACレジスタにロード。
1	0	1	入力レジスタおよびDACレジスタがトランスペアレント(データを共有)。
1			LDACと $\overline{WR}$ が接続され、かつパルスに設定されると、パルスの立下がりエッジでデータビットが入力レジスタにロードされた後、パルスの立上がりエッジでDACレジスタにロードされます。
1	1	0	レジスタ動作なし。

# AD5546/AD5556

## 代表的な性能特性

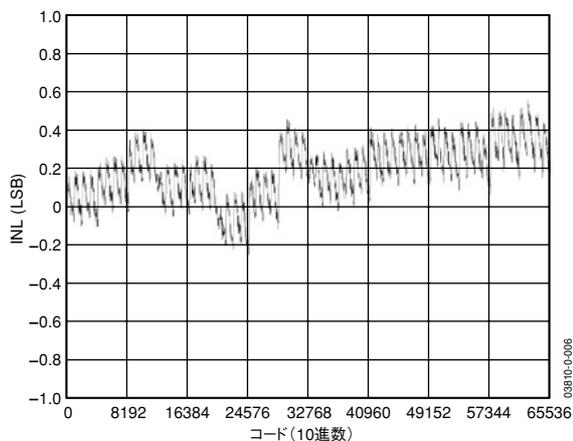


図6. AD5546の積分非直線性誤差

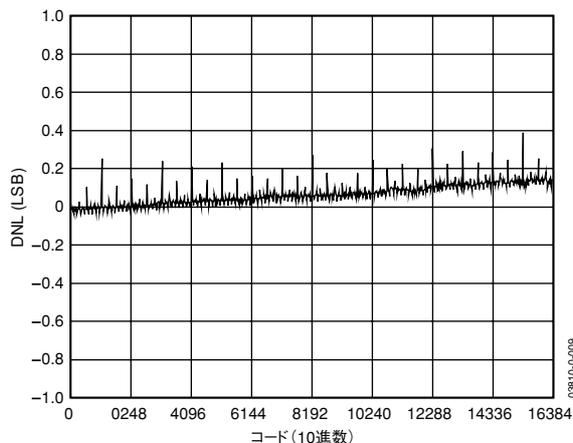


図9. AD5556の微分非直線性誤差

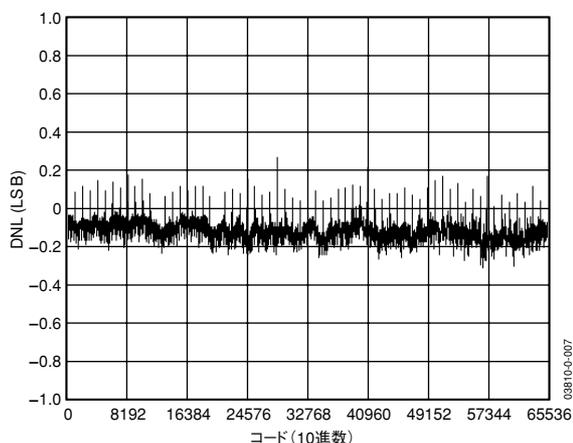


図7. AD5546の微分非直線性誤差

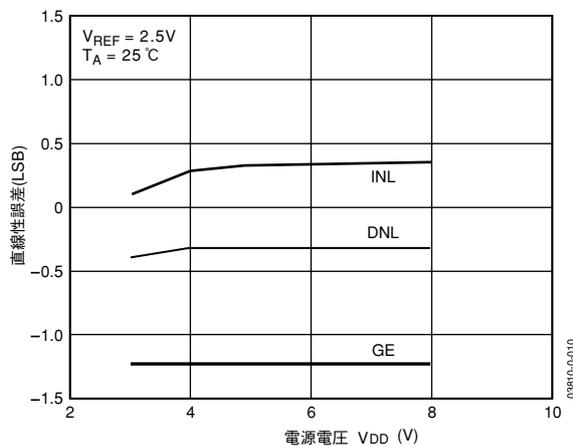


図10. 直線性誤差対 $V_{DD}$

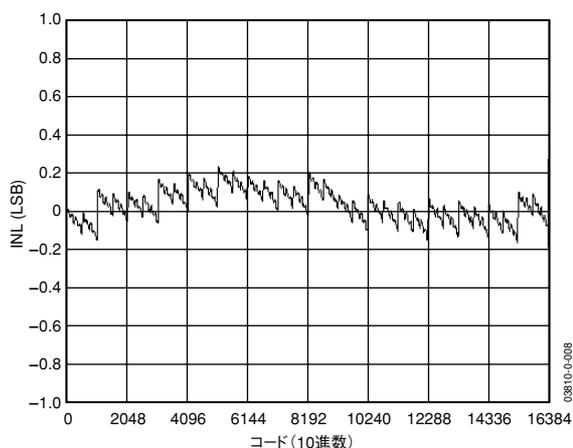


図8. AD5556の積分非直線性誤差

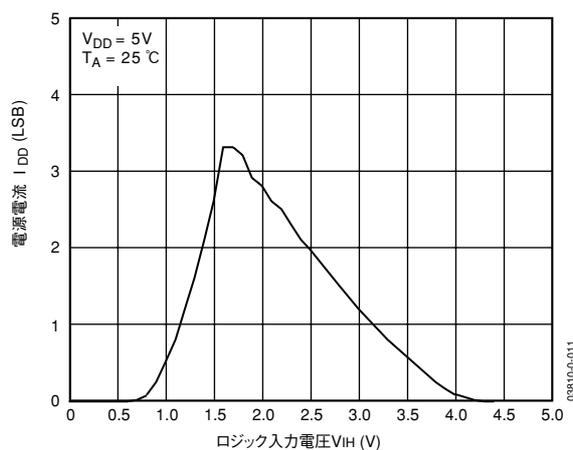


図11. 電源電流対ロジック入力電圧

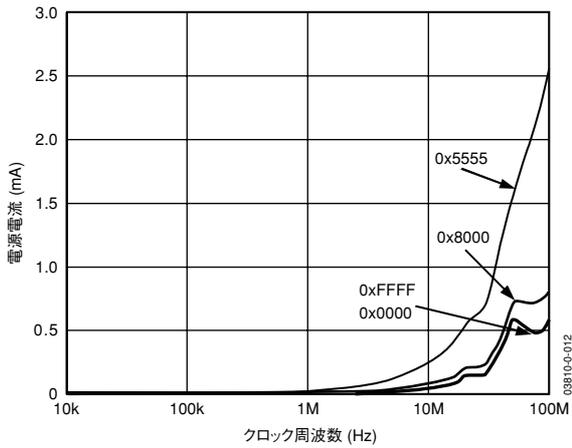


図12. AD5546の電源電流対クロック周波数

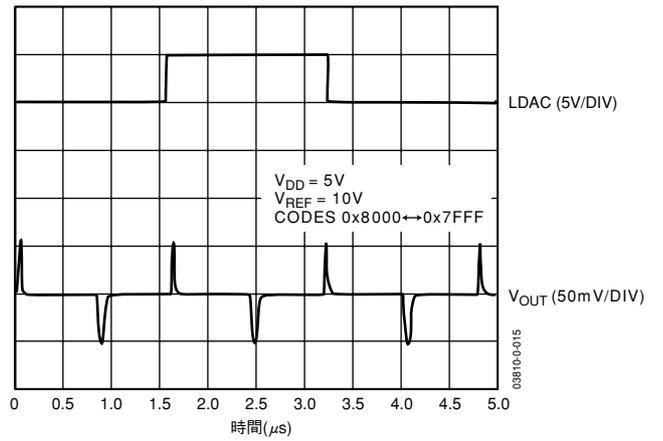


図15. AD5546のミッドスケール変化とデジタル・フィードスルー

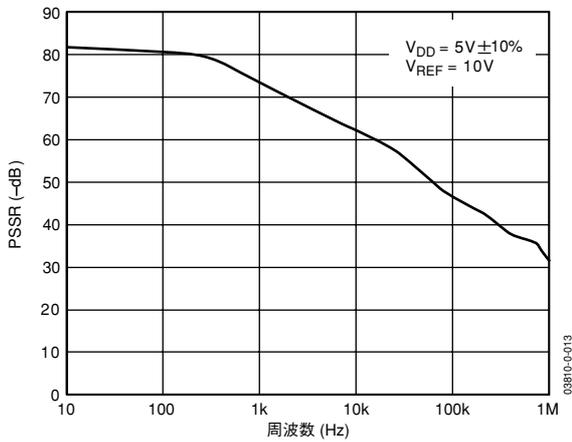


図13. 電源電圧変動除去比対周波数

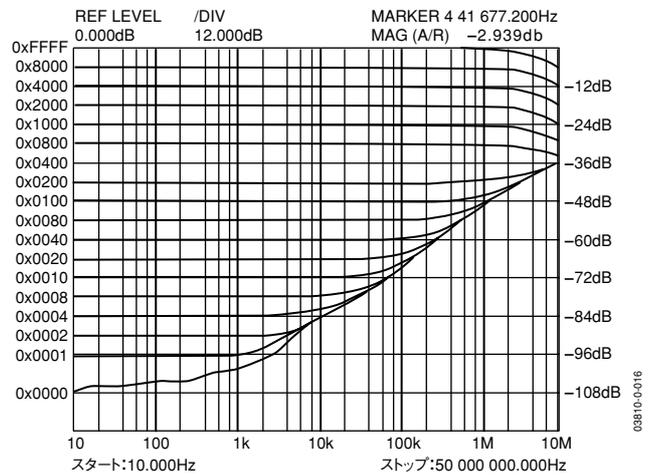


図16. AD5546のユニポラ乗算リファレンス帯域幅

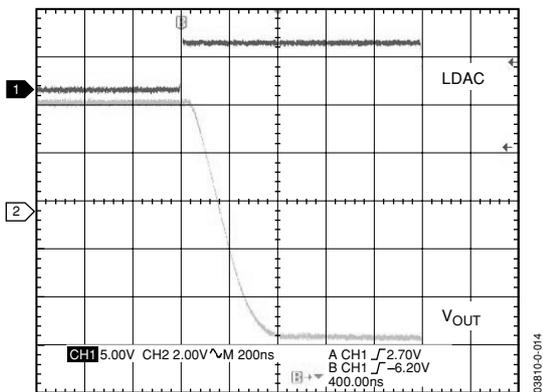


図14. フルスケールからゼロスケールまでのセリング時間

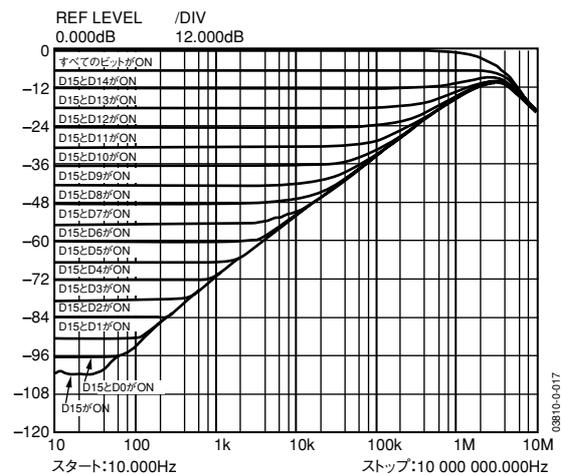


図17. AD5546のバイポラ乗算リファレンス帯域幅 (ミッドスケールからフルスケールまでのコード)

# AD5546/AD5556

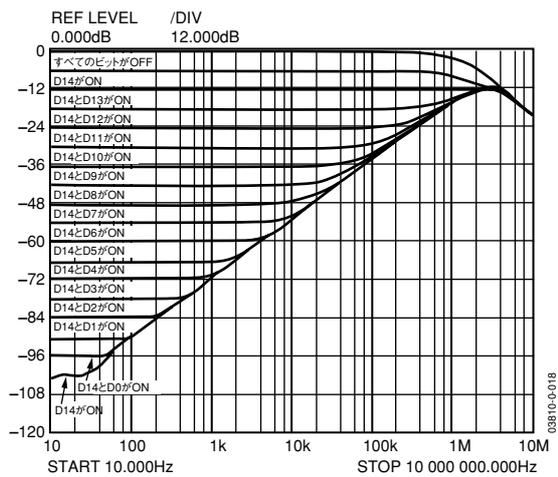


図18. AD5546のバイポーラ乗算リファレンス帯域幅  
(ミッドスケールからゼロスケールまでのコード)

## 回路動作

### D/Aコンバータ部

AD5546/AD5556は16/14ビットの乗算、電流出力、パラレル入力のDACです。両デバイスは2.7~5.5Vの単電源で動作し、 $-18 \sim +18V$ のリファレンス電圧で $0V \sim -V_{REF}$ または $0 \sim +V_{REF}$ のユニポーラ範囲、および $\pm V_{REF}$ のバイポーラ範囲の出力が可能になります。電流出力DACで一般に使用されている高精度変換 $R_{FB}$ のほかに、4象限バイポーラ・アプリケーション用に高精度抵抗が3つ追加されています。

AD5546/AD5556は2グループの高精度R-2Rラダーで構成されており、それぞれ下位12/10ビットからなります。さらに、上位4ビットは抵抗値2Rの15セグメントにデコードされます。図19に、16ビットAD5546のアーキテクチャを示します。R-2Rラダーの16セグメントの各々には、フルスケールの1/16の等しい重みの電流が流れます。帰還抵抗 $R_{FB}$ と4象限動作作用抵抗 $R_{OFS}$ の値は $10k\Omega$ です。4象限動作作用抵抗 $R_1$ と $R_2$ の値は $5k\Omega$ です。4象限動作では、 $R_1$ 、 $R_2$ 、外付けオペアンプが同時に動作してリファレンス電圧を反転し、REF入力に加えます。図2に示すように $R_{OFS}$ と $R_{FB}$ を接続すると、出力振幅を $-V_{REF} \sim +V_{REF}$ にできます。

リファレンス電圧の入力抵抗値は、一定値 $5k\Omega \pm 20\%$ になります。DAC出力 $I_{OUT}$ のインピーダンスはコードに依存します。外付けアンプの選択では、AD5546/AD5556の出力インピーダンスの変動を考慮する必要があります。DACのラダー抵抗と並列に接続されている帰還抵抗が、出力電圧ノイズを支配します。優れたアナログ性能を維持するには、 $0.01 \sim 0.1 \mu F$ のセラミックまたはチップ・コンデンサと $1 \mu F$ のタンタル・コンデンサを並列に接続し、電源をバイパスすることを推奨します。また、ゲイン誤差を小さくするために、 $V_{REF}$ と $R_{FB}$ の間のPCボードのメタル・パターンはマッチングさせる必要があります。

DACの各コード変化はステップ関数に対応しています。オペアンプのGB積が制限されている場合や、反転ノードの寄生容量が大きい場合に、各出力ステップでゲイン・ピーキングが発生することがあります。したがって、I/Vオペアンプの反転ノードと出力ノードの間に補償コンデンサを接続し、ステップ遷移をスムーズにすることが必要な場合があります。このような補償コンデンサは経験的に決定されますが、一般に20pFのコンデンサで十分補償できます。

$V_{DD}$ 電源は、主に内部ロジックとDACスイッチの駆動に使われます。動作電圧が仕様電圧を下回ると、出力精度が低下することに注意してください。スイッチング・レギュレータは、高い周波数でのデバイスの電源電圧変動除去比を低下させるので、使用しないでください。

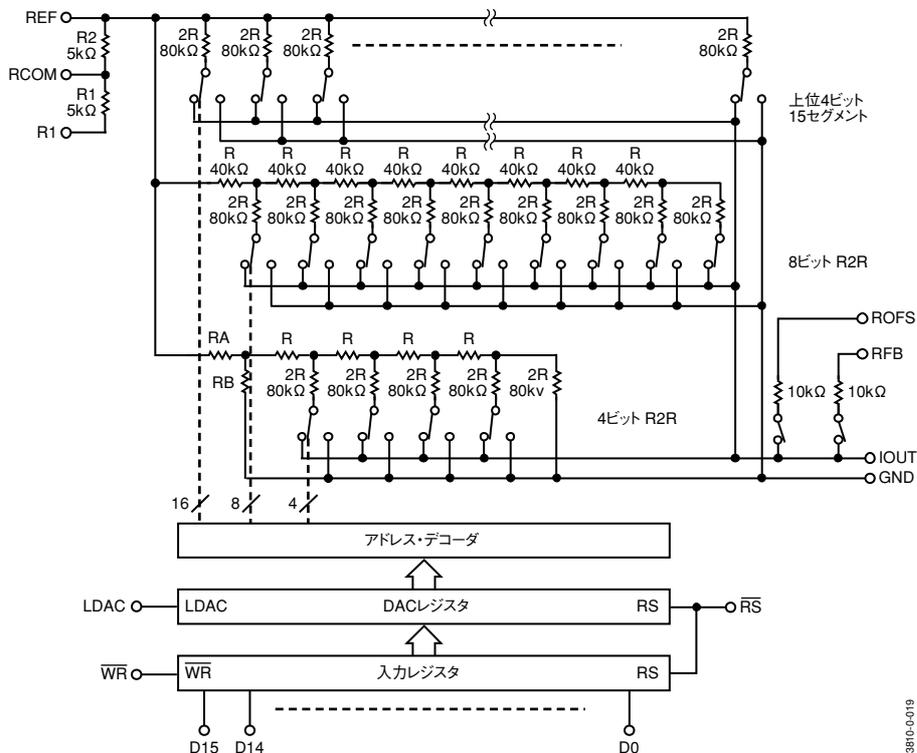


図19. 16ビットAD5546の等価R-2R DAC回路とデジタル部

# AD5546/AD5556

## デジタル部

AD5546/AD5556は16/14ビットの平行入力を持ち、16/14ビットのレジスタでダブルバッファされています。このダブルバッファ機能により、複数のAD5546/AD5556を同時に更新できます。AD5546の場合、 $\overline{WR}$ ピンをローレベルにすると、入力レジスタは16ビット制御バスから直接ロードされます。LDACをハイレベルにすると、DACレジスタは入力レジスタからのデータによって更新されます。DACレジスタが更新されると、DAC出力が新しいデータで更新されます(図19を参照)。両レジスタでデータを同時に使用する場合、 $\overline{WR}$ をローレベル、LDACをハイレベルに接続します。非同期の $\overline{RS}$ ピンは、MSBピン=0の場合はゼロスケールに、MSBピン=1の場合はミッドスケールに、デバイス出力をリセットします。

## ESD保護回路

すべてのロジック入力ピンでは、ESD保護のために逆バイアスでツェナー・ダイオードがグラウンド(GND)と $V_{DD}$ に接続されています(図20)。そのため、ロジック入力の電圧レベルは電源電圧を超えることはありません。

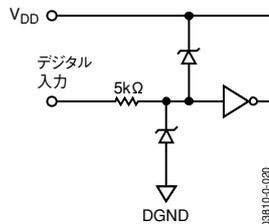


図20. ESD保護の等価回路

## アンプの選択

高精度な電流出力DAC用オペアンプの選択では、オフセット電圧に加えて、バイアス電流も重要な意味をもちます。オペアンプの30nAの入力バイアス電流は、AD5546のフルスケール誤差で1LSBに相当します。オペアンプOP1177とAD8628は、I/V変換向けに最適です。

## リファレンス電圧の選択

リファレンス電圧の初期精度と定格出力が、フルスケール調整を決定します。一般に、初期精度は調整できるので精度の点ではそれほど重要ではありません。図25に、トリミング回路の例を示します。ゼロスケール誤差も、標準的なオペアンプのヌル調整技術で最小化できます。

リファレンス電圧の温度係数と長時間ドリフトが第一義的な問題です。たとえば、温度係数5ppm/°Cの5Vリファレンス電圧は、 $25\mu\text{V}/\text{C}$ で出力が変化することを意味しています。そのため、55°Cで動作するリファレンス電圧はフルスケール誤差を $750\mu\text{V}$ も大きくします。

同様に、 $\pm 50\text{ppm}$ の長時間ドリフトを持つ同じ5Vリファレンス電圧は、時間によって出力が $\pm 250\mu\text{V}$ も変化します。したがって、最適な高精度を維持するために、システムを定期的に校正することを推奨します。

## アプリケーション

### ユニポーラ・モード

#### 2象限乗算モード ( $V_{OUT}=0V\sim-V_{REF}$ )

AD5546/AD5556 DACのアーキテクチャは電流切替え型R-2Rラダー設計を採用しています。この回路では、ユニポーラ・モードの出力電圧を次の出力電圧に変換するために、外付けリファレンスとオペアンプが必要です。

$$V_{OUT} = -V_{REF} \times D / 65,536 \quad (\text{AD5546}) \quad (1)$$

$$V_{OUT} = -V_{REF} \times D / 16,384 \quad (\text{AD5556}) \quad (2)$$

ここで、Dは入力コードに等価な10進値を表します。

このケースでは、出力電圧の極性は $V_{REF}$ の極性と反対です(図21)。表8に、AD5546の負の電圧出力とコードの対応を示します。

表8. AD5546のユニポーラ・モード負の電圧出力対コード

D (2進数)	$V_{OUT}$ (V)
1111 1111 1111 1111	$-V_{REF}(65,535/65,536)$
1000 0000 0000 0000	$-V_{REF}/2$
0000 0000 0000 0001	$-V_{REF}(1/65,536)$
0000 0000 0000 0000	0

#### 2象限乗算モード ( $V_{OUT}=0V\sim+V_{REF}$ )

AD5546/AD5556は、負または正のリファレンス電圧で動作するように設計されています。そのため、オペアンプを追加すると(図22)正の電圧出力が得られ、出力は次のようになります。

$$V_{OUT} = +V_{REF} \times D / 65,536 \quad (\text{AD5546}) \quad (3)$$

$$V_{OUT} = +V_{REF} \times D / 16,384 \quad (\text{AD5556}) \quad (4)$$

表9に、AD5546の正の電圧出力とコードの対応を示します。

表9. AD5546のユニポーラ・モード正の電圧出力対コード

D (2進数)	$V_{OUT}$ (V)
1111 1111 1111 1111	$+V_{REF}(65,535/65,536)$
1000 0000 0000 0000	$+V_{REF}/2$
0000 0000 0000 0001	$+V_{REF}(1/65,536)$
0000 0000 0000 0000	0

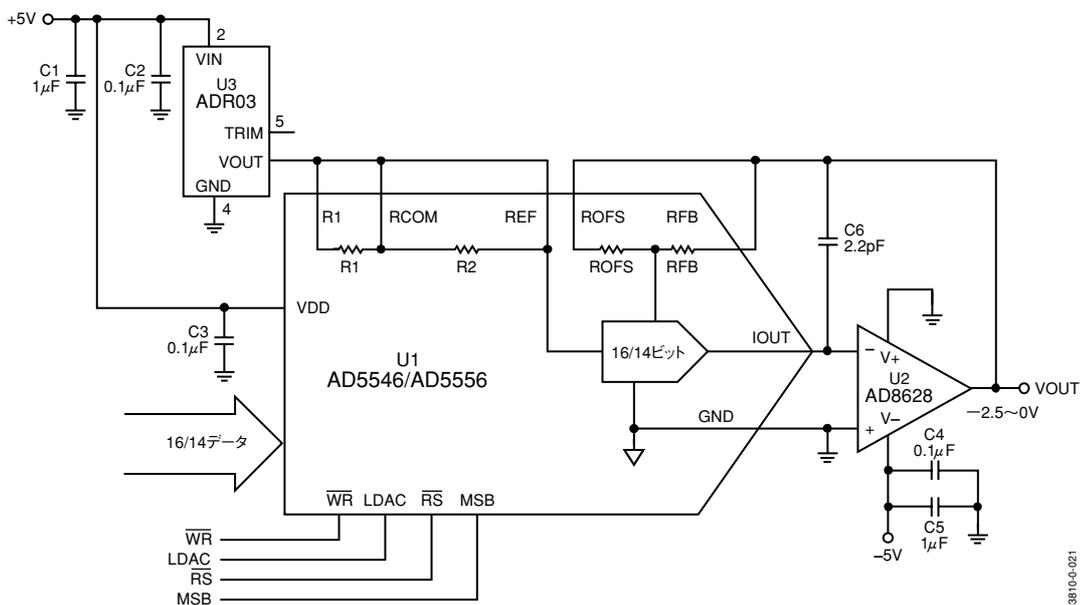


図21. ユニポーラ2象限乗算モード ( $V_{OUT}=0\sim-V_{REF}$ )

# AD5546/AD5556

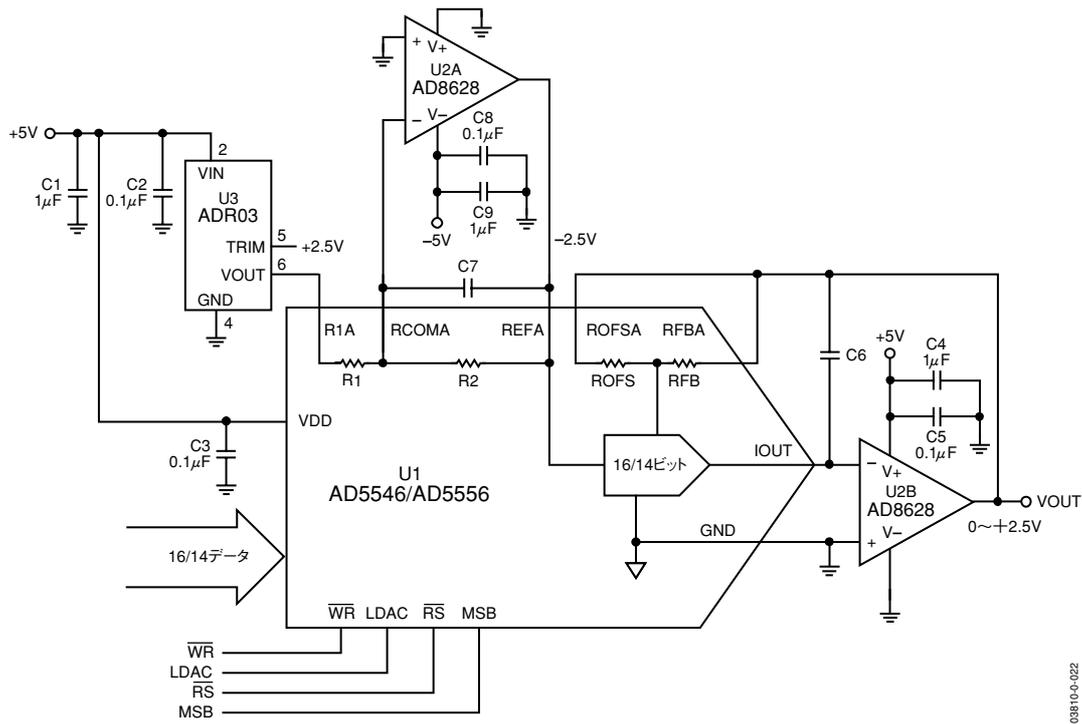


図22. ユニポーラ2象限乗算モード ( $V_{OUT}=0\sim+V_{REF}$ )

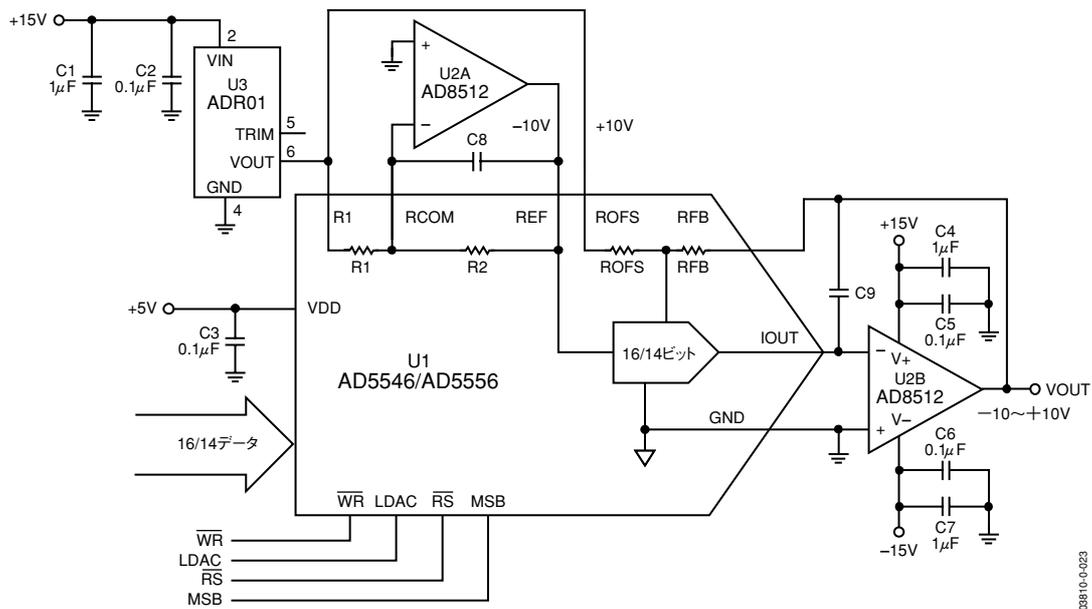


図23. 4象限乗算モード ( $V_{OUT}=-V_{REF}\sim+V_{REF}$ )

## バイポーラ・モード

### 4象限乗算モード ( $V_{OUT}=-V_{REF}\sim+V_{REF}$ )

AD5546/AD5556は、高精度バイポーラ乗算動作に必要な4象限動作用抵抗をすべて内蔵しています。この機能を使うと、部品はリファレンス電圧、デュアル・オペアンプ、補償コンデンサのみの最小限で済みます(図23)。たとえば、10Vのリファレンス電圧を使う回路では、高

精度な $-10\sim+10V$ のバイポーラ出力が得られます。

$$V_{OUT}=(D/32768-1)\times V_{REF} \quad (\text{AD5546}) \quad (5)$$

$$V_{OUT}=(D/16384-1)\times V_{REF} \quad (\text{AD5556}) \quad (6)$$

表10に、16ビットAD5546のいくつかの結果を示します。

**表10. AD5546の出力対コード**

D (2進数)	V <sub>OUT</sub>
1111 1111 1111 1111	+V <sub>REF</sub> (32,767/32,768)
1000 0000 0000 0001	+V <sub>REF</sub> (1/32,768)
1000 0000 0000 0000	0
0111 1111 1111 1111	-V <sub>REF</sub> (1/32,768)
0000 0000 0000 0000	-V <sub>REF</sub>

### ACリファレンス信号減衰器

AD5546/AD5556では、パラレル入力データからデコードされたデジタル波形の処理のほかに、信号減衰器、チャンネル・イコライザ、波形生成アプリケーション用の低周波ACリファレンス信号も、同じように処理できます。信号範囲は最大±18Vまで可能です(図24)。

### システム・キャリブレーション

システムの初期精度は、デジタル・ポテンシオメータでリファレンス電圧ADR0<sub>x</sub>をトリミングすることにより調整可能です(図25)。AD5170は、このようなキャリブレーションに最適で高信頼のOTP(ワンタイム・プログラマブル)の8ビット調整機能を提供しています。ADIのOTPデジタル・ポテンシオメータには、工場でのキャリブレーション・プロセスを簡素化するプログラマブルなソフトウェアが添付されています。

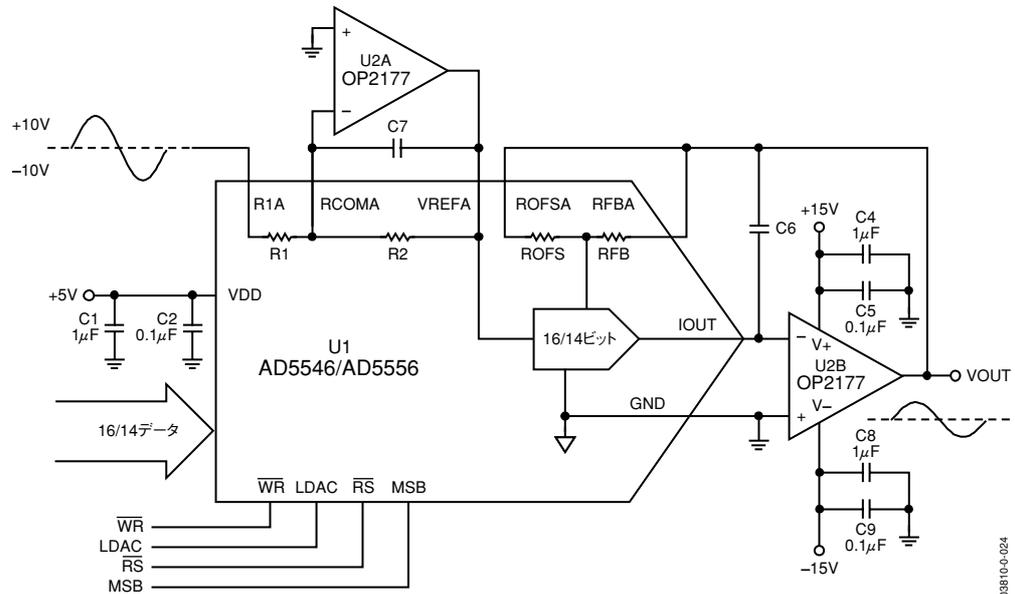


図24. ACリファレンスの信号減衰器

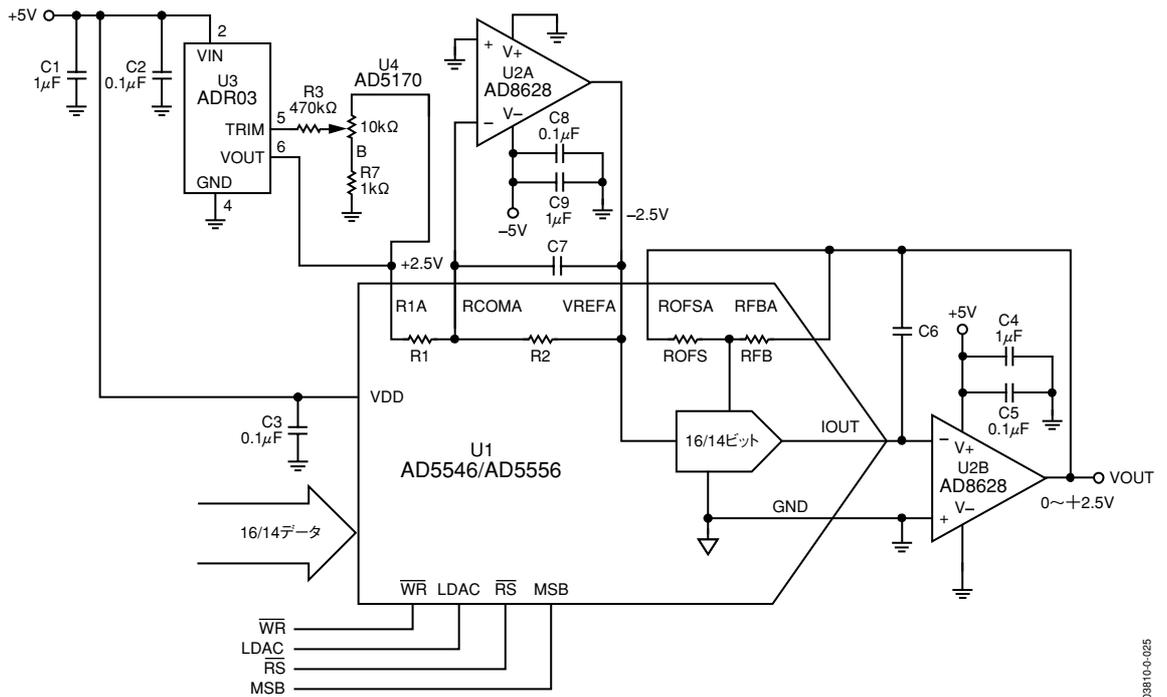


図25. フルスパン・キャリブレーション

# AD5546/AD5556

## 外形寸法

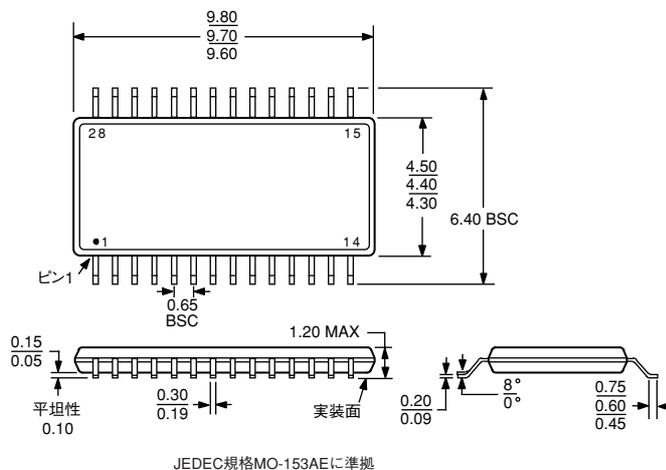


図26. 28ピン薄型シュリンクSOP[TSSOP]  
RU-28  
寸法単位：mm

## オーダー・ガイド

製品モデル	RES (ビット)	DNL (LSB)	INL (LSB)	温度範囲(°C)	注文単位	パッケージ	パッケージ・オプション
AD5546BRU	16	±1	±2	-40 ~ +125	50	TSSOP-28	RU-28
AD5546BRU-REEL7	16	±1	±2	-40 ~ +125	1000	TSSOP-28	RU-28
AD5556CRU	14	±1	±1	-40 ~ +125	50	TSSOP-28	RU-28
AD5556CRU-REEL7	14	±1	±1	-40 ~ +125	1000	TSSOP-28	RU-28