

## AD5543/AD5553

### 特長

- 16ビット分解能：AD5543
- 14ビット分解能：AD5553
- 微分非直線性：±1 LSB
- 積分非直線性：±2 LSB (AD5543)
- 積分非直線性：±1 LSB (AD5553)
- ローノイズ：12nV/√Hz
- 低消費電力： $I_{DD}=10\mu A$
- セトリング時間：0.5μs
- 4象限の乗算リファレンス入力
- 2mAのフル・スケール電流、 $V_{REF}=10V$ で±20%
- 電流-電圧変換を可能にするRFBを内蔵
- 3線式インターフェース
- 超小型のMSOP-8またはSOIC-8パッケージ

### アプリケーション

- 自動テスト装置
- 計装機器
- デジタル制御のキャリブレーション
- 工業用制御PLC

### 概要

AD5543/AD5553は、電流出力の低消費電力で小型の高精度16/14ビットD/Aコンバータで、±10Vマルチプライング・リファレンスを使い5V単電源で動作するようにデザインされています。

外部接続のリファレンス $V_{REF}$ によって、フル・スケール出力電流が決定されます。内蔵の帰還抵抗( $R_{FB}$ )により、外付けオペアンプと組合わせて、電圧変換用のR-2Rと温度トラッキング機能が可能になります。

シリアル・データ・インターフェースでは、シリアル・データ入力(SDI)、クロック(CLK)、チップ・セレクト( $\overline{CS}$ )を使用して、高速な3線式マイクロコントローラ互換入力を提供します。

AD5543/AD5553は、超小型(3mm×4.7mm)のMSOP-8またはSOIC-8パッケージを採用しています。

アナログ・デバイス社が提供する情報は正確で信頼できるものを期していますが、その情報の利用または利用したことにより引き起こされる第三者の特許または権利の侵害に関して、当社はいっさいの責任を負いません。さらに、アナログ・デバイス社の特許または特許の権利の使用を許諾するものでもありません。

\*日本語データシートは、REVISIONが古い場合があります。最新の内容については英語版をご参照ください。

機能ブロック図

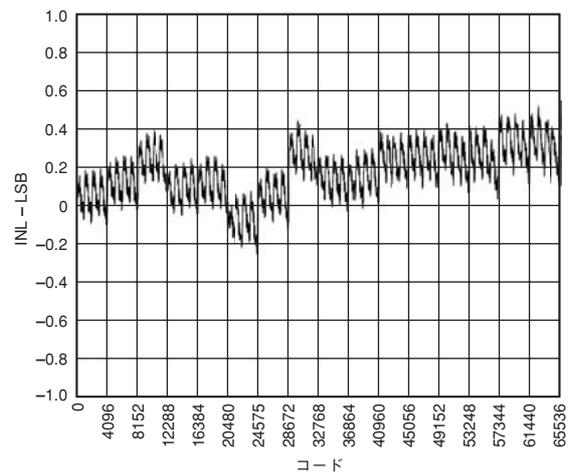
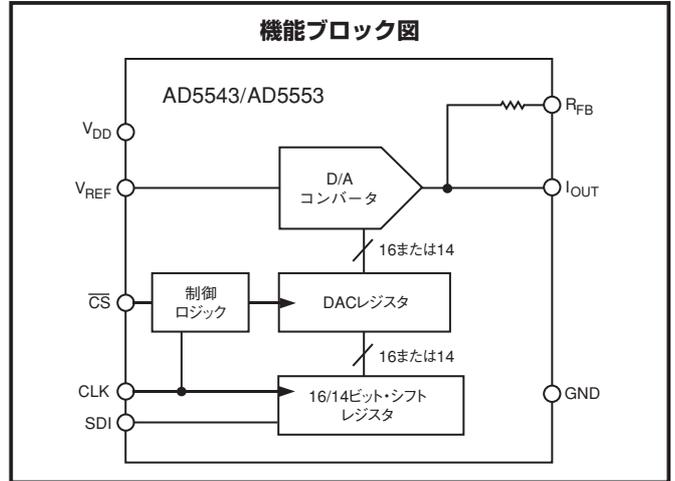


図1. 積分非直線性誤差

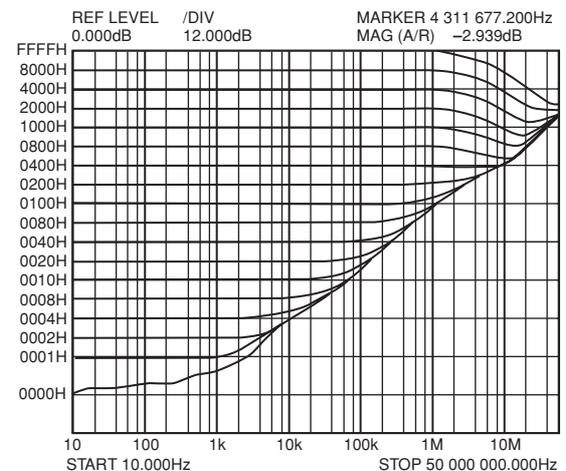


図2. リファレンス・マルチプライングの帯域幅

# AD5543/AD5553—仕様

**電気的特性** (特に指定のない限り、 $V_{DD}=5V\pm 10\%$ 、 $V_{SS}=0V$ 、 $I_{OUT}$ =仮想GND、 $GND=0V$ 、 $V_{REF}=10V$ 、 $T_A$ =動作温度レンジ全域)

パラメータ	記号	条件	5V±10%	単位
精度 <sup>1</sup>				
分解能	N	$V_{REF}=10V$ のとき、 $1\text{ LSB}=V_{REF}/2^{16}=153\mu\text{V}$ (AD5543) $V_{REF}=10V$ のとき、 $1\text{ LSB}=V_{REF}/2^{14}=610\mu\text{V}$ (AD5553)	16 14	ビット ビット
積分非直線性	INL	グレード: AD5553C グレード: AD5543B	±1 ±2	LSB max LSB max
微分非直線性	DNL	モノトニック	±1	LSB max
出力漏れ電流	$I_{OUT}$	データ=0000 <sub>H</sub> 、 $T_A=25^\circ\text{C}$ データ=0000 <sub>H</sub> 、 $T_A=T_A\text{ max}$	10 20	nA max nA max
フル・スケール・ゲイン誤差	$G_{FSE}$	データ=FFFF <sub>H</sub>	±1/±4	mV typ/max
フル・スケール温度係数 <sup>2</sup>	$TCV_{FS}$		1	ppm/°C typ
リファレンス入力				
$V_{REF}$ 入力範囲	$V_{REF}$		-15/+15	V min/max
入力抵抗	$R_{REF}$		5	kΩ typ <sup>3</sup>
入力容量 <sup>2</sup>	$C_{REF}$		5	pF typ
アナログ出力				
出力電流	$I_{OUT}$	データ=FFFF <sub>H</sub> (AD5543) データ=3FFF <sub>H</sub> (AD5553)	2	mA typ
出力容量 <sup>2</sup>	$C_{OUT}$	コードに依存	200	pF typ
デジタルI/O				
ロジック入力ロー電圧	$V_{IL}$		0.8	V max
ロジック入力ハイ電圧	$V_{IH}$		2.4	V min
入力リーク電流	$I_{IL}$		10	μA max
入力容量 <sup>2</sup>	$C_{IL}$		10	pF max
インターフェース・タイミング <sup>2,4</sup>				
クロック入力周波数	$f_{CLK}$		50	MHz
ハイレベルのクロック幅	$t_{CH}$		10	ns min
ローレベルのクロック幅	$t_{CL}$		10	ns min
$\overline{CS}$ からクロックまでのセットアップ	$t_{CSS}$		0	ns min
クロックから $\overline{CS}$ までのホールド	$t_{CSH}$		10	ns min
データのセットアップ	$t_{DS}$		5	ns min
データのホールド	$t_{DH}$		10	ns min
電源特性				
電源電圧レンジ	$V_{DD\text{ RANGE}}$		4.5/5.5	V min/max
正電源電流	$I_{DD}$	各ロジック入力=0V	10	μA max
消費電力	$P_{DISS}$	各ロジック入力=0V	0.055	mW max
対電源感度	$P_{SS}$	$\Delta V_{DD}=\pm 5\%$	0.006	%/% max
AC特性 <sup>4</sup>				
出力電圧セトリング・タイム	$t_S$	フル・スケールの±0.1%まで データ=0000 <sub>H</sub> →FFFF <sub>H</sub> →0000 <sub>H</sub> (AD5543) データ=0000 <sub>H</sub> →3FFF <sub>H</sub> →0000 <sub>H</sub> (AD5553)	0.5	μs typ
リファレンス・マルチプライング帯域幅	BW	$V_{REF}=5V_p-p$ 、データ=FFFF <sub>H</sub>	4	MHz typ
DACグリッチ・インパルス	Q	$V_{REF}=0V$ 、データ=7FFF <sub>H</sub> →8000 <sub>H</sub> (AD5543) データ=1FFF <sub>H</sub> →2000 <sub>H</sub> (AD5553)	7	nV-s typ
フィードスルー誤差	$V_{OUT}/V_{REF}$	データ=0000 <sub>H</sub> 、 $V_{REF}=100\text{mV rms}$ 、同一チャンネル	-65	dB
デジタル・フィードスルー	Q	$\overline{CS}=1$ 、かつ $f_{CLK}=1\text{MHz}$	7	nV-s typ
全高調波歪み	THD	$V_{REF}=5V_p-p$ 、データ=FFFF <sub>H</sub> 、 $f=1\text{kHz}$	-85	dB typ
出力スポット・ノイズ電圧	$e_N$	$f=1\text{kHz}$ 、 $BW=1\text{Hz}$	12	nV/ $\sqrt{\text{Hz}}$

## 注

- すべての精度テスト( $I_{OUT}$ を除く)は、外付けの高精度OP177 (I/Vコンバータ・アンプ)を使ったクローズ・ループ・システムで実施。AD5543の $R_{FB}$ ピンはアンプ出力に接続。オペアンプの+INはグラウンドに接続し、DACの $I_{OUT}$ はオペアンプの-INに接続。Typ値は、25°Cでの測定値平均。
- 設計上保証しますが、出荷テストは行いません。
- すべてのAC特性テストは、AD841(I/Vコンバータ・アンプ)を使用したクローズ・ループ・システムで実施。
- すべての入力制御信号は $t_r=t_f=2.5\text{ns}$  (3Vの10%~90%)で規定し、1.5Vの電圧レベルからの時間とします。

# AD5543/AD5553

## 絶対最大定格\*

$V_{DD} \sim GND$ .....	-0.3V、+8V
$V_{REF} \sim GND$ .....	-18V、+18V
ロジック入力 $\sim GND$ .....	-0.3V、+8V
$V(I_{OUT}) \sim GND$ .....	-0.3V、 $V_{DD} + 0.3V$
電源ピン以外の全ピンの入力電流 .....	$\pm 50mA$
パッケージ消費電力 .....	$(T_J \text{ Max} - T_A) / \theta_{JA}$
熱抵抗 $\theta_{JA}$	
8ピン表面実装(MSOP-8) .....	150°C/W
8ピン表面実装(SOIC-8) .....	100°C/W
最大接合温度( $T_J \text{ Max}$ ) .....	150°C
動作温度レンジ	
モデルB、C .....	-40°C $\sim$ +85°C
保存温度レンジ .....	-65°C $\sim$ +150°C
ピン温度	
RN-8、RM-8 (蒸着、60秒) .....	215°C
RN-8、RM-8 (赤外線、15秒) .....	220°C

\*上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

## ピン機能の説明

ピン番号	記号	機能
1	CLK	クロック入力。立ち上がりエッジ・トリガー、データをシフトレジスタに入力するクロック。
2	SDI	シリアル・レジスタ入力。データは、直接シフトレジスタにMSB先頭でロードされます。先頭にある余分なビットは無視されます。
3	R <sub>FB</sub>	内蔵マッチング帰還抵抗。電圧出力を得るとき、外付けオペアンプに接続します。
4	V <sub>REF</sub>	DACリファレンス入力ピン。DACのフル・スケール電圧を設定します。入力抵抗はコードに依存せず一定です。
5	I <sub>OUT</sub>	DACの電流出力。電圧出力を得るとき、外付けの高精度I/V変換オペアンプの反転ピンに接続します。
6	GND	アナログおよびデジタル・グラウンド。
7	V <sub>DD</sub>	正電源入力。動作仕様レンジ5V $\pm$ 10%。
8	$\overline{CS}$	チップ・セレクト。アクティブ・ローのデジタル入力。シフトレジスタのデータが、立ち上がりエッジでDACレジスタに転送されます。動作については真理値表を参照。

## ピン配置

### MSOPおよびSOIC-8



## オーダー・ガイド\*

製品モデル	INL(LSB)	RES(LSB)	温度レンジ	パッケージ	パッケージ・オプション
AD5543BR	$\pm 2$	16	-40°C $\sim$ +85°C	SOIC-8	RN-8
AD5543BRM	$\pm 2$	16	-40°C $\sim$ +85°C	MSOP-8	RM-8
AD5553CRM	$\pm 1$	14	-40°C $\sim$ +85°C	MSOP-8	RM-8

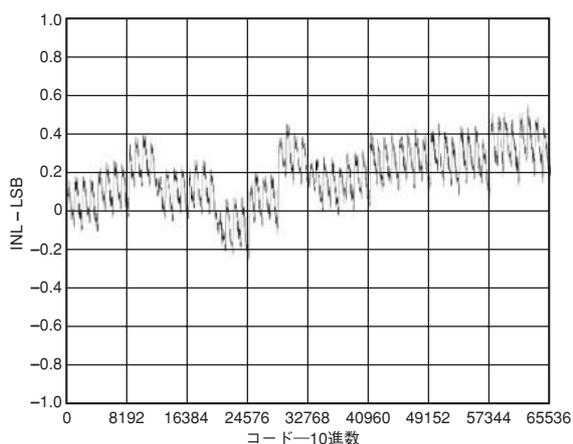
\*AD5543は1040個のトランジスタを内蔵。チップ・サイズは、55ミル $\times$ 73ミル(4,015平方ミル)です。

## 注意

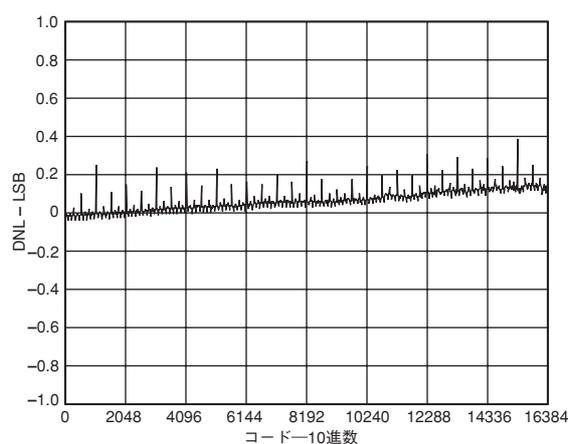
ESD (静電放電) の影響を受けやすいデバイスです。4000Vにおよぶ高圧の静電気が人体やテスト装置に容易に帯電し、検知されることなく放電されることがあります。本製品には当社独自のESD保護回路を備えていますが、高エネルギーの静電放電を受けたデバイスには回復不可能な損傷が発生することがあります。このため、性能低下や機能喪失を回避するために、適切なESD防止措置をとるようお奨めします。



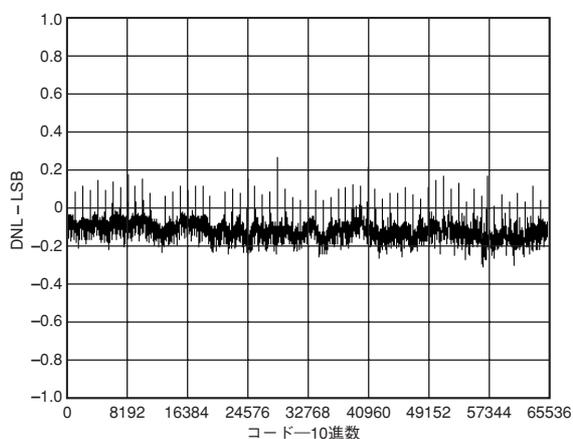
# AD5543/AD5553—代表的な性能特性



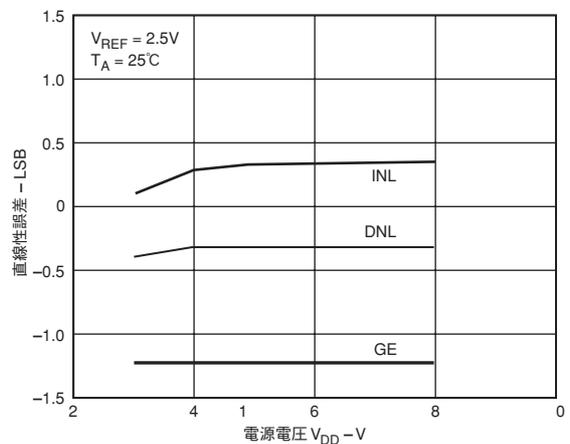
TPC 1. AD5543の積分非直線性誤差



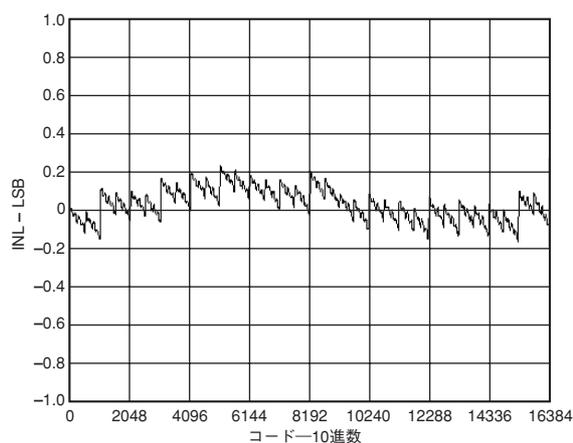
TPC 4. AD5553の微分非直線性誤差



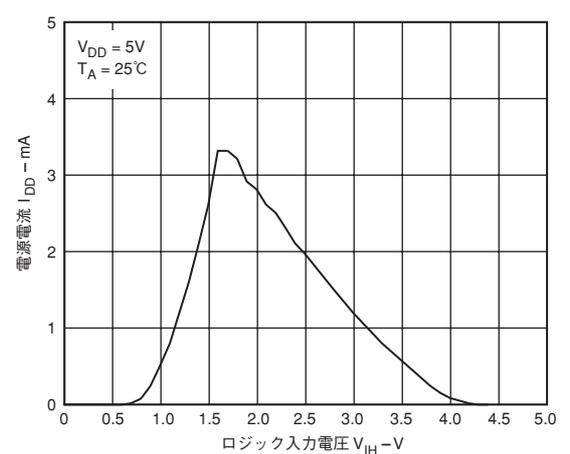
TPC 2. AD5543の微分非直線性誤差



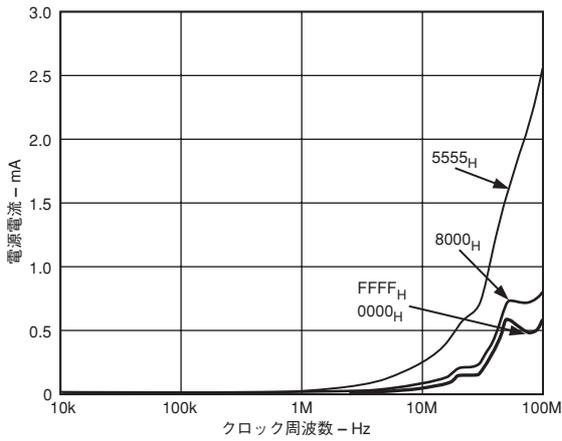
TPC 5. 直線性誤差対 $V_{DD}$



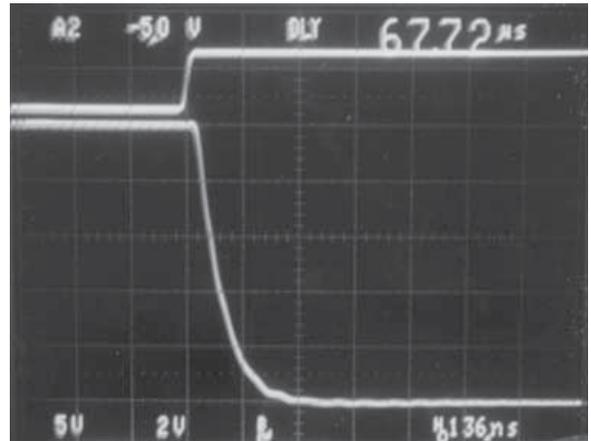
TPC 3. AD5553の積分非直線性誤差



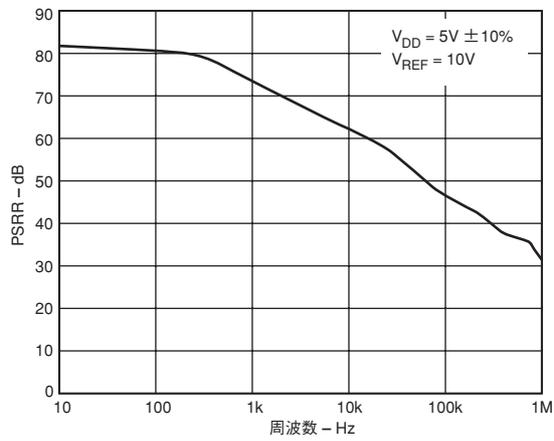
TPC 6. 電源電流対ロジック入力電圧



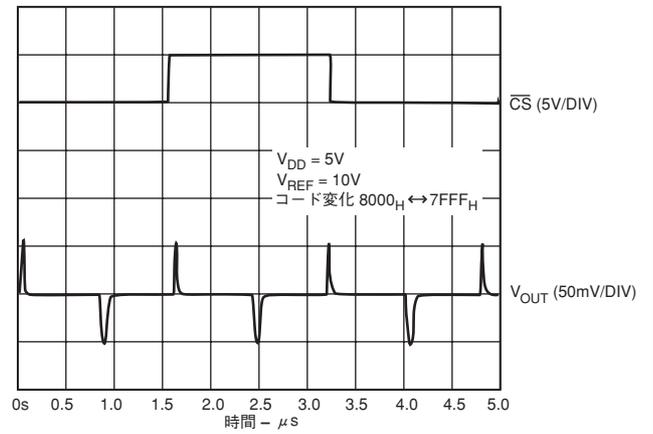
TPC 7. AD5543の電源電流対クロック周波数



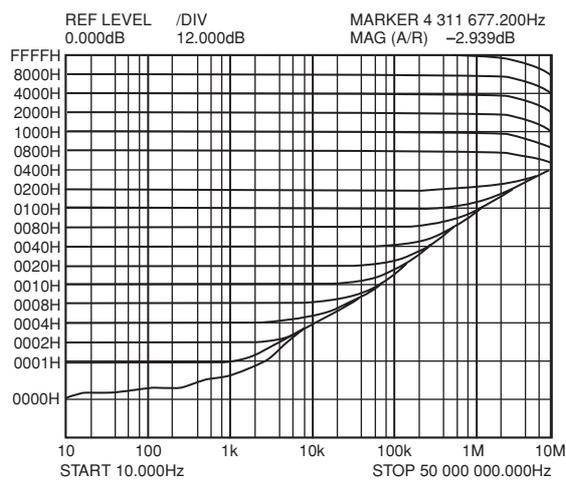
TPC 10. セトリング時間



TPC 8. 電源除去比対周波数特性



TPC 11. ミッド・スケール変化時のデジタル・フィードスルー



TPC 9. リファレンス・マルチプレイング帯域幅

# AD5543/AD5553

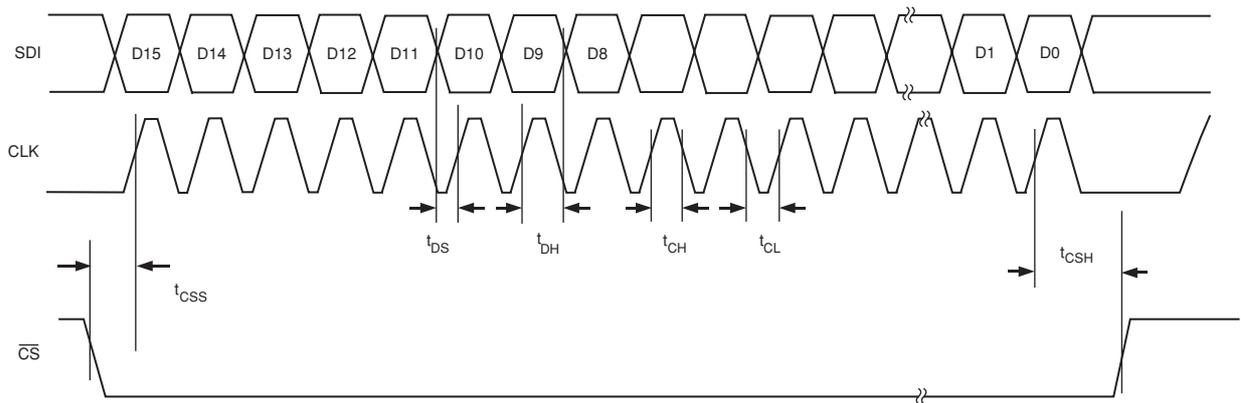


図3a. AD5543のタイミング図

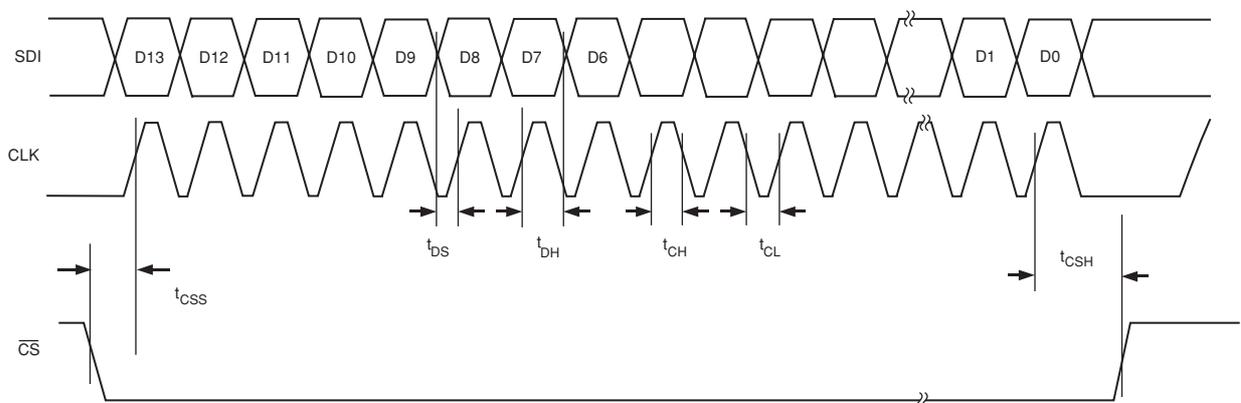


図3b. AD5553のタイミング図

表 I. 制御ロジックの真理値表

CLK	$\overline{CS}$	シリアル・シフトレジスタの機能	DAC レジスタ
X	H	影響なし	ラッチ
↑+	L	シフトレジスタのデータが1ビット・シフトされます	ラッチ
X	H	影響なし	ラッチ
X	↑+	シフトレジスタのデータがDACレジスタへ転送されます	シリアル・レジスタから新しいデータがロードされます。

↑+：立ち上がりロジック変化。X：Don't Care。

表 II. AD5543のシリアル入力レジスタ・データ・フォーマット、データはMSB先頭フォーマットでロード

	MSB														LSB	
ビット位置	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
データ・ワード	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0

表 III. AD5553のシリアル入力レジスタ・データ・フォーマット、データはMSB先頭フォーマットでロード

	MSB												LSB	
ビット位置	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
データ・ワード*	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0

\*AD5553のシリアル入力レジスタには16ビットのデータ・ワード全部をロードできますが、 $\overline{CS}$ がハイレベルに戻るとき、下位14ビットだけがDACレジスタに転送されます。

## 回路動作

AD5543/AD5553には、14/16ビットの電流出力D/Aコンバータ、シリアル入力レジスタ、DACレジスタが内蔵されています。両コンバータとも、3線式のシリアル・データ・インターフェースを採用しています。

## D/Aコンバータ部

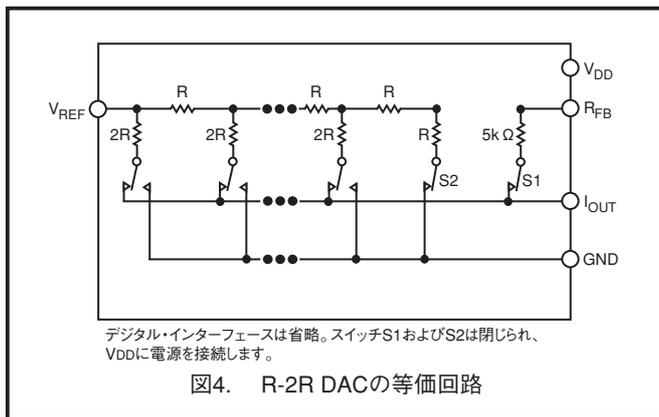
DACアーキテクチャは、電流切替型のR-2Rラダー・デザインを採用しています。図4に、代表的な等価DAC構造を示します。このDACには、外付けオペアンプと組合わせて使用するマッチング帰還抵抗が内蔵されています(図5参照)。R<sub>FB</sub>ピンとI<sub>OUT</sub>ピンをそれぞれオペアンプの出力と反転ノードに接続すると、次式で示す高精度電圧出力を得ることができます。

$$V_{OUT} = -V_{REF} \times D / 65,536 \quad (\text{AD5543}) \quad (1)$$

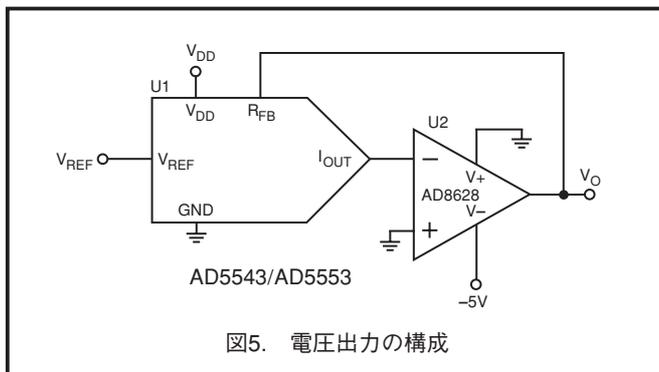
$$V_{OUT} = -V_{REF} \times D / 16,384 \quad (\text{AD5553}) \quad (2)$$

出力電圧の極性は、DCリファレンス電圧のV<sub>REF</sub>極性と反対になることに注意してください。

これらのDACは、負または正のいずれかのリファレンス電圧で動作するようにデザインされています。V<sub>DD</sub>電源ピンは、内部ロジックがDACスイッチのONおよびOFF状態を駆動するときのみ使います。



内蔵の5kΩ帰還抵抗と直列にマッチング用スイッチが使用されていることに注意してください。R<sub>FB</sub>を測定する際には、連続性を維持するためV<sub>DD</sub>に電源を接続してください。



これらのDACは、ACリファレンス信号も入力できるようにデザインされています。AD5543には、-12V~+12Vのリファレンス電圧を入力することができます。このリファレンス電圧入力の入力抵抗は一定で5kΩ±30% (nominal)です。DAC出力(I<sub>OUT</sub>)はコードに依存し、種々の抵抗値

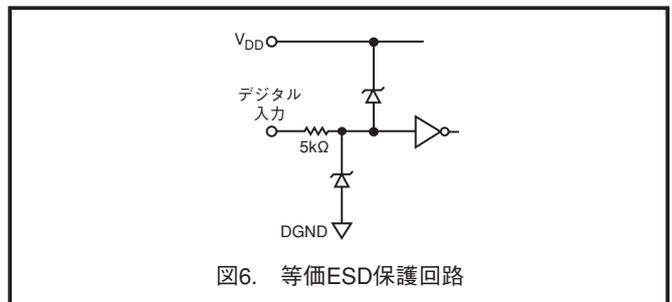
と容量値を示します。外付けアンプの選択では、AD5543によって発生されるアンプ反転入力ノードでのインピーダンス変動を考慮する必要があります。DACのラダー抵抗と並列に接続されている帰還抵抗が、出力電圧ノイズを支配します。良好なアナログ性能を維持するには、0.01 μF~0.1 μFのセラミックまたはチップ・コンデンサと1 μFのタンタル・コンデンサの並列接続による電源バイパスが推奨されます。周波数による電源変動除去比の低下があるため、スイッチング電源の使用は避けてください。

## シリアル・データ・インターフェース

AD5543/AD5553は3線式( $\overline{\text{CS}}$ , SDI, CLK)のシリアル・データ・インターフェースを採用しています。新しいシリアル・データは、AD5543の場合16ビットのデータ・ワード・フォーマットでシリアル入力レジスタに入力されます。MSB先頭でロードされます。表IIに、16ビットのデータ・ワードを示します。データはSDIピンに入力されて、CLKの立ち上がりエッジでレジスタに入力されます。このとき、インターフェース・タイミング仕様で定めるデータのセットアップ・タイムとホールド・タイム条件を満たしている必要があります。シリアル・レジスタに入力された最後の16ビットだけが、 $\overline{\text{CS}}$ ピンの立ち上がりエッジで、シリアル・レジスタからDACレジスタへ転送されます。多くのマイクロコントローラはシリアル・データを8ビット・バイトで出力するため、2個のデータ・バイトをAD5543/AD5553に書き込むことができます。シリアル・レジスタをロードした後、 $\overline{\text{CS}}$ の立ち上がりエッジでシリアル・レジスタのデータがDACレジスタに転送されるため、このストロブ期間中にCLKをトグルすることはできません。AD5553では、16ビット・クロック・サイクルの場合、下位2ビットは無視されます。

## ESD保護回路

すべてのロジック入力ピンでは、逆バイアスされたESD保護ツェナー・ダイオードがグラウンド(GND)とV<sub>DD</sub>の間に接続されています(図6)。



## PCBレイアウトと電源バイパス

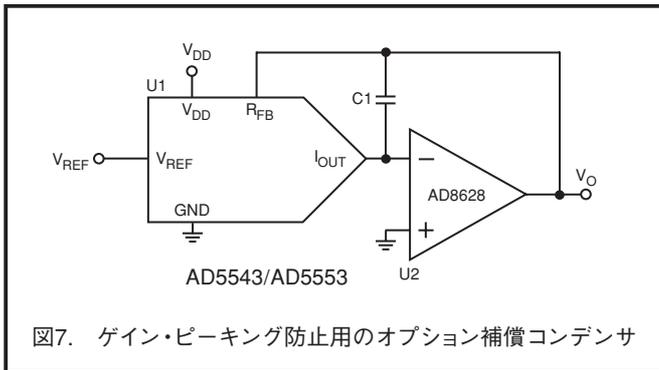
小型かつ最短の線でPCBレイアウト・デザインすることが重要です。入力までの配線はできるだけ短くして、IR電圧降下と浮遊インダクタンスを小さくする必要があります。

最高の安定性を得るには、高品質のコンデンサを使って電源をバイパスすることも大切です。デバイスまでの電源線は、0.01 μF~0.1 μFのディスク型またはチップ型セラミック・コンデンサを使ってバイパスする必要があります。ESRが小さい1 μF~10 μFのタンタルまたは電解コンデンサも電源に接続して、過渡電圧を抑え、かつ低周波リップルを除去する必要があります。

V<sub>REF</sub>とR<sub>FB</sub>の間のPCBメタル・パターンも、ゲイン誤差を小さくするためにマッチングさせる必要があります。

# AD5543/AD5553

## アプリケーション 安定性

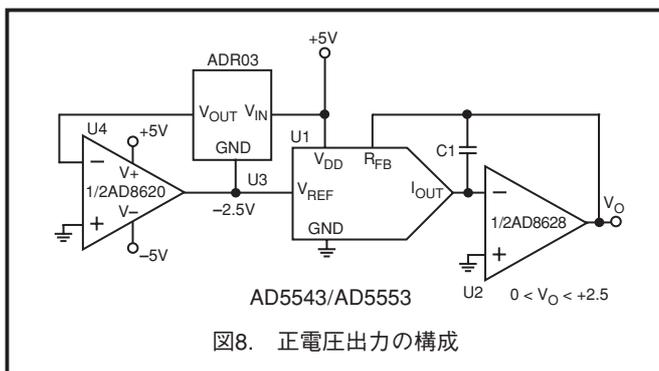


I/V変換の構成では、DACの $I_{OUT}$ とオペアンプの反転ノードをできるだけ短い配線で接続する必要があるため、正しいPCBレイアウト技術を使う必要があります。各コード変化はステップ関数に対応するため、オペアンプのGBPが制限されている場合、および反転ノードの寄生容量が大きい場合に、ゲイン・ピーキングが発生することがあります。

安定性を維持するために、オプションの補償コンデンサC1を追加することができます(図7)。C1は経験的に決めることができますが、補償としては一般的に20pFが適当です。

## 正電圧出力

正電圧出力を得るには、抵抗偏差誤差の影響を受けるので、反転アンプを使って出力の反転を行い、DACの入力に負のリファレンスを接続することが望まれます。負のリファレンスを発生するときは、リファレンス回路の $V_{OUT}$ ピンとGNDピンがそれぞれ仮想グラウンドと-2.5Vになるように、リファレンスにオペアンプを使ってレベル・シフトすることができます(図8)



## バイポーラ出力

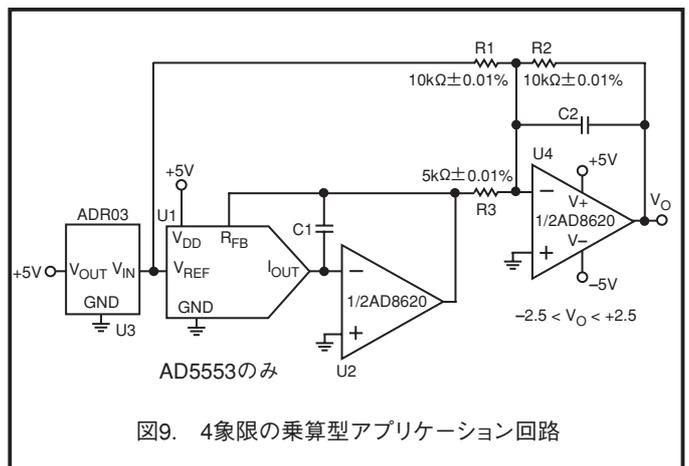
AD5543/AD5553は、元来2象限の乗算型D/Aコンバータです。すなわち、容易にユニポーラ出力動作に設定することができます。フル・スケール出力の極性は、リファレンス入力電圧と反対になります。

アプリケーションによっては、フル4象限の乗算機能、すなわちバイポーラ出力振幅の発生が必要となることがあります。これは、加算アンプとして構成された外付けアンプU4を追加することで容易に実現できます(図9)。この回路では、2つ目のアンプU4がゲイン2を提供して出力振幅を5Vに増幅します。リファレンス電圧から2.5Vのオフセットに外付けアンプをバイアスすると、フル4象限の乗算回路が得られます。この回路の伝達関数は、入力データ(D)がコード・ゼロ( $V_{OUT} = -2.5V$ )→ミッド・スケール( $V_{OUT} = 0V$ )→フル・スケール( $V_{OUT} = +2.5V$ )へ増加するのに対応して、負と正の両出力電圧が発生することを示しています。

$$V_{OUT} = (D / 32,768 - 1) \times V_{REF} \quad (\text{AD5543}) \quad (3)$$

$$V_{OUT} = (D / 16,384 - 1) \times V_{REF} \quad (\text{AD5553}) \quad (4)$$

AD5543の場合、抵抗偏差が注意すべき支配的な誤差になります。



## プログラマブルな電流源

図10に、Howland電流ポンプを使った多用途V/I変換回路を示します。この回路は高精度の電流変換機能の他に、双方向電流機能と高電圧適合性も可能にします。この回路は、最大500Ω負荷までの4mA～20mA電流トランスミッタに使うことができます。図10に示すように、抵抗ネットワークがマッチしている場合、負荷電流は次式で与えられます。

$$I_L = \frac{(R_2 + R_3)/R_1}{R_3} \times V_{REF} \times D \quad (5)$$

理論的には、R3を小さくして、U3の出力電流駆動能力の範囲内で、必要な電流を得ることができます。この回路では、AD8510は両方向に±20mAを供給することができ、電圧適合性は15Vに近づきます。この電圧適合性は主にU3の電源電圧により制限されます。ただし、インピーダンス補償について注意が必要です。C1がない場合、出力インピーダンスは次のようになります。

$$Z_O = \frac{R_1' R_3 (R_1 + R_2)}{R_1 (R_2' + R_3) - R_1' (R_2 + R_3)} \quad (6)$$

抵抗が完全にマッチしているとZ<sub>O</sub>は無限大になり、これは非常に望ましいことで、理想的な電流源として動作します。これに対して、マッチしていない場合は、Z<sub>O</sub>は正または負になります。負の場合は発振の原因になります。そのため、C1を接続して、発振を防止する必要があります。クリティカルなアプリケーションに対しては、条件に合うC1値を経験的に探すことができますが、一般的には数pFのレンジです。

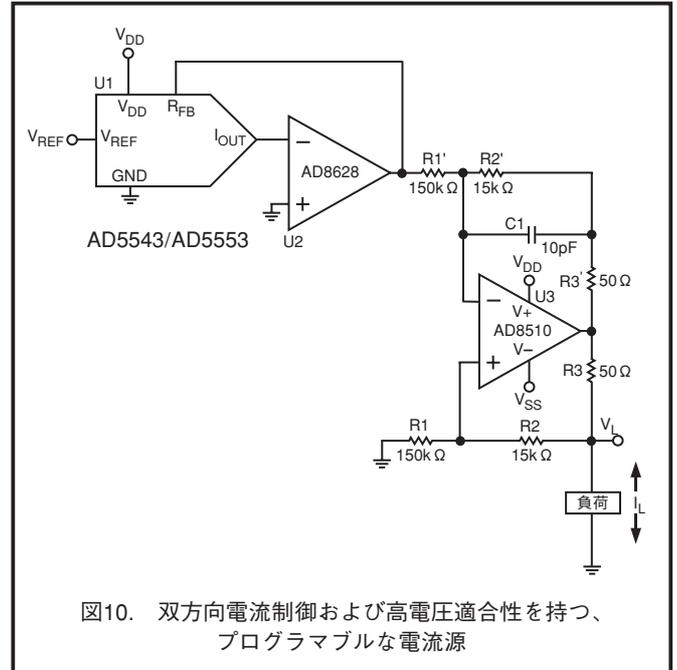


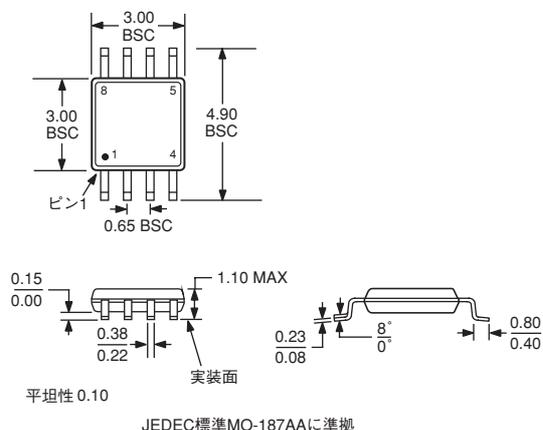
図10. 双方向電流制御および高電圧適合性を持つ、プログラマブルな電流源

# AD5543/AD5553

## 外形寸法

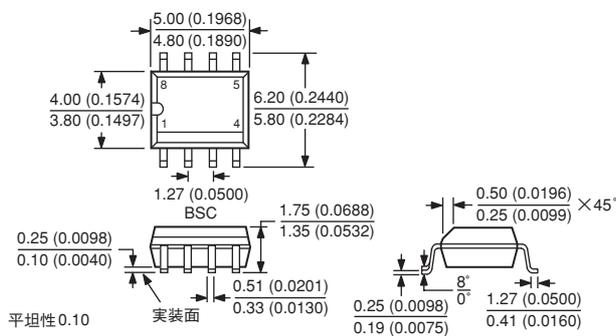
### 8ピンMSOPパッケージ[MSOP] (RM-8)

サイズはミリメートルで示します。



### 8ピン標準スモール・アウトライン・パッケージ[SOIC] 小型ボディ (RN-8)

サイズはミリメートルと(インチ)で示します。



寸法管理はミリメートル。括弧内のインチ寸法は、参考用にミリメータを丸め処理してあるため、設計用には向きません。



# AD5543/AD5553

TDS04/2003/500

PRINTED IN JAPAN



このデータシートはエコマーク認定の再生紙を使用しています。