

ANALOG DEVICES

**アナログ・デバイセズの A<sup>2</sup>B<sup>®</sup>製品および開発ツール使用時の技術的注意点** 当社の Web リソース http://www.analog.com/ee-notes および http://www.analog.com/a2b にアクセスし てください。

# EVAL-AD2428WB1BZ A<sup>2</sup>B<sup>®</sup>評価用ボード・ユーザ・ガイド

著者: A<sup>2</sup>B Applications Team

## 特長

- バス給電式の A<sup>2</sup>B<sup>®</sup>スレーブ・トランシー バー (AD2428W)
- ステレオ・オーディオ・コーデック/ SigmaDSP<sup>®</sup> (ADAU1761)
- 2つのステレオ MEMS マイクロフォン
- EEPROM
- GPIO/IRQ に関する LED と押しボタン
- デジタル信号とアナログ入力のテスト・ ポイント

## 含まれる装置

- 1.8m ツイストペア・ケーブル(CAT5e 定 格、DuraClik<sup>TM</sup>コネクタ付き)
- ゴム製の支持部

## 必要な装置

ケーブルおよび 3.5mm TRS プラグ付き
 ヘッドフォン

Rev 1 - 2019 年 10 月 8 日

- アナログ回線レベルの音源(例:スマートフォン)
- EVAL-AD2428WD1BZ A<sup>2</sup>B<sup>®</sup>マスタ・ノー ド評価用ボード
- 追加の A<sup>2</sup>B<sup>®</sup>スレーブ・ノード(オプション)
  - □ EVAL-AD2428WG1BZ
  - □ EVAL-AD2428WC1BZ

## 必要な資料

- トランシーバーのデータシート<sup>[1]</sup>
- トランシーバーのテクニカル・リファレンス<sup>[2]</sup>
- EVAL-AD2428WB1BZのハードウェア設 計ファイル<sup>[3]</sup>

## 必要なソフトウェア

- SigmaStudio<sup>®</sup> Rev. 4.4 以上
- A<sup>2</sup>B<sup>®</sup>用途向けに配布されたソフトウェア で、Rev19.3.0 以降の DLL

©2019, Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ社は、お客様の製品の設計、お客様の製品の使用または応用、またはアナログ・デバイセズ社の支援に起因する可能性がある他社の特許または 権利の侵害に関して一切の責任を負いません。全ての商標およびロゴの所有権は、それぞれの所有者に帰属します。アナログ・デバイセズ社は、アプリケーション技 術者と開発ツール技術者によって提供される情報が正確で信頼できるものであることを期していますが、本書で提供される内容の技術的な精度および時事性に関して 一切の責任を負いません。



#### 概要

この評価用ボードは、A<sup>2</sup>B<sup>®</sup>(オートモーティブ・オーディオ・バス)ネットワークに対して A<sup>2</sup>B<sup>®</sup> バス給電式スレーブ・ノード機能を提供します。この機能には、PDM マイクロフォン入力 と I<sup>2</sup>S/TDM インターフェース経由のシリアル・オーディオの両方に対するサポートが含まれます。 バス給電式スレーブ・ノードは、A<sup>2</sup>B<sup>®</sup>ワイヤのバイアス電圧から電力供給を受けます。

ステレオ・アナログ ADC 入力を備えたオーディオ・コーデック/SigmaDSP (ADAU1761) に、 PDM 出力付きの 2 つのデジタル MEMS マイクロフォンを接続することにより、A<sup>2</sup>B<sup>®</sup>バスのアッ プストリームとダウンストリームのスロットに信号を供給できるのに対して、コーデック/ SigmaDSPの DAC 出力は A<sup>2</sup>B<sup>®</sup>バス上のアップストリームとダウンストリームのスロットを使用ま たは消費することができます。SigmaDSPブロックでは、オプションでデジタルの前処理または後 処理が可能です。

押しボタンと LED は、A<sup>2</sup>B<sup>®</sup>バスを通じた双方向の制御および応答通信に使用できます。

標準的な 0.1 インチ(2.54mm)のピン間距離があるデュアル・ロー・ヘッダ(未実装)により、 I<sup>2</sup>S/TDM 信号およびグラウンド信号に直接接続して、検出後の他のデバイスに対するテストまた はインターフェースに対応します。全ての電源には、ボードの裏面に配置されている表面実装型 テスト・ポイントで容易にアクセスできます。ボードの回路図、アセンブリ/レイアウト・ファ イル、および部品表(BOM)については、この EE-Note<sup>[3]</sup>に関連付けられている EVAL-AD2428WB1BZ ハードウェア設計ファイルの ZIP アーカイブを参照してください。

## 評価用ボードのハードウェア

図1に、EVAL-AD2428WB1BZ評価用ボードの重要な部品および接続箇所を示します。



図1.ボードの概観



#### A<sup>2</sup>B<sup>®</sup>バスの接続箇所(J7 および J8)

2ピンの Molex 製 DuraClik コネクタ(J7)では、1本のツイストペア A<sup>2</sup>B<sup>®</sup>ケーブルを AD2428W ト ランシーバーの A 側に接続できます。A<sup>2</sup>B<sup>®</sup>ケーブルの反対側の端は、マスタ・トランシーバーか、 マスタ・ノードに近い次のスレーブ・ノード・トランシーバーの B 側に接続できます。

2ピンの Molex 製 DuraClik コネクタ(J8)では、1本のツイストペア  $A^2B^{\circ}$ ケーブルを AD2428W ト ランシーバーの B 側に接続できます。 $A^2B^{\circ}$ ケーブルの反対側の端は、次のスレーブ・ノード・ト ランシーバー(順番が最後のスレーブを含む)の A 側に接続できます。

#### **I<sup>2</sup>C ヘッダ(J3**)

未実装の  $I^2C$  ヘッダ (J3) フットプリントは、 $A^2B^{\text{®}}$ トランシーバーの  $I^2C$  インターフェース (SDA、 SCL、および GND 信号) への接続箇所となります。

#### アナログ・オーディオ入力(J2)信号および出力(J1)信号

EVAL-AD2428WB1BZ 評価用ボードは、オーディオの回線レベルに適合するステレオのシングル エンド信号向けに2つの3.5mm TRS コネクタを備えています。

MP3 プレーヤ(例えば、iPOD<sup>®</sup>) やスマートフォンのオーディオ出力は、AC 結合入力(J2) を ADAU1761 SigmaDSP の ADC に直接供給できます。ピーク to ピークの振幅が 2.8V より小さい非 オーディオ信号もサポートされます。

ADAU1761 SigmaDSP からの DAC 出力を使用して、アナログ信号を外部デバイス(J1)に送信できますが、その主な機能はヘッドフォンの駆動です。

J1 および J2 のジャックに何も差し込んでいない場合、アナログ・オーディオ出力は、コネクタ内 部の切替え接点を通じて ADAU1761 SigmaDSP のアナログ・オーディオ入力に送られます。この 設計により、アナログ・ループ・バックのテストが容易になります。

> バスのバイアス電圧機能のため、バス給電ノードのグラウンドは、 ローカル給電ノードのグラウンドとは同じ電位になりません。バス給 電ノードに接続されている信号源または宛先グラウンドがシステム内 のローカル給電ノードと同じ電位である場合、この差によって検出誤 差が生じることがあります。この理由から、EVAL-AD2428WB1BZ ボー ドに接続する信号は、(バッテリ駆動の MP3 プレーヤやヘッドフォン などの)フローティング信号のみにしてください。

#### マイクロフォン

PDM によりトランシーバーに直接接続される2つのデジタル MEMS マイクロフォンがあります。

#### I<sup>2</sup>S/TDM ヘッダ(J4)

未実装のデュアル・ローJ4フットプリントは、A<sup>2</sup>B<sup>®</sup>トランシーバーのI<sup>2</sup>S/TDMインターフェース (BCLK、SYNC、DTX0、DTX1、DRX0、およびDRX1信号)への接続箇所となります。ここでは、 他の PCB に(直接またはワイヤを通じて)接続でき、ロジック・アナライザまたはデジタル・ オーディオ・アナライザを使用して信号をモニタリングできます。シールド線接続またはツイス ト線接続を使用する場合は、ヘッダの片側をグラウンドに接続すると信号の完全性が向上します。



#### LED (D8 および D9)

D8 および D9 は、AD2428W の IRQ/IO0 ピンと DTX1/IO4 ピンを GPIO として使用した場合、それ ぞれのステータスを反映します。

#### テスト・ポイント(TP7~TP12)

テスト・ポイントは PCB のシルクスクリーン上に明記されており、<u>表1</u>にまとめているように、 信号や電源への接続点となります。プローブ・ポイントを見つけるには概略図を参照してくださ い。

テスト・ポイント	接続先(A <sup>2</sup> B®トランシーバーのピン、該当する場合)
TP7	AD2428Wの VOUT1 出力電圧(PLLVDD/DVDD)
TP8	AD2428Wの VOUT2 出力電圧(ATRXVDD/BTRXVDD)
TP9	VBUS ロー - このノード上で回復した負のバス・バイアス
TP10	VBUS ハイ - このノード上で回復した正のバス・バイアス
TP11	AD2428Wの次のスレーブ電源検出(SENSE)
TP12	AD2428Wの次のスレーブのリターン電流 (VSSN)

表 1.EVAL-AD2428WB1BZ 評価用ボードLED のまとめ

#### ADAU1761 SigmaDSP

非車載認定の ADAU1761 SigmaDSP は、廃品となった車載認定の ADAU1461 と機能上は同等です。 また、このデバイスは車載認定製品の ADAU1361 および ADAU1961 とピン互換ですが、これらの 製品は、デジタル・オーディオの前処理および後処理用の SigmaDSP プロセッサ・コアを内蔵し ていません。

#### 押しボタン(S1)

AD2428WのIRQ/IO0ピンはIOVDDまで引き上げられます。このため、押しボタン(S1)を押す と、AD2428Wトランシーバーに対してアクティブ・ローの割込み信号を発生できます。この機能 を使用するには、IRQ/IO0ピンを割込み機能付きのアクティブ・ローGPIOとして設定します。

#### EEPROM

アドレス	データ	内容
0x0000	0xAB	設定メモリ・インジケータ
0x0001	0xAD	モジュールのベンダ ID
0x0002	0x28	モジュールの製品 ID
0x0003	0xD2	モジュールのバージョン ID
0x0004	0x12	予備(無視)
0x0005	0x00	構成ブロックの数

このボードの EEPROM のデフォルトの内容を表 2 に示します。

表 2.AD2428W トランシーバーの EEPROM 設定



### 7ビット・フォーマットの I<sup>2</sup>C デバイス・アドレス

7ビット・フォーマットの I<sup>2</sup>C デバイス・アドレスには、読出し書込み(R/W) ビットが含まれていません。SigmaStudio A<sup>2</sup>B<sup>®</sup>ウィンドウの Schematic タブでは、<u>表 3</u>にまとめているように、設定に7ビットのアドレス表記を使用します。両デバイスとも 16 ビットのアドレス指定が可能であり、8 ビットのデータを使用します。

デバイス	7ビットの PC デバイス・アドレス
コーデック付きの ADAU1761 SigmaDSP	0x39
24FC256 EEPROM	0x50

表 3.7 ビットの PC デバイス・アドレス

### 評価用ボード・ソフトウェアのクィック・スタート手順

EVAL-AD2428WB1BZ 評価用ボードは、既存の A<sup>2</sup>B<sup>®</sup>システム内部で接続することを意図していま す。このシステムでは、A<sup>2</sup>B<sup>®</sup>バス上でボード上の AD2428W トランシーバーをスレーブにするた め、1 つ以上のマスタ・ノードが存在します。マスタ・ノード上のホスト・プロセッサは、A<sup>2</sup>B<sup>®</sup> マスタ・トランシーバーと直接インターフェースを取り、検出された全てのスレーブ・トラン シーバーのレジスタ空間のプログラムおよび読出しを、トランシーバーを通じて実行します。こ の構成により、起動時にシステムを完全に初期化して、動作中はステータスをモニタできます。 相補的な EVAL-AD2428WD1BZ A<sup>2</sup>B<sup>®</sup>マスタ評価用ボードに付属のサンプルでは、以降のセクショ ンで説明されているように、特定のスレーブ・ボードへの接続を想定しています。

#### EVAL-AD2428WD1BZ マスタ・ボードへの接続

マスタ・ボードのセットアップ手順については、EVAL-AD2428WD1BZ A<sup>2</sup>B®評価用ボード・マニュ アル<sup>[4]</sup>を参照してください。マスタ・ボードのジャンパがデフォルトの位置に取り付けられてい ることを確認してください。

### 3ノードの A<sup>2</sup>B<sup>®</sup>システムのハードウェア・セットアップ

1. 表示の A<sup>2</sup>B<sup>®</sup>評価用ボードを次のように接続することにより、A<sup>2</sup>B<sup>®</sup>システムのサンプルを組み 立てます。

マスタ(EVAL-AD2428WD1BZ) - B側(P2)をスレーブ0ボードのA側(J7)に接続します。 スレーブ0(EVAL-AD2428WC1BZ) - B側(J8)をスレーブ1ボードのA側(J7)に接続し ます。

スレーブ1 (EVAL-AD2428WB1BZ)

- 2. PC を USB ケーブルを介して、また EVAL-ADUSB2EBZ USBi I<sup>2</sup>C プログラマを使用してマス タ・ボード上の SigmaStudio ヘッダ(P1)に接続します。
- 3. 音源をスレーブ1ボードのステレオ・ライン入力(J2)に接続します。
- 4. ヘッドフォンをマスタ・ボードのオーディオ出力(J4)に接続します。
- 5. 壁面取付け式の 12V 電源(1.5A)のプラグをコンセントに差し込み、マスタ・ボードの電源 ジャック(P4)に接続します。

#### ソフトウェアのセットアップと動作

1. SigmaStudio (Rev. 4.4 以上) および A<sup>2</sup>B Software for Windows/Baremetal (Rev 19.3.0) の各ソフ トウェアを <u>EVAL-AD2428WB1BZの製品ページ</u>からインストールします。



- A2B.dll および A2Bstack.dll ドライバ・ファイルをインストール・ディレクトリ (デフォルト: C:\Analog Devices\ADI\_A2B\_Software-Rel19.3.0\GUI\x86\_x64)から SigmaStudio のインストール先 (デフォルト: C:\Program Files\Analog Devices\SigmaStudio 4.4) にコピーします。SigmaStudio を起動し、Tools→AddInsBrowserの順に操作して、A2B.dll ファイルが選択されていることを確認します。保存して終了します。
- adi\_a2b\_3NodeSampleDemo.dspproj サンプル・プロジェクトを開きます。このファイルが置か れているのは (デフォルトの) C:\Analog Devices\ADI\_A2B\_Software-Rel19.3.0\Schematics\ BF\A2BSchematics ディレクトリです。図2に示すように、Link-Compile-Download アイコンを クリックします。



図2.adi a2b 3NodeSampleDemoConfig.dspprojA<sup>2</sup>B<sup>®</sup>サンプル・プロジェクトのソフトウェア概略図

- デモを実行する前に、<u>3 ノードの A<sup>2</sup>B<sup>®</sup>システムのハードウェア・セットアップ</u>の手引きに従い ます。図 2 に示すようなサンプルのデモ構成が表示されます。スレーブ 1 の EVAL-AD2428WB1BZボードに接続されている音源が、マスタのEVAL-AD2428WD1BZボードに接続 されているヘッドフォンから再生されます。スレーブ 0 の EVAL-AD2428WC1BZ ボードからの マイクロフォンの音声がスレーブ 1 の EVAL-AD2428WB1BZ ボードから再生されます。
- 5. 図 3 に示す構成設定を使用して、コーデックと A<sup>2</sup>B<sup>®</sup>トランシーバーとのインターフェースを 適切に処理します。



AD242x Phantom Powered Node WB1BZ Properties		AD242x Slave 2 WBZ Properties	
General View Register View Stream View	<b>5</b>	General View Register View Stream View	
[12S		I2S Rate Settings	
TDM Mode TDM2 -	Early Sync Enabled	I2S Rate SFF × 1 ▼	Reduce/Retransmit Disabled
TDM Channel Size 32-bit 👻	Rx Interleave Disabled	Share Slots(RR) Disabled	
	Tx Interleave Disabled	Reduced Rate Controls	
Sync Mode 50 % Duty Cycle	Tx0 Enabled	Strobe Direction Input 👻	Strobe in IO1 Disabled
Sync Polarity Falling Edge	Tx1 Disabled	Reduce Rate Valid bit(s) in	🗖 LSB 📄 Extra Bit
DRXn Sampling BCLK Rising Edge	Rx0 Enabled	Sync Offset 0 🗸	
DTXn Change BCLK Falling Edge	Rx1 Disabled	Clock Out1	Clock Out2
Sync Offset	Clock Sustain Enabled	Enable Clock Out1	V Enable Clock Out2
		Pre Div Factor 1 2	Pre Div Factor 2
PDM PDM Rate SFF -	High Pass Filter Enabled	Post Div Factor1 2	Post Div Factor2 4
PDM0 Slots 1-Slot - Rising Edge	PDM0 Disabled	Clock1 Invert Disabled	Clock 2 Invert Disabled
PDM1 Slots 2-Slot - Rising Edge	PDM1 Enabled		
PDM Data Out On Bus Only 👻	Alt. Clock on IO7 Inv. on BCLK	Clock1 Output(Hz) 24576000	Clock2 Output(Hz) 12288000
Config and Control Slot Config Audio Config Rate at	nd ClkOut   Interrupt Config   Pin Config   • •	Config and Control   Slot Config   Audio Config   Rate	and ClkOut Interrupt Config Pin Config
Master Address 0x68 B	us Address 0x69 🕡	Master Address DV58	Rus Address (1969)
A-Side Cable Length (m) 4.U 🚔	Use Configuration from EEPROM	A-Side Cable Length (m) 4.0 🚔	Use Configuration from EEPROM

図 3.EVAL-AD2428WB1BZ 評価用ボード・サンプルのオーディオ設定

図 4 は、ダウンストリーム・データ構成の例を示しており、ここでは 2 つのスロットが A<sup>2</sup>B<sup>®</sup> バスによって費やされており、ローカル DAC にデータが送られる一方で、2 つの追加スロッ トは、ローカル ADC からデータを取り出すトランシーバーによって占められています。



AD242x Slave 2 WBZ Properties	A2B Slave Node1 WB1BZ Properties	
General View Register View Stream View	General View Register View Stream View	<b></b>
Slave Config 12C Interface Frequency 400 kHz Super Frame Rate 48.0 kHz Node Response Cycles 0x68	Upstream         Slots to Cons           Slots Received at Port B         0         8         16           1         9         17           Slots Passed Up from Port B         0         8         16           3         11         19           Slots Contributed (Local)         2         10         18           6         1.4         22         7         15         23	24 25 26 27 28 29 30 31
Mode No Spread   Frequency 4x  Depth   Low  High	Slots Transmitted at Port A 2 No. of Slots 0	Max 0
	Enable Consume/Contribute 📝 Slots to Consu	ume
	Image: Slots Received at Port A         Image: Control of the slot of	24 25 26
	Slots Passed Down from Port A 0 4 12 20 5 13 21	27 28 29
	Slots Contributed (Local) 0 - 14 22 7 15 23	31
Config and Control Slot Config Audio Config Rate and ClkOut Interrupt Config Pin Config ()	Receive Offset 0 🚔 No. of Slots 2	Max 1
Master Address 0x68 Bus Address 0x69 ()	Slots Transmitted at Port B 0 Broadcast Downstream	Slots
A-Side Cable Length (m) 40 🚔 🔄 Use Configuration from EEPROM	✓ Enable Manual Slot Configuration	

図 4.EVAL-AD2428WB1BZ 評価用ボード・サンプルのスロット割り当て

- マスタの EVAL-AD2428WD1BZ ボード上の ADAU1452 SigmaDSP は、AD2428W トランシー バーにクロック (SYNC) を供給します。カスタマイズされた ADAU1452 オーディオ・フロー を開発するには、検出時に ADAU1452 の自動プログラミングをディスエーブルします。 ADAU1452 ブロックを右クリックして、A<sup>2</sup>B<sup>®</sup>ソフトウェア概略図の Peripheral Properties を選 択します。
- スレーブ1の EVAL-AD2428WB1BZ ボードで PDM マイクロフォンをテストするには、図2に 示すように接続します。図5に示すように、A<sup>2</sup>B<sup>®</sup>セルの RX1 をクリックして、入力を PDM に 変更します。



図 5.AD2428W のピン機能をDRX1 から PDM1 に変更

マスタの EVAL-AD2428WD1BZ ボードに接続したヘッドフォンを使用して、スレーブ1の EVAL-AD2428WB1BZ ボードから来るマイクロフォンのデータを聞くことができます。

 Stream Config タブ (Target Processor を右クリック→Device Properties→Stream Config の順に操作) を使用して、ノードの両端でのオーディオ・ストリームを定義します(図 6)。ストリーム割 り当てにより、ノードの両端でのアップストリームとダウンストリームのスロット設定値が設 定されます。



Processor	Device Properties		
	Stream Config		
	Import Bus Config File	Stream Definition Stream Assignment	
	Export System Config Files Save Schematic in EEPROM		+ - 2 1
	Delete	Stream Stream Name	Fs (kHz) Data No.
	Cut Copy Paste	0 Mic 1 Stereo	48         24         2           48         24         2           48         24         2
	ZoomToSelection	A2B Stream Configuration	
	Disable This Control	Stream Definition Stream Assignment	G
		Auto Slot Calculate	<- Stream Destination -
		Stream Name	Stream Source Master Slave 0 Slave
		Mic	Slave 1 💌 🔽 🗌
		Steren	Slave 0 🗸 🔽 🗸

図 6: ストリーム構成

ソフトウェアの変更に関する手引きについては、A<sup>2</sup>B<sup>®</sup>ソフトウェア配布版の*クイック・スタート・ガイド*<sup>[5]</sup>を参照してください。



## 参考文献

- [1] *AD2820(W)/AD2426(W)/AD2427(W)/AD2428(W)/AD2429(W) 車載オーディオ・バス(A<sup>2</sup>B<sup>®</sup>)トランシーバーのデー タシート。*Rev A、2019 年 10 月。Analog Devices, Inc.
- [2] *AD2420(W)/6(W)/7(W)/8(W)/9(W) 車載オーディオ・バス(A<sup>2</sup>B<sup>®</sup>)トランシーバーのテクニカル・リファレンス。* Rev 1.1、2019年10月。Analog Devices, Inc.
- [3] *EVAL-AD2428WB1BZ A<sup>2</sup>B<sup>®</sup>評価用ボード・ユーザー・ガイド(EE-419)の関連 ZIP ファイル(EE419v01.zip)*2019 年 10 月。Analog Devices, Inc.
- [4]  $EVAL-AD2428WD1BZA^2B^{\mathbb{R}}$ 評価用ボード・マニュアル。Rev 1.1、2019年10月。Analog Devices, Inc.
- [5]  $A^2B^{\otimes}$ クイック・スタート・ガイド。リビジョン 25.0、2019 年 10 月。Analog Devices, Inc.

## 文書履歴

リビジョン	概要
Rev 1 - 2019 年 10 月 17 日 $A^2 B^{\otimes} アプリケーション・チーム$	初版