



AN-2031 アプリケーション・ノート

ADF7030-1 で IEEE 802.15.4g-2012 のパケット・モードを有効にする方法

著者 : Aldrich Fuertes, Adrian Tolentino, Edwin Umali

はじめに

このアプリケーション・ノートでは、ファームウェア・ダウンロード・モジュールによって、ADF7030-1 トランシーバーIC で IEEE 802.15.4g-2012 準拠のパケット・モードを有効にする方法を説明します。このファームウェア・ダウンロード・モジュールは、ADF7030-1 に以下の機能を付加します。

- ガウス・フィルタリング
- ペイロード長が 4 バイト未満の場合における、2 バイトの不正な巡回冗長検査 (CRC) の生成と検出のためのソリューション
- LSB ファーストのペイロード・バイトの送信または受信
- レシーバーの物理層 (PHY) ヘッダ (PHR) イベント (有効な場合)
- レシーバーのブロック・イベント (有効な場合)

ファームウェア・ダウンロード・モジュールによって、ADF7030-1 は IEEE 802.15.4g-2012 の機能、特にモード・スイッチが無効のパケットの送信または受信、LSB ペイロードの送信または受信、フォワード・エラー・コレクション (FEC) エンコーディング、フレーム・チェック・シーケンス (FCS)、およびデータ・ホワイトニングの各機能も使用できます。

このアプリケーション・ノートは、ADF7030-1 でサポートする IEEE 802.15.4g-2012 の機能を理解する際の補足文書として使用することもできます。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

Rev. 0

©2021 Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ株式会社

本 社	〒105-6891	東京都港区海岸 1-16-1	ニューピア竹芝サウスタワービル 10F
		電話 03 (5402) 8200	
大 阪営業所	〒532-0003	大阪府大阪市淀川区宮原 3-5-36	新大阪トラストタワー 10F
		電話 06 (6350) 6868	
名古屋営業所	〒451-6038	愛知県名古屋市中区牛島町 6-1	名古屋ルーセントタワー 38F
		電話 052 (569) 6300	

目次

はじめに	1	ADF7030-1 の設定	6
改訂履歴	2	一般的な設定	6
IEEE 802.15.4g-2012 のパケット・モード・レジスタ	3	送信モードの設定	6
IEEE 802.15.4g-2012 のパケット構造	5	受信モードの設定	7
パケット構造	5	IEEE 802.15.4g-2012 PPDU の例	8
同期ヘッダ (SHR)	5	テスト条件	9
PHY ヘッダ (PHR)	5	ファームウェアのダウンロード・シーケンス	10
PHY サービス・データ・ユニット (PSDU)	5		

改訂履歴

3/2021—Revision 0: Initial Version

IEEE 802.15.4g-2012 のパケット・モード・レジスタ

IEEE 802.15.4g-2012 のパケット・モードで使用するレジスタは、表 1 にまとめられています。

表 1. IEEE 802.15.4g-2012 のパケット・モード・レジスタ

アドレス	レジスタ名	ビット	ビット名	概要
0x200002F4	PROFILE_PACKET_CFG	[31:16] [15:14] [13:0]	GENERATED TYPE_FRAME0 GENERATED	ADF7030-1 design center で生成される 0 : 汎用パケット 1 : IEEE 802.15.4g-2012 パケット ¹ ADF7030-1 design center で生成される
0x200004F4	GENERIC_PKT_BUFF_CFG0	[31:25] [24] [23] [22] [21:11] [10:0]	GENERATED ROLLING_BUFF_EN GENERATED BIT2AIR PTR_TX_BASE PTR_RX_BASE	ADF7030-1 design center で生成される 0 : ローリング・バッファ・モードを無効にする 1 : ローリング・バッファ・モードを有効にする ADF7030-1 design center で生成される 0 : MSB ファースト 1 : LSB ファースト ¹ トランスミッタのベース・バッファ・オフセット・ポインタ レシーバーのベース・バッファ・オフセット・ポインタ
0x200004FC	GENERIC_PKT_FRAME_CFG0	[31:30] [29:24] [23:22] [21:16] [15:8] [7:0]	GENERATED CRC_LEN GENERATED SYNC0_LEN GENERATED PREAMBLE_LEN	ADF7030-1 design center で生成される 16 : 1 バイトの FCS 32 : 2 バイトの FCS ADF7030-1 design center で生成される 同期ワード 0 の長さ (ビット単位) ADF7030-1 design center で生成される プリアンブル・ユニットの数
0x20000500	GENERIC_PKT_FRAME_CFG1	[31:24] [23:16] [15:13] [12] [11:0]	TRX_IRQ1_TYPE TRX_IRQ0_TYPE GENERATED PREAMBLE_UNIT PAYLOAD_SIZE	IRQ_OUT1 の割込み源を選択する IRQ_OUT0 の割込み源を選択する ADF7030-1 design center で生成される 0 : ビット・ペア 1 : オクテット ¹ ペイロード・バイトの数 (汎用パケットのみ)
0x20000504	GENERIC_PKT_FRAME_CFG2	[31:24] [23:16] [15:14] [13:12] [11] [10:9] [8:3] [2:0]	ENDEC_MODE PREAMBLE_VAL GENERATED LEN_SEL CRC_SHIFT_IN_ZEROS GENERATED SYNC1_LEN GENERATED	0x08 : FEC を有効にする 0x00 : FEC を無効にする 0x55 : プリアンブル値が 0x55 ADF7030-1 design center で生成される 長さフィールドのサイズ 00 : 固定長モード、パケット内に長さフィールドがない ¹ 01 : 長さフィールドが 8 ビット 10 : 長さフィールドが 16 ビット 最後のレジスタ値を逆にするかどうかを決定する。IEEE 802.15.4g-2012 パケットの場合は 1 を設定する ADF7030-1 design center で生成される 同期ワード 1 の長さ (ビット単位) ADF7030-1 design center で生成される
0x20000508	GENERIC_PKT_FRAME_CFG3	[31:16] [15:0]	RX_LENGTH GENERATED	受信した PHR ADF7030-1 design center で生成される
0x20000510	GENERIC_PKT_FRAME_CFG5	[31:16] [15:0]	GENERATED TX_PHR	ADF7030-1 design center で生成される IEEE 802.15.4g-2012 パケットの送信で使用される PHR
0x20000514	GENERIC_PKT_SYNCWORD0	[31:0]	VAL	0x6F4E : パケットを FEC エンコードする場合の SFD
0x20000518	GENERIC_PKT_SYNCWORD1	[31:0]	VAL	0x904E : パケットを FEC エンコードしない場合の SFD
0x2000051C	GENERIC_PKT_CRC_POLY	[31:0]	VAL	0x1021 : 1 バイトの FCS 0x04C11DB7 : 2 バイトの FCS
0x20000520	GENERIC_PKT_CRC_SEED	[31:0]	VAL	0x0 : 1 バイトの FCS 0x46AF6449 : 32 ビットの FCS

アドレス	レジスタ名	ビット	ビット名	概要
0x20000524	GENERIC_PKT_CRC_FINAL_XOR	[31:0]	VAL	0x0 : 1 バイトの FCS 0xFFFFFFFF : 2 バイトの FCS

¹ IEEE 802.15.4g-2012 のパケット・モードで使用されます。

IEEE 802.15.4g-2012 のパケット構造

ADF7030-1 は、低いレートワイヤレス・スマート・ユーティリティ・ネットワーク（SUN）向けに、IEEE802.15.4g-2012規格で規定された仕様をサポートしています。

パケット構造

ADF7030-1 のパケット構造は、モード・スイッチが無効の PHY プロトコル・データ・ユニット（PPDU）フォーマットに従います。PPDU フォーマットの例を表 5 に示します。ADF7030-1 は、モード・スイッチを用いた PPDU フォーマットをサポートしていません。

PPDU は同期ヘッダ（SHR）、PHR、および PHY サービス・データ・ユニット（PSDU）という 3 つの主要なフィールドで構成されています。

同期ヘッダ（SHR）

SHR は、表 2 に示すように、プリアンプルとスタート・フレーム・デリミタ（SFD）という 2 つのフィールドで構成されています。

表 2. 同期ヘッダ

SHR	Size
Preamble	4 to 255 bytes of 0x55
SFD	2 bytes

プリアンプル

プリアンプルは、複数の 8 ビット・シーケンス（01010101）を含んでいます。ADF7030-1 は、4 バイトから最大 255 バイトまでのプリアンプル・シーケンスの送信をサポートしています。

スタート・フレーム・デリミタ（SFD）

SFD は、表 3 に示す 2 つの値のいずれかから選択された 2 バイトのシーケンスです。SFD は、PHR と PSDU 内で FEC を使用するかどうかを決定します。FEC エンコードすると、PHR と PSDU 内に冗長なビットが付加され、受信側で誤り訂正が行われます。

PHR と PSDU を FEC エンコードする場合は、SFD 値を 0x6F4E にし、一方、PHR と PSDU をエンコードしない場合は、SFD 値を 0x904E にします。

表 3. スタート・フレーム・デリミタ値

Description	SFD Value
FEC coded PHR and PSDU	0x6F4E
FEC uncoded PHR and PSDU	0x904E

PHY ヘッダ（PHR）

PHR は 2 バイトのシーケンスです。各ビット・フィールドを表 4 に示します。これらのフィールドを以降のセクションで定義します。

表 4. PHY ヘッダ

PHR	Bits
Mode switch	Bit 15
Reserved	Bits[14:13]
FCS type	Bit 12
Data whitening	Bit 11
Length	Bits[10:0]

モード・スイッチ

モード・スイッチを使用すると、デバイスはパケットごとに変調方式やデータ・レートを変更できます。ADF7030-1 は、モード・スイッチを有効にした PPDU をサポートしていないため、このビットを 0 に設定して、単一のデータ・レートと変調方式でパケットの送信と受信を行うように指定します。

FCS タイプ

PHR の FCS タイプ・フィールドは、PSDU 内に含まれる FCS フィールドの長さを指定します。FCS タイプを 1 に設定すると、FCS は 2 バイトになります。FCS タイプを 0 に設定すると、FCS は 4 バイトになります。ADF7030-1 は、送信モード時に FCS タイプに基づいて FCS を自動的に生成し、受信モード時に、受信した PHR 内の FCS タイプに基づいて、受信した FCS を検査します。

データ・ホワイトニング

データ・ホワイトニングを行うと、無線で送信されるデータの DC 成分が確実になくなり、占有する RF 帯域幅にわたって電力分布が平滑化されます。PHR 内のデータ・ホワイトニング・ビットは、PSDU をホワイトニングするかどうかを指定します。このビットを 1 に設定すると、PSDU はホワイトニングされます。このビットを 0 に設定すると、PSDU はホワイトニングされません。データ・ホワイトニングは、SHR と PHR には使用されません。

受信した PHR ビットが、トランスミッタ側で PSDU をホワイトニングしたことを示している場合は、レシーバー側でデータの逆ホワイトニングが行われます。

長さ

ビット [10:0] はフレーム長を指定します。この長さは、FEC エンコーディング（有効な場合）の前の PSDU の長さです。このフィールドは、ペイロードと FCS を合わせたバイト単位の長さに相当します。FCS は FCS タイプの設定値によって決まり、2 バイトまたは 4 バイトになることに注意してください。

PHY サービス・データ・ユニット（PSDU）

PSDU フィールドは、PPDU のデータを搬送します。PSDU は、ペイロードと FCS の 2 つのフィールドを含みます。FCS は、PHR の FCS タイプ・フィールドに応じて、2 バイトまたは 4 バイトのいずれかになります。

表 5. PPDU フォーマットの例

SHR		PHR					PSDU	
Preamble	SFD	Mode Switch	Reserved	FCS Type	Data Whitening	Length	Payload	FCS
4 Bytes to 255 Bytes of 0x55	1001000001001110	0	00	1	1	00000010000	Whitened	Whitened and 16-bit or 32-bit

ADF7030-1 の設定

以下のセクションでは、IEEE 802.15.4g-2012 のパケット・モードを使用するための ADF7030-1 の設定方法、および ADF7030-1 が生成するイベントについて説明します。

このセクションで説明するレジスタとビットは、IEEE 802.15.4g-2012 のパケット・モード・レジスタのセクションに記載されています。レジスタに関する詳細は、ADF7030-1 Software Reference Manual を参照してください。

一般的な設定

200kbps までのデータ・レートでは、帯域幅時間 (BT) 積が 0.5 の場合に、2 レベルのガウス周波数シフト・キーイング (2GFSK) 変調のみがサポートされています。ADF7030-1 の無線パラメータを適切に設定する方法については、ADF7030-1 Software Reference Manual を参照してください。

PHY_OFF 状態で ADF7030-1 を設定してください。PHY_OFF 状態で設定を書き込んだ後、設定を適用するために CMD_CFG_DEV コマンドを呼び出す必要があります。

以下の設定を使用すると、ADF7030-1 が初期化され、IEEE 802.15.4g-2012 のパケット・モードが有効になります。

IEEE 802.15.4g-2012 の PPDU フォーマットを有効にするには、ADF7030-1 の TYPE_FRAME0 ビットを 1 に設定します。

プリアンブル

プリアンブルを以下のように順不同で設定します。

- PREAMBLE_VAL ビットを 0x55 に設定します。
- PREAMBLE_UNIT ビットを 1 に設定します。
- PREAMBLE_LEN ビットを所望のプリアンブル・バイト数 (4~255) に設定します。

送信モードでは、ADF7030-1 はプリアンブルの最初のビットを送信したとき、プリアンブル検出イベントを生成し、プリアンブルの最後のビットをシフトアウトしたとき、プリアンブル消失イベントを生成します。受信モードでは、ADF7030-1 はプリアンブル・シーケンスを検出したとき、プリアンブル検出イベントを生成し、プリアンブル・シーケンスが消失したとき、プリアンブル消失イベントを生成します。

SFD

SFD を以下のように順不同で設定します。

- GENERIC_PKT_SYNCWORD0 レジスタに 0x6F4E を書き込みます。
- SYNC0_LEN ビットを 16 に設定します。
- GENERIC_PKT_SYNCWORD1 レジスタに 0x904E を書き込みます。
- SYNC1_LEN ビットを 16 に設定します。

PSDU

表 6 に示すように、FCS タイプに基づいて適切な CRC 設定値を書き込みます。

表 6. ADF7030-1 の CRC 設定値

Register	Bits	16-Bit FCS	32-Bit FCS
GENERIC_PKT_FRAME_CFG0	CRC_LEN	16	32
GENERIC_PKT_CRC_POLY	VAL	0x1021	0x04C11DB7
GENERIC_PKT_CRC_SEED	VAL	0x0000	0x46AF6449
GENERIC_PKT_FRAME_CFG2	CRC_SHIFT_IN_ZEROS	1	1
GENERIC_PKT_CRC_FINAL_XOR	VAL	0x0000	0xFFFFFFFF

送信モードの設定

以下のセクションでは、IEEE 802.15.4g-2012 パケットを送信する際に必要な追加設定を説明します。

SFD

送信モードで FEC エンコーディングを有効にするには、GENERIC_PKT_FRAME_CFG2 レジスタ内の ENDEC_MODE ビットを 0x08 に設定します。ADF7030-1 は、MSB ファースト出力で GENERIC_PKT_SYNCWORD0 レジスタ内の SFD シーケンスを送信し、その後、PHR と PSDU を FEC エンコードして送信します。

FEC エンコーディングを無効にするには、GENERIC_PKT_FRAME_CFG2 レジスタ内の ENDEC_MODE ビットを 0x00 に設定します。ADF7030-1 は、MSB ファースト出力で GENERIC_PKT_SYNCWORD1 レジスタ内の SFD シーケンスを送信し、その後、PHR と PSDU をエンコードせずに送信します。

ADF7030-1 は、SFD シーケンスの最後のビットを送信した後、同期検出イベントを生成します。

PHR

送信の際に選択する PHR を、TX_PHR ビットに書き込みます。PHR は、MSB (ビット 15) ファーストで送信されます。送信モードでは、LEN_SEL ビットを設定する必要はありません。

ADF7030-1 は、PHR フィールドの最後のビットを送信した後、長さフィールド・パターン・イベントを生成します。

PSDU

PSDU は、ペイロードと FCS で構成されています。ただし、ADF7030-1 は FCS の生成と検査をサポートしているため、ペイロードだけを ADF7030-1 のペイロード・メモリに書き込んだり、このペイロード・メモリから読み出したりする必要があります。

ペイロードを ADF7030-1 のトランスミッタ・ペイロード・バッファに書き込む必要があります。ペイロード・バイトをペイロード・メモリに書き込む方法については、ADF7030-1 Software Reference Manual を参照してください。

ADF7030-1 は、トランスミッタ・ペイロード・バッファの最も低い位置からペイロード・バイトの送信を開始します。各バイト内において無線で送信されるビットの順序は、BIT2AIR ビットによって決まります。各ペイロード・バイトを LSB 送信するには、BIT2AIR ビットを 1 に設定します。各ペイロード・バイトは、MSB ファーストでペイロード・メモリに書き込む必要があることに注意してください。こうすることにより、ADF7030-1 は、LSB ファーストで各ペイロード・バイトを送信します。

ADF7030-1 は、TX_PHR ビットに設定した FCS タイプに基づいて、FCS を生成します。その後、生成した FCS は無線で送信される PSDU の一部になります。

ADF7030-1は、PSDUの最後のビットを送信したとき、ペイロード・イベントとCRCイベントを生成します。ペイロードが切り捨てられるか、またはトランスミッタがアボートすると、ペイロード・イベントは生成されません。また、ADF7030-1は、パケットの送信完了後にPAがランプダウンした後、または送信モードの終了をトリガする無線コマンドによって送信を終了した後、フレーム終了（EOF）イベントを生成します。

受信モードの設定

以下のセクションでは、IEEE 802.15.4g-2012 パケットを受信する際に必要な追加設定を説明します。

SFD

受信した SFD が GENERIC_PKT_SYNCWORD0 レジスタ内の SFD シーケンスと一致した場合、PHR と PSDU は FEC エンコードされているとみなされ、ADF7030-1 の FEC はこれらのフィールドをデコードします。受信した SFD が GENERIC_PKT_SYNCWORD1 レジスタ内の SFD シーケンスと一致した場合、PHR と PSDU はエンコードされていないとみなされます。無線で受信した最初のビットは、受信した SFD の MSB として扱われます。

ADF7030-1 は、受信した SFD が GENERIC_PKT_SYNCWORD0 レジスタ、または GENERIC_PKT_SYNCWORD1 レジスタ内に保存された SFD シーケンスと一致した後、同期検出イベントを生成します。

PHR

IEEE 802.15.4g-2012 パケットを受信するには、LEN_SEL ビットは 0 に設定する必要があります。受信した PHR は（FEC が有効な場合には、FEC デコードされて）、RX_LENGTH ビット内に保存されます。無線で受信した最初の PHR ビットは、保存した PHR の MSB として扱われます。

ADF7030-1 は、PHR フィールドの受信完了後、長さフィールド・パターン・イベントを生成します。

PSDU

ADF7030-1 は、受信した PHY ペイロード（FEC デコードと逆ホワイトニングが行われる）をレシーバー・ペイロード・バッファに保存します。ペイロード・バイトをペイロード・メモリから読み出す方法については、ADF7030-1 Software Reference Manual を参照してください。

受信した FCS は、PHY ペイロードの一部として保存されません。その代わりに、ADF7030-1 は、受信した PHR を検査して受信した FCS タイプを識別し、更に受信した PHY ペイロード全体を用いて内部で FCS を生成し、受信した FCS と比較します。

ADF7030-1 は、レシーバー・ペイロード・バッファの最も低い位置から受信したペイロード・バイトの保存を開始します。すなわち、最初に受信したペイロード・バイトは、レシーバー・バッファの先頭位置に保存されます。各バイト内において無線で受信されるビットの順序は、BIT2AIR ビットによって決まります。BIT2AIR ビットを 1 に設定して、各ペイロード・バイトが LSB ファーストとして扱われるようにします。

ADF7030-1 は、PSDU の受信を完了したとき、ペイロード・イベントを生成します。受信した FCS が、受信した PSDU 全体にわたって計算した FCS と一致した場合、ADF7030-1 は CRC イベントも生成します。また、ADF7030-1 は、パケットの受信を完了した後、または受信モードを終了させる無線コマンドによって受信モードがアボートされた後、EOF イベントを生成します。

IEEE 802.15.4g-2012 PPDU の例

1例として、3バイトのペイロードと、4バイトのFCSを含む以下のフレームをFECエンコードしないで送信する場合を考えます。ペイロード：0x02、0x00、0x6A。

SHR の生成

4バイトのプリアンブル・シーケンスを含む SHR を送信するには、ADF7030-1 を以下のように設定します。

- PREAMBLE_VAL ビット = 0x55
- PREAMBLE_UNIT ビット = 1
- PREAMBLE_LEN ビット = 4

フレームをエンコードしない場合に選択する SFD シーケンスは、0x904E で、一方、フレームを FEC エンコードする場合の SFD シーケンスは、0x6F4E です。ADF7030-1 に対して SFD 設定値を以下のように設定します。

- GENERIC_PKT_SYNCWORD0 レジスタ = 0x6F4E
- SYNC0_LEN ビット = 16
- GENERIC_PKT_SYNCWORD1 レジスタ = 0x904E
- SYNC1_LEN ビット = 16
- FEC エンコーディングを無効にするために、ENDEC_MODE ビット = 0x0

この SHR の無線ビット・シーケンスは、0x55555555904E で、時間の経過と共に左端のビットが最初に送信されます。

PHR の生成

4バイトのFCSが必要なため、FCSタイプ・ビットは0に設定します。また、データ・ホワイトニングを無効にするために、PHRのビット11は0に設定します。フレーム長はペイロード・サイズ + FCSサイズであるため、7になります。残りの予約フィールドを必ずクリアしてください。PHRバイトは、結果的に0x0007になります。TX_PHRビットに0x0007を書き込みます。

表 7. PHR

PHR Field	Value
Mode Switch	0
Reserved	00
FCS Type	0
Data Whitening	0
Length	00000000111

この PHR の無線ビット・シーケンスは、0x0007 になり、時間の経過と共に左端のビットが最初に送信されます。

PSDU の生成

フレームがトランスミッタ・ペイロード・バッファ内に書き込まれると、フレームは、表 8 に示すようにペイロード・メモリ内に配置されます。

表 8. ペイロード

Payload Memory	Payload
ADDR_MEM_0	0x02
ADDR_MEM_1	0x00
ADDR_MEM_2	0x6A

GENERIC_PKT_BUFF_CFG0 レジスタ内の BIT2AIR ビットを 1 に設定します。ADF7030-1 は、各ペイロード・バイトを LSB ファーストで送信します。また、PSDU の無線ビット・シーケンスは、表 9 に示すように 0x4000565D29FA28 になります。

表 9. PSDU

Payload	FCS
0x400056	0x5D29FA28

テスト条件

表 10. レシーバーの性能

パラメータ	代表的な仕様	テスト条件／コメント
Sensitivity, 4-Byte Preamble	−109.6 dBm	50kbps、偏差 25kHz、PSDU 長 = 20 バイト、パケット・エラー・レート (PER) = 1%
Sensitivity, 4-Byte Preamble	−107.0 dBm	100kbps、偏差 50kHz、PSDU 長 = 20 バイト、PER = 1%
Sensitivity, 8-Byte Preamble	−104.4 dBm	100kbps、偏差 25kHz、PSDU 長 = 20 バイト、PER = 1%
Sensitivity, 12-Byte Preamble	−101.2 dBm	150kbps、偏差 37.5kHz、PSDU 長 = 20 バイト、PER = 1%
Sensitivity, 16-Byte Preamble	−104.2 dBm	200kbps、偏差 100 kHz、PSDU 長 = 20 バイト、PER = 1%
Sensitivity, 16-Byte Preamble	−99.4 dBm	200kbps、偏差 50kHz、PSDU 長 = 20 バイト、PER = 1%

ファームウェアのダウンロード・シーケンス

設定ファイル（無線プロファイル、汎用パケット）をダウンロードし、更にCMD_CFG_DEV コマンドを使用してデバイスを設定した後、PHY_OFF 状態で、ファームウェア・モジュールを ADF7030-1 のメモリにダウンロードする必要があります。CMD_PHY_ON コマンドが発行されると、ファームウェア・モジュールが有効になります。

PHY_SLEEP からウェークアップしたとき、ファームウェア・モジュールを再びダウンロードし、その後、CMD_CFG_DEV コマンドを発行してから、CMD_PHY_ON コマンドによって PHY_ON 状態に遷移させる必要があります。

IEEE 802.15.4g-2012 の機能を有効にするために、2 つのファームウェア・モジュールを利用できます。パケットを FEC エンコードする場合は、IEEE_15d4g_v1_0_00R.dat を使用してください。また、パケットを FEC エンコードしない場合は、IEEE_15d4g_v1_0_00R_non_FEC.dat を使用してください。各ファームウェア・モジュールには、ADF7030-1 に書き込まれる 4 つのデータ・ブロックが含まれています。各ブロックにおけるメモリの位置とサイズは、表 11 にまとめられています。

ADF7030-1 への書き込み方法に関する詳細は、ADF7030-1 Software Reference Manual を参照してください。

ファームウェア・モジュールは、ADF7030-1 の製品ページから入手できます。

表 11. ファームウェア・モジュールにおけるメモリの位置とサイズ

Block	Address	IEEE_15d4g_v1_0_00R.dat	IEEE_15d4g_v1_0_00R_non_FEC.dat
0	0x20000130	4 bytes	4 bytes
1	0x2000112C	3520 bytes ¹	2512 bytes ¹
2	0x20002BA0	164 bytes	164 bytes
3	0x20002FA0	84 bytes	84 bytes

¹ Block is provided in smaller blocks in the firmware module.