



AN-2020 アプリケーション・ノート

電源の自動化アプリケーション向けに優れた EMC 性能を備えた、 **AD7606B** ADC ベースの PCB 設計

著者 : Ken Ye, Lluís Beltran Gil

はじめに

AD7606B は、8 チャンネル同時サンプリングの 16 ビット A/D 変換データ・アキュイジション・システム (DAS) です。各チャンネルには、1 個の逐次比較レジスタ (SAR) A/D コンバータ (ADC) が内蔵されています。AD7606B は、保護リレー・システム、マーキング・ユニット・システム、その他の過酷な環境で使用される 2 次側電源の自動化デバイスなど、電源の自動化システムで使用できるように設計されています。これらのシステムでは、電磁両立性 (EMC) の設計が最も重要です。

このアプリケーション・ノートでは、EMC ボード・レベルの設計と、電流・電圧検出回路のインターフェースにおいて AD7606B を標準的なアナログ・フロント・エンド (AFE) として使用する場合のガイドラインについて説明します。

目次

はじめに	1	EMC 試験で起こりうる ADC の故障.....	5
改訂履歴	2	EMC 試験用 PCB の機能およびシステムの説明	6
電源の自動化システムにおける AD7606B の代表的な使用例	3	アナログ入力保護回路.....	6
EMC 規格	4	回路レイアウト時の考慮事項	6
IEC 61000-4-2 : 静電放電 (ESD)	4	EMC 試験	9
IEC 61000-4-4 : 電気的ファスト・トランジェント (EFT) /		ESD 試験	9
バースト・トランジェント	4	EFT/バースト試験	9
IEC 61000-4-5 : サージ	4	サージ試験.....	9

改訂履歴

11/2019—Revision 0: Initial Version

電源の自動化システムにおける AD7606B の代表的な使用例

図 1 に、電源の自動化システムにおける AD7606B の代表的な使用例を示します。標準的な構成では、AD7606B は、シンプルな RC ベースのローパス・フィルタを介して電流トランスまたは電圧トランスに接続します。

AC220V～380V の電力量計システムのような低電圧アプリケーションでは、電圧トランスの代わりに抵抗分圧ネットワークを使用して電圧を測定することもできます（図 2 参照）。この回路の入力はアイソレーションなしに直接送電系統と接続されているため、AFE 部品には送電系統からの電氣的な衝撃に耐えられるだけの堅牢性が必要です。

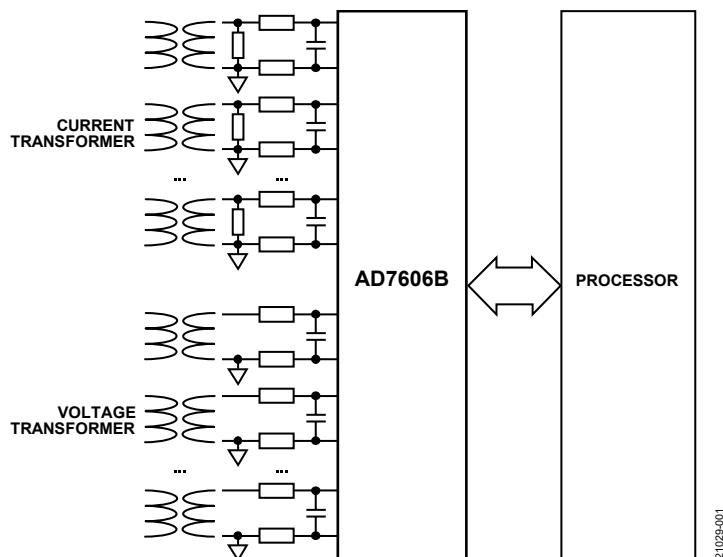


図 1. 電圧トランスおよび電流トランスとのインターフェース

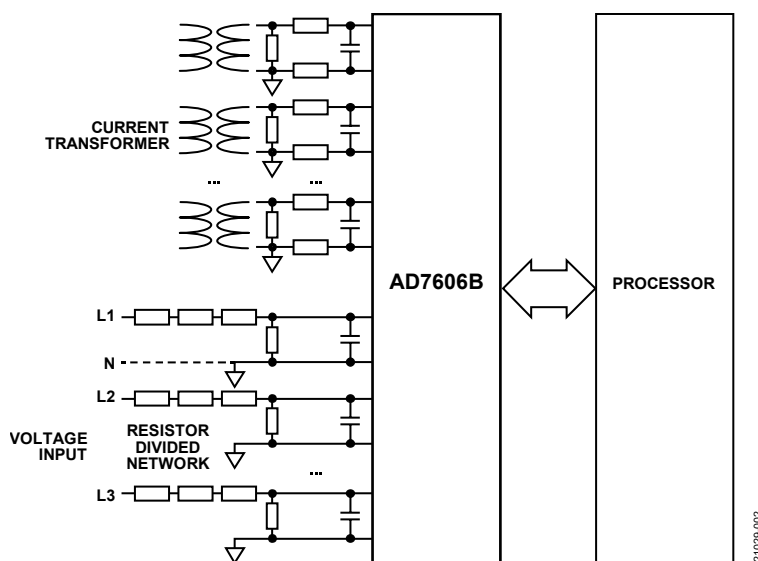


図 2. 電流トランスおよび電圧測定用抵抗分圧ネットワークとのインターフェース

EMC 規格

一般に、商用 AC 電源には電氣的な衝撃が数種類存在します。AD7606B の堅牢性の試験では、EMC 規格に基づく 3 種類の電氣的衝撃を AD7606B ベースの EMC テスト・ボードに加えます。

IEC 61000-4-2 : 静電放電 (ESD)

AD7606B ベースの EMC テスト・ボードに加える電氣的衝撃の 1 つめは、IEC 61000-4-2 で規定される静電気放電 (ESD) です。ESD サージは、ほとんどの電源自動化装置に影響を与えます。ESD 試験では、接触、短絡、または絶縁破壊によって 2 つの帯電した物体間に発生する急激な電氣の流れをシミュレートします。

IEC 61000-4-2 規格では接触放電法と気中放電法で試験が行われます。接触放電法は、2kV~8kV の範囲で規定された 4 つのレベルで試験します。気中放電法では、2kV~15kV の試験が行われます。電源自動化装置は、レベル 4 の ESD 試験に合格する必要があります。そのため、8kV の接触放電と 15kV の気中放電を AD7606B テスト・ボードに適用してデバイスの堅牢性を検証します。

ESD 試験のセットアップと ESD の試験波形については、IEC 61000-4-2 規格を参照してください。

IEC 61000-4-4 : 電氣的ファスト・トランジェント (EFT) / バースト・トランジェント

AD7606B ベースの EMC テスト・ボードで行うもう 1 つの電氣的衝撃試験は、IEC 61000-4-4 に規定された電氣的ファスト・トランジェント (EFT) / バースト・トランジェントです。この規格では、送電系統で繰り返し発生する EFT とバーストに対する装置の耐性を調べます。

IEC 61000-4-4 規格では、2 つの繰り返し周波数による 4 つの試験電圧レベルが定義されています。また、システムのポートを電源ポートと信号入出力ポートに分類しています。AD7606B の一般的な用途は、送電系統の電圧および電流測定であるため、AFE

回路は送電系統に直接接続されます。したがって、AD7606B ベースの AFE 回路に関しては、すべての入力ポートが電源ポートとみなされます。

電源自動化装置はレベル 4 の EFT / バースト試験に合格する必要があります。そのため、4kV の電圧を AD7606B EMC テスト・ボードに印加してデバイスの堅牢性を検証します。

IEC 61000-4-5 : サージ

AD7606B ベースの EMC テスト・ボードで行う 3 つめの電氣的衝撃試験は、IEC 61000-4-5 のサージ試験です。サージ試験では、雷や産業活動によって発生する送電系統からのサージに対する装置の耐性を調べます。

IEC 61000-4-5 規格では、波形の組み合わせが 2 種類規定されています。それぞれの波形は、試験するポートの種類に応じて異なります。10/700 μ s の波形の組み合わせは、対称通信線に接続されたポートの試験に使用します。1.2/50 μ s (電圧) または 8/20 μ s (電流) の波形の組み合わせは他のすべての場合に使用します。特に、1.2/50 μ s または 8/20 μ s の波形は、電力線や距離の短い信号線との接続用に用意されたポートの試験に使用します。AD7606B が対象とするアプリケーションは電力線の測定です。したがって、EMC 試験では 1.2/50 μ s (電圧) または 8/20 μ s (電流) の波形の組み合わせを使用します。

電源の自動化システムにおける AFE では、電圧チャンネルの入力は高インピーダンスです。したがって、電圧チャンネルの入力には 1.2/50 μ s の電圧波形を印加します。また、通常、電流チャンネルは低入力インピーダンスです。したがって、電流入力チャンネルには 8/20 μ s の電流波形を印加します。

電源自動化装置はレベル 4 のサージ試験に合格する必要があります。4kV のコモンモード電圧と 2kV の差動電圧を AD7606B EMC テスト・ボードの入力ポートに印加して、装置の堅牢性を検証します。

EFT / バースト試験のセットアップと ESD の試験波形については、IEC 61000-4-5 規格を参照してください。

EMC 試験で起こりうる ADC の故障

このアプリケーション・ノートで使用する EMC 試験用プリント回路基板 (PCB) は、EMC に関する 3 種類の電氣的衝撃に対する AD7606B の堅牢性の検証を目的に設計されています。PCB を設計する前に、SAR ADC が EMC 試験によってどのように故障するか、および故障をどのように監視するか検討します。

代表的な故障の 1 つに、ADC の内部ロジックのラッチ・アップが挙げられます。この故障が発生していると、SAR ADC はホストから変換信号を受信したときに、適切にビジー信号を駆動してホストにアクノレッジすることができません。AD7606B にこのような故障が発生していることを監視するため、ホスト・プロセッサは変換トリガを ADC に定期的送信します。変換トリガを送信した後、プロセッサはビジー信号がハイになるかどうかチェックするために約 50ns 待ちます。そして次に、ビジー信号がローになるかどうかチェックするために更に 5 μ s 待ちます。ビジー信号をチェックすることで、プロセッサはこのタイミングが AD7606B データシートの仕様の範囲内にあるかどうかを判断します。

他に、電源投入時に強い外部干渉が発生すると SAR ADC の内部レジスタが誤って初期化されてしまうという故障があります。この故障は、SAR ADC が自己診断機能を備えていないと監視が困難です。しかし、AD7606B は、内部メモリのデータ破損を特定するステータス・レジスタを 1 つ備えており、電源投入時にデータが冗長巡回検査 (CRC) をパスできるかどうかを識別します。

ADC は、EMC 試験中に誤ってリセットされることがあります。AD7606B のステータス・モニタ機能は、ステータス・レジスタを定期的にチェックすることで EMC 試験中にトリガされるパシナル・リセットを特定します。また、ステータス・レジスタをホスト・プロセッサで監視することによって、AD7606B が誤ってリセットされたかどうか知ることも可能です。

EMC 試験中に、電圧リファレンスや内部電源など、ADC の内部信号にエラーが発生することがあります。AD7606B は、内部信号と内部 LDO 出力をサンプリングして変換することができます。ホスト・プロセッサで ADC に内部信号と LDO 出力をサンプリングさせることが可能で、これも EMC 試験中に ADC の状態を監視する方法の 1 つです。

EMC 試験用 PCB の機能およびシステムの説明

EMC テスト・ボードには、抵抗分圧ネットワークを使用する 4 個の電圧チャンネルが搭載されており、100V AC 信号の減衰と測定を行うことができます。この回路は、抵抗分圧ネットワークを使用していることで絶縁バリアがなく、AD7606B の入力に EMC 干渉の入力に直接接続されるため、EMC 試験において重要となります。

また、EMC テスト・ボードには標準的な電流トランスを使用する 4 個の電流チャンネルが搭載されており、20A の電流信号を検出できます。電流トランスによってシステムの入力ポートと AD7606B の入力の間に絶縁バリアがあるため、EMC 干渉のほとんどはブロックすることができます。

内蔵のマイクロプロセッサがサンプリングを制御し、変換データ、タイミング、ステータスをチェックします。プロセッサが ADC の故障を発見すると、故障 LED が点灯します。故障 LED の色によってどのような故障が発生したかが分かります。故障 LED が試験中に光らなければ、AD7606B は堅牢です。故障 LED 以外に、試験中に点滅し続けるもう 1 つの LED があります。この 2 個目の LED の点滅は、プロセッサが正常に動作していることを示します。

アナログ入力保護回路

通常、AD7606B は電流トランスの 2 次コイルに直接接続します。AD7606B の入力と電流トランスの 2 次コイルの間には RC ローパス・フィルタが配置されており、送電系統からの高周波の干渉の低減、高周波 EMC 干渉の減衰、および入力に求められる過電圧保護の条件緩和を実現します。

PCB のセンサー出力には電圧トランジェント圧縮 (TVS) ダイオードの P6KE6.8C が配置されており、電流トランスからの過電圧をクランプします (図 3 参照)。EMC 試験中は TVS を PCB から外します。それでも AD7606B は EMC の衝撃に耐えることができます。これは、RC ローパス・フィルタのおかげで、電流トランスの 2 次コイルからの衝撃に対して内部の過電圧保護が十分に強力であることを示しています。

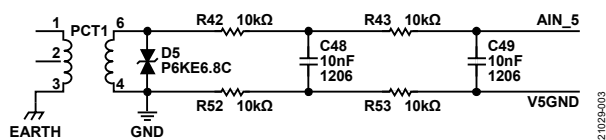


図 3. 電流入力チャンネルの保護回路

抵抗分圧ネットワークは、入力電圧を 100V から AD7606B の入力範囲まで減衰させます。抵抗 R49 (図 5 参照) は、2.2nF のコンデンサ C47 と共に信号のアンチエイリアシング用のローパス・フィルタを構成します。このローパス・フィルタは EMC 信号の減衰器として機能します。また、過電圧が発生した場合、抵抗分圧ネットワークは入力電流を制限し、AD7606B の入力を保護します。

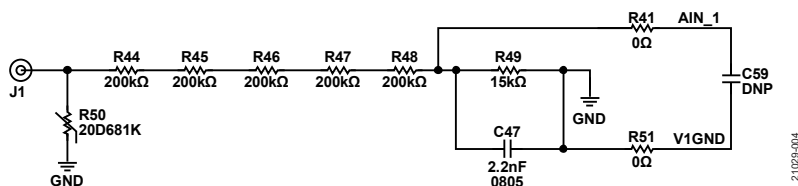


図 5. 電圧入力チャンネルの保護回路

更に、電圧チャンネルの入力にはそれぞれバリスタが 1 個内蔵されており、電圧サージによる衝撃を吸収します。バリスタは、抵抗分圧ネットワークのトポロジを採用した場合の標準的な電圧チャンネルの EMC 保護部品です。

回路レイアウト時の考慮事項

堅牢な EMC 性能の PCB を設計するには、以下を考慮することが重要です。

全体を考慮した配置

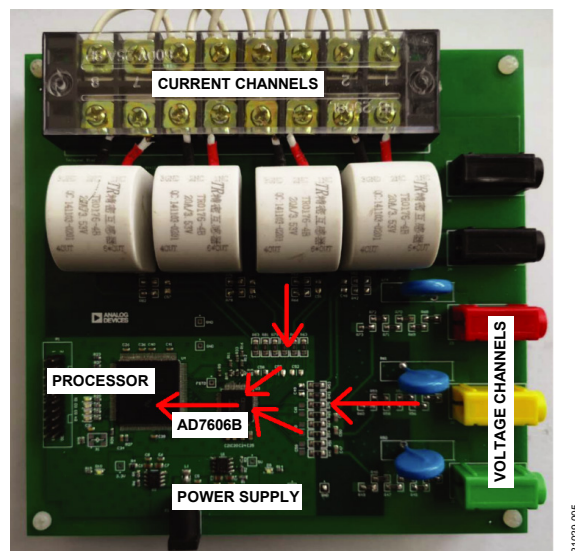


図 4. 全体を考慮した EMC テスト PCB の部品レイアウト

基板全体を考慮して部品を配置するには、信号の流れに従う必要があります。すべてのセンサー入力ポート (電圧入力チャンネルと電流入力チャンネル) は、EMC テスト・ボード上の上側と右側に配置します。センサーの出力信号は、PCB の中央に配置した AD7606B の入力に接続します。プロセッサは、PCB の左側から AD7606B のデジタル入出力側に接続します。これにより、全体的な信号の流れは、PCB の上側と右側 (センサー入力) から中央の AD7606B へ、そして左側のプロセッサへと向かいます。この基板全体を考慮した配置によって、アナログの高電圧回路とデジタルの低電圧回路を分割することができます。アナログ高電圧エリア (センサー入力) からの導電性の EMC 干渉を、低電圧のデジタル・エリアに流入する前にブロックするかバイパスすることができれば、PCB は EMC に関して安全です。分割と全体的な信号の流れを明確にすることが導電性の干渉を PCB 上で制御するための前提条件です。

スプリット・グラウンドは使用しない

アナログ・グラウンドとデジタル・グラウンドの分離は AD7606B の S/N 比性能を向上させますが、EMC サージによるリスクが非常に高くなります。特に、フェライト・ビーズを使用してアナログ・グラウンドとデジタル・グラウンドを 1 つの接続ポイントで接続すると危険です。図 6 に、スプリット・グラウンドが原因で生じる EMC の問題について示します。

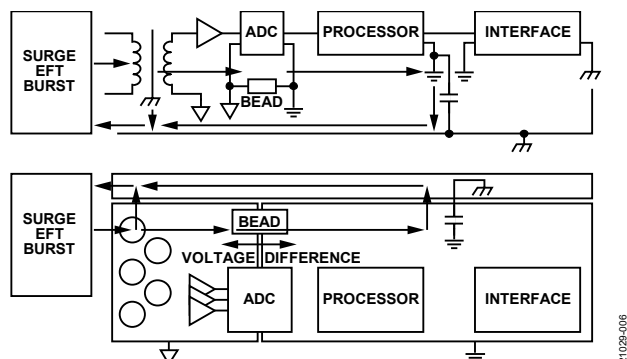


図 6. スプリット・グラウンド・システムで起こりうる
共通モード電流の流れ

ほとんどの EMC 干渉信号は、EFT/バーストなどの共通モード信号です。共通モードの EMC 試験では、EMC 信号発生器が高速・高電圧の干渉信号を生成します。発生器は、テスト対象デバイス (DUT) の入力ポートとグラウンドの間に干渉信号を印加します。

共通モード電流は、DUT のアナログ部分を流れ、デカップリング・コンデンサを介して PCB のアナログ・グラウンドに流入します。このとき、共通モード電流は最小のインピーダンスでアース・グラウンドに達する経路を探して EMC の信号発生器まで流れようとします。

DUT のアース・グラウンドがシステムのデジタル側の近くにあることも多く、この場合、共通モード電流は必ずシステムのアナログ側からデジタル側を経由してグラウンドまで流れることになります。スプリット・グラウンドが使用されていると、共通モード電流は必ずシングル接続ポイントを通じてアナログ・グラウンドとデジタル・グラウンドの間を流れます。これにより、電流が非常に大きい場合は 2 つのグラウンド・プレーンの間に大きな電位差が発生し、AD7606B が誤動作することがあります。したがって、フェライト・ビーズをアナログ・グラウンドとデジタル・グラウンドの接続に使用することは、非常に重大な問題となる可能性があります。

デカップリング・コンデンサ

デカップリング・コンデンサは、AD7606B の電源ピンの近くに配置します。デカップリング・コンデンサの概要を図 7 に示します。

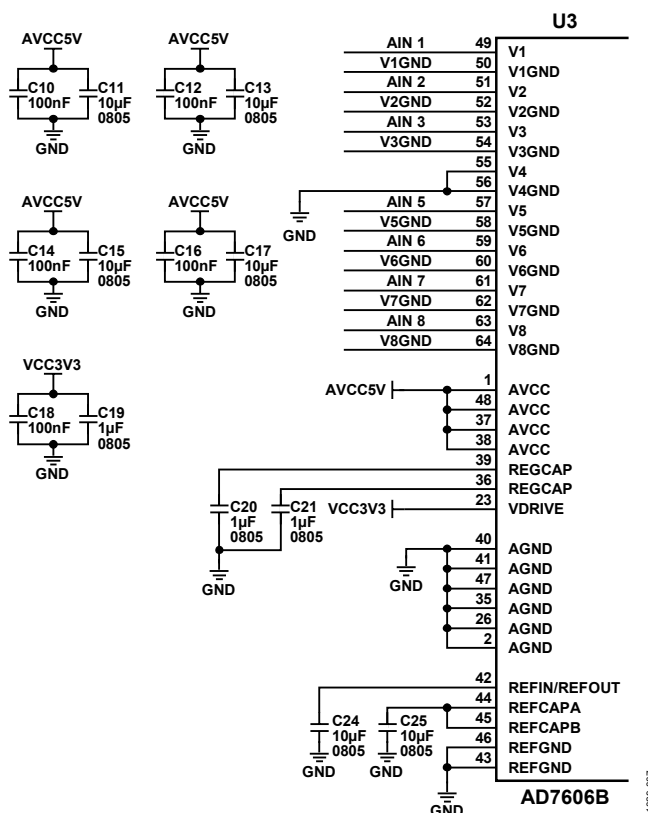


図 7. デカップリング・コンデンサの概要

AD7606B の内部電圧レギュレータ用の 1μF デカップリング・コンデンサは C20 と C21 です。電圧リファレンスおよびリファレンス・バッファ用の 10μF デカップリング・コンデンサは C24 と C25 です。この 4 個のコンデンサは、PCB 上面で以下のピンの近くに配置してください。

- コンデンサ C21 はピン 35 とピン 36 に接続し、パターンをできるだけ短くします。
- コンデンサ C20 はピン 39 とピン 40 に接続し、パターンをできるだけ短くします。
- コンデンサ C24 はピン 42 とピン 43 に接続し、パターンをできるだけ短くします。
- ピン 44 とピン 45 を接続します。ピン 46 とピン 47 を接続し、このパターンをコンデンサ C25 に接続します。パターンはできるだけ短くします。

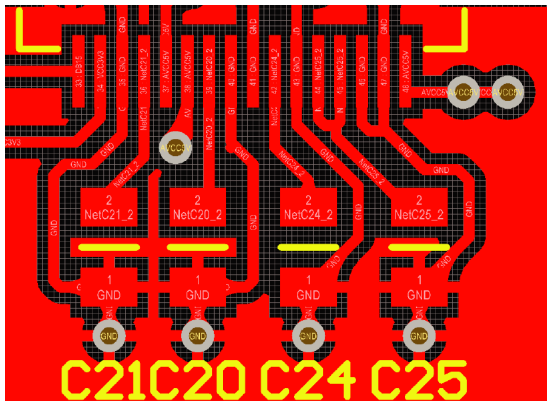


図 8. 電圧リファレンス・ピンにおける
デカップリング・コンデンサの配置

C18 と C19 は、3.3V デジタル電源用のデカップリング・コンデンサです。これらのコンデンサに対応する AD7606B のピンはピン 23 とピン 26 です（図 9 参照）。2 つのビアをピン 23 とピン 26 の近くに配置し、デカップリング・コンデンサを PCB 下面側のビアの近くに配置します。

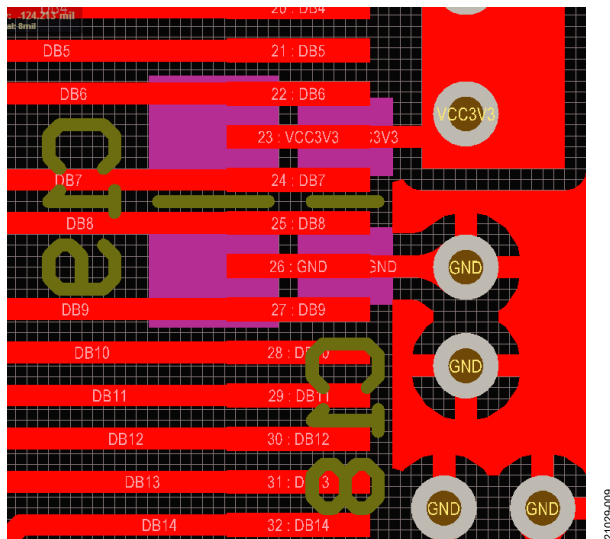


図 9. デジタル電源ピンにおけるデカップリング・コンデンサの配置

AD7606B には、4 個の 5V アナログ電源入力ピン（ピン 1、ピン 37、ピン 38、ピン 48）が設けられています。これらのピンにおけるデカップリング・コンデンサの配置を図 10 に示します。デカップリング・コンデンサは、PCB 下面側のビアの近くに配置します（図 10 のピンク色のフットプリント）。ビアと電源ピンの間のパターンはできるだけ短くしてください。

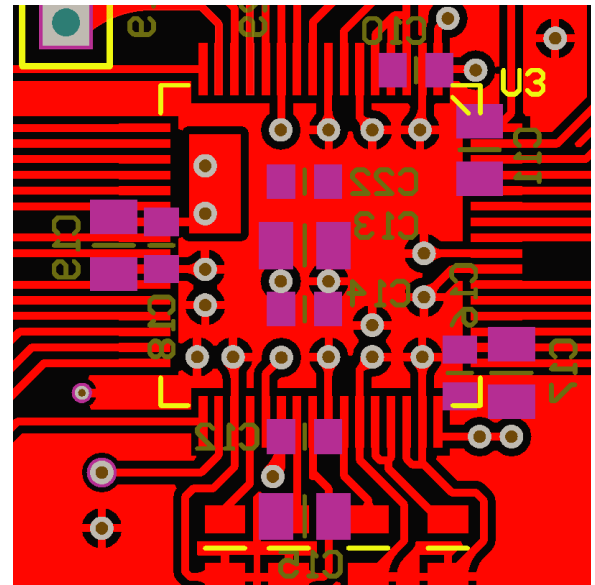


図 10. アナログ電源ピンにおける
デカップリング・コンデンサの配置

EMC 試験

以下に説明する EMC 試験では、PCB の電源はバッテリーで供給します。

ESD 試験

±8kV の接触放電と±15kV の気中放電による干渉を以下のポートに印加します。

- すべての電圧チャンネル入力ポート
- すべての電流チャンネル入力ポート
- 垂直結合板
- 水平結合板

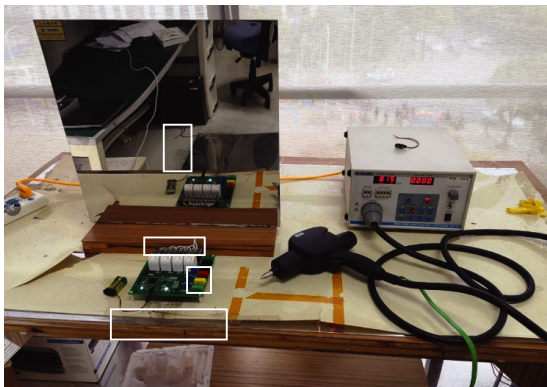


図 11. ESD 試験のセットアップとテスト・ポイント

これらの干渉信号を接続しても、ADC の故障を示す LED は点灯しません。したがって、AD7606B はシステム・レベルの ESD 試験に合格することができます。

EFT/バースト試験

±4kV、100kHz の干渉信号と±4kV、5kHz の干渉信号を以下のポートに印加します。

- すべての電圧チャンネル入力ポート
- すべての電流チャンネル入力ポート

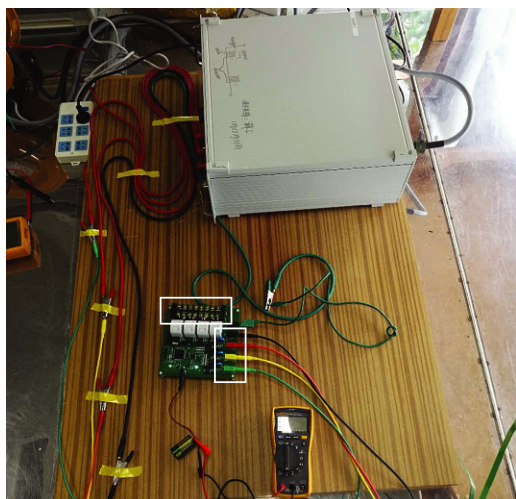


図 12. EFT/バースト試験のセットアップ

これらの干渉信号を接続しても、ADC の故障を示す LED は点灯しません。したがって、AD7606B はシステム・レベルの EFT/バースト試験に合格することができます。

サージ試験

AD7606B ベースの EMC テスト・ボードには、A 相、B 相、C 相、そして中性入力 N 相から成る 4 個の電圧入力チャンネルが搭載されています。

コモンモードのサージ試験では、±4kV のコモンモード電圧を任意の電圧入力とアース・グラウンド (PE) の間に印加します。以下の組み合わせで接続します。

- A 相と PE
- B 相と PE
- C 相と PE
- A 相、B 相、および C 相と PE

差動モードのサージ試験では、±2kV の差動モード電圧を各電圧入力チャンネル間に印加します。以下の接続で実施します。

- A 相と B 相
- A 相と C 相
- A 相と N 相
- B 相と C 相
- B 相と N 相
- C 相と N 相

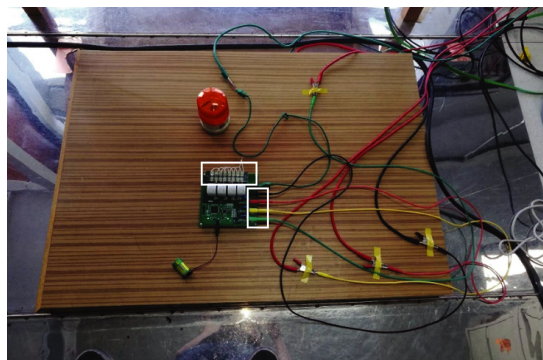


図 13. サージ試験のセットアップ

それぞれの相に±4kV のコモンモード電圧と±2kV の差動モード電圧が印加されている間、ADC の故障を示す LED は点灯しません。したがって、適切に設計することにより、AD7606B はシステム・レベルのサージ試験に合格することができます。