

LTC3888を使用した多位相レールの設計

著者: Michael Jones

はじめに

LTC3888/LTC3888-1は、LTC3884/LTC3886/LTC3887/LTC3889などを含むLTC388Xコントローラ・ファミリの拡張デバイスです。LTC3888/LTC3888-1は少ないデバイスで多くの位相に対応できます。対応位相数が増えることで、1位相あたりのコストを抑えて、400Aを超える大電流レールを設計することが可能です。

このアプリケーション・ノートでは、LTC3888/LTC3888-1デバイスについて、他のLTC388Xデバイスと比較しながら概要を説明した後、その新機能を利用して位相数の非常に多いレールを設計する方法を説明します。本稿をお読みいただくことで、非常に大きな電流を処理する4~16相、更には32相の大電流レールを設計できるようになります。LTC3888/LTC3888-1は非常に柔軟なデバイスですが、ボード・レイアウトの前には、電源の入念な設計とシミュレーションが必要です。

LTC3888/LTC3888-1の概要

従来モデルのLTC388Xデバイスでは、制御ループ数と使用可能な位相数の間には1対1の関係がありました。このうちほとんどのデバイスでは、制御ループ数と位相数がどちらも2です。具体的には、デバイスにはPAGE 0がレール0、PAGE 1がレール1となる2つのPAGEコマンド、または、1レール2相設計ではPAGE 0が位相0、PAGE 1が位相1となる2つのPAGEコマンドがあることを意味します¹。

PolyPhase®レールでは、各制御ループのエラーアンプ(EA)が並列に接続され、各パワー段の出力が並列に接続されます。この手法は、単一デバイスまたは複数デバイスの制御ループに適用されます。唯一の制約は、位相間の電流の均衡をとる位相角設定です。

LTC3888/LTC3888-1では、以下の数の制御ループと位相を備えることで、制御ループと位相との1対1関係を解消しています。

- 2つの制御ループ(PAGE)
- 8つのPWM(位相)

制御ループを並列に接続することは従来と同様に可能ですが、PWM/位相は、PMBusコマンドを使用してそれぞれの制御ループ/PAGEに割り当てられます。どちらの制御ループも同じPWMクロック周波数を使用する必要があり、位相関係は固定されています。データシートを参照のうえ、ハードウェアを設計してください。

例えば、7+1相のレール設計では、7つのPWMを制御ループ0に割り当て、1つのPWMを制御ループ1に割り当てます。6+2相のレール設計では、6つのPWMを制御ループ0に割り当て、2つのPWMを制御ループ1に割り当てます。8相レールでは2つの4相レール設計を組み合わせ、I_{TH0}/I_{TH1}(EA0/EA1出力)を結合し、すべてのパワー段を同じV_{OUT}に接続しています。16相レール設計は2つの8相レール設計を並列に組み合わせ、4つの制御ループ(4つのEA出力を結合し、すべてのパワー段を同じV_{OUT}に接続)を備えています。PWMの割当ては非常に柔軟で、実際には負荷条件を満たすために必要な位相数を持つあらゆる設計が可能です。ただし、特定の位相の組み合わせは、制御ループ0でのみ可能です。そのため、設計前にデータシートを参照するようにしてください。

3相以上が必要なLTC3888/LTC3888-1アプリケーションでは、必要なデバイス数が少ないため、コストを削減できます。8相LTC3887設計では4つの制御デバイスが必要ですが、8相LTC3888/LTC3888-1で必要な制御デバイスは1つのみです。

LTC3888/LTC3888-1の制約の1つに、電流モニタリング機能を内蔵するDrMOSパワー段しかサポートしていない点が挙げられます。LTC3888/LTC3888-1には内蔵のゲート・ドライバはなく、大電流検出信号(ほとんどのDrMOSは5mV/Aを生成)にのみ対応します。また、多位相システムを構築するための業界標準であるDrMOSパワー段に対

注1.このアプリケーション・ノートでは、「位相」という用語に2通りの意味があります。「位相」の一般的な意味で、レールのPWM数を指す場合もありますが、従来のデバイスと同じく、制御ループ部品との1対1関係があるために、レールのPAGE数を指す場合もあります。「PolyPhase」という語も同様に二重の意味があります。

目次

はじめに	1	制御構造	13
LTC3888/LTC3888-1 の概要	1	電流モード制御の一般的な構造	13
LTC3888 の SPI	3	プログラマブルな補償	14
LTC3888-1 のボードで設定された V_{OUT}	3	LTC3888/LTC3888-1 のその他の柔軟性、	
LTC3888/LTC3888-1 と他の PSM デバイスとの類似点	3	EA ディスエーブル	15
DrMOS の概要	3	V_{SENSE} の無効化	15
LTC3888 に直接接続されるプライマリ・ピン	4	EA をディスエーブルした場合の回路とレイアウト	16
PWM	4	LTC3888 ファミリの相違点	16
TMON/FLT	4	電流検出	17
REFIN	4	電圧検出	17
IMON	4	特殊なステータス指示	18
FLT_B (LTC705X)	4	$V_{OUT_SCALE_LOOP}$ (PMBus 制御)	18
LTC3888 に接続されない DrMOS 上のセカンダリ・ピン	5	ソフトスタート	19
BOOT/PHASE	5	温度検出	19
EN	5	UVLO	20
SW	5	LTpowerPlay の概要	20
LTC3888 の構成	5	LTpowerPlay を使用してデバイスやテンプレートを	
PSM バス接続	6	設定	20
SYNC	6	LTpowerPlay を使用してテンプレートでは対応していない	
SHARE_CLK	6	設計を構成	24
RUN	6	LTC3888-1 のテンプレート	25
FAULT	7	制御とデバッグのためにボードで LTpowerPlay を使用	27
PGOOD	7	ベスト・プラクティスを超越	28
PMBus	7	メリット	30
全般的説明	7	抵抗設定	30
多相レールの構築	9	初期電源投入と設定	30
PWM の割当て (単一デバイス)	9	他のコントローラやマネージャとの統合	31
PWM の割当て (2つのデバイス)	12	LTpowerPlay の設定	31
位相角の間隔 (3 デバイス)	12	SPI	33
共有 SYNC ピン (4 以上のデバイス)	13	V_{IN} を印加しないプログラミング	33
位相角の間隔設定時の入力電流リップルに関する			
考慮事項	13		

応します。更に、LTC3888/LTC3888-1 は、DrMOS パワー段から供給される電流検出信号 (IMON) を使用し、電流モード (CM) 制御でレギュレーションを行います。LTC3888/LTC3888-1 は、電流をサイクルごとに制御するという CM の利点を維持します。

8 相コントローラには、LTC3888 および LTC3888-1 の 2 つのタイプがあり、2 つの異なる使用事例に対応できます。LTC3888 は、他のパワー・システム・マネージメント (PSM) コントローラと同様に、制御ループ内に抵抗分圧器が備えています。更に、LTC3888 には専用の高速 SPI ポートがあり、ループごとに個別に V_{OUT} を調整できます。LTC3888 では、標準的な PMBus の $V_{OUT_COMMAND}$ が適用され、通常、必要な出力電圧と電流の制限を行うために EEPROM のプログラミングが必要です。

LTC3888-1 では、各グループごとに、SPI の 4 本のピンを差動/シングルエンド・アンプと外付け抵抗分圧器に置き換えています。外付け分圧器を使用することで、EEPROM をプログラミングすることなく出力電圧を設定できます。このデバイスは、工場出荷時のデフォルト設定で起動とレギュレーションを行い、EEPROM の設定を変更する必要はありません。公称リファレンス電圧は 0.4V です。

こうした相違点により、2 つの異なる使用法が可能です。LTC3888 の動作は LTC388X ファミリーと同様です。ただし、LTC3888-1 には、最初の起動前に EEPROM 設定を編集することなく、抵抗分圧器で V_{OUT} を設定できる新しい機能が追加されています。

LTC3888のSPI

アプリケーションによっては、最大PMBusクロックで実現できないような高速の電圧調整が必要になることがあります。SPIはこの条件を満たします。

LTC3888は従来のLTC388Xと動作は同じですが、対応可能な位相(PWM)数が多く、SPIも追加されています。LTC3888は、VOUT_CONFIG抵抗がある場合、またはユーザEEPROMがプログラムされている場合にのみ、正しい電圧にパワーアップします。16通りの電圧が設定レジスタを使用してプログラム可能です。必要な事前設定電圧が使用できない場合は、VOUT_COMMANDを変更し、EEPROMをプログラムしてください。アプリケーションにSPIが不要な場合は、SDIとSCKを接地し、SCSBをV_{DD33}にプルアップします。

レールがプログラムされたV_{OUT}まで増加すると、SPIは設定されたV_{OUT}にオフセット電圧を追加するコマンドによって、出力電圧を高速で調整できます。このSPIコマンドによるオフセットは、PMBusのMFR_SPI_DATAコマンドを介して読出し可能です。詳細については、LTC3888のデータシートを参照してください。

LTC3888-1のボードで設定されたV_{OUT}

LTC3888-1は、外付け抵抗分圧器を使用して、起動時のデフォルト出力電圧を設定します。公称V_{OUT}は $0.4V \cdot (R_{TOP} + R_{BOT})/R_{BOT}$ です。PMBusコマンドVOUT_SCALE_LOOPによってゲイン項 $(R_{TOP} + R_{BOT})/R_{BOT}$ が設定でき、プログラマブルな制御が可能になります。以下の説明を参照してください。

UV/OV/UC、MARGIN_HIGH、MARGIN_LOWの各コマンドは、抵抗分圧器によって設定された公称V_{OUT}の標準化パーセンテージです。これらもVOUT_SCALE_LOOPの設定後にプログラム可能になります。

パーセンテージの詳細については、データシートを参照してください。

LTC3888/LTC3888-1と他のPSMデバイスとの類似点

遠隔測定コマンドとステータス・コマンドは実質的に他のPSMデバイスと同じです。唯一の違いは、ページ化されたMFR_TOTAL_IOUTが各制御ループの電流の和である点です。例えば、構成が6+2設計の場合、PAGE 0のMFR_TOTAL_IOUTが制御ループ0の6相の和となり、PAGE 1のMFR_TOTAL_IOUTが制御ループ1の2相の和となります。

PMBusを介してLTC3888-1から供給された電圧を制御する場合、または電圧サーボを採用する場合は、抵抗ゲ

イン(VOUT_SCALE_LOOP)を設定する必要があります。VOUT_SCALE_LOOPを設定するには、出力を無効化(パワー出力なし)する必要があります。VOUT_SCALE_LOOPの設定後、デバイスはPMBusを介して有効なVOUT_COMMANDを受信し、必要な応答を行います。

DrMOSの概要

DrMOS回路は、集積化されたパワー段で、次の機能を備えています。

- パワー MOSFET
- ゲート・ドライバ
- 温度センサーおよび温度アラーム
- 故障に対する保護
- 出力電流モニタリング
- 低電圧検出(一部のデバイス)

DrMOS ICには複数の種類があります。最近では多くのメーカーが、パッケージを5mm × 6mm QFNに標準化しました。しかし、より小型のパッケージも市販されており、今後はオプションが増えると予想されます。

DrMOSデバイスは、性能向上とボード設計の支援を目的に開発されたものです。DrMOSデバイスの利点の一部を以下に示します。

1. 電力密度の向上により、限られたPCB面積に対応
2. より高いPWMクロック周波数での効率向上
3. 正確なインダクタ電流検出による、電流分担と電流制限の機能の向上
4. 大電流信号によるノイズ耐性の向上

LTC3888/LTC3888-1は、最近のほとんどのDrMOSに対し良好に動作すると考えられます。以前(2016年以前)の一部の設計に対しては、出力電流モニタリングにノイズの問題があるため、直接の互換性はありません。このような初期の設計でもLTC3888/LTC3888-1を使用できますが、ボード部品を追加する必要があります。以下のデバイスは、LTC3888/LTC3888-1を使用して完全に検証済みです。

1. IR35411
2. TDA21470
3. FDMF3172

アプリケーション・ノート 173

これ以外のDrMOSデバイスが必要な場合は、アナログ・デバイセズのフィールド・アプリケーション・エンジニアにお問い合わせください。

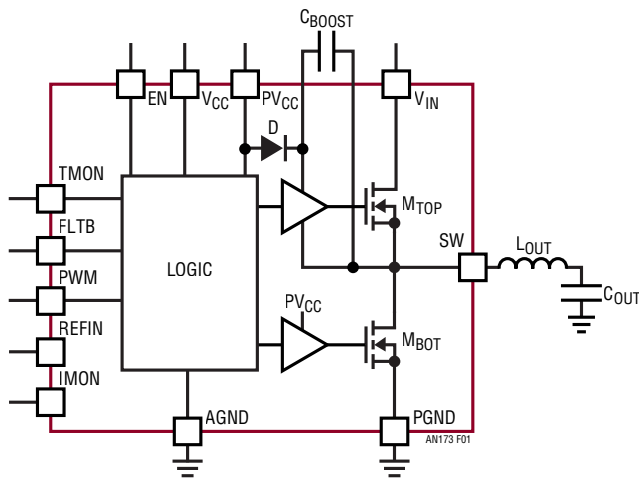


図 1. DrMOSのブロック図

DrMOS デバイスは、次のコア・ピン／機能を含む同様の機能インターフェースを備えています。

- PVCC – ゲート・ドライバ電源
- VCC – バイアス電源
- VIN – パワー段電源
- PWM – MOSFET のロジック制御
- EN – イネーブル
- TMON – 温度モニタ
- IMON – 電流モニタ
- REFIN – 電流モニタ・リファレンス
- BOOT/PHASE – ブートストラップ・コンデンサ・ピン
- SW – スイッチ・ピン
- FLTB – 故障ピン

LTC3888 に直接接続されるプライマリ・ピン

PWM

スリーステート・ピン。ハイの場合には上側 MOSFET をオンにし、ローの場合には下側 MOSFET をオンにします。スリーステートの場合は両 MOSFET をオフにします。

TMON/FLT

TMON の出力は温度に比例します。一般に、DrMOS の故障が検出されるとすべてのデバイスは TMON/FLT ピンをハイにし、入力電源に UVLO が検出されると一部のデバイスは TMON/FLT ピンをローにします。DrMOS デバイスは FLT をアサートして負荷を保護し、故障状態が解消すると FLT をリリースします。ただし、一部の DrMOS には PRE-OVP 保護機能があり、出力電圧が所定値を超えると同期(下側) MOSFET を閉じて負荷を保護します。これらの PRE_OVP 保護機能を備えたデバイスの一部は、VIN が所定の閾値未満に低下するまで FLT をリセットしません。OVP の原因は一般に上側 MOSFET の短絡です。そのため、この動作は妥当な応答です。

詳細については、DrMOS のデータシートを参照してください。LTC3888/LTC3888-1 は、これらのバリエーションと互換性がありますが、使用する特定の DrMOS に対応するために、デフォルト設定の変更が必要となる場合があります。詳細については、DrMOS と LTC3888/LTC3888-1 のデータシートを参照してください。

REFIN

電圧入力 (LTC3888/LTC3888-1 からの出力)。IMON 出力のコモンモード電圧を制御します。

IMON

パワー MOSFET の電流に比例する電流または電圧出力。値が 0A の場合、IMON に REFIN が生成されます。

FLTB (LTC705X)

オープンドレイン・ピン。このピンをローにすることで DrMOS の故障を通知します。

LTC3888/LTC3888-1 の RUN ピンを FLTB ピンに接続すると、パワー段の故障によって RUN がローにされ、電力供給をオフにできます。また、MFR_FAULT_RESPONSE が 0xC0 に設定すると、FLTB が FAULT に接続されてパワー段を無効化できます。

LTC3888に接続されないDrMOS上のセカンダリ・ピン

BOOT/PHASE

これらのピンの両端にコンデンサを配置すると、上側 MOSFET ドライバに電圧を供給するチャージ・ポンプがイネーブルされます。

EN

EN は、DrMOS の動作をイネーブルまたはディスエーブル (PWM ピンを解除) します。故障をクリアする場合、EN を一旦ローにしてから再度ハイにする必要はありません。すなわち、故障はラッチされず、EN でのクリア・シーケンスを必要としません。

SW

このピンはレールに給電する外付けインダクタに接続します。

LTC3888 の構成

PolyPhase レールの設計方法を説明する前に、まず、2 つのデバイス・タイプ (LTC3888 および LTC3888-1) のブロック図と、その外部接続の概略を説明します。図2と図3に各デバイスの基本的な接続を示します。簡略化した回路図は、

追加位相のない2つの個別の制御ループのみを示しています。

図2に、LTC3888の簡略化した回路図を示します。メインのインターフェースには次の機能があります。

- パワー段 (PWM/TSNS/ISENSE/IREF)
- V_{SENSE}
- PSM バス
- SPI
- 補償

LTC3888-1 の接続もほぼ同様で、図3に示したとおりです。メイン・インターフェースは次のとおりです。

- パワー段 (PWM/TSNS/ISENSE/IREF)
- V_{SENSE}
- PSM バス
- 帰還分圧器
- 補償

LTC3888-1 のボードで設定された V_{OUT} のセクションで説明したように、LTC3888-1 には外付け抵抗分圧器があり、SPIはありません。

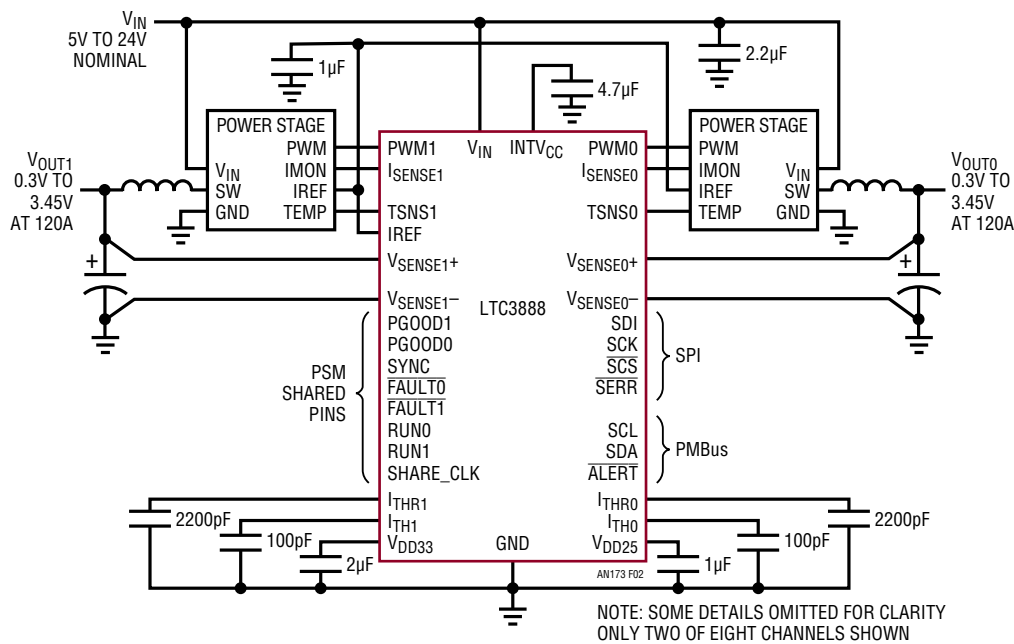


図2. LTC3888の接続図

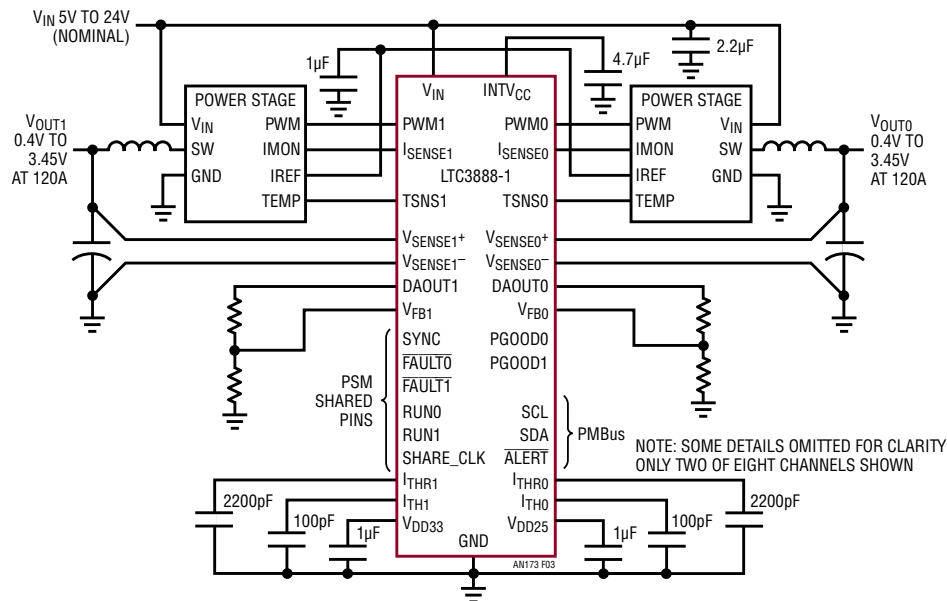


図 3. LTC3888-1 の接続図

差動アンプが抵抗分圧器の前に配置されています。このアンプは、負荷 (V_{SENSE}) によって供給された差動検出信号から正確な低インピーダンス電圧を抽出します。このアンプの出力 DAOUT が抵抗分圧器を駆動します。分圧器のセンター・タップは V_{FB} (電圧帰還) ピンに接続されます。

PSM バス接続

PSM バスは、他のすべての LTC388X コントローラに適合する信号を集めたものです。このバスによってコントローラとコントローラ間の通信やコントローラとシステム間のホスト通信をイネーブリングします。これらのピンの持つ機能を以下に説明します。

SYNC

SYNC は PWM の入出力クロック用のオープンドレイン I/O ピンです。SYNC ピンは常に入力として機能しますが、MFR_CONFIG_ALL のビット [4] を 0 に設定することで出力にすることもできます。LTC3888/LTC3888-1 は、SYNC ピン・ネットワークに接続されたすべての PWM をフェーズロックします。独立したレールでは SYNC ピンをデバイス/レール間に接続する必要はありませんが、複数の LTC3888/LTC3888-1 (8 相以上) を使用する PolyPhase レールでは、SYNC ピンを共有するか位相拡張を使用する必要があります。PolyPhase レールは、これらの接続を使用して位相間を等間隔に保ちます。

他のアプリケーションでも、すべてのレールの PWM 周波数の位相を揃える必要がある場合には、SYNC を共有することができます。

SHARE_CLK

SHARE_CLK はオープンドレイン・クロックで、すべてのデバイスを同じシーケンシングの時間ベースと同じ開始時刻 (時刻ゼロ) に維持します。すべての SHARE_CLK ピンを、設計対象となっている全 PSM デバイス用に 1 つのプルアップで接続します。

RUN

RUN はオープンドレイン・ピンで、各レールをイネーブルし、シーケンスの開始します。LTC3888/LTC3888-1 やその他のコントローラは、起動時に RUN をローに (おおよびリセットが完了するまでローを維持) するため、このピンを CPU やボード・シーケンス・デバイスの駆動ピンに直接接続することは推奨しません。代わりに、すべての RUN ピンを、LTC297X マネージャの CONTROL ピンなど、設計内のすべての PSM デバイス用の 1 つのプルアップ抵抗を介して接続する構成をお勧めします。

RUN ピンを FPGA で制御する場合のように、ドライバ・ピンへの接続を避けるという推奨事項に従うことができない場合、ドライバ・ピンと RUN ピンの間に抵抗を直列に追加し、ドライバ・ピンをオープンドレインに設定します。直列抵抗の値は十分大きく設定し、コントローラに内蔵された 3mA RUN ピン・プルダウン MOSFET が電圧を V_{IL} 未満にできるようにしてください。これにより、ドライバが給電されていない場合でも、RUN ピン・ネットワークの少なくとも 1 つのコントローラによって、RUN ピンを引き続きローにすることができます。

FAULT

FAULTは、オープンドレインの入出力ピンで、コントローラで発生した故障を示したり、システム内の他のPSMデバイスで発生した故障にตอบสนองしたりします。すべてのPSMデバイスのすべての**FAULT**ピンは、1個のプルアップ抵抗を介して互いに接続してください。

PGOOD

PGOODはオープンドレインの出力ピンで、レールがレギュレーションされておりOV/UVの故障限界内にあることを示します。その他のPSMデバイスが**PGOOD**ピンを共有し、1個のプルアップ抵抗を必要とする場合があります。

PMBus

PMBusは、I²Cのような単純なオープンドレインのクロック／データ対です。データ・ラインを1個のプルアップ抵抗を介して互いに接続し、クロック・ラインを1個のプルアップ

抵抗を介して互いに接続します。**DC1613A**用のコネクタを追加し、**LTpowerPlay**®をイネーブルします。詳細については、データシートを参照してください。

全般的説明

データシートでは、これらのピンすべてについて、詳細な説明とベスト・プラクティスのための推奨事項を記載しています。

LTC3888のブロック図を図4に、LTC3888-1のブロック図を図5に示します。

LTC3888のPWMピンはDrMOS PWMピンに接続され、ゲート・ドライバを介してパワーMOSFETを制御します。LTC3888は、IREFピンを介してDrMOSにリファレンス電圧を供給し、DrMOSは、IREF電圧のコモンモードに基づき、インダクタ電流に比例した電圧をデバイスのI_{SENSE}ピンに供給します。

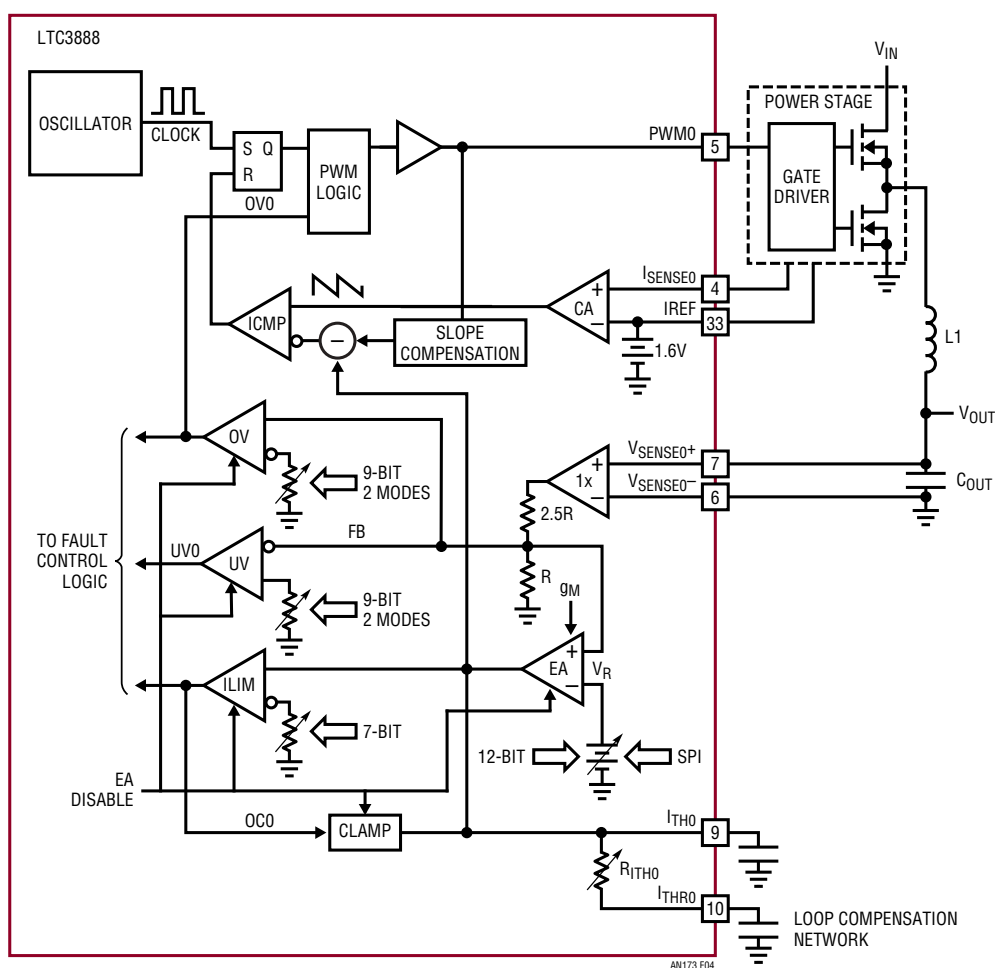


図 4. LTC3888 の内部回路 (1 制御ループのみ表示)

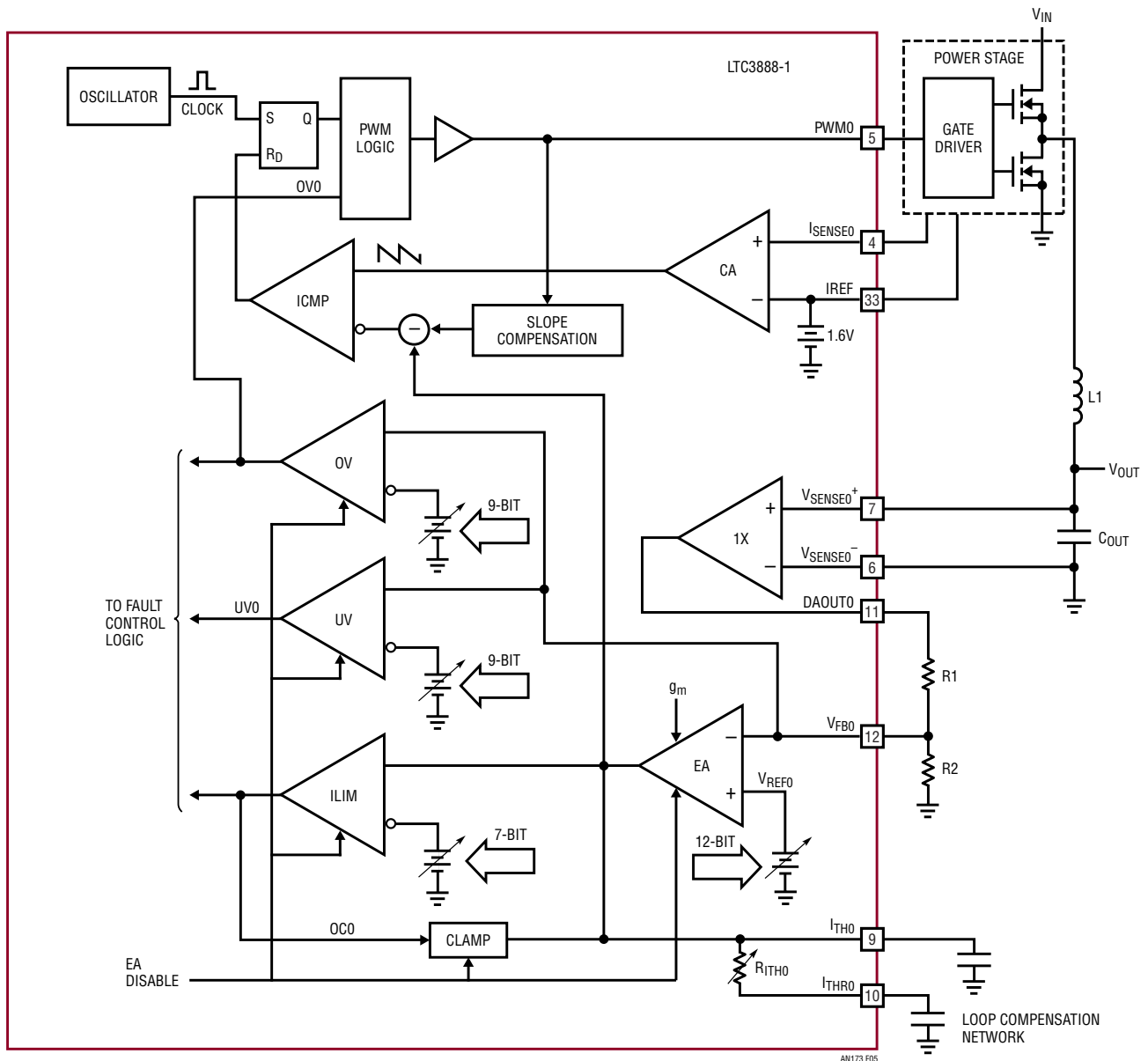


図5. LTC3888-1の内部回路 (1制御ループのみ表示)

差動の V_{SENSE} ピンは、出力電圧を検出しグラウンド・オフセットを除去します。LTC3888にはOV、UV、ILIMの3つのコンパレータが内蔵されており、それぞれ過電圧、低電圧、過電流を監視します。差動 V_{SENSE} アンプは、内蔵の固定抵抗分圧器を駆動します。

LTC3888-1は、差動 V_{SENSE} アンプの出力を、DAOUTピンとユーザ定義の外付け抵抗分圧器に送ります。分圧器の中心タップは、 V_{FB} ピンに接続されています。このピンは、LTC3888の内蔵分圧器とまったく同じように、EAアンプの負端子に接続されています。

LTC3888とLTC3888-1のどちらにも、エラーアンプ(EA)、スーパーバイザ・コンパレータ、および関連するPGOOD信号を無効化する、EAディスエーブル信号があります。このページ化された信号は、EEPROMに保存されているPMBusコマンドを介して制御されます。EAディスエーブル機能は、 I_{TH} ピンを共有する回路にとって、重要な信号/設定で、補償と外部接続が影響を受けます。詳細は以下を参照してください。

LTC3888-1は、EEPROMのプログラミングを行わずに使用することを意図したものです。ただし、PMBusコマンドにより、LTC3888と一致するよう出力制御動作を変更で

きます。V_{OUT}をPMBusで調整するには、LTC3888-1に対し抵抗分圧比(VOUT_SCALE_LOOP)を設定し、VOUT_COMMANDを設定する必要があります。VOUT_SCALE_LOOPを設定する前にレールをオフにする必要があることに注意してください。

注: デバイスをLTC3888のV_{OUT}制御動作に変換するには、コマンドがデバイスを受け取る前に出力をオフにし、負荷への給電を停止する必要があります。変換後は、VOUT_COMMANDは出力をオフにしなくても機能します。ただし、ファームウェアが変換を行っていて、アクティブを維持するために出力に依存している場合を除き、これは通常それほど問題になりません。

多位相レールの構築

このセクションでは、単一デバイスおよび複数デバイスを設計するにあたり、PWMの制御ループへの割当てに関する全体的な設計上の選択肢に焦点をあてて説明します。以降のセクションでは、電圧および電流検出と補償について説明します。

PWMの割当て(単一デバイス)

デバイスごとに2つの制御ループがあります。コマンドMFR_PWM_CONFIG_LTC3888/LTC3888-1のビット[2:0]または外付けPWM_CFG抵抗によって、関連するPWMピンがこれらのループに割り当てられます。この3ビットにより、8通りの割当てと、対応する位相間隔が定義されます(表1を参照)。

表1. MFR_PWM_CONFIG_LTC3888/LTC3888-1

ビット	意味			
7	(予備、0を書き込みます)			
6	スレーブ I _{OUT} 遠隔測定: 0: LTC3888 は、イネーブルされたすべての位相に対し連続的な I _{OUT} 遠隔測定を行います。 1: LTC3888 は、マスタ・チャンネル PWM0 と PWM1 に対してのみ I _{OUT} 遠隔測定を行います。			
5	SPI ロジック・レベル: 0: LTC3888 の SPI インターフェースは、SMBus v2.0 の入力ロジック・レベルを使用します。 1: LTC3888 の SPI インターフェースは、1.8V CMOS の入力ロジック・レベルを使用します。			
4	VOUT_OV_FAULT HW の応答: 0: 特にロー・レベル応答はありません。マスタ位相は即時オフ (PWM Hi-Z) の VOUT_OV_FAULT_RESPONSE に従います。 1: マスタ位相の PWM が VOUT_OV_FAULT の間にローになると、同期する下側パワー MOSFET がレールをオフにして V _{OUT} を放電しようとします。			
3	位相拡張: 0: チャンネル 0 のパワーグッド状態が PGOOD0 に出力されます。 1: 位相拡張クロック (CLKOUT) が PGOOD0 に出力され、2 個目の LTC3888 の SYNC を駆動します。			
[2:0]		スレーブ設定:		
	値	マスタ	設定／スレーブ	位相 (°)
	111	PWM0	(7 相)	0
		PWM0	PWM2	51.4
		PWM0	PWM3	154.3
		PWM0	PWM4	205.7
		PWM0	PWM5	102.9
		PWM0	PWM6	257.1
		PWM0	PWM7	308.6
		PWM1	(単相)	25.7
	110	PWM0	(6 相)	0
		PWM0	PWM2	60
		PWM0	PWM3	180
		PWM0	PWM4	240
		PWM0	PWM5	120
		PWM0	PWM6	300

アプリケーション・ノート 173

表 1. MFR_PWM_CONFIG_LTC3888/LTC3888-1

ビット	意味		
[2:0]	値	スレーブ設定:	
		マスタ	設定/スレーブ
	110	PWM1	(2相)
		PWM1	PWM7
	101	PWM0	(6相)
		PWM0	PWM2
		PWM0	PWM3
		PWM0	PWM4
		PWM0	PWM5
		PWM0	PWM6
		PWM1	(単相)
			PWM7
	100	PWM0	(5相)
		PWM0	PWM2
		PWM0	PWM3
		PWM0	PWM4
		PWM0	PWM5
		PWM1	(3相)
		PWM1	PWM6
		PWM1	PWM7
	011	PWM0	(4相、PWM1を伴う8相(オプション))
		PWM0	PWM2
		PWM0	PWM3
		PWM0	PWM4
		PWM1	(4相、PWM0を伴う8相(オプション))
		PWM1	PWM5
		PWM1	PWM6
		PWM1	PWM7
	010	PWM0	(4相)
		PWM0	PWM2
		PWM0	PWM3
		PWM0	PWM4
		PWM1	(3相)
		PWM1	PWM5
		PWM1	PWM6
			PWM7
	001	PWM0	(4相)
		PWM0	PWM2
		PWM0	PWM3

表 1. MFR_PWM_CONFIG_LTC3888/LTC3888-1

ビット	意味			
[2:0]	値	スレーブ設定:		
		マスタ	設定／スレーブ	位相(°)
	001	PWM0	PWM4	270
		PWM1	(2相)	45
			PWM5	オフ
		PWM1	PWM6	225
			PWM7	オフ
	000	PWM0	(3相)	0
		PWM0	PWM2	120
			PWM3	オフ
		PWM0	PWM4	240
		PWM1	(3相、PWM0を伴う6相(オプション))	60
		PWM1	PWM5	180
		PWM1	PWM6	300
			PWM7	オフ

表1からコマンドを決定するために、3+3構成の値000を参照してください。このコマンド値では、制御ループ0がPWM0、PWM2、PWM4に関連付けられ、位相は位相0の0°に始まり120°間隔になっています。0°はSYNCの立下がりエッジからの公称位相遅延であることに注意してください。PWM0、PWM2、PWM4に関連付けられたパワー段の出力を接続して、V_{OUT0}を生成する必要があります。この電圧はV_{SENSE0}⁺ピンに接続する必要があります。

制御ループ1はPWM1、PWM5、PWM6に関連付けられ、チャンネル1はチャンネル0から60°位相シフトしています。すべての位相は120°ずつ離れています。PWM1、PWM5、PWM6に関連付けられたパワー段の出力を接続して、V_{OUT1}を生成する必要があります。この電圧はV_{SENSE1}⁺ピンに接続する必要があります。

6相の単一出力を形成するには、チャンネル0とチャンネル1のI_{TH}ピンを接続し、V_{OUT0}をV_{OUT1}に接続します。これらの位相は60°ずつ離れており、V_{OUT}の電圧リップルとV_{IN}の電流リップルを最小限に抑えます。なお、PWM3とPWM7はこのアプリケーションではオフになっており、スリーステート出力を生成する点に注意してください。6相のみが必要な場合は、PWM3とPWM7をパワー段に接続する必要はありません。

ボードの設計を開始する前にアプリケーションの電源条件を理解する必要があります。LTC3888/LTC3888-1の柔軟性により、多くのアプリケーションが可能です。ただし、回路図やボード・レイアウトを正しく設計するには、条件やデバイス構成を十分に把握しておく必要があります。この

条件を無視したことで、完成後に正常に動作しないことが判明するという可能性もあります。

例えば、必要な電流に対応できる十分な数の位相がレールに備わっていないという場合もあります。

表2と表3に設定抵抗を示します。デフォルトでは、ピンがオープンになっている場合を除き、設定抵抗は特定の位相と周波数値を定義します。固定抵抗を使用して最初にボード・ブリッジアップを行った後に設定を変更するには、抵抗の値を変更するか、抵抗を無視するためにEEPROMを再プログラミング必要があります。

表 2. PWM_CFG (LTC3888)

R _{CONFIG} (kΩ)	MFR_PWM_CONFIG_LTC3888[3:0]		スイッチング 周波数 (kHz)
	2進	マスタ/スレープ	
オープン	EEPROMより		
11.8	0111	7+1	500
10.2	0110	6+2	
9.31	0101	6+1	
8.66	0100	5+3	
7.87	0011	4+4 (または8相)	
7.15	0010	4+3	350
6.49	0001	4+2	
5.9	0000	3+3	
5.11	0111	7+1	
4.42	0110	6+2	

表 2. PWM_CFG (LTC3888)

RCONFIG (kΩ)	MFR_PWM_CONFIG_LTC3888[3:0]		スイッチング 周波数 (kHz)
	2進	マスタ/スレーブ	
オープン	EEPROMより		
3.74	0101	6+1	350
3.09	0100	5+3	
2.43	0011	4+4 (または 8相)	
1.74	0010	4+3	
1.02	0001	4+2	
GND	0000	3+3	

表 3. PWM_CFG (LTC3888-1)

RCONFIG (kΩ)	ASEL1		ASEL0	
	LTC3888 デバイス・ アドレス・ビット [6:4]		LTC3888 デバイス・ アドレス・ビット [3:0]	
	2進	16進	2進	16進
オープン	EEPROMより		EEPROMより	
11.8			1111	F
10.2			1110	E
9.31			1101	D
8.66			1100	C
7.87			1011	B
7.15			1010	A
6.49			1001	9
5.9			1000	8
5.11	0111	7	0111	7
4.42	0110	6	0110	6
3.74	0101	5	0101	5
3.09	0100	4	0100	4
2.43	0011	3	0011	3
1.74	0010	2	0010	2
1.02	0001	1	0001	1
GND	0000	0	0000	0

PWMと制御ループの関係にはいくつかの規則があります。PWM0は必ず制御ループ0に割り当てられ、PWM1は必ず制御ループ1に割り当てられます。どちらもマスタ・チャンネルです。制御ループ0と制御ループ1はPMBusコマンドPAGE 0とPAGE 1に対応します。その他のPWMは設定に基づきマスタ・チャンネルに割り当てられたスレーブ・チャンネルです²。例えば、'b000に設定すると、マスタ・チャンネル0はスレーブ・チャンネル2およびチャンネル4を使用し、マスタ・チャンネル1はスレーブ・チャンネル5

注2. マスタ・チャンネルはPAGE 0/PAGE 1とEAに関連付けられ、スレーブ・チャンネルはPWMiのみ関連付けられます。

およびチャンネル6を使用します。これにより、6個のすべてのPWMの間で位相が60°ずつ離れた3+3システムが作られます。この構成後、PAGE 0およびPAGE 1のVOUT_COMMAND設定(またはLTC3888-1の外付け抵抗分圧器)により、それぞれのレールの出力電圧が決まります。

8相設計では選択肢はありませんが、'b011(4+4構成)に設定した場合、もしITHピンが接続され、8つのパワー段がすべて各インダクタを介してVOUTに接続されていれば、8相が可能となります。各マスタ・チャンネルは90°ずつ離れ、2つのマスタ・チャンネルには45°のオフセットがあります。組み合わせる際には、8相がパワー段間で45°の位相シフトを保って最適にインターリーブされます。

PWMの割当て(2つのデバイス)

8相では十分に電源条件を満たせない場合、2つ以上のデバイスを使用します。複数デバイスのSYNCピンを共有し、各デバイスの位相は互いの最上部に位置します。位相間隔は最適値の22.5°ではなく45°です。

位相数が16以下のアプリケーションでは、偶数の位相組合せ(16、14+2、12+4、10+6)に対し最適な位相インターリーブを提供するよう、LTC3888/LTC3888-1を構成できます。このようなアプリケーションでは、PGOOD0ピンへの遅延SYNCを設定します。LTC3888/LTC3888-1 AチップのPGOOD0ピンとLTC3888/LTC3888-1 BチップのSYNCピンを接続します。2デバイスの設計では、マスタSYNC(A)がオンチップ位相間隔の半分だけ遅延して伝搬されるため、位相は等間隔になります。

注: 設計に際しすべての条件を前もって考慮しなくてはならない理由の一例を示しています。この場合、SYNCピンがすべて接続されていれば、レールは起動しますが、リップルは最小にはならず、レイアウトを固定するために更新が必要になります。

PGOOD0への遅延SYNCをイネーブルするコマンドは、MFR_PWM_CONFIG_LTC3888のビット[3]で、PWM割り当てに使用されるコマンドと同じです。このビットは位相拡張と呼ばれ、チップAでのみ設定できます。位相の最適なインターリーブを確保するために、ビット[2:0]は両デバイスで同じであることが必要です。

LTC3888/LTC3888-1では、ビット[3]はデフォルトではアサートされていません。そのため、16相設計の間隔を定めるには設定を変更し、EEPROMに保存する必要があります。

位相角の間隔(3デバイス)

この他、3個以上のデバイスに主に適用される、特殊な回路があります。この場合、通常は、「共有SYNCピン」は位相

オーバーラップを行います。ただし、「PGOOD0を介した遅延 SYNC」には2、3通りの選択肢があります。

例えば、

SYNC A → PGOOD0 A → SYNC B および SYNC C

この場合、デバイスBとデバイスCは位相が重なり合い、その位相はAの位相の間になります。

または、

SYNC A → PGOOD0 A → SYNC B、SYNC A → SYNC C

この場合、AとCは位相が重なり合い、その位相はBの位相の間になります。

通常、入力電流と出力電圧のリップルを最小限に抑えるには、16相が最適に位相インターリーブされていれば十分です。ただし、更に良い位相インターリーブが必要な場合は、アナログ・デバイセズのフィールド・アプリケーション・エンジニアにお問い合わせください。

共有 SYNC ピン (4以上のデバイス)

4つ以上のデバイスを接続するには、2デバイスと3デバイスの手法をある程度組み合わせるものを使用します。アプリケーションで最適な位相インターリーブが必要となる場合は、アナログ・デバイセズのフィールド・アプリケーション・エンジニアにお問い合わせください。

位相角の間隔設定時の入力電流リップルに関する考慮事項

2つの8相レール(またはそれ以上)を1つのボードに実装するケースもあり得ます。この構成で入力電流リップルを最小限に抑えるようにデバイスを設定できます。

通常のアプリケーションでは、各デバイスの8相のクロックを個別に配線します。

1. デバイスA:8相、SYNC Aは必要な周波数
2. デバイスB:8相:SYNC Bは必要な周波数
3. SYNC AとSYNC Bとは接続しない

この場合、デバイスAとデバイスBは、どちらも同じ公称周波数で動作可能ですが、2つのSYNCピンの位相は同期しません。2つのSYNC信号間の相対的な位相関係が変化すると、入力電流も変化します。

他の方法で、2つのデバイスを接続し位相間隔を維持して入力電流リップルを最小限に抑えることもできます。

1. デバイスA:8相、SYNC Aは必要な周波数、遅延はPGOOD0に伝搬
2. デバイスB:8相、SYNC BはデバイスAのPGOOD0に接続

これにより、2つのチップ間の位相関係が維持され、最小出力電圧リップルのためには位相インターリーブが不要な場合でも、入力電流リップルは最小限に抑えられます。

実際の設計において正確な位相設定ができない場合、例えば5+2などの場合は、最も近い形態(例えば5+3)を選択し、位相の1つを未接続にします。

注:必要な出力リップルを実現するには、出力コンデンサの追加が必要となる場合があります。すべてのPWM周波数が等しくなくてはなりません。

つまり、設計においては、レイアウトに先立ってPWM設定を考慮する必要があります。設計完了後、ボード・レイアウトの前に、LTspice[®] および LTpowerCAD[®] を使用してすべての設計目標を検証し、その後にボード・レイアウトを開始します。

制御構造

LTC3888/LTC3888-1はエラーアンプ(EA)と帰還を備えた構造を採用しています。この構造は、アナログ・デバイセズの実質的にすべてのLTCコンバータのアナログ電流モード制御ループと同様です。以降では、プログラムできない補償デバイスの概要、プログラム可能な補償デバイスの概要、最後にLTC3888/LTC3888-1の追加機能について説明します。

電流モード制御の一般的な構造

電流モード制御ループの概要については、図6を参照してください。抵抗分圧器によって出力電圧が下げられ、エラーアンプEAの負側入力に接続されます。EAの正側入力にはリファレンス電圧が接続されています。EAの出力(I_{TH})はRCネットワークに接続され電圧を発生します。 I_{TH} は電流コンパレータの閾値を調整します。

電流コンパレータは、インダクタの電流と電流閾値(I_{TH})を比較します。電流コンパレータの出力はRSラッチを駆動します。ラッチはまず、クロックによってセットされ、上側MOSFETがオンになります。これによって、インダクタ電流がコンパレータの閾値を超えるまで増加して、コンパレータが切り替わり上側MOSFETがオフになります。次いで下側MOSFETがオンになります。この状態で、インダクタ電流が次のクロック・サイクルまで減少し、その後はこの動作が繰り返されます。

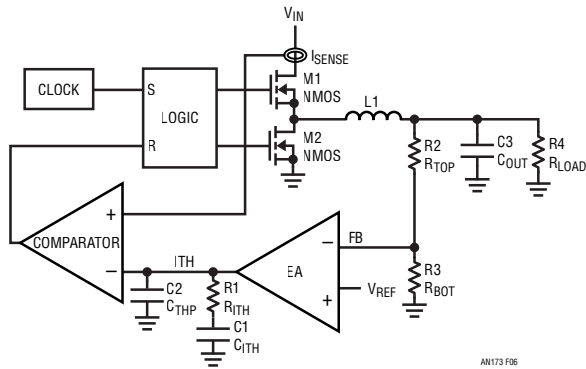


図6. 電流モードの制御ループ

出力電圧が低すぎる場合、電圧ループが満たされるまで、電流閾値 (I_{TH}) が帰還回路を通じて増加します。出力電圧が高すぎる場合は、電圧ループが満たされるまで、電流閾値 (I_{TH}) は帰還回路を通じて減少します。インダクタ電流は常に制御されています。

LTC3888/LTC3888-1 のエラーアンプには差動電圧入力と電流出力ゲイン g_m が備わっており、 $I_{OUT} = g_m \cdot (V^+ - V^-)$ の関係があります。EA を並列に接続して、PolyPhase レールのすべての EA アンプの出力電流を合計することができます。すべての EA の出力を接続した場合、上側 MOSFET をオフにし下側 MOSFET をオンにする電流はすべて同じになり、電流はすべてのインダクタ間で確実に均衡がとれるようになります。

図7に示す2つのEA出力段は、合算されて R_{ITH}/N 、 $C_{ITH} \cdot N$ 、および C_{THP} からなるパッシブRC補償ネットワークに接続されます。ここで、 N はEAの個数で、この場合は2です。 R_{ITH} と C_{ITH} によってゼロを持つ積分器が形成されています。一般的には、各 I_{TH} ピンの高周波ノイズをロール・オフするために、積分器と並列に C_{THP} コンデンサを追加します。このRCネットワークによって制御ループの周波数応答が決まり、この制御ループによって負荷トランジェントに対するループ応答が決まります。EAが並列接続されているため、 R_{ITH} はEAの数だけ減少し、 C_{ITH} はEAの数だけ増加します。このEAが2個の例では、 C_{ITH} は2倍になり、 R_{ITH} は半分になります。係数 N により、1つまたは複数のEA設計での R_{ITH} と C_{ITH} の補償設計値に、同じ位相マージンと過渡応答を持たせることができます。つまり、実際には、1つのEAに対する補償を設計すれば、追加作業なしでその値を並列のEAに適用できることを意味します。

このように、 N 個の制御ループには N 個のエラーアンプ (EA) が並列に接続されます。アナログ・デバイスでは、これはパワー段の数に直接対応しています。LTC3888/LTC3888-1 には2つの制御ループと8個のPWMがあります。各PWMはそれぞれ1つのパワー段に接続できるため、1つの制御ループに複数のパワー段が関連する場合があります。

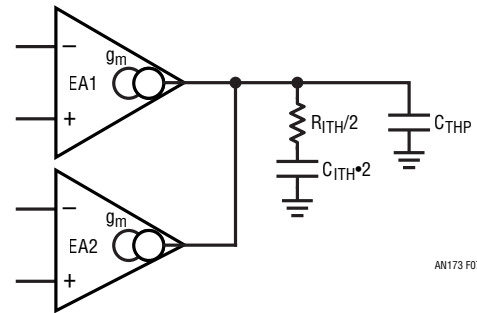


図7. 2つのEAで構成された補償回路

EAとパワー段の間の1対1の対応関係は、従来のLTC3888Xデバイスとは異なり、LTC3888/LTC3888-1 には当てはまりませんが、複数のEAを一緒に接続できる機能は同じように有効です。 C_{ITH} 、 R_{ITH} 、ループ数の間の制御ループの関係は、どちらのタイプのデバイスでも変わりありません。LTC3888/LTC3888-1 では、MFR_PWM_CONFIG のビット [2:0] の設定に基づき、各EAに複数のPWMを割り当てることができます。EAを接続することで、PWMのグループとその対応するパワー段が結合されます。単一ループと同じ補償を維持するために単一制御ループの C_{ITH} を増加させ R_{ITH} を減少させることは、パワー段の数ではなくEAの数に対応します。パワー段の数は、電源の最大電流能力を決定します。

プログラマブルな補償

補償をプログラムできないPSMコントローラ製品には、1ループあたり1つの補償ピン I_{TH} があり、EAの出力に接続されています。すべてのパッシブ補償部品はこのピンに接続されます。

補償がプログラムできる製品には、図8に示すように2つのピンがあります。 R_{ITH} はデバイス内にあるため、 R_{ITH} の一方の端が I_{TH} ピンに接続され、他方の端が I_{THR} ピンに接続されます。また、外付けの C_{ITH} が I_{THR} ピンに接続されます。 C_{THP} は I_{TH} ピンに接続されます。

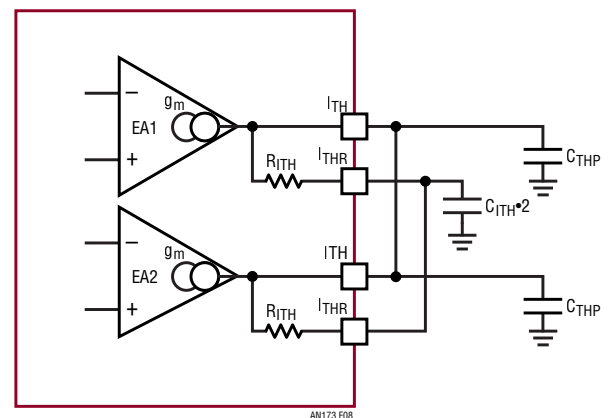


図8. 内部補償された2つのEA

R_{ITH} と g_m は、PMBusコマンドMFR_PWM_COMPを使用し、デバイスによるデジタル調整が可能です。ビット[7:5]が g_m を、ビット[4:0]が R_{ITH} を調整します。 g_m を調整するとループ・ゲインを変更でき、 R_{ITH} を調整すると一次の極とゼロの場所が変わります。補償については、アナログ・デバイセズのAN170で、詳しく説明しています。単一ループ・システムでは、LTpowerCADを使用して R_{ITH} 、 C_{ITH} 、 g_m を計算し、 R_{ITH} と g_m の値をMFR_PWM_COMPに入力します。

複数のEA出力を接続する場合、各ループには固有の R_{ITH} が内蔵されているため、図8に示すように、すべての I_{THR} ピン同士を接続し、1つの $C_{ITH} \cdot N$ に接続します。高周波ノイズを除去するために、各 I_{TH} ピンに1つずつ C_{THP} を配置する必要があります。各 R_{ITH} は互いに並列なので、実効的な R_{ITH} は R_{ITH} を N で割った値となります。したがって図7と整合します。

複数のEA出力が接続されている(かつEAがイネーブルになっている)場合、 R_{ITH} の各値と g_m は、常に同じ値(LTpowerCADでの単一ループの計算と同じ)にプログラムされ、 C_{ITH} は、単一ループについてLTpowerCADで計算した値にEAの数(パワー段の数ではない)を乗じた値です。これにより、単一ループ設計の場合と同等の補償が得られます。

LTC3888/LTC3888-1のその他の柔軟性、EAディスエーブル

LTC3888/LTC3888-1のEAは個別にディスエーブルできます。ディスエーブルされた場合、EAの出力電流はゼロになり、OVとUVの監視回路はオフになります。また、関連の故障信号は無効となりPGOODは高インピーダンスのままとなります。サーボはオフになります。EA0をディスエーブルしてもSYNCからPGOOD0への経路には影響ありません。

EAをディスエーブルする理由には次の2つがあります。

1. V_{SENSE} の無効化
2. 回路とレイアウトの簡略化

V_{SENSE} の無効化

一般的に、 V_{SENSE} を無効化を行うのは、1つの V_{SENSE} を選択し、他のすべての V_{SENSE} を無効化する場合です。実際には、ボードの特性評価時に最良の検出性能を選択します。この場合、すべての I_{TH} ピンと R_{ITH} ピンは図8に示すように接続されます。つまり、すべての R_{ITH} 抵抗は並列で、ディスエーブルされたEAは R_{ITH} の実効値に影響します。 R_{ITH} の実効値は R_{ITH}/X です。ここで X はEAの数すなわち並列接続された抵抗の数です。

LTpowerCADを使用する場合、LTpowerCADから求めた R_{ITH} を、並列抵抗効果を考慮した方法で、デバイスの R_{ITH} 設定値に変換する必要があります。値を変換するための2つの簡単な手法を以下に示します。

1. すべての R_{ITH} を同じ値に設定し、その値を N/X (ループ数/EA数)倍します。
2. ディスエーブルしたすべてのEAの R_{ITH} を最大値に設定し、有効なEAを同じ値の R_{ITH}/X (有効なEA数)に設定します。

ディスエーブルされたEAは補償に影響しないため、すべての g_m 値をLTpowerCADで計算した値に設定します。

LTC3888-1の場合も変更点はLTC3888と同じです。ただし、LTC3888-1では、中心タップを各 V_{FB} ピンに接続した外付け抵抗分圧器が、各DAOUTピンに接続されています。

1つのEAをディスエーブルするとそれに関連するPGOODピンもディスエーブルされるため、EAをディスエーブルする場合には、PGOODへの影響を考慮する必要があります。すべてのEAに関連付けられたすべてのPGOODピンが接続されている場合(SYNCはPGOOD0には接続されていない)、PGOODはEAがディスエーブルされても機能します。そのため、EAがディスエーブルされる可能性があります。PGOODピンが接続された回路にする必要があります。SYNCがPGOOD0に接続されている場合、それ以外のPGOOD (PGOOD0を除く)のみを接続してください。PGOODを使用しない場合を除き、PGOOD0のEAだけをイネーブルすることは避けてください。

EAをディスエーブルしても、OVとUVの各警告はディスエーブルされません。OV値とUV値は、 V_{SENSE}^+ ピンの電圧よりそれぞれ大きいまたは小さい値に設定します。あるいは、SMB_ALERT_MASKを使用してVOUT_WARNINGをマスクします。

このオプションを検討する場合は、アナログ・デバイセズのフィールド・アプリケーション・エンジニアにお問い合わせください。

EAをディスエーブルすることには、いくつか問題点があります。補償計算が複雑になり、LTpowerPlayは R_{ITH} の調整を自動では行いません。PGOODの喪失が問題となる可能性もあります。例えば、位相数が9以上のとき、PGOOD0がSYNCクロック専用でEA0がイネーブルされている場合、PGOOD1は無効になります。また、EAがディスエーブルの場合、サーボはループに対し機能できません。選択された帰還の場所が、ボードのIR降下などが原因で最良の電圧検出が不可能な場合、デバイスは最適なレギュレーションを行わない可能性があります。

アプリケーション・ノート 173

そのため、ベスト・プラクティスは、LTC3888-1のすべての補償部品、 V_{SENSE} ライン、 $DAOUT/V_{FB}$ ピンを接続することです。すべてのEAをイネーブルのままにしてください。どうしても必要でない限り、検出場所を対象にはしないでください。

設計上EAをディスエーブルする必要がある場合は、アナログ・デバイセズのフィールド・アプリケーション・エンジニアにお問い合わせのうえ、設計を検証してください。

EAをディスエーブルした場合の回路とレイアウト

接続数を最小限にすると柔軟性が低下し、設計したものを作成し始めた後にレイアウト変更が必要となるような間違いが発生しやすくなります。このオプションを選択する場合は、アナログ・デバイセズのフィールド・アプリケーション・エンジニアにお問い合わせください。最も代表的な設計の簡略化例は、16相または24相レールの設計です。最も複雑なのは、EAをディスエーブルしたLTC3888-1のアプリケーションです。

エラーアンプすべてをイネーブルにすることのないようにするには、まず、1つのEAを選択し、他のEAに関係するすべてのコンポーネントを除外します。EAを1つだけ選択する場合、SYNCをPGOOD0に接続すると選択肢が限られます。選択したEAをPGOOD0に関連付けないようにしてください。

補償部品、抵抗分圧器、 V_{SENSE} ラインそれぞれのうち、未使用品を除外します。 V_{SENSE} ピンと V_{FB} ピンを接地し、オープン検出ラインの検出器がリセット中に故障を引き起こさないようにします。それ以外の場合、デバイスはレールをオンにしません。

図9に、上側デバイスのチャンネル0がレギュレーション・チャンネルである場合を示します。下側デバイスのチャンネル0はPGOOD0に遅延クロックを出力し、上側デバイスのSYNCに接続されています。

レギュレーション・チャンネルには、抵抗分圧器と補償コンデンサ C_{ITH} と C_{THP} があります。レギュレーション・チャンネルのEAをイネーブルし、他の3つのEAはディスエーブルします。ディスエーブルするEAの R_{ITH} 値を短絡すると、 R_{ITH} の実効値への影響をなくすことができます。

上側デバイスのEAがイネーブルされているため、レールのPGOODは、上側デバイスのPGOOD0です。

SYNCを遅延させ、上側デバイスのPGOOD0に現れるようにするため、下側デバイスの位相拡張を有効にします。

LTpowerCADの補償値を、そのまま上側デバイスのチャンネル0に入力します。

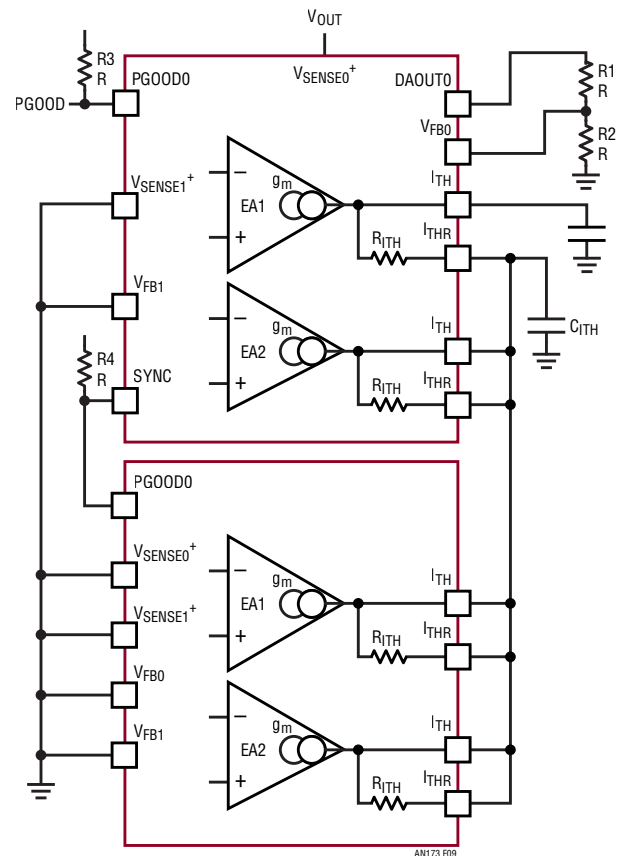


図9.16 相設計の簡略化

このアプリケーションでは、6つの差動 V_{SENSE} 配線と3つの C_{THP} コンデンサが削除されています。 V_{SENSE} ラインは、電圧が規定範囲内にあり、なおかつ絶対に高インピーダンスにならない場合には、ADC入力として使用できます。それ以外の場合、オープン回路検出器が故障の原因となり、レールがオンになりません。

一般的なボード設計では、長い配線はコストを上げるため、 V_{SENSE} の配線が実際の節約につながります。このような節約が必要になることはまれで、ベストプラクティスは、このような簡略化をできるだけ避けることです。

LTC388Xファミリの相違点

デバイス	分圧器	プログラマブルな補償	チャンネル数:PWM数	PWM数	チャンネル数
LTC3880	内蔵	なし	1:1	2	2
LTC3887	内蔵	なし	1:1	2	2
LTC3884	内蔵	あり	1:1	2	2
LTC3886	内蔵	あり	1:1	2	2
LTC3889	内蔵	あり	1:1	2	2
LTC3888	内蔵	あり	1:N	8	2
LTC3888-1	外付け	あり	1:N	8	2

電流検出

LTC3888/LTC3888-1 の電流検出は、DrMOS の IMON ピンを使用します。LTC3888/LTC3888-1 の IREF ピンは、IMON 信号のコモンモード電圧を供給します。DrMOS デバイスには、電圧または電流 IMON 出力が備わっています。図 10 と図 11 に、DrMOS と LTC3888/LTC3888-1 電流検出信号の間の接続を示します。

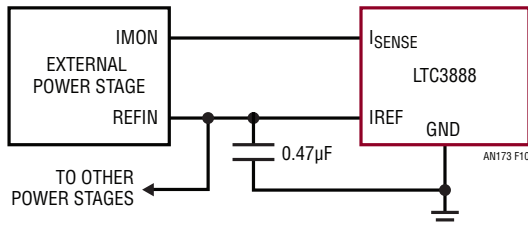


図 10. DrMOS 電圧モード出力の電流検出

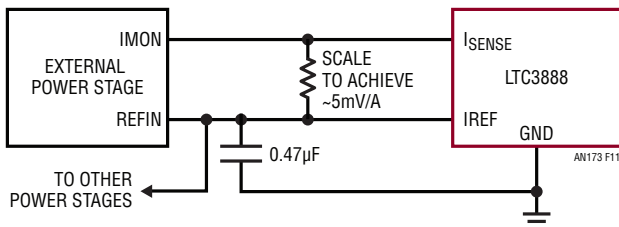


図 11. DrMOS 電流モード出力の電流検出

LTC3888/LTC3888-1 は、クリーンな電流検出信号に基づいて出力をレギュレーションする電流モード・コントローラです。DrMOS の電流検出信号にはある程度の歪みがあるため、LTC3888/LTC3888-1 は内部回路によって信号の忠実度を上げます。PWM 信号のノイズや過剰なジッタを避けるため、電流検出信号の配線は慎重に行ってください。DrMOS の REFIN ピン近くにフィルタ・コンデンサを配置し、検出ノイズを減らします。

DrMOS に電流出力の IMON がある場合、ボードでは、IMON ピンから REFIN ピンに抵抗を配置し、電圧を電圧に変換する必要があります。LTC3888/LTC3888-1 の信号は、この追加インピーダンスがあっても正しく処理されます。値が 2kΩ を超える場合は、アナログ・デバイスズのフィールド・アプリケーション・エンジニアにお問い合わせください。

LTC3888/LTC3888-1 では DrMOS IMON 信号用のスケールリング・ファクタが必要です。IOUT_CAL_GAIN は、ミリΩ を単位とするスケールリング・ファクタです。DrMOS IMON の代表的な電圧ゲインは、5mV/A で、これは 5mΩ の IOUT_CAL_GAIN に相当します。DrMOS の出力が電流の場合、通常その値は 5µA/A であるため、出力電圧を 5mV/A にするには 1kΩ の抵抗を追加します。LTC3888/LTC3888-1 の IOUT_CAL_GAIN のデフォルト値は 5mΩ です。アプリケーションで使用する電流検出ゲインがこれと異なる場合は、IOUT_CAL_GAIN を更新してください。

LTC3888/LTC3888-1 は、検出した電流を以下の 4 つの目的で使用します。

1. レギュレーション
2. 故障検出
3. 警告検出
4. 遠隔測定

レギュレーションでは、再構成された電流検出波形が直接 PWM レギュレーション・コンパレータに送られます。I_{TH} ピンが IOUT_OC_FAULT_LIMIT で設定されたレベルでクランプすると、OC 故障がトリガされますが、これは、OC がピーク電流ではなく平均電流に基づくものであることを意味します。OC 警告はフィルタリング後の電流波形を ADC 変換したものに基きます。変換は約 100ms 間隔で行われます。

OC 警告と OC 故障は位相ごとに設定されるため、OC 警告を 210A、OC 故障を 240A とする 3 相 200A のアプリケーションでは、OC 警告を 70A、OC 故障を 80A に設定する必要があります。

ページ化された READ_IOUT コマンドは、PWM0 と PWM 1 で駆動された 1 つの位相に対し、それぞれチャンネル 0 とチャンネル 1 の出力電流を読み出します。ブロック・コマンド MFR_READ_ALL_IOUT は、PWM 設定によらず、8 個の出力段すべてに対し全位相電流を読み出します。ADC の結果は PWM0 – PWM7 の順番となります。これはブロック読み出しコマンドです。

ページ化された MFR_TOTAL_IOUT コマンドは、各グループの合計電流をレポートします (MFR_PWM_CONFIG のビット [2:0] による PWM 割当てに基づく)。所定のレール (8 相以上) に複数のループを使用する場合は、デバイスごとに MFR_TOTAL_IOUT を確認し、結果を合計する必要があります。

電圧検出

電圧検出では V_{SENSE}⁺ ピンと V_{SENSE}⁻ ピンを制御ループごとに 1 組ずつ使用します。差動アナログ・インターフェースを、レギュレータのコンデンサの近くまたは負荷のところで、負荷の電源およびグラウンドに接続します。

複数のマスタ・チャンネルで PolyPhase レールを構成する場合は、複数のペアの検出ピンがありますが、各ペアを同じ検出点に接続します。最適な検出点が不明な場合は、複数の場所に配線し、最適な EA のみをイネーブルします。これはデバイスの高度な使用方法なので、これを実行する際は、アナログ・デバイスズのフィールド・アプリケーション・エンジニアにお問い合わせください。

VOUT_UV_WARN_LIMIT制限とVOUT_OV_WARN_LIMIT制限は、予測されるV_{OUT}と予測される変動に基づきます。

特殊なステータス指示

LTC3888/LTC3888-1はTSNSピンをモニタしてTMON/FLTパワー段の故障とUVLOを確認し、V_{SENSE}/V_{FB}ピンをモニタしてオープン回路を確認します。STATUS_VOUT、STATUS_IOUT、MFR_PADSの各ビットはこれらの故障をコード化します。

レールはOVとUVに同時になることはないため、両ビットがアサートされている場合はオープン回路を示します。MFR_PADSは2ビットで、DrMOSのレディ状態を表します。レディでない場合はUVLOを意味します。パワー段故障がある場合でも、レディは動作中であることを示します。

表4の最初の欄には指示される状態を示し、その他の欄ではビット・パターンを示します。実際には、ファームウェアが状態を判定するには3つのコマンドすべてを確認する必要があります。LTpowerPlayはビットを自動でデコードし、指示された状態を表します。故障ログにはMFR_PADSは含まれません。すなわち、ログからはOVの状態とUVLO

の状態を区別することはできません。ただし、実際はほとんど常にOVです。LTpowerPlayを使用して故障ログをデコードした場合、故障ログのテキスト・バージョンにはこの曖昧性が記述されます。

注:MFR_PADSはSTATUS_VOUTやSTATUS_IOUTとは異なり、ラッチされません。つまり、DrMOSからのトランジェントなUVLOは、OVのように見えることがあります。この種の問題が疑われるときは、アナログ・デバイセズのフィードバック・アプリケーション・エンジニアにお問い合わせください。

VOUT_SCALE_LOOP (PMBus制御)

LTC3888-1は、EEPROMのプログラミングを行わずに使用することを意図しています。ただし、LTC3888と同じようにPMBusコマンドによって動作を変更することができます。LTC3888のようにV_{OUT}をPMBusで調整できるようにするには、LTC3888-1に対して抵抗分圧比(VOUT_SCALE_LOOPコマンド)を設定し、有効なVOUT_COMMANDであるVOUT_SCALE_LOOP = (R_{TOP} + R_{BOT})/R_{BOT}を送信する必要があります。このコマンドを変更する前にレールをオフする必要がある点に注意してください。

表 4. LTC3888-1 の特別なステータス指示¹

指示状態	ページ化			MFR_PADS LTC3888-1	
	STATUS_VOUT ビット7 (VOUT_OV故障)	STATUS_VOUT ビット4 (VOUT_UV故障)	STATUS_IOUT ビット3	CH1 DrMOS レディ ビット15	CH0 DrMOS レディ ビット14
V _{OUT} OV	•			•	•
V _{OUT} UV		•		•	•
V _{SENSE} ⁺ オープン ^{2,3}	•	•		•	•
パワー段UV (TSNS) ⁴ またはVDR モニタUV	• (IFF CHをRunに設定)				
パワー段故障 ⁵	•		•	•	•

¹V_{SENSE}⁺ オープンの場合を除き、すべてのVOUT_OV故障状態はVOUT_OV_FAULT_RESPONSEによって処理されます。これにより即時オフになり、再試行は不要です。また、VOUT_UV故障状態はVOUT_UV_FAULT_RESPONSEによって処理されます。

²LTC3888-1が電源投入されるかリセットされるたびに、両方のV_{SENSE}⁺ラインがテストされます。いずれかのV_{SENSE}⁺ラインがオープンになった場合のLTC3888-1の応答は、全出力をデイスエーブルすることです。検出されたオープン・ライン状態は、電源のオン/オフを繰り返すか、MFR_RESETによって、再テストが正常に行われた場合にのみクリアできます。

³真のV_{OUT} UV時にパワー段UVまたは故障が発生しながらもPWMが引き続き動作している場合には、STATUS_VOUTのビット7とビット4の両方がセットされる可能性もあります。この場合、STATUS_IOUTとMFR_PADSはパワー段の状態を引き続き正確に表示します。これをクリアするためのフル・リセットは不要です。

⁴MFR_PWM_MODE LTC3888-1 (ページ化) のビット0をセットして、この状態の検出をイネーブル (適格化) しておく必要があります。MFR_PWM_MODE LTC3888-1のビット0がクリアされている場合、UV指示や応答は行われません。MFR_PADS LTC3888-1[15:14]は、PWMの実行状態によらず、NOT READY (1'b0) を指示することで、イネーブルされたパワー段UV検出に応答します。それ以外ではこれらのビットはREADY (1'b1) を示します。

⁵この場合に示される故障の具体的な内容はメーカによって異なり、全体的な出力過電流やパワー段の過熱といった問題が含まれる可能性があります。

デフォルトでは、VOUT_SCALE_LOOPの値は0xFFFFで、これはLTpowerPlayでは-0.50という値です。LTC3888-1では、この値をVOUT_SCALE_LOOPは無効化されていると解釈します。VOUT_SCALE_LOOPを含むすべてのコマンドは、アナログ・デバイセズによってプログラム可能です。事前プログラミング・サービスについては、アナログ・デバイセズのフィールド・アプリケーション・エンジニアにお問い合わせください。

事前にプログラムされたデバイスを使用しない場合、VOUT_SCALE_LOOPとVOUT_COMMANDを変更するには、以下の手順に従ってください。

1. OPERATIONを直ちにオフにするか、RUNピンをローにして、両方の出力をオフにします
2. 動作が完了するまでビジー／計算ビットをポーリングします
3. PAGE 0を設定します
4. VOUT_SCALE_LOOPを設定します
5. VOUT_COMMANDを設定します
6. VOUT_UV/OV_FAULT/WARNを設定します
7. MARGIN_HIGH、MARGIN_LOWを設定します
8. VOUT_TRANSITION_RATEを設定します
9. PAGE 1を設定します
10. VOUT_SCALE_LOOPを設定します
11. VOUT_COMMANDを設定します
12. VOUT_UV/OV_FAULT/WARNを設定します
13. MARGIN_HIGH、MARGIN_LOWを設定します
14. VOUT_TRANSITION_RATE
15. 内部計算が完了するまでビジー／計算ビットをポーリングします
16. STORE_USER_ALLを発行します
17. OPERATIONをオンにして出力をオンにします

ポーリングには最大35ミリ秒が必要なため、ポーリング・ループのタイムアウトは35ミリ秒より長いことが必要です。両ビットが1となるまでMFR_COMMONのビット[6:5]をポーリングします。この手順が必要となるのは、VOUT_SCALE_LOOPを更新するときのみです。後続の起動手順はすべて、電源投入時にEEPROMに保存されているデータを使用します。EEPROMを更新する方法は他にもあります。詳細は、アナログ・デバイセズのAN145を参照してください。

PMBusコマンドとLTC3888-1のプログラム方法の詳細については、データシートを参照してください。

ソフトスタート

LTC3888は、他のLTC3888Xファミリと同様に、ソフトスタート(オン／オフ、立上がり／立下がり)に対応します。電圧の変更を制御するコマンドは以下の3つです。

1. VOUT_TRANSITION_RATE
2. TON_RISE
3. TOFF_FALL

VOUT_TRANSITION_RATEは、動作中に電圧を変更する場合の立上がり／立下がりのレートです。他の2つは出力をオン／オフにする場合の立上がり／立下がりです。

LTC3888-1はVOUT_TRANSITION_RATEのみをサポートしています。LTC3888-1はVOUT_TRANSITION_RATEを使用して、レールをオンおよびオフにするときの立上がり時間と立下がり時間を含む出力電圧のすべての変更に対応します。

温度検出

DrMOSの温度SENSEピン(TMON)は、次の4つを通知できます。

1. 温度
2. パワー段故障
3. UVLO
4. 他のFAULT

DrMOSは、DrMOSの温度に比例したTMONピンの電圧で温度を通知します。TMONは、TMONを通常の温度範囲を超える電圧にするかFLTBPピンをローにアサートして、パワー段の故障を通知します。TMONはTMONの電圧をグラウンドにプルダウンしてUVLOを通知します。DrMOSデバイスはすべて、温度検出機能に対応しています。その他の機能のサポート状況については、DrMOSのデータシートを参照してください。LTC3888/LTC3888-1には、DrMOSのバリエーションに対する設定サポート機能がありますが、ユーザ設定の変更とEEPROMのプログラミングが必要です。

DrMOSのTMONピンはLTC3888/LTC3888-1のTSNS0/TSNS1ピンに接続します。LTC3888/LTC3888-1はTSNSピンをモニタし、デバイスに設定されている方法で応答します。温度が、デバイスがオフになるよう設定されているOT_FAULT_LIMITを超えた場合、LTC3888/LTC3888-1のTSNSピンに関連するPWMはスリーステートになり、故障応答が実行されます。TMONの電圧がハイになると、LTC3888/LTC3888-1のTSNSピンに関連するPWM

は直ちにスリーステートになります。DrMOSがLTC3888/LTC3888-1のTSNSピンを0Vにした場合(DrMOS UVLO)、MFR_PWM_MODEのビット[0]が1でチャンネルが実行状態に設定されていると、コントローラはPWMをスリーステートにします。DrMOSがFLT pinをサポートしながら故障をTMONに伝搬しない場合、LTC3888/LTC3888-1のFAULT pinをDrMOSのFLT pinに接続し、FAULTがローの場合にV_{OUT}をディスエーブルするようデバイスを設定します。

DrMOSのTMONピンは、いくつかのグループにまとめて各マスタ・チャンネルのTSNSピンに並列接続できます。あるいは、すべてのTMONピンをすべてのマスタ・チャンネルのTSNSピンに接続できます。TMONピンがいくつかのグループにまとめて接続されている場合、PWMは故障設定に基づき、1つのグループに対してスリーステートとなることができます。故障はFAULTピンに送信されますが、このピンはシステムの他のFAULTピンに接続できます。システム内のすべてのレールをディスエーブルすることで、任意のレールの故障に対応するというのも可能です。どのTMON故障通知においても、接続方法の選択には一長一短があります。すべてのマスタ・チャンネルの故障を同時に検出できるが粒度は粗いほうを選ぶか、あるいはTMONをマスタ・チャンネルごとにいくつかのグループに分け、FAULTを使用して関係のない他のマスタ・チャンネルをディスエーブルしながら故障箇所を検出しなくてはならない代わりに粒度は細かいほうを選ぶかです。

UVLO

DrMOSがUVLOをサポートしていない場合、TSNS0が電圧モニタ(VDR_MON)となるようLTC3888/LTC3888-1を設定できます。閾値は1.2185V(公称値)です。DrMOSのV_{DRV}ピンとグラウンドの間にある抵抗分圧器は、TSNS0ピンの中間接続部を介してDrMOS電源のUVLOをモニタします。VDR_MON機能を有効にするには、PAGE 0でMFR_CHAN_CONFIGのビット[5]を1にセットします。

TSNS0ピンがVDR_MONに設定されている場合、LTC3888/LTC3888-1のTSNS1ピンをすべての温度検出に対し使用してください。

LTC3888/LTC3888-1およびDrMOSのUVLO検出は、正しく設定してください。DrMOSとLTC3888/LTC3888-1のデータシートを参照して、アプリケーションでDrMOSの正しいユーザ設定ビットが設定されていることを確認してください。できれば、UVLO検出を使用して、イネーブルされたコントローラに対しDrMOSデバイスが電力を生成できることを確認してください。

LTpowerPlayの概要

PSM製品は、強力なGUIであるLTpowerPlayによってサポートされています。LTpowerPlayは、ハードウェアを使用することなく、新しいプロジェクトの作成をサポートします。LTpowerPlayでは開始点として既存のプロジェクトを使用でき、いくつかのより一般的な構成に対してはテンプレートを備えています。本アプリケーション・ノートのこのセクションでは、テンプレートの基本的な使用方法と、一般的なアプリケーションに対するテンプレートの結果の変更について、概略を説明します。

LTpowerPlayを使用してデバイスやテンプレートを設定

テンプレート機能を使用するには次の2通りの方法があります。

1. 起動時
2. システム・ツリーから

DC1613 dongleが接続されていない場合、'Getting Started' ダイアログ・ボックスが表示され、'Select Chip Manually' ボタンが使用可能になっています(図12)。このボタンを押すとウィザードが開きます。

DC1613が接続されている場合、'Select Chip Manually' ボタンが表示されます。図13に示すようにこのボタンを押してもウィザードが開きます。

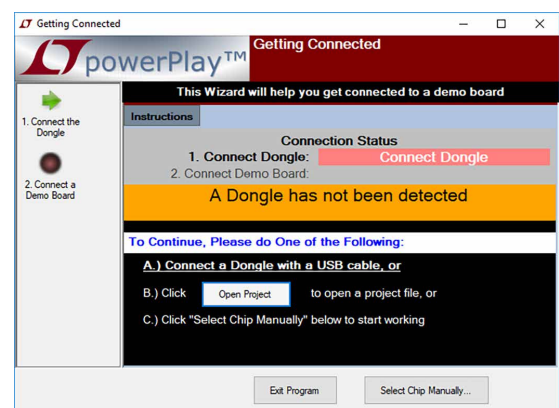


図12. 初期画面 (DC1613 ドングル未接続)

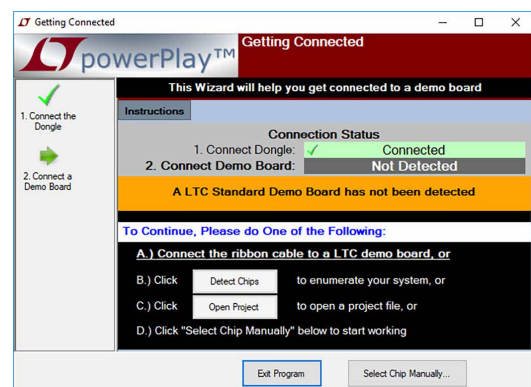


図13. 初期画面 (DC1613を接続)

プロジェクトが開いている場合、またはLTpowerPlayがハードウェアを検出した場合、システム・ツリーを右クリックし、'Add Item to System'を押してもウィザードが開きます。

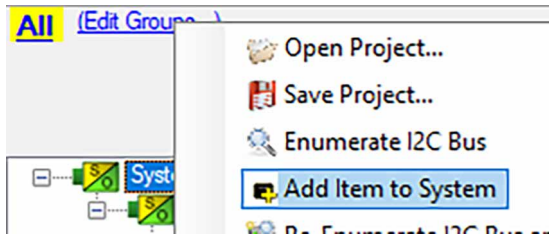


図 14. Add Item to System

ウィザード・ダイアログが表示されたら、'Select Chip Type'の下でLTC3888とLTC3888_1の2つが選択できるようになります。これらのいずれかを選択すると、'Choose a "LTC3888" Template to Add to the Tree'の下に複数のテンプレートが表示されます。

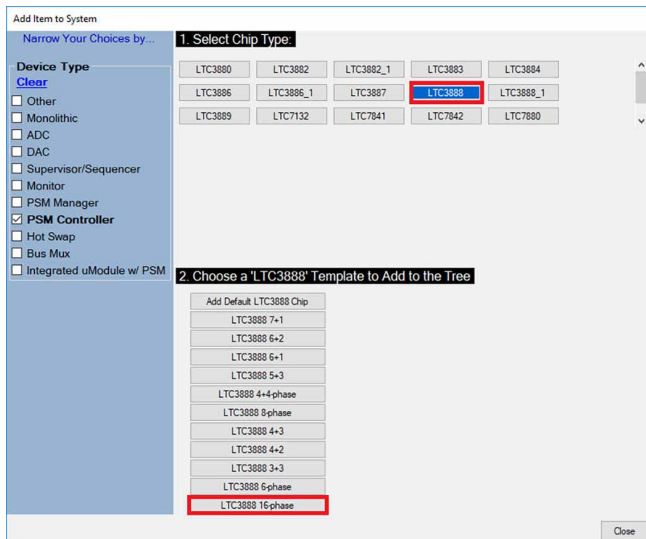


図 15. ウィザード選択ダイアログ

各チャンネルに割り当てられるPWMの数によってテンプレートを選択します。例えば、7+1では、7つのPWMがチャンネル0に割り当てられ、1つのPWMがチャンネル1に割り当てられます。16相のテンプレートでは2つのデバイスを使用します。これを図 16に示します。

16相のテンプレートを選択すると、ダイアログに'Overview'タブが表示され、その他のタブがその右側に表示されます。'Next'ボタンでタブを移動できますが、タブを押しても表示は可能です。

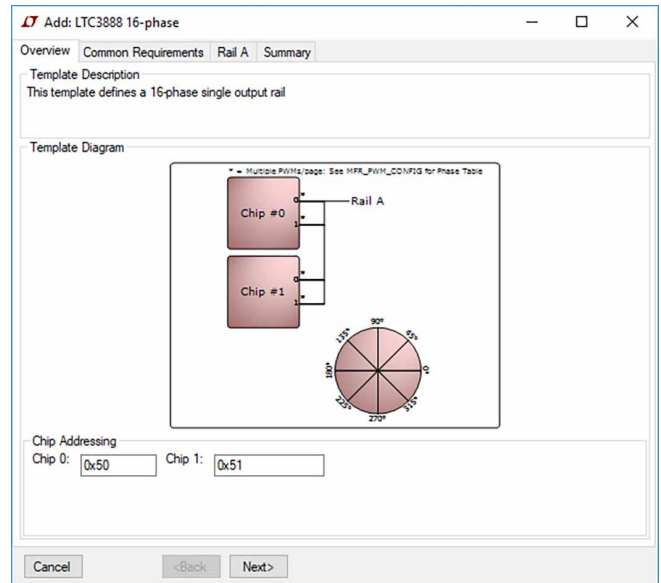


図 16. 16相の概要

'Overview'タブにはフェーザ図とチャンネル接続図が表示され、また、各デバイスのアドレスを入力できます。選択するアドレスは、デバイスがASELピンとMFR_ADDRESSレジスタを読み出した後の実効アドレスに対応している必要があります。早い段階でアドレス指定を行い、すべてのデバイス(およびPolyPhaseレールのレール・アドレス)が固有のアドレスを持つようにしてください。アドレス指定の詳細については、アナログ・デバイセズのAN152を参照してください。

フェーザ図には8相が表示されている点に注意してください。つまり、各デバイスが8相を使用し、それが重なり合っていることを示しています。ただし、デバイス接続によって相対的な位相関係が決まります。SYNCピンを接続すると位相が重なり合います。遅延SYNCがPGOOD0に出力され、他のデバイスのSYNCピンに接続されていれば、位相のインターリーブは最適なものになります。MFR_PWM_CONFIGのビット[3]を1にセットすると、SYNCをPGOOD0に伝搬できます。PGOOD0/SYNCは位相間隔の半分だけ遅延されます。

アプリケーション・ノート 173

'Next'を押すと'Common Requirements'タブに移動します(図17)。PWMの周波数を選択し、次いで'Input Voltage'の閾値を設定します。'VIN_ON'は'VIN_OFF'より大きい必要があります。また、故障と警告はデフォルトの40%にするか、個別に選択します。

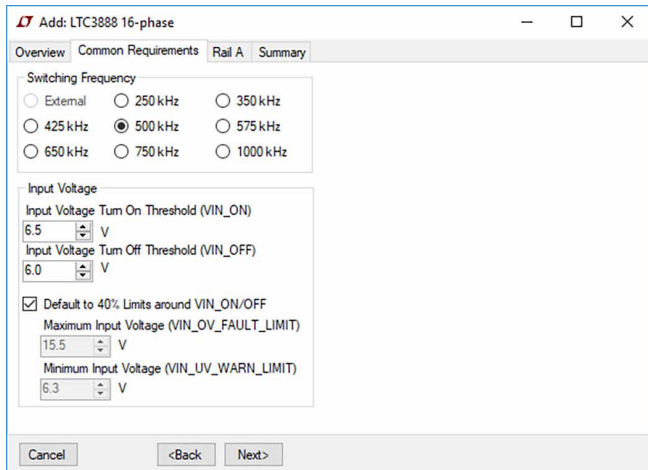


図 17. 'Common Requirements' タブ

'Next'を押して、'Rail'タブに移動します。7+1の例のように、アプリケーションに複数のレールがある場合、7相用のタブと1相用の第二タブが表示されます。この例では16相の単一レールが選択されています。これらのタブでは、レール名、アドレス、出力電圧、電流検出ゲイン、電流制限値が設定できます。電流の故障と警告は、公称値を中心とした一定のパーセンテージにデフォルト設定されます。

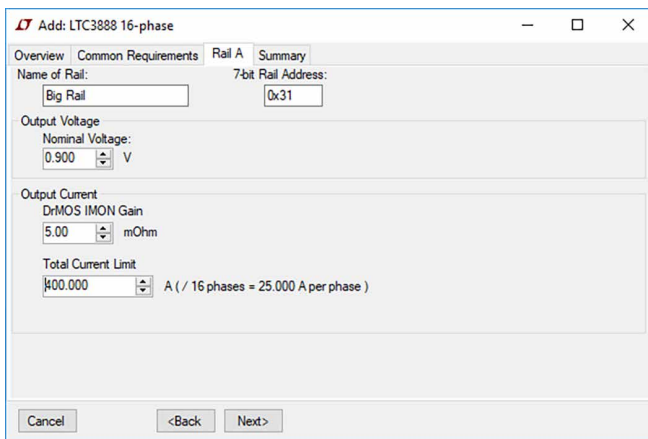


図 18. 'Rail' タブ

'Name of Rail'は一意であることが必要です。また、'7-bit Rail Address'は他のレールとの相互作用を避けるために一意でなくてはなりません。DrMOSの電流モニタリング・ゲインと合計電流値を設定します。ほとんどのDrMOSデバイスは5mΩです。レールあたりの電流は、合計電流を位相の数で割った値になります。

'Next'を押すと、'Summary'タブに移動します(図19)。16相の場合は、'Big Rail'と呼ばれるレールと'0.9V'の出力電圧および'400A'が表示されます。

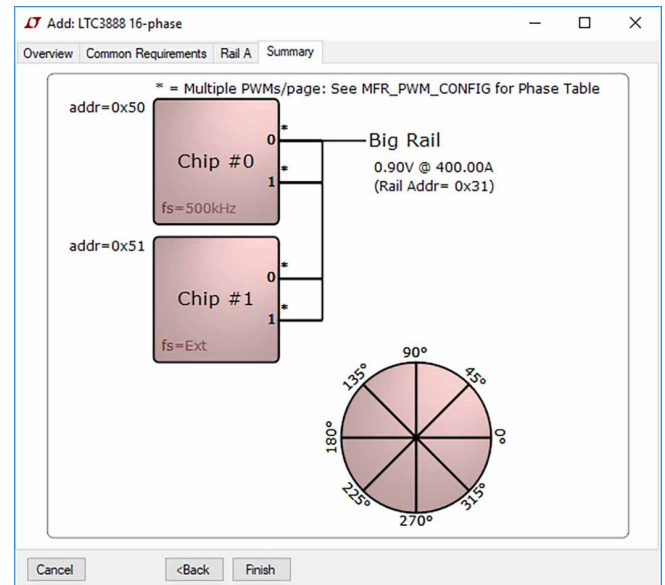


図 19. 'Summary' タブ

'Finish'を押すと、レールが'System Tree'に追加されてウィザードが閉じます(図20)。最後に、'Close'を押してウィザードを閉じます。

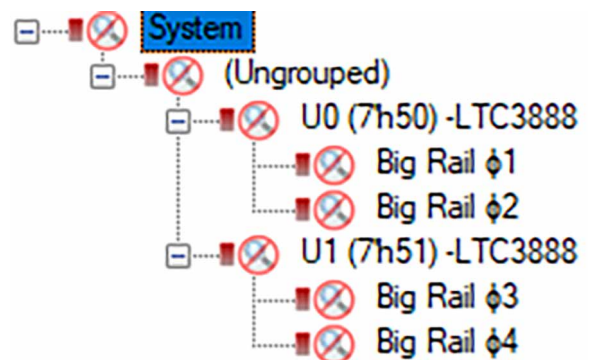


図 20. システム・ツリー

システム・ツリーには新しいルールが表示されます。**'FileSave'**を選択してプロジェクトを保存することをお勧めします。ファイル名を選択して**'Save'**を押します(図21)。

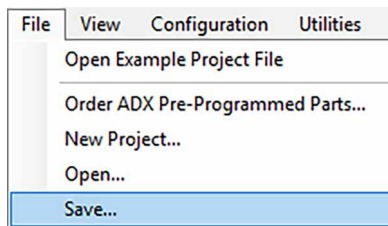


図21. プロジェクトの保存

テンプレートは、デバイスがサポートするすべての位相の組合わせに対応しているわけではありません。例えば、デバイスは2つのデバイスの16、14+2、12+4をサポートしています。

以上で、ルールは確認といくつかの最終調整のみを残す段階になりました。ここでは、LTC3888での例を示します。LTC3888-1の例は、LTC3888-1のテンプレートのセクションで説明します。

'Addressing/WP'タブを選択してアドレスを表示します(図22)。**'MFR_ADDRESS'**は0x5Fに設定されています。これは、テンプレートで**0x50**と**0x51**を選択したことに対応しています。この値はアドレスの上位ニブルを5に設定します。MFR_RAIL_ADDRESSは、テンプレートの値から**0x31**に設定されます。このアドレスはルールに出力電圧などの一般的な値を書き込むためのものです。これにより、すべてのデバイスとチャンネルは同時にコマンドを受け取ることができます。両方のデバイスのASEL0とASEL1の抵抗を設定し、それぞれ**0x50**と**0x51**をデコードするようにします。

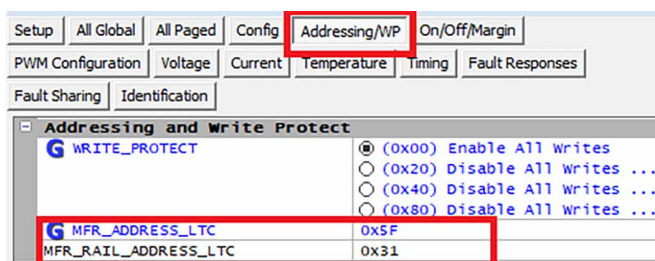


図22. アドレス

ツリーには、**0x50**と**0x51**のアドレスが表示されます。これらはデバイスのアドレスで、実効アドレスとも呼ばれます。PMBus マスタは実効アドレスを使用して個別のデバイスと通信を行い、また遠隔測定を行います。これはデバイスやチャンネルごとに行われます。ルール・アドレスは、電圧、電流、故障応答など、ルール内のデバイスすべてに共通なパラメータを変更します³。

全般タブには重要な設定項目、**'IgnoreConfigPins'**があります(図23)。この設定には、チェック・マークが入っています。これは、デバイスが電圧、電流、周波数、位相設定抵抗を無視し、デバイスはNVMに保存されているユーザ設定を使用することを意味しています。

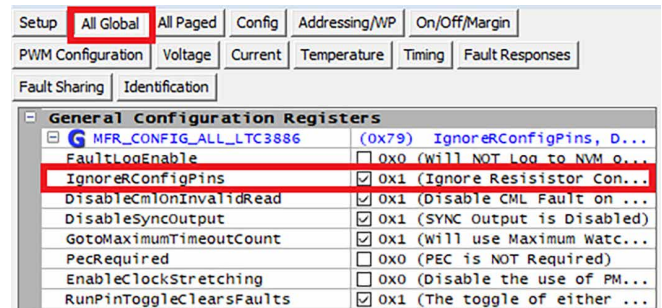


図23. 全般タブ

'PWM'タブはPWM設定の結果を示します(図24)。黒字の項目はチャンネルごと、青字の項目はグローバル(両チャンネル)です。

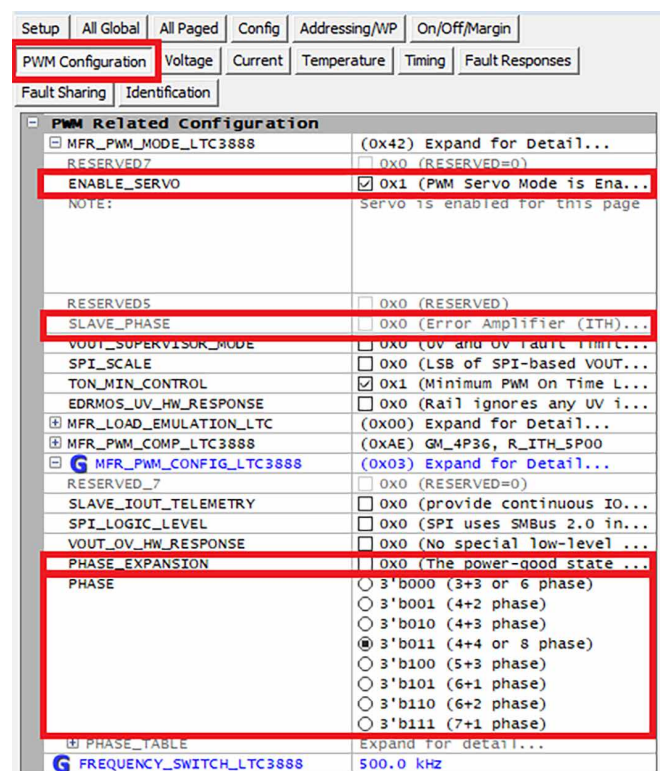


図24. PWMタブ

注3.ファームウェアでは、実効アドレスはチャンネルごとのコマンドに対し、PAGEを使用します。ルール・アドレスはチャンネルごとではないため、PAGEは影響しません。

アプリケーション・ノート173

'ENABLE_SERVO'は1つのデバイス／チャンネル・ペアに対してチェック・マークが入っており、他の3つはチェックが外れています。これにより複数のサーボが作用し合うのを防止できます。'SLAVE_PHASE'はすべてのデバイス／チャンネル・ペアでチェックが外れています。これは、ベスト・プラクティスに従い、すべてのEAがイネーブルされていることを意味します。

別のデバイス／チャンネル・ペアの'ENABLE_SERVO'がチェックされている場合は、それより前のデバイス／チャンネル・ペアは自動的にチェックが外れます。ボード設計が完了した後、電圧検出およびレギュレーションにより適したレールのV_{SENSE}ラインがある場合には、サーボ設定を変更できます。LTpowerPlayは、多くの設定の同期を維持します。これは、LTC3887など他のタイプのデバイスについても同様です。

'PHASE'設定には'4+4 or 8-phase'が表示されています。これが16相レールであるとする、16のパワー段すべてが1つのレールを構成していることが前提となっています⁴。つまり、前述のように、この設定では8相を使用し、SYNCピンが接続されているかSYNCがPGOOD0に配線されています。

PGOOD0ピンがSYNCピンに接続されている場合は、'PHASE_EXPANSION'にチェック・マークを入れてください。**MFR_PWM_CONFIG**のビット[3]を1にセットすると、PGOOD0をSYNCに接続してレールのチャンネル0を使用できます。すべての電圧の故障と警告、および**MARGIN_HI**コマンドと**MARGIN_LOW**コマンドを確認してください。テンプレートでは、すべての値をV_{OUT}の公称パーセンテージに設定しますが、アプリケーションによっては異なるパーセンテージが必要となります。また、OC故障のパーセンテージにデフォルト設定されているOC警告も確認します。電流はパワー段ごとなので、テンプレートの合計電流を位相数で割った値に等しくなります。

LTpowerPlayを使用してテンプレートでは対応していない設計を構成

テンプレートでは対応していない設計もあります。例えば、4+4以外のPWMで2つのデバイスを使用する場合や、4つのデバイスを32相レールで使用する場合などです。

システム・ツリーでの追加、コピー、ペーストは、このような特殊な場合に非常に便利です。32相の例は、極めて複雑な場合の1つで、非常に有益です。

前述の例から開始し、システム・ツリーのコンテキスト・メニューで'Add Item to System'を選択すると、ウィザードが表示されます(図25)。

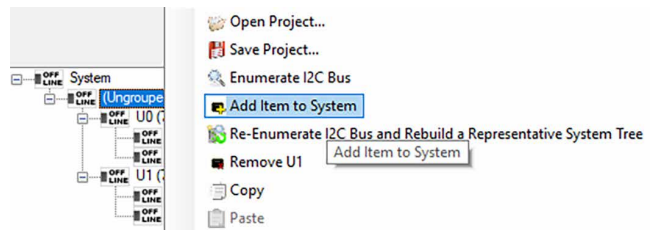


図 25. Add Item to System

'Add Default LTC3888 Chip'を2回クリックします(図26)。

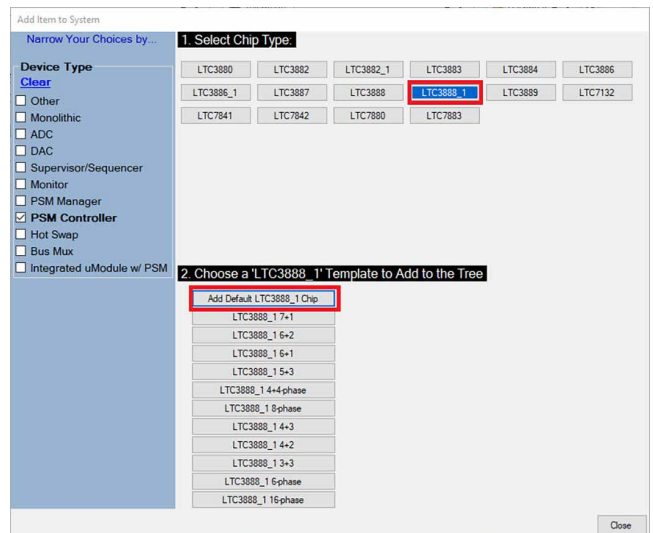


図 26. デフォルト・テンプレート

これによりデバイスは4個となりますが、まだ32相レールの一部とはなっていません(図27)。

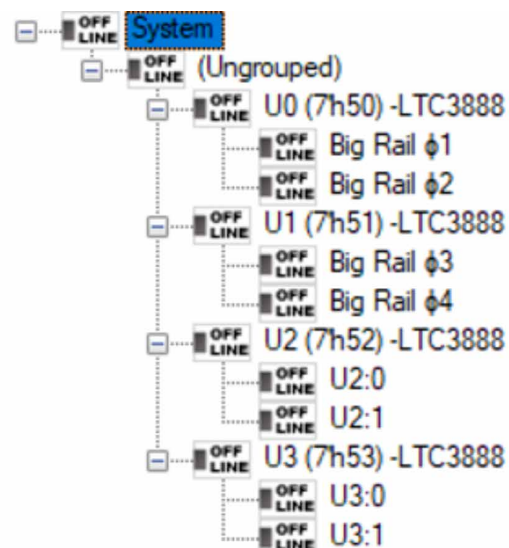


図 27. 32相のツリー

注4.このことは、各パワー段のインダクタが出力で互いに接続されていることを意味します。

アドレス0x51のデバイスの設定を新しいデバイスにコピー・アンド・ペーストします。アドレス0x51を使用するのは、このデバイスのサーボがディセーブルされているためです(図28)。

0x51のデバイス上で右クリックし、'**Copy**'を選択します(図28)。

0x52と**0x53**のデバイス上で右クリックし、それぞれ'**Paste**'を選択します(図29)。

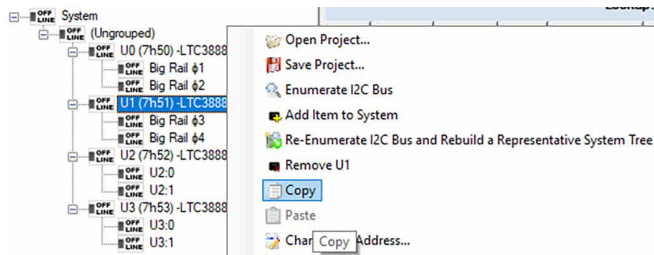


図28. コピー

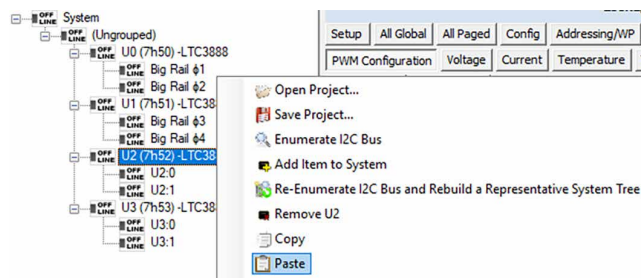


図29. ペースト

すべてのデバイスにレール・アドレスがある場合でも、システム・ツリーにPolyPhaseのレールのすべての注釈が表示されるわけではありません。この場合、プロジェクトを保存し、次いでプロジェクトを再度開くと、図30に示すように、32相レールが正しく表示されます。

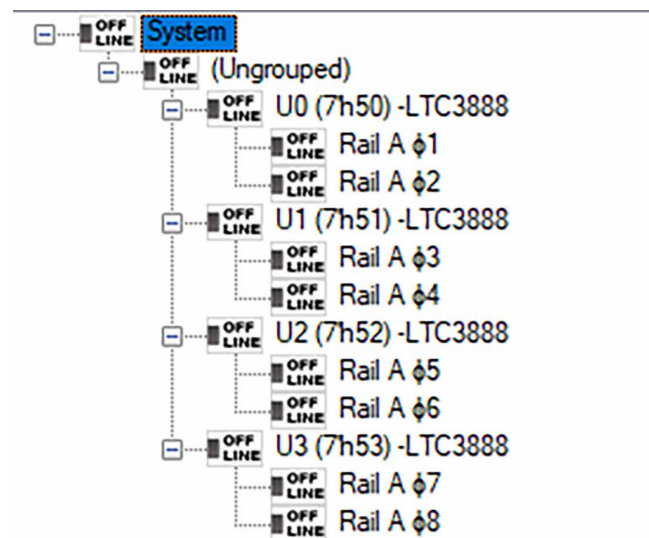


図30. 再オープン後

16相2デバイスのツリーでは4相のみが表示され、32相4デバイスのツリーでは8相のみが表示された点に注意してください。ツリーの位相は、チャンネル(制御ループとマスタPWM)の数を反映しており、PWMは**4+4**に設定されているため、PWMの実際の数、**4・8**、つまり**32**です。

その他のPWM構成については、コピー・アンド・ペーストを使用します。例えば、2つの7+1を使用して1つの14+2を作成します。ただし、この手法は、PWMの選択すべてが各レールの全デバイスについて同じである場合にのみ有効です。

7+1と6+2のように異なるPWM設定を組み合わせる場合は、レール・アドレスを無効なアドレスに設定する必要があります(0x80)。この設定では、LTpowerPlay内のどのレジスタも同期させません。レジスタの同期は手動で管理する必要があります。これは特殊な設計例ですが、この場合、位相のインターリーブは最適なものにはなりません。

LTpowerPlayがこうした特殊な事例で、レジスタの同期をとらない場合は、間違いが生じやすくなります。そのため、このように、PWM設定がPolyPhaseレールのデバイスすべてについて同一ではないような事例は、なるべく避けるようにしてください。

LTC3888-1のテンプレート

LTC3888-1のテンプレートは、LTC3888に非常によく似ていますが、レジスタの内容がわずかに異なります。同じ設定の32相テンプレートを使って、「LTpowerPlayを使用してテンプレートでは対応していない設計を構成」のセクションで説明した32相設計と比較してみてください(図31)。

LTC3888のPWM設定には、**SPI_SCALE**と**VOUT_SUPERVISOR_MODE**が含まれますが、LTC3888-1には含まれません(図32～図35)。

SPIのスケールは5mVまたは10mV LSBです。スーパーバイザ・モードは、OV/UV値をSPIによる電圧の変更に合わせるか、そのままとするかを決定します。

LTC3888-1はSPIをサポートしていません。

LTC3888の電圧設定は、LTC3887などの従来デバイスと同じです。LTC3888-1では、外付け抵抗分圧器を使用するため、異なります。電圧コマンドは、抵抗分圧器のゲインが入力されるまで、表示されません。

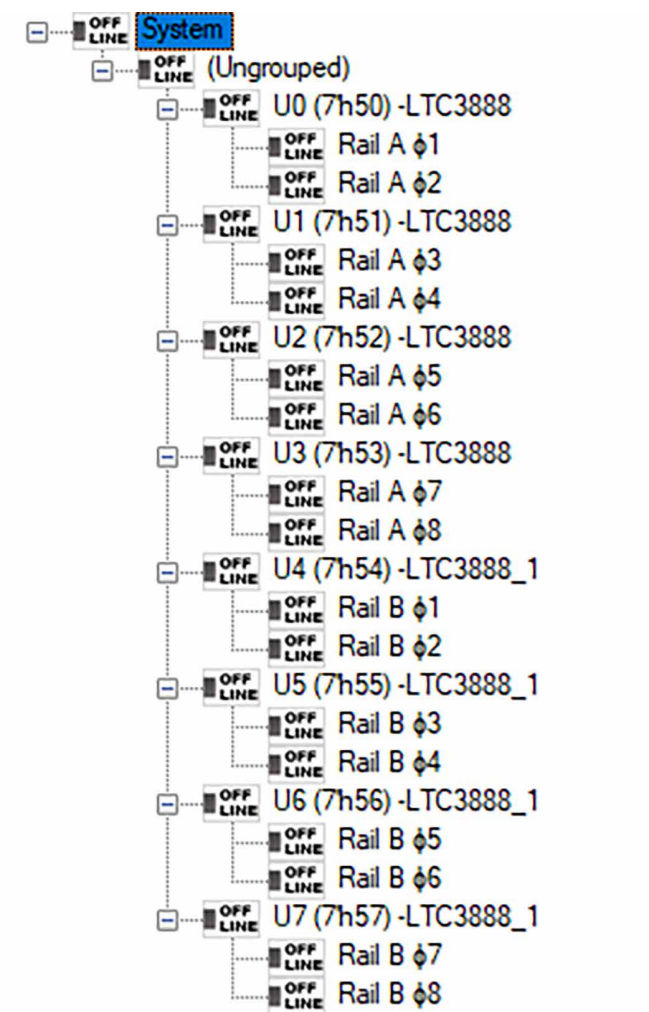


図 31. 2レール・システム

Setup	All Global	All Paged	Config	Addressing/WP	On/Off/Margin
PWM Configuration	Voltage	Current	Temperature	Timing	Fault Responses
Fault Sharing	Identification				
PWM Related Configuration					
MFR_PWM_MODE_LTC3888	(0x42) Expand for Detail...				
RESERVED7	0x0 (RESERVED=0)				
ENABLE_SERVO	0x1 (PWM Servo Mode is Ena...				
NOTE: Servo for the polyphase Rail is enabled on this page					
RESERVED5	0x0 (RESERVED)				
SLAVE_PHASE	0x0 (Error Amplifier (ITH)...				
VOUT_SUPERVISOR_MODE	0x0 (UV and OV fault limit...				
SPI_SCALE	0x0 (LSB of SPI-based VOUT...				
TON_MIN_CONTROL	0x1 (Minimum PWM On Time L...				
EDRMOS_UV_HW_RESPONSE	0x0 (Rail ignores any UV i...				
MFR_LOAD_EMULATION_LTC	(0x00) Expand for Detail...				
MFR_PWM_COMP_LTC3888	(0xA6) GM_4P36, R_ITH_5P00				
MFR_PWM_CONFIG_LTC3888	(0x08) Expand for Detail...				
FREQUENCY_SWITCH_LTC3888	500.0 kHz				

図 32. LTC3888 の PWM

Setup	All Global	All Paged	Config	Addressing/WP	On/Off/Margin
PWM Configuration	Voltage	Current	Temperature	Timing	Fault Responses
Fault Sharing	Identification				
PWM Related Configuration					
MFR_PWM_MODE_LTC3888_1	(0x42) Expand for Detail...				
RESERVED7	0x0 (RESERVED=0)				
ENABLE_SERVO	0x1 (PWM Servo Mode is Ena...				
NOTE: Servo for the polyphase Rail is enabled on this page					
RESERVED5	0x0 (RESERVED)				
SLAVE_PHASE	0x0 (Error Amplifier (ITH)...				
RESERVED3	0x0 (RESERVED)				
RESERVED2	0x0 (RESERVED)				
TON_MIN_CONTROL	0x1 (Minimum PWM On Time L...				
EDRMOS_UV_HW_RESPONSE	0x0 (Rail ignores any UV i...				
MFR_LOAD_EMULATION_LTC	(0x00) Expand for Detail...				
MFR_PWM_COMP_LTC3888	(0xA6) GM_4P36, R_ITH_5P00				
MFR_PWM_CONFIG_LTC3888_1	(0x00) Expand for Detail...				
FREQUENCY_SWITCH_LTC3888	500.0 kHz				

図 33. LTC3888-1 の PWM

Setup	All Global	All Paged	Config	Addressing/WP	On/Off/Margin
PWM Configuration	Voltage	Current	Temperature	Timing	Fault Responses
Fault Sharing	Identification				
PWM Related Configuration					
MFR_PWM_MODE_LTC3888	(0x42) Expand for Detail...				
MFR_PWM_COMP_LTC3888	(0xA6) GM_4P36, R_ITH_5P00				
Input Voltage					
VIN_OV_FAULT_LIMIT	15.5000 V				
VIN_UV_WARN_LIMIT	6.2969 V				
VIN_ON	6.5000 V				
VIN_OFF	6.0000 V				
Fault Responses -- Input Voltage					
VIN_OV_FAULT_RESPONSE_PAGED	(0x88) Immediate Off, Infini...				
Output Voltage					
VOUT_OV_FAULT_LIMIT	0.9899902 V				
VOUT_OV_WARN_LIMIT	0.9675293 V				
VOUT_MARGIN_HIGH	0.9450684 V				
VOUT_COMMAND	0.8999 V				
VOUT_MARGIN_LOW	0.8549805 V				
VOUT_UV_WARN_LIMIT	0.8325195 V				
VOUT_UV_FAULT_LIMIT	0.8100586 V				

図 34. LTC3888 の電圧

Setup	All Global	All Paged	Config	Addressing/WP	On/Off/Margin
PWM Configuration	Voltage	Current	Temperature	Timing	Fault Responses
Fault Sharing	Identification				
PWM Related Configuration					
MFR_PWM_MODE_LTC3888_1	(0x42) Expand for Detail...				
MFR_PWM_COMP_LTC3888	(0xA6) GM_4P36, R_ITH_5P00				
Input Voltage					
VIN_OV_FAULT_LIMIT	15.5000 V				
VIN_UV_WARN_LIMIT	6.2969 V				
VIN_ON	6.5000 V				
VIN_OFF	6.0000 V				
Fault Responses -- Input Voltage					
VIN_OV_FAULT_RESPONSE_PAGED	(0x88) Immediate Off, Infini...				
Output Voltage					
VOUT_SCALE_LOOP_LTC3888_1	(0xFFFF) (DISABLED -- Classi...				
VOUT_SCALE_LOOP	-0.5				
Vout Control Method (Classic Analog Control) Because VOUT_SCALE_LOOP is Disabled (-0.5X/0xFFFF), the device will utilize classic analog VOUT control and all VOUT* PMBus Commands will be ignored. Type a non -0.5X VOUT_SCALE_LOOP above to enable normal PMBus VOUT control.					

図 35. LTC3888-1 の電圧

デフォルトでは、**VOUT_SCALE_LOOP**が0xFFFF (−0.5) に設定され、スケールリングはディスエーブルされています。**VOUT_SCALE_LOOP**が有効な値に設定されるまで、サーボは使用できません。**VOUT_SCALE_LOOP**を変更するには、レールはオフでなくてはならない点に注意してください(図36)。

Output Voltage	
① VOUT_SCALE_LOOP LTC3888-1	(0xC200) Scale= 2.0000X
VOUT_SCALE_LOOP	2
Vout Control Method (Normal PMBus Vout Control) Because VOUT_SCALE_LOOP is enabled (not -0.5X/0xFFFF), the device will use VOUT_SCALE_LOOP and PMBus VOUT* Commands to control and supervise VOUT. Type a -0.5X VOUT_SCALE_LOOP above to disable PMBus VOUT control and instead use classic analog VOUT control.	
VOUT_OV_FAULT_LIMIT	0.9899902 V
VOUT_OV_WARN_LIMIT	0.9675293 V
VOUT_MARGIN_HIGH	0.9450684 V
VOUT_COMMAND	0.8999 V
VOUT_MARGIN_LOW	0.8549805 V
VOUT_UV_WARN_LIMIT	0.8325195 V
VOUT_UV_FAULT_LIMIT	0.8100586 V

図36. スケール・ループを使用するための変換

抵抗分圧器の R_{TOP} と R_{BOT} が等しいと仮定すると、**VOUT_SCALE_LOOP**は $(1+1)/1$ すなわち2に設定します。その後、電圧コマンドがLTpowerPlayに表示されます。図35に示すように、電圧関連のコマンドに必要な値を選択します。 V_{FB} の公称レギュレーション電圧は0.4Vです。ゲインが2の場合、**VOUT_COMMAND**の公称デフォルト値は0.8Vです(デバイス設定前)。この場合、**VOUT_COMMAND**を0.4V~2Vに制限することで、内部リファレンスを0.2V~1Vに維持します。

LTC3888とLTC3888-1のタイミング・コマンド・オプションには小さな相違点があります。LTC3888は**TON_RISE**と**TOFF_FALL**をサポートしていますが、LTC3888-1ではサポートしていません。LTC3888-1は**VOUT_TRANSITION_RATE**を使用して立上がり時間と立下がり時間を制御します。

Setup	All Global	All Paged	Config	Addressing/WP	On/Off/Margin
PWM Configuration	Voltage	Current	Temperature	Timing	Fault Responses
Fault Sharing	Identification				
Output Voltage -- Miscellaneous					
VOUT_TRANSITION_RATE			0.250 V/ms		
Timing -- On Sequence/Ramp					
TON_DELAY			0.000 ms		
TON_RISE			5.000 ms		
TON_MAX_FAULT_LIMIT			20.000 ms		
Timing -- Off Sequence/Ramp					
TOFF_DELAY			0.000 ms		
TOFF_FALL			5.000 ms		
TOFF_MAX_WARN_LIMIT			200.000 ms		
Preconditions for Restart/Retry					
MFR_RESTART_DELAY_LTC_PAGED			500.000 ms		
MFR_RETRY_DELAY_LTC_PAGED			350.000 ms		

図37. LTC3888の時間設定

Setup	All Global	All Paged	Config	Addressing/WP	On/Off/Margin
PWM Configuration	Voltage	Current	Temperature	Timing	Fault Responses
Fault Sharing	Identification				
- Output Voltage -- Miscellaneous					
VOUT_TRANSITION_RATE			0.250 V/ms		
- Timing - On Sequence/Ramp					
TON_DELAY			0.000 ms		
TON_MAX_FAULT_LIMIT			20.000 ms		
- Timing - Off Sequence/Ramp					
TOFF_DELAY			0.000 ms		
TOFF_MAX_WARN_LIMIT			200.000 ms		
- Preconditions for Restart/Retry					
MFR_RESTART_DELAY_LTC_PAGED			500.000 ms		
MFR_RETRY_DELAY_LTC_PAGED			350.000 ms		

図38. LTC3888-1の時間設定

制御とデバッグのためにボードでLTpowerPlayを使用

ボードが構築され、プロジェクトがPSMデバイスにプログラムされれば、LTpowerPlayは制御とデバッグ(ステータスの読出し)の強力なツールとなります。制御とデバッグは、LTC3887などの従来デバイスと同様ですが、遠隔測定はわずかに異なります。

Telemetry -- Output Current	
MFR_IOUT_PEAK_LTC	
⊕ G MFR_READ_ALL_IOUT_LTC	
MFR_TOTAL_IOUT_LTC	
READ_IOUT	
PMBUS_RAIL_CURRENT	
TOTAL_RAIL_CURRENT	
PHASE_CURRENT_DEVIATION	

図39. 電流遠隔測定

MFR_READ_ALL_IOUTはすべてのPWMに対応する電流を1つのブロックとして読み出します。8通りの電流をすべて表示するには、(+)を押してコマンドを展開します。LTC3888/LTC3888-1には、**MFR_PWM_CONFIG**のビット[6]を1にセットしてPWM0とPWM1の出力電流を読み出すだけでADCの遅延を減少するオプションがあります。通常、このビットはセットされていません。遠隔測定を高速化するには、このビットをセットし、**MFR_TOTAL_IOUT**を使用します。これにはPWM0とPWM1のページ化された**READ_IOUT**値のみが含まれるようになっています。その他のすべてのPWMの位相の結果は0Aとして読み出されます。

READ_IOUTは、PWM0とPWM1の電流を返すもので、ページ化されたレジスタです。この値にPWM0またはPWM1に関連付けられたPWM数を乗じると、チャンネル0またはチャンネル1の合計電流を推定できます。

MFR_TOTAL_IOUTは、**MFR_PWM_CONFIG**のビット[6]がセットされていない場合、PWM0とPWM1に関連付けられたPWMの合計電流です。したがって、PolyPhaseレールの合計レール電流を求めるには、出力に関連する全チャンネルの**MFR_TOTAL_IOUT**電流を合計します。8相4+4の例では、合計レール電流は、PAGE0 + PAGE1の**MFR_TOTAL_IOUT**電流の合計です。

IOUTに等しくなります。PAGE 0とPAGE 1はチャンネル0とチャンネル1に対応しています。

PMBUS_RAIL_CURRENTはLTpowerPlayにおける仮想レジスタの1つで、1つのデバイスの各レールに対する**MFR_READ_ALL_IOUT**の値を合計します。**TOTAL_RAIL_CURRENT**はLTpowerPlayにおける仮想レジスタの1つで、レール内の全デバイスを含め、各レールに対する**MFR_READ_ALL_IOUT**の値を合計します。

PHASE_CURRENT_DEVIATIONはLTpowerPlayにおける仮想レジスタの1つで、1つのレールの全位相電流間の偏差を測定します。

ベスト・プラクティスを超越

ベスト・プラクティスは、誤りをなくすこと、レイアウト後の柔軟性を最大限にすること、LTpowerPlayの使用を簡単なものにすることを意図しています。しかし、最小限の部品数や配線数、電圧検出の転用が重要となる場合もあります。そのような場合、設計が予想したとおりに機能し、警告、故障、予期せぬ動作などが生じないようにするには、特に注意が必要です。

わかりやすい実例として、LTC3888-1のデータシートに記載されている例を図40に示します。この設計では2個のLTC3888-1デバイスを使用して1つの16相レールを構成しています。

インダクタを伴う16のDrMOSパワー段があり、インダクタの出力はすべて1つのV_{OUT}に接続されています。V_{OUT}とグラウンドは上側デバイスのV_{SENSE0}⁺およびV_{ESNSE0}⁻に接続されています。DAOUT0ピンは出力電圧を設定する抵抗分圧器を駆動し、分圧器の中心タップはEA0に給電するV_{FB0}に接続されています。

上側デバイスのチャンネル0のループはV_{OUT}をレギュレーションし、その他の3チャンネルのループはディスエーブルされています。正しい動作を確保するため、他の3つのループのV_{SENSE}⁺、V_{SENSE}、V_{FB}は接地されています。これにより、フローティング状態のノードが原因となる故障や副次効果を防止できます。他の3つのDAOUTは未接続のままです。この3つの未使用ループでは各EAをディスエーブルする必要があります。

IREFピンはデバイスごとに8つのDrMOSに接続されますが、デバイス間の接続はなく、1つのIREFが16のDrMOSすべてに接続されることもありません。IREFはデバイス固有で、9個以上のDrMOSを駆動することはできません。

LTC3888-1のTSNSピンはチャンネルごとに接続されます。TSNS0はPWM2、PWM3、PWM4に接続され、TSNS1はPWM5～PWM7に接続されます。すなわち、DrMOSの故障がTSNSピンに伝搬されている場合、RAMまたは故障ログを使用してステータス・レジスタを確認し、特定のチャンネルに対する故障の原因を判定することができます。

もうひとつの方法は、DrMOSの16個のTSNSピンすべてをLTC3888-1の4個のTSNSピンすべてに接続することです。この構成では、4チャンネルすべてがいずれかのDrMOSからの故障通知を受け取ります。チャンネルすべてが、故障検出、全PWMのシャット・ダウン、デジタルな故障処理、FAULTピンのプルダウンを行った後、ステータスのビットをセットします。イネーブルされているチャンネルもI_{TH}ピンでプルダウンされ、これによって電流レギュレーションを介してすべてのPWMがシャット・ダウンされます。

どちらの回路も、アプリケーションでは問題なく動作します。最初の手法は、若干複雑ですが、原因がわかりやすくなっています。ベスト・プラクティスは、TSNSをチャンネルごとに接続し、最大量の故障情報を取得することです。

位相のインターリーブが最適になるよう、下側デバイスのPGOOD0ピンは、上側のSYNCピンに接続されます。どちらのデバイスのSYNCピンにもプルアップ抵抗があります。

RUN、FAULT、SHARE_CLKの各ピンはすべてプルアップに接続されているため、リセット動作とシーケンシングは十分に制御されます。

INTV_{CC}、V_{DD25}、V_{DD33}などのLDO出力は、デバイス間の接続はありません。プルアップはどちらのデバイスのV_{DD33}も使用できます。

上側デバイスのチャンネル0ループは制御しているため、補償コンデンサは、チャンネル0のI_{THR}およびI_{TH}に接続されています。他の3つのループのI_{THR}ピンとI_{TH}ピンはすべて制御ループのI_{TH}に接続されているため、チャンネル0のR_{ITH}によって補償が決まります。

MFR_PWM_CONFIG_LTC3888のビット[2:0]は、両方のデバイスについて'b011に設定されています。すなわち、2つの4相がオプションの8相として使用されます。16相すべてがV_{OUT}に接続されているため、回路は16相コントローラです。

MFR_PWM_CONFIG_LTC3888のビット[3]の設定はデバイス間で異なります。下側デバイスは1に設定されており、PGOOD0は位相が遅延したSYNCを出力します。上側デバイスは0に設定されており、PGOOD0はPGOODです。上側デバイスのPGOOD0にはプルアップがあり、これは16相レールのPGOOD信号です。

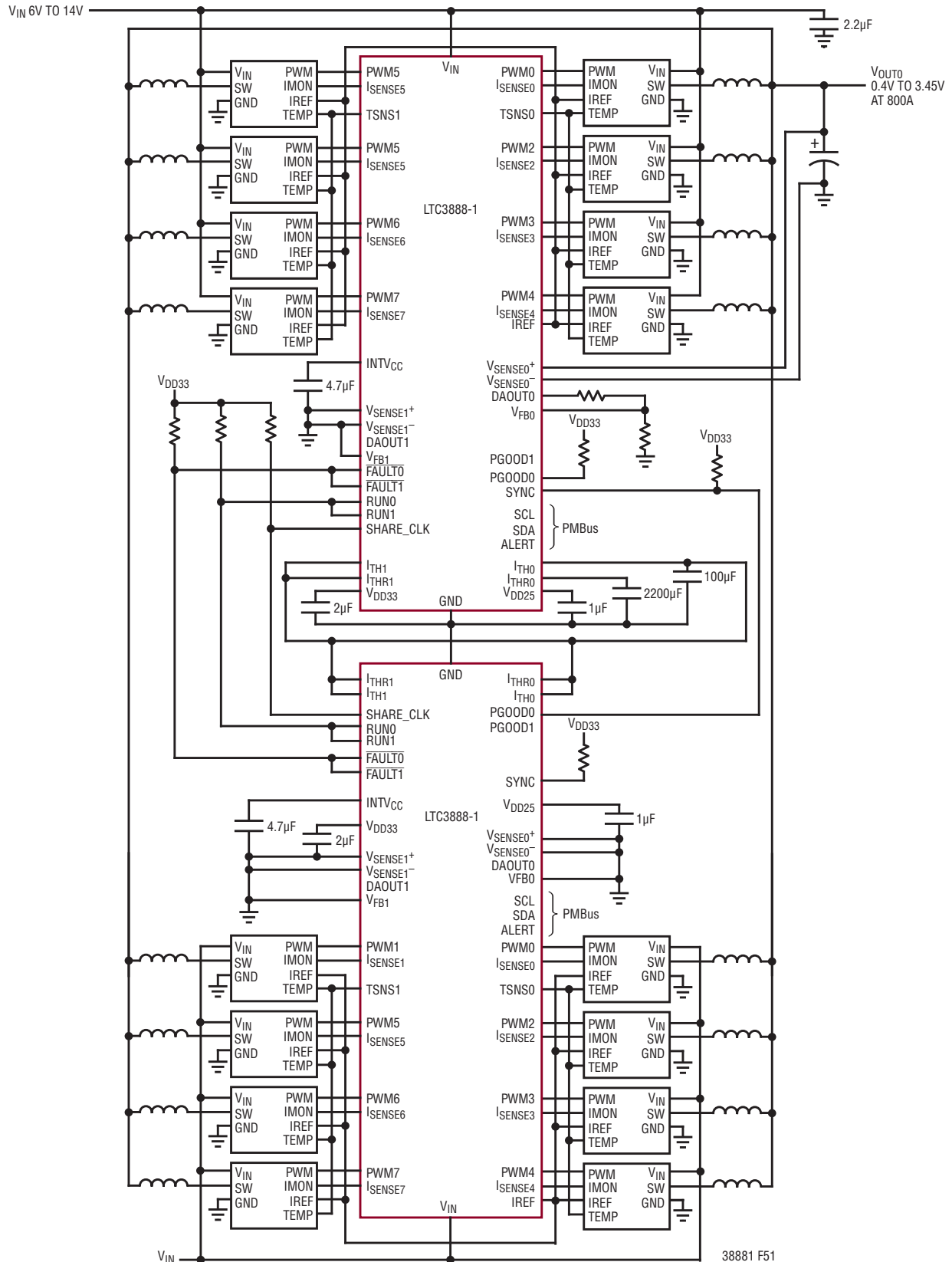


図 40. ベスト・プラクティスを超える例

MFR_PWM_MODE_LTC3888のビット[4]は、上側デバイスのチャンネル(PAGE)0では0に設定され、他の3チャンネル(下側デバイスを含む)では1に設定されています。これによって、ループを制御しているEAチャンネルがイネーブルになり、他の3つがディスエーブルになります。

MFR_PWM_MODE_LTC3888のビット[6]は、上側デバイスのチャンネル(PAGE)0では1に設定できますが、他の3チャンネルでは0に設定する必要があります。上側デバイスのチャンネル0は、EAがイネーブルされた唯一のチャンネルであるため、このみがサーボ制御できます。

注: VOUT_LOOP_SCALEが抵抗分圧器ゲインに一致する値に設定されている場合にのみ、LTC3888-1のサーボは使用できます。

メリット

配線設計の観点から見ると、この設計は、検出配線が6本少なく、C_{THP}コンデンサが3個少なく、抵抗分圧器が3個少なくなっています。

3ペアのV_{SENSE}は、その設計の他の電圧ノードの一部が仕様範囲内にある場合は、それらの電圧ノードに接続できます。LTC3888-1のADCはPMBusを使用してその電圧を読み出すことができます。それ以外の場合、V_{SENSE}は接地して、オープン回路検出とV_{OUT}のターン・オン故障を回避します。

注: V_{SENSE}ピンまたはV_{FB}ピンは未接続のままにしないでください。これらがフローティング状態の場合、オープン検出チェックが不合格となり、この場合、出力がイネーブルされることはありません。

抵抗設定

いくつかの抵抗設定ピンによって、最初の電源投入時に正常動作が確保されます。詳細については、データシートの抵抗設定のセクションを参照してください。SLデバイス、またはオンにする前にプログラムされたデバイスでは、必ずしも設定抵抗が必要というわけではありません。ただし、すべてのデバイスで、R_{SET}には18.7kΩの1%抵抗を使用し、また、固有のASEL0抵抗とASEL1抵抗を使用する必要があります。ASEL抵抗は、0x5A、0x5B、または0x7Cの実効アドレスを作成してはなりません。

初期電源投入と設定

最初の電源投入とプログラミングについては注意が必要です。デフォルトのデバイスが、EEPROMの変更を行わず(事前プログラミングがなく)、設計上ハンダ付けされる場合、接続が適切である限り、出力はオンになります。デフォルト設定は以下のとおりです。

- ON_OFF_CONFIGは、RUNがハイでOPERATIONがオンの場合に出力がオンになるよう設定⁵
- OPERATIONコマンドはオンに設定
- EAはすべてイネーブル
- V_{SENSE}チェックとV_{FB}チェックがイネーブル
- SYNCはPGOOD0には配線されていない

すなわち、

1. V_{SENSE}とV_{FB}のオープン回路チェックでの不合格を回避
2. 各デバイスのPWMは同期させない
3. PGOOD0は上側デバイスのSYNCピンをローに保持

項目1は、未使用チャンネルのV_{SENSE}ピンとV_{FB}ピンが接地されているため、この設計では問題になりません。

項目2は、両方のデバイスがR_{CONFIG}ピンで選択された同じ周波数で動作している限り、この設計では問題になりません。

項目3は、SYNCピンがデフォルトで出力に設定され、また、PGOOD0によって接地されている場合でも内部PWMクロックが外部信号を無視してプログラムされた周波数でPWMを駆動するため、この設計では問題になりません。

ただし、この設計では、ボードに最初に電源投入され、出力がイネーブルになると、サポートしている接続がない3つのEAがイネーブルになるため、出力はOV故障のためにオフになります。

LTpowerPlayを使用して必要な設定を変更し、それらをEEPROMに保存してください。以下が主な変更点です。

1. 上側デバイスのチャンネル0を除きすべてのEAをディスエーブル
2. 下側デバイスのPGOOD0に対しSYNCをイネーブル

注5. LTC3888のOPERATIONはオフにデフォルト設定されており、LTC3888-1のOPERATIONはオンにデフォルト設定されています。

このような変更によって、PWMは同期して等間隔となり、OV故障は解消されます。

この時点で、次の手順を実行します。

- 負荷ステップコマンドと補償コマンドを使用して補償を調整
- VOUT_SCALE_LOOPをPMBusを介して出力電圧のプログラミングをイネーブルするよう設定

注: 目的が、複数のデバイスを使用してEEPROMを変更することなくPolyPhaseレールを構築することであるならば、結果を得る方法は1つです。ベスト・プラクティスに従い、すべての帰還ラインと検出ラインを接続してください。この構成では異なるデバイス間の位相は等間隔にはなりません。

他のコントローラやマネージャとの統合

LTC3887などの他のコントローラと統合するには、次の点に留意してください。

1. すべてのRUNピンを接続します
2. すべてのSHARE_CLKピンを接続します
3. すべてのPMBusピンを接続します
4. すべてのアドレスが一意であることを確認します

アドレス指定の詳細について、一般的な情報は [AN152](#) を参照してください。また、LTC3888/LTC3888-1の設定方法に関する具体的な情報はデータシートを参照してください。

LTpowerPlayの設定

このセクションでは、テンプレートを用いて図41のLTpowerPlayプロジェクトを作成します。

'LTC3888_1 16-phase'テンプレートを選択します。

2つのデバイスに対し2つのアドレスを設定します(図42)。

'500kHz'の周波数を選択し、入力電圧を5V~14Vの入力に対応できるよう変更します。また、OV FAULTを15Vに変更します(図43)。

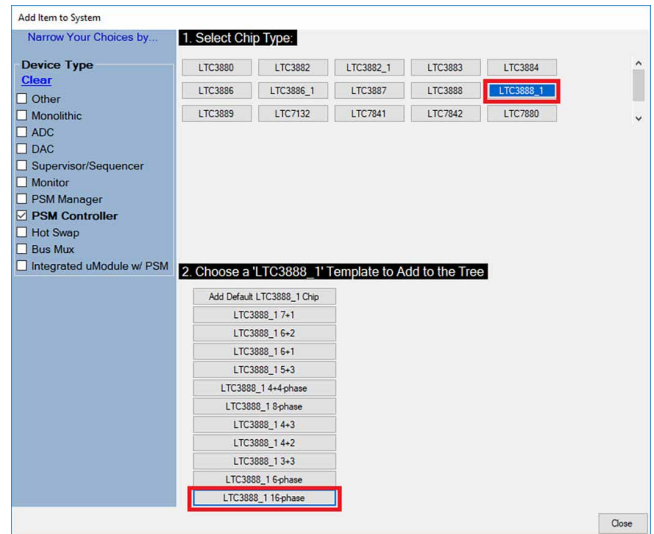


図 41. 16相のテンプレート

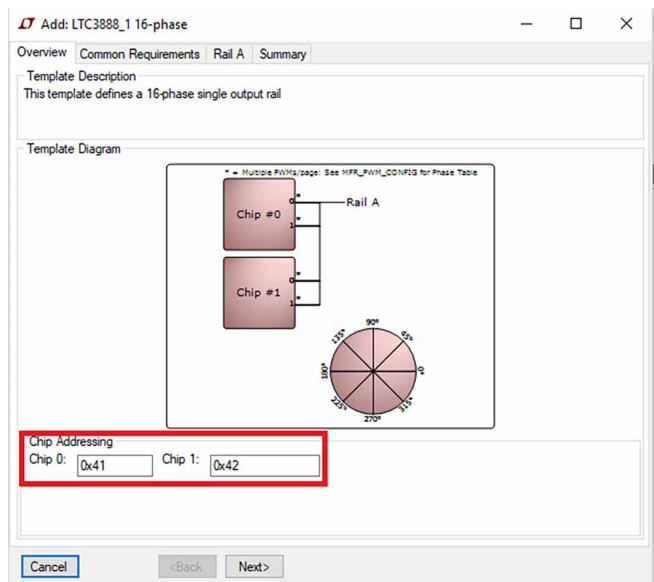


図 42. 概要

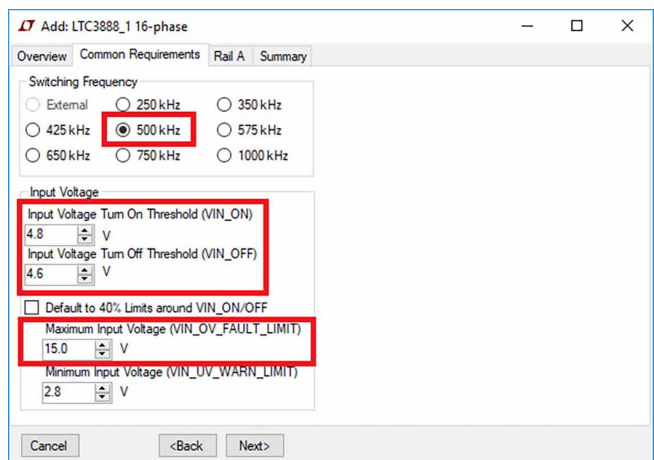


図 43. 共通設定

アプリケーション・ノート173

レールに名前を付け、出力を公称の1Vに設定し、DrMOS電流モニタ・ゲインを5mΩに設定し、800Aを選択します。'Next'を押し、'Finish'を押します(図44)。

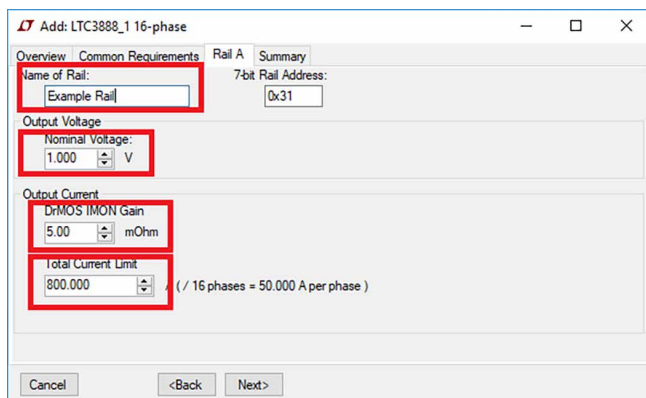


図44. レール

'VOUT_SCALE_LOOP'を $(R_{TOP} + R_{BOT})/R_{BOT}$ に等しくなるようプログラムします。

下側デバイスのPGOOD0ピンを上側デバイスのSYNCピンに接続します。

アドレス0x42のデバイスを選択し(これが下側デバイスであると仮定します)、'PWM Configuration'タブを押します。

'PHASE_EXPANSION'を選択しチェック・マークを入れます。SYNCは下側デバイスのPGOOD0ピンの出力になります。レールのPGOODは上側デバイスのPGOOD0ピンになります。

アドレス0x41チャンネル1をクリックし、'SLAVE_PHASE'をクリックしてEAをディスエーブルします。アドレス0x42の両チャンネルについて同じことを実行します。この設計では、上側デバイスのチャンネル0のEAのみを使用します。その他のチャンネルでは制御ループ信号をグラウンドに接続します。

アドレス0x42を選択し、'DisableSyncOutput'にチェック・マークを入れます。SYNCがPGOOD0に接続されているため、使用されません。

アドレス0x41を選択し、'DisableSyncOutput'のチェック・マークを外します。これにより、測定器を使ってPWMクロック信号をプローブできます(図48)。

その他の変更は従来デバイスと同じです。また、LTpowerPlayは、レール内のすべての位相の設定を同期させます。

これで、このプロジェクトを2つのデバイスにプログラムできるようにしました。

ベスト・プラクティスと比較した場合の主な相違点は、未使用のEAをディスエーブルし、前述のようにプログラマブルな補償を管理する点です。

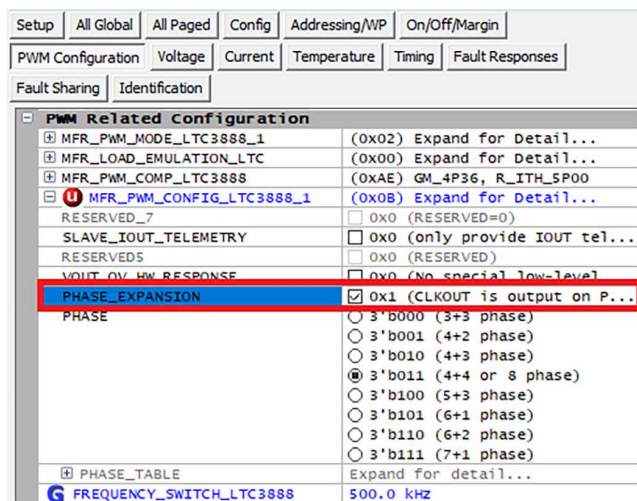


図45. PWMタブ

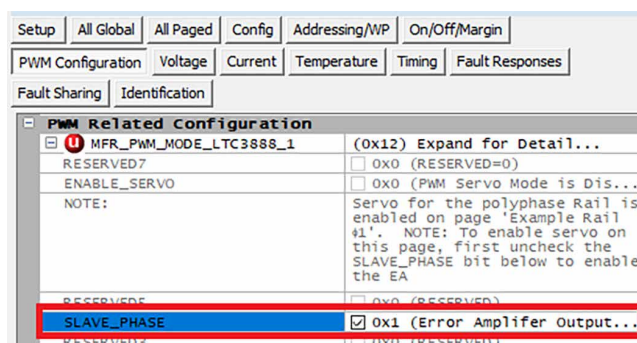


図46. EAのディスエーブル

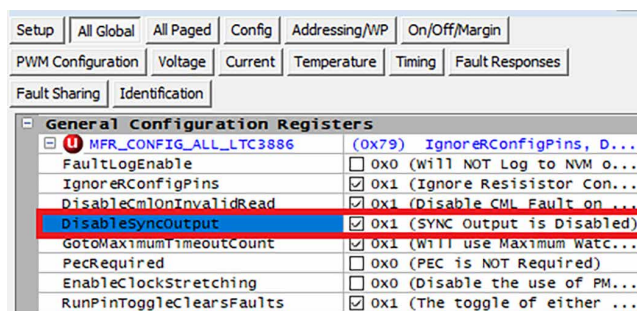


図47. SYNCのディスエーブル (0x41)

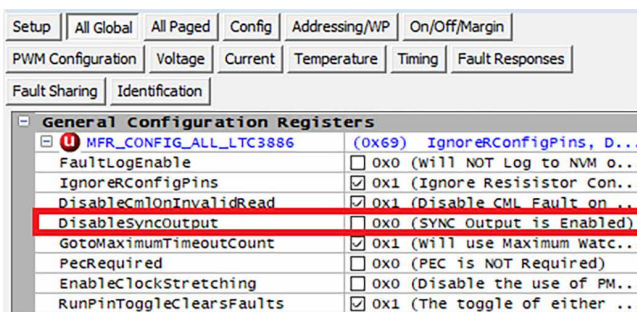


図48. SYNCのイネーブル (0x42)

SPI

LTC3888にはSPIポートがあり、出力電圧を高速で変更できます。

SPIバスは次のピンを使用します。

- SCK – SPIクロック
- SDI – シリアル・データ入力
- SCSB – SPIチップ・セレクト
- SERRB – SPIステータス

従来のSPIにはSDOがありますが、このデバイスではその代わりにステータス・ビットとしてSERRBを使用します。SERRBはオープンドレイン・ピンで、プルアップが必要です。送信されたデータにパリティ・エラーまたは不正形式の packets がある場合、SERRBはローになります。ベスト・プラクティスは、SCK、SDI、SCSBを制御するSPIマスタ・デバイスのGPIOにSERRBを接続することです。各トランザクション後、制御デバイスはSERRBを読み出し、ローにアサートされている場合はデータを再送信します。

データシートではSPIプロトコルが説明されています。なお、デバイスに送信されたSPIの値は、VOUT_COMMANDで合計され、その数値は5mVまたは10mV LSBです。OVおよびUVは固定されているか、追従します。これらの値をLTpowerPlayで変更するには、ベスト・プラクティスを超えるのセクションのベスト・プラクティス例での説明を参照してください。PolyPhaseレールに2つ以上のデバイスがあり、SPIがチップの1つにのみ接続されている場合、SPIが接続されていないチップの制御ループのEAをディスエーブルしてください。これが行われない場合、制御ループは出力電圧が一致せず、互いに相反する動作をします。

VINを印加しないプログラミング

MOSFET回路を使用すると、DC1613Aがメインのボード電源を用いずに(デバイス・ピンにVINがない状態で)、PMBusを介してLTC3888/LTC3888-1やその他のデバイスと通信できるようになります。図49を参照してください。

図49に、この回路を追加する方法を示します。VINがない場合、パワーMOSFETがオンになり、DC1613Aの3.3VがLTC3888/LTC3888-1のVDD33ピンに接続されます。

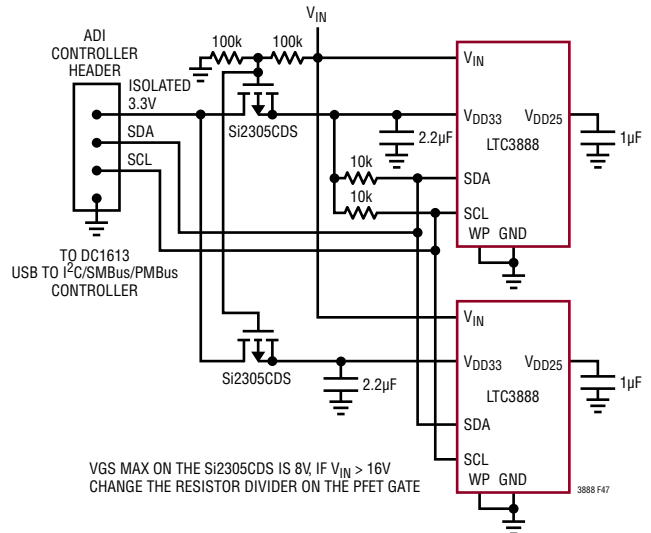


図49. PチャンネルMOSFET回路

このモードでは、VINがないため、LTpowerPlayはレールをオンにできません。ただし、LTpowerPlayはレジスタの変更を行い、VINを印加する前にそれをEEPROMに保存できます。また、LTpowerPlayは、システムの全デバイスをプログラムすることもでき、また、1つまたは複数のデバイスがEEPROMでCRCエラーを発生した場合に、システムを修復できます。LTpowerPlayの'Custom Scripts'メニューをクリックし、'power_LTC_Controllers_with_no_VIN.txt'を実行してから、必要に応じてLTpowerPlayを使用します。

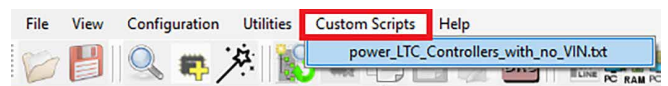


図50. VINが印加されない場合のコントローラの初期化

