

### ADE71XX/ADE75XX ファミリーを使用した多機能電力量計の参考デザイン

著者 : Meghan Kaiserman, Aileen Ritchie

#### はじめに

このアプリケーション・ノートでは、ADE7569 を採用した単相多機能電力量計デザインについて説明します。この電力量計は、単相 2 線式の配電システムを対象にデザインされています。

ADE7569 を含む ADE71xx/ADE75xx デバイス・ファミリーは、アナログ・フロント・エンド、アナログ・デバイセズの固定機能 DSP、強力な 8052 MCU コア付きの電力量計 IC(ADE)を内蔵しています。RTC、LCD ドライバ、ペリフェラルを内蔵することにより、LCD ディスプレイ付きの電子電力量計を構成しています。このアプリケーション・ノートと組み合わせて、アナログ・デバイセズの ADE7566/ADE7569/ADE7166/ADE7169 のデータ・シートもご使用ください。

この電力量計は ADE7569 モデルを採用し、有効、無効、皮相の各電力の測定を行い、さらに電流と電圧の rms 値も測定します。電流測定は 1 つのチャンネルで行います。この電力量計が採用しているデザインは、少し変更するだけでファミリー内の全モデルで使用することができます。C プログラミング言語で書かれたソフトウェア・プログラムは、この参考デザインで動作するように開発され、デバイスの評価ボード・キットとして提供されています。

#### デザイン目標

この電力量計のデザイン目標は、IEC 仕様に準拠するクラス 1 電力量計を作製することです。電力量計の精度条件の他に、多機能 LCD 電力量計に含まれる多くの機能が内蔵されています。この電力量計は、静電放電(ESD)、IEC 1000-4-2、電気的高速過渡(EFT)耐性、IEC 1000-4-4 用の IEC テストに規定されている電磁干渉に耐えるようにデザインされています。この電力量計デザインは、力率 = 1 と低力率(PF = 0.5)での IEC 仕様の精度要求に完全に準拠しています。表 1 に、IEC 62053-21 に準拠する電力量計の精度要求を示します。

表 1. 精度要求

Current Value	PF	Percentage Error Limits	
		Class 1	Class 2
0.05 I <sub>B</sub> < I < 0.1 I <sub>B</sub>	1	±1.5%	±2.5%
0.1 I <sub>B</sub> < I < I <sub>MAX</sub>	1	±1.0%	±2.0%
0.1 I <sub>B</sub> < I < 0.2 I <sub>B</sub>	0.5 Lag	±1.5%	±2.5%
	0.8 Lead	±1.5%	
0.2 I <sub>B</sub> < I < I <sub>MAX</sub>	0.5 Lag	±1.0%	±2.0%
	0.8 Lead	±1.0%	

表 1 に示す電流精度範囲は、基本電流(I<sub>B</sub>)で示してあります。IEC62052-11 では基本電流を、直接接続の電力量計の関連性能が固定される電流値と定義しています。I<sub>MAX</sub> は、規定の精度が維持される最大電流です。

表 1 に示す力率(PF)は、基本波(45 Hz~65 Hz)の電圧波形と電流波形との間の位相関係に関係します。このケースでは、PF は単に次のように定義されます。

$$PF = \cos(\theta)$$

ここで、 $\theta$  は純正弦波の電流と電圧との間の位相角です。

クラス・インデックスは、IEC62053 (2003-01)で許容パーセント誤差の規定値として定義されています。パーセント誤差は次のように定義されています。

$$\% Error = \frac{EnergyRegisteredbyMeter - True Energy}{True Energy} \times 100\%$$

## 目次

はじめに.....	1	入力/出力のデザイン.....	9
デザイン目標.....	1	入力/出力の割り当て.....	9
機能ブロック図の概要.....	3	入力/出力構造.....	9
電力量測定情報.....	3	電流のシンクとソース.....	9
コンデンサ採用の電源.....	3	V <sub>INTD</sub> の外部電源としての使用.....	9
リアルタイム・クロック(RTC).....	3	ADE71XX/ADE75XXの特別な入力/出力機能.....	9
LCDパネル.....	3	外部回路.....	11
バッテリー・バックアップ.....	3	通信.....	11
不揮発性メモリ・ストレージ.....	3	EEPROMの管理.....	12
外部通信.....	3	LCDドライバの使用.....	13
キャリブレーション.....	4	ADE71XX/ADE75XX RTCの使用.....	14
電力量測定のデザイン.....	5	電磁干渉耐性のデザイン.....	15
電流入力回路.....	5	電磁干渉のタイプ.....	15
電圧入力回路.....	5	EMI耐性デザインの考慮事項.....	16
パワー・マネジメントとデザイン.....	6	測定結果.....	17
コンデンサ分圧器電源.....	6	参考電力量計の回路図.....	18
バッテリー・バックアップ.....	6	部品表.....	21
外部回路用電源の選択.....	7	アペンディックス A.....	22
スリープ・モードのデザイン.....	8	改竄防止構成.....	22

## 機能ブロック図の概要



図 1 .ADE71xx/ADE75xx の参考デザイン

ADE71xx/ADE75xx 参考デザインの目的は、デザイン目標のセクションで示した仕様を満たす参考電力量計を提供することです。この電力量計は、ADE71xx/ADE75xx デバイス・ファミリーを使った電力量計システムを最小の外付け部品で作製する方法を示す動作例を提供します。図 1 に、デザイン全体の写真を示します。

ADE71xx/ADE75xx 参考デザインには次の機能ブロックが内蔵されています。

### 電力量測定情報

有効電力情報は、300:1 のダイナミック・レンジでクラス 1 精度を満たすようにキャリブレーションされます。350  $\mu\Omega$  のシャント抵抗を使って電流を検出しています(電力量測定のためのデザインのセクション参照)。瞬時電圧と瞬時電流の rms 測定値が記憶され、LCD ディスプレイに表示されます。

### コンデンサ採用の電源

ADE71xx/ADE75xx が IR 通信中および IEC 消費電力仕様を満たしているときに、内蔵電源が必要な電源を供給します。詳細については、パワー・マネジメントとデザインのセクションを参照してください。

### リアルタイム・クロック(RTC)

内蔵リアルタイム・クロック(RTC)により、カレンダーが EEPROM 不揮発性メモリ内に維持されます。日付と時刻が LCD パネルに表示されます。この機能を使うと、必要に応じて複数料金体系および使用時間(TOU)電力量課金が可能になります。詳細については、ADE71XX/ADE75XX RTC の使用のセクションを参照してください。

### LCD パネル

92 セグメントの LCD パネルは内部 LCD ドライバから直接駆動され、有効電力積算値、瞬時 rms 値、日付、時刻が表示されま

す。LCD 上の測定値をスクロールする 2 個のプッシュ・ボタンが設けてあります。詳細については、LCD ドライバの使用のセクションを参照してください。

### バッテリー・バックアップ

リチウム 3.6 V バックアップ・バッテリーが、指定されたバッテリー入力に接続されます。内部回路が  $V_{DD}$  電源をモニターし、必要な場合に 2 つ目の電源へ切り替えます。詳細については、バッテリー・バックアップのセクションを参照してください。

### 不揮発性メモリ・ストレージ

キャリブレーション係数と消費電力の不揮発性保存用に EEPROM がこのデザインに内蔵されています。この機能により、重要情報が電源故障時にも安全に保存されます。詳細については、EEPROM の管理のセクションを参照してください。

### 外部通信

電力量計データの送信と取得に次の通信方法が使用できます。

- UART シリアル・インターフェース
- 赤外線
- シングル・ピン・エミュレーション
- キャリブレーション周波数(CF)
- プッシュ・ボタン

これらの機能の詳細については、通信のセクションを参照してください。

図 2 に、システム全体のブロック図を示します。

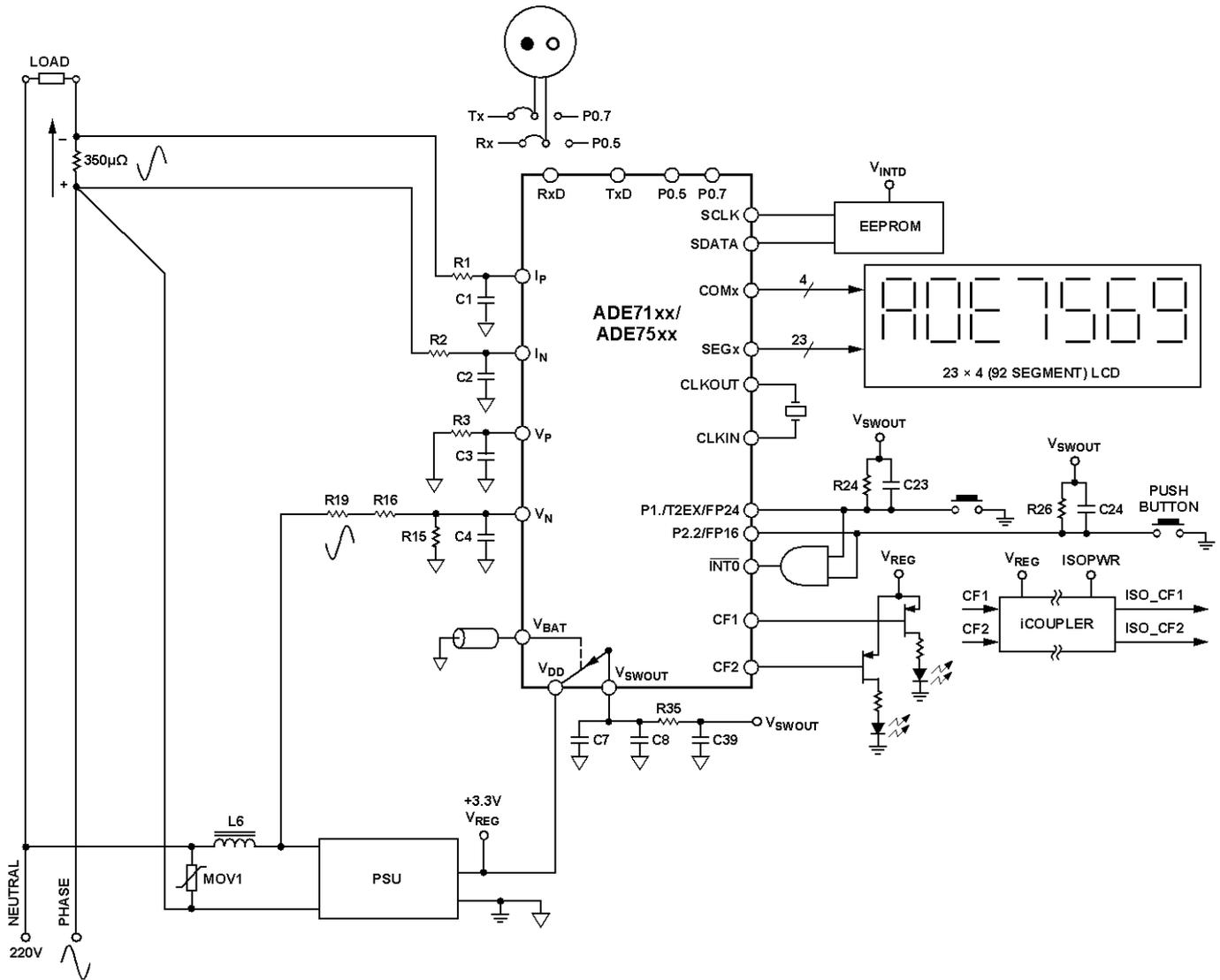


図 2. 参考設計のブロック図

## キャリブレーション

この電力量計は、ADE71xx/ADE75xx 電力量計用 DSP 内部のレジスタ・セットを設定することにより、デジタル的にキャリブレーションされます。キャリブレーション値は EEPROM に保存され、初期化時にユーザ・コードによりキャリブレーション・レジスタに書き込まれます (EEPROM の管理のセクション参照)。キャリブレーション・パラメータは、IR/RS-485/UART インターフェースから EEPROM へ直接書き込むことができます。キャリブレーション定数の値は、UART を介したシリアル・コミュニ

ケーション・プロトコルを使って参考ファームウェアと対話する LabVIEW™ 採用のキャリブレーション・プログラム内のステップに従って決定されます。キャリブレーション・プロセスの詳細については、AN-950 アプリケーション・ノートを参照してください。リセットまたはパワーアップ時に、新しいパラメータが ADE71xx/ADE75xx 電力量計用 DSP にロードされて電力量計のキャリブレーションが行われます。

## 電力量測定的设计

正確でリニアな電力量測定のためには、電流チャンネルと電圧チャンネルの入力回路を注意深くデザインして、ノイズを最小にし、マッチングを維持する必要があります。両チャンネルの折り返し防止フィルタは、サンプリングで発生する歪みを防止します。折り返しノイズの影響を図3に示します。

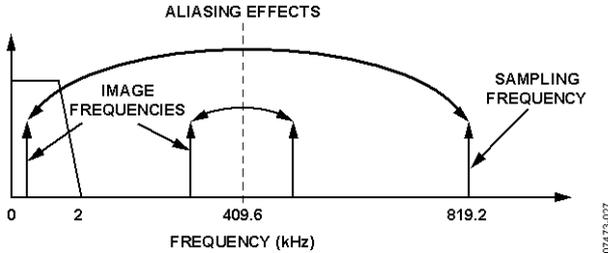


図3.折り返しノイズの影響

折り返しノイズの影響は、ADCのサンプリング・レートの1/2を超えるADC入力信号内の周波数成分が、サンプルされた信号内の、サンプリング・レートの1/2より下の周波数に現れることから発生します。これを図3に示します。図では、サンプリング周波数(ナイキスト周波数とも呼ばれ、409.6 kHz)の1/2より上の黒の矢印がイメージされ、または409.6 kHzより下に折り返されることで示してあります。これは、アーキテクチャに無関係にすべてのADCで発生します。イメージ信号が電力量計の注目する帯域(40 Hz~2 kHz)内に現れるのを防止するため、折り返し防止用ローパス・フィルタがADC入力に接続されています。これらのフィルタは、サンプリング・レートより高い周波数で少なくとも40 dBの減衰を与えます。

### 電流入力回路

ADE75xxファミリーは、電流を測定する差動アナログ入力を持っています。参考デザインでは、シャント抵抗が電流測定デバイスとして機能します。シャント抵抗は、高い直線性と最小位相シフトを持つ安価な電流測定方法です。図4に、参考デザインで使用した電流チャンネル入力回路を示します。

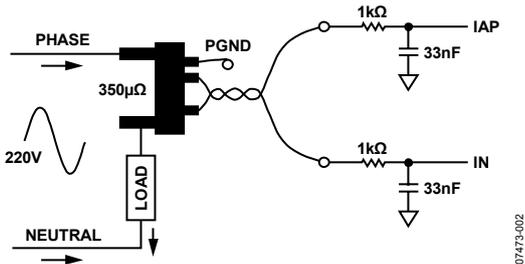


図4.電流チャンネル入力

折り返し防止フィルタが電流チャンネル入力に含まれています。このフィルタに使用されている抵抗とコンデンサの値は、それぞれ1 k $\Omega$ と33 nFです。これらの値は4.8 kHzのコーナー周波数を設定し、500 kHz以上で40 dB以上の減衰を与えます。この減衰量により、折り返しによる悪影響がなくなります。

ADE71xx/ADE75xx 参考デザインは、ADE7569を使用した非改竄防止型アプリケーションを対象としていることに注意してください。このデバイスはすべての電力量計機能を内蔵していますが、電流入力チャンネルは1つだけです。ハードウェアを少し調整すると、この参考デザインは、改竄防止型電力量計のADE71xxシリーズを使った動作に設定することもできます。改竄防止型電力量計用に参考デザインを設定することの詳細については、アペンディックスAを参照してください。

### 電圧入力回路

ライン入力電圧は、図5に示すシンプルな抵抗分圧回路により330 mVに減衰されます。

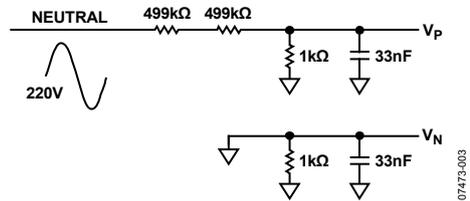


図5.電圧チャンネル入力

回路は、電圧チャンネルと電流チャンネルとの間の位相マッチングが維持されるように構成されています。図5に示すように、RCフィルタのコーナーは1 k $\Omega$ の抵抗と33 nFのコンデンサの組み合わせにより決定されます。これは、2つの499 k $\Omega$ 抵抗の和が1 k $\Omega$ よりはるかに大きいからです。

折り返しの影響を防止し、チャンネル間のマッチングを維持するために、折り返し防止フィルタのコーナー4.8 kHzが維持されます。ADE71xx/ADE75xxの伝達関数は直線であるため、力率 = 1でのワンポイント・キャリブレーション( $I_b$ )だけで、電力量計のゲイン・キャリブレーションが済みます。

## パワー・マネジメントとデザイン

このセクションでは、ADE71xx/ADE75xx 参考デザインの電源回路について説明します。

### コンデンサ分圧器電源

ADE71xx/ADE75xx 参考電力量計の電源では、コンデンサ分圧回路を使用しています。

電源をデザインするときは、電力量計の負荷を決定する必要があります。ADE71xx/ADE75xx の電源電流は、4 mA 以下と測定されます。EEPROM や IR 通信などの外部回路を駆動するためにも電流を供給する必要があります。外部回路に必要な消費電流を表 2 に示します。

表 2 .最大電流消費

Circuit	Max. Current Consumption
ADE71xx/ADE75xx	4 mA
EEPROM (write cycle)	100 $\mu$ A
IR Transmitter	4 mA
IR Receiver (does not occur synchronous to transmit)	1.2 mA
LED	800 $\mu$ A
Low dropout voltage regulator	100 $\mu$ A
Total	9 mA

表 2 より、電源から必要とされる最大電流は 9 mA になります。トランス使用のデザインではなくコンデンサ使用の電源を採用した理由は、コスト/性能比が優れたソリューションであるためです。ただし、これにはアイソレーションがありません。

図 7 に、電源の回路図を示します。この回路は、グラウンドを経由して電流のリターン・パスが用意されかぎり動作します。電力量計グラウンド(PHASE)が切り離されると、電源の電流リターン・パスがなくなるため、コンデンサ分圧回路がシャットダウンします。

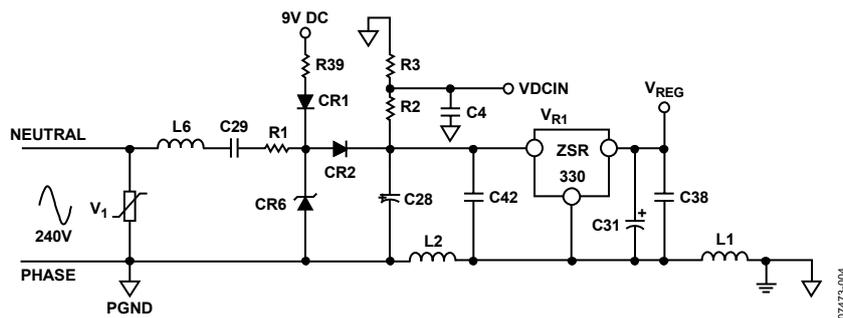


図 7 .コンデンサ分圧器電源

電源には、中性線に接続された高電圧コンデンサ C29 が内蔵されています。このコンデンサが、抵抗 R1 を通して大きなストレージ・コンデンサ C28 に電荷を供給します。コンデンサ C28 は、電圧レギュレータの電荷を保持します。低電圧ドロップアウト・レギュレータを使って、電力量計の 3.3 V 安定化電源を供給します。

ラインの正の半サイクルで、ツェナー・ダイオード CR6 がコンデンサ C28 の電圧を 9.1 V のブレイクダウン電圧にクランプして、レギュレータ入力電圧が超えないようにします。負の半サイクルで、ツェナー・ダイオード CR6 が C28 からの電流を阻止して、コンデンサがグラウンドに放電し、C29 が充電されるのを防止します。このサイクルが繰り返されて、安定な電圧が電圧レギュレータ入力に供給されます。

### バッテリー・バックアップ

ADE71xx/ADE75xx は、電源状態をモニターして、必要な場合にバックアップ・バッテリー電源へ自動的に切り替える回路を内蔵しています。この切替機能の基本機能を図 6 に示します。

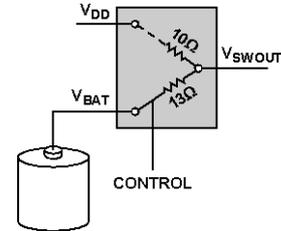


図 6 .ADE71xx/ADE75xx バッテリーの切り替え

内部スイッチング回路には、スイッチ両端の電圧降下を小さくする低インピーダンス・デバイスが内蔵されています。2 つの電源間の急速な切り替えを防止するために、ヒステリシスとデジタル・タイムアウトが組込まれています。ADE71xx/ADE75xx はこのスイッチ  $V_{SW}$  の出力から電源を得るため、ADE71xx/ADE75xx は常に入力源に無関係に安定な電源が得られるようになっています。

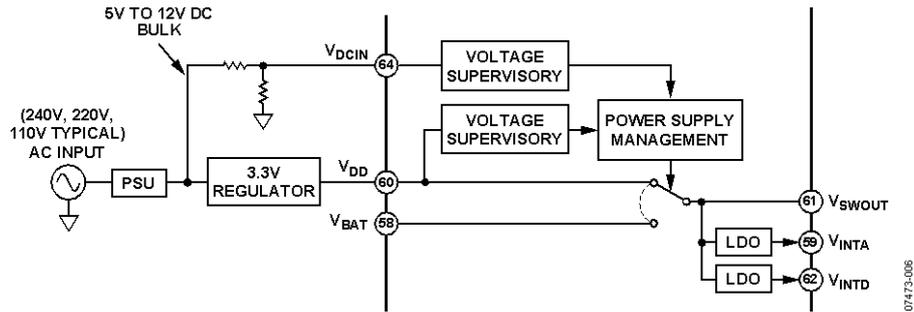


図 8. パワー・マネジメント

次の 2 つの条件により、内部スイッチがバッテリー側に切り替わります。

- 抵抗分圧回路(図 8 参照)を介して  $V_{DCIN}$  に直接加えられる非安定化パルク電圧が 1.2 V より低下したとき。
- 安定化  $V_{DD}$  電源(図 8 参照)が 2.75 V より低下したとき。

これらすべての外部イベントをモニターすることにより、ライン電圧の故障を早期に検出して、 $V_{SW}$  電源の破壊を防止することができます。

電源が  $V_{BAT}$  電源に切り替わると、内部アナログ LDO がターンオフします。ADE71xx/ADE75xx 内には 2 つの 2.5 V 低ドロップアウト電圧レギュレータがあり、1 つはアナログ回路用、1 つはデジタル回路用です。アナログ LDO に接続される機能は、ADC と電力量計用固定機能 DSP です。電源が  $V_{BAT}$  電源に切り替わると、電力量計用 ADC と対応する DSP 信号処理がディスエーブルされます。ADE71xx/ADE75xx がバッテリー動作時に低消費電力のスリープ・モードになると、デジタル LDO がターンオフして、MCU がディスエーブルされます。

## 外部回路用電源の選択

ADE71xx/ADE75xx は、 $V_{INTA}$  と  $V_{INTD}$  の 2 つの電圧を出力するため、異なる動作条件下で異なる電源を使うことができます。低消費電力でバッテリー寿命の長い効率良い電力量計システムを作製するためには、外部回路に接続される電源を注意深く選択することが重要です。外部回路に接続する際に選択する 3 種類のメイン電源を次に示します。

- $V_{DD}$  は通常のライン駆動の電源で、電源モード 0 (PSM0) の場合に使用可能です。
- $V_{SW}$  はバッテリー・スイッチ出力で、 $V_{DD}$  または  $V_{BAT}$  が有効なかぎり常に供給されています。この電源はすべての動作モードで使用可能である必要があります。
- $V_{INTD}$  は 2.5 V のデジタル電源で、MCU に電源を供給するときにオンします。この電源は PSM0 と PSM1 で使用可能である必要があります。

消費電力を削減するためには、バッテリー動作時に不要な外部回路は  $V_{DD}$  に接続します。バッテリー動作時に必要な回路は、次の 2 グループに分けることができます。

- MCU をウェイクアップさせることができる回路、たとえば IR レシーバやプッシュ・ボタン。
- MCU のウェイクアップ中にのみ使用される回路、たとえば IR トランスミッタや EEPROM。

最初のグループに属する回路は  $V_{SW}$  電源に接続して、常時アクティブにする必要があります。2 つ目のグループに属する回路は  $V_{INTD}$  に接続して、スリープ・モード(PSM2)で消費電流を小さくする必要があります。これらの各電源の詳細仕様については、ADE7566/ADE7569/ADE7166/ ADE7169 のデータ・シートを参照してください。

ADE71xx/ADE75xx 参考デザイン内の 3 種類のメイン電源に接続する外部回路のリストを次に示します。

- $V_{DD}$ 
  - CF LED とアイソレーション回路
  - RS-485
- $V_{SW}$ 
  - IR トランスミッタ
  - IR レシーバ
  - プッシュ・ボタン
  - シングル・ピン・エミュレーション
  - UART シリアル・インターフェース
- $V_{INTD}$ 
  - EEPROM

## スリープ・モードのデザイン

ADE71xx/ADE75xx ファミリーは低電流スリープ・モード PSM2 を持っており、電力量測定機能とマイクロコントローラ回路がターンオフします。このモードではリアルタイム・クロックが動作し、消費電流は  $2 \mu\text{A}$  以下です。LCD もターンオンさせることができ、直前のスクリーンを表示するかまたは点滅させることができます。この低電流スリープ・モードでの RTC と  $5 \text{ V}$  LCD の合計消費電流は約  $35 \mu\text{A}$  です。温度 ADC が使用可能で、ユーザから選択可能な間隔で温度を測定します。

この低電流スリープ・モードでは、ADE71xx/ADE75xx はマイクロコントローラのアクションが必要な一定の環境変化に対して警報を出力します。これらのイベントが発生すると、ADE71xx/ADE75xx がウェイクアップして自動的に PSM2 から PSM1 へ切り替わります。

次のイベントが発生すると、自動ウェイクアップが起動します。

- 真夜中に、ADE71xx/ADE75xx はウェイクアップして、外付け EEPROM に保存されているカレンダーを更新するとき。
- 必要に応じて、内部ユーザ定義のアラームが発生したとき。
- ライン電源から発生される  $V_{\text{DD}}$  が回復して、電源が  $V_{\text{DD}}$  に切り替わるとき。
- UART の動作が RxD(Pin 37)で発生したとき。
- 必要に応じて RTC を補償するためにユーザが設定した温度変化が発生したとき。
- 必要に応じて、割り込み原因  $\overline{\text{INT0}}$  (ピン 48)と  $\overline{\text{INT1}}$  (ピン 45)が発生したとき。
- $\overline{\text{RESET}}$  が発生したとき(ピン 56)。

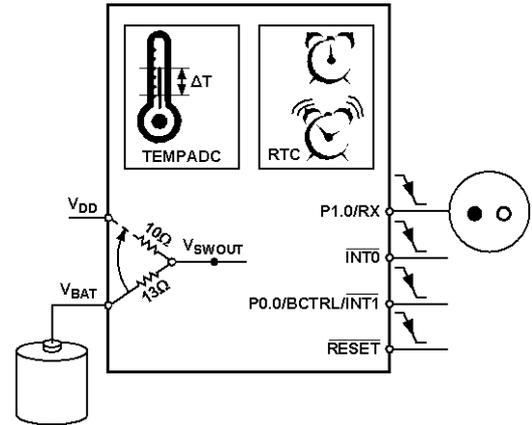


図 9. ADE71xx/ADE75xx ファミリーのウェイクアップ・イベント

ADE71xx/ADE75xx がウェイクアップすると、 $V_{\text{IND}}$  電源が元に戻り、MCU コアがリセット・ベクタからコードの実行を開始します。ユーザ・コードは、デバイスの電源が  $V_{\text{DD}}$  またはバッテリーのいずれであるかに応じて実行するコードを決めることができます。マイクロコントローラ・レジスタ IPSMF (0xF8) のステータス・ビットは、バッテリー・スイッチの位置を表示します。ウェイクアップ・イベントが識別され、サービスが開始されると、ユーザ・コードはデバイスをスリープに戻すか否かを決めることができます。

## 入力/出力のデザイン

ADE71xx/ADE75xx ファミリーは、20 本の入力/出力ピンをサポートしています。すべてのピンは共用機能を持っていることに注意してください。

### 入力/出力の割り当て

ADE71xx/ADE75xx 参考デザインでは 92 セグメントの LCD を使用しているため、 $92/4 = 23$  本のセグメント・ラインが必要です。電力量計の入力/出力ピンは表 3 のように割り当てられています。7 本の入力/出力ピンが LCD に、2 本が I<sup>2</sup>C 通信に、2 本が UART 通信に、1 本がワット・パルス出力に、1 本が RTC 1 Hz の出力パルスに、2 本が割り込みに、それぞれ使用されています。5 本のピンが汎用入力/出力に使用されています。

表 3. 入力/出力の割り当て

Port Pin	Alternate Function	Description
INT0		INT0: indicates LCD scroll up or scroll down
P0.7	SS, T1	Output: IR transmit with 38 kHz modulation
P0.6	SCLK/T0	I <sup>2</sup> C: SCLK
P0.5	MISO	Input: IR demodulated receive
P0.4	MOSI/SDATA	I <sup>2</sup> C: SDATA
P0.3	CF2	RTC: 1 Hz output
P0.2	CF1	CF1: Watt pulse output
P0.1	FP19	LCD: FP19
P0.0	BCTRL/INT1	INT1: case open or IR interrupt
P1.7	FP20	LCD: FP20
P1.6	FP21	LCD: FP21
P1.5	FP22	LCD: FP22
P1.4	FP23/T2	LCD: FP23
P1.3	FP24/T2EX	Input: LCD scroll up
P1.2	FP25	Input: case open high
P1.1	TxD	UART: Tx
P1.0	RxD	UART: Rx
P2.3	SDEN	SDEN: serial download enable.
P2.2	FP16	Input: LCD scroll down
P2.1	FP17	LCD: FP17
P2.0	FP18	LCD: FP18

### 入力/出力構造

図 10 に ADE71xx/ADE75xx の入力/出力構造を示します。ADE71xx/ADE75xx はすべての入力/出力ピンに弱いプルアップを持っているため、バッテリー動作時のスリープ・モードで消費電力を削減するために、個別にディスエーブルすることができます。

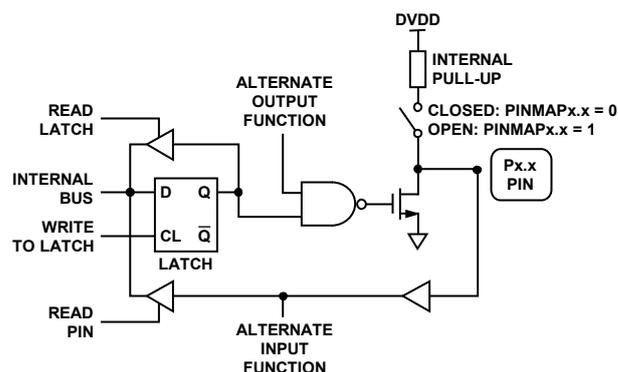


図 10 .ADE71xx/ADE75xx の入力/出力構造

### 電流のシンクとソース

各 ADE71xx/ADE75xx 入力/出力ピンは、3.3 V 電源電圧で 2 mA のシンク能力と 80  $\mu$ A のソース能力を持っています。このため、低電圧ではこれらをターンオフすることにより、LED のような高電流デバイスを制御する方法が適しています。

### V<sub>INTD</sub> の外部電源としての使用

2.5 V のデジタル電源 V<sub>INTD</sub> を外部回路の電源として使用する場合、スリープ・モード時に V<sub>INTD</sub> へリーク電流が流入しないようにこれらの回路をデザインすることが重要です。このリーク電流は入力/出力ピンから発生します。たとえば、ADE71xx/ADE75xx 参考デザイン内の EEPROM は図 11 のように接続されています。通常動作時とバッテリー動作時に、MCU の動作中に I<sup>2</sup>C ペリフェラルがイネーブルされると、SCLK と SDATA はオープン・ドレインに設定されます。バッテリー動作時に、ADE71xx/ADE75xx が MCU コアをシャットダウンしてスリープにすると、SCLK ピン(ピン 39)と SDATA ピン(ピン 41)の弱いプルアップがデフォルトでイネーブルされます。そうすると、R10 と R11 により V<sub>INTD</sub> ノードがプルアップされるのと同じように、SCLK ピンと SDATA ピンはバッテリー電圧にプルアップされます。このために大きな電流が流れるので、ADE71xx/ADE75xx が低電流スリープ・モードになるのが妨げられます。この望ましくない状態を回避するためには、PINMAP0 レジスタのビット 6 とビット 4 を設定して、SCLK と SDATA の弱いプルアップをディスエーブルしてください。そうすると、スリープ・モードで V<sub>INTD</sub> は 0 V へ低下します。回路は、2  $\mu$ A (typ) 電流の ADE71xx/ADE75xx 仕様を満たすようになります。

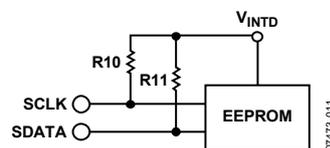


図 11 .EEPROM 回路

ADE71xx/ADE75xx では、オープン・ドレイン・モードの入力/出力が電源を超えることができないことに注意してください。

## ADE71XX/ADE75XX の特別な入力/出力機能

### 38 kHz 変調

ADE71xx/ADE75xx ファミリーは、幾つかの入力/出力ピンで 38 kHz 変調を提供しています。内部で 38 kHz 信号はポート・ピンのレベルと OR 結合されているため、1 に対しては連続ハイ・レ

レベルが、0 に対しては 38 kHz 信号が、それぞれ得られます(図 12 参照)。

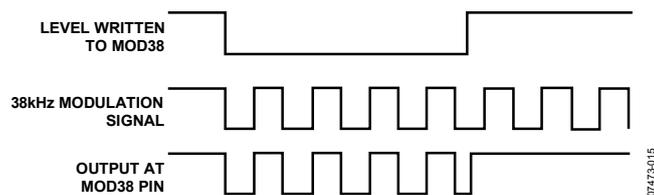


図 12 .38 kHz 変調

この 38 kHz 変調の用途としては、UART 送信信号の IR 変調または LED を駆動する低消費電力信号などがあります。

ADE71xx/ADE75xx ファミリーは、38 kHz 変調機能を次のピンで提供しています。

- P1.4/FP23/T2 (ピン 7)
- P1.5/FP22 (ピン 8)
- P1.6/FP21 (ピン 9)
- P1.1/TxD (ピン 36)
- P0.7/SS/T1 (ピン 38)
- P0.5/MISO (ピン 40)
- P0.3/CF2 (ピン 42)
- P0.2/CF1/RTCCAL (ピン 43)

38 kHz 変調は、各ピンで個別にイネーブル/ディスエーブルすることができます。

この参考デザインでは IR 送信ラインとして使用した P0.7 汎用入力/出力ピン(ピン 38)が、38 kHz 変調に設定されています。

## 外部回路

### 通信

#### 赤外線通信

ADE71xx/ADE75xx 参考デザインで使用した IR レシーバは、38 kHz 復調機能を内蔵しています。このデバイスのスタンバイ電流は 1.2 mA (typ) です。ただし、この参考電力量計デザインの目標の 1 つはバッテリー電源で 5 年の寿命を達成することであるため、このデバイスを連続パワーオンしておくには TSOP348 の電流が大きすぎます。

デバイスの推奨構成は、MCU がターンオンしているときにオンになる 2.5 V のデジタル電源  $V_{INTD}$  を使う構成です。そうすると、ボタンを押して MCU をターンオンさせた後に、デバイスがバッテリー・モードにある場合には、そのデバイスとの IR 通信を行わせることができます。

あるいは、38 kHz 変調なしで IR 通信を行うこともできます。Vishay Intertechnology 社の BPW96 のようなフォトトランジスタを使って IR 信号を受信することができます。この回路の暗電流は非常に小さくなっています。IR 通信を受信したときに、スリープから ADE71xx/ADE75xx を直接ウェイクアップさせるときにこの回路を使うことができます。

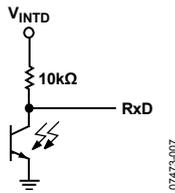


図 13. 代わりの IR 受信回路

フォトダイオードを IR 送信機能に使用しています。ADE71xx/ADE75xx の入力/出力ピンは、このデバイスに対して十分な電流をソース/シンクできないため、フォトダイオードの制御にトランジスタを使っています。バッテリー・モードでこの回路の消費電力を小さくするために、トランジスタのソース電圧レベルは、低電流スリープ・モードでの  $T_{xD}$  ピン(ピン 36)の電圧と同じになっています。

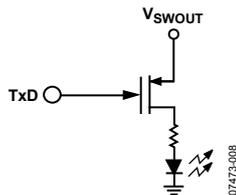


図 14. IR Tx 回路

#### CF LED 通信

大部分の電力量測定規格では正確にキャリブレーションされた、消費電力に比例する周波数出力が必要です(たとえば、kWh あたり 3200 インパルス)。これらの規格では、キャリブレーション・パルスで LED がターンオンすることも必要です。ADE71xx/ADE75xx の CF パルスの極性は、他の ADE 製品に対して反転しています(図 15 参照)。アクティブ・ハイ・パルスの代わりに、CF パルスはアクティブ・ローになっています。

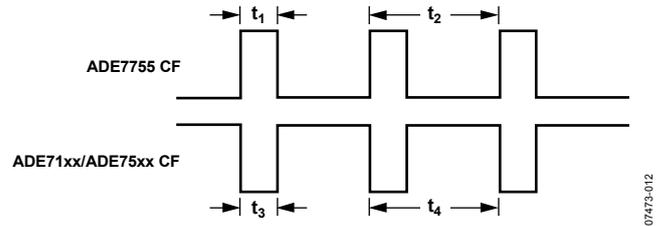


図 15 .CF の極性

図 16 に、CF がアクティブ(ADE71xx/ADE75xx では立ち下がりパルス)のとき LED をターンオンさせる外部回路を実現するシンプルな方法を示します。

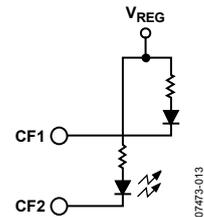


図 16 .CF 構成 1

この構成では、LED がオンのときの ADE71xx/ADE75xx CFx ピン(ピン 42 またはピン 43)のシンク電流は 1 mA です。ただし、これは電力量測定性能に影響を与えます。アナログ・グラウンドとデジタル・グラウンドが IC 内で相互接続されているためです。図 17 に示す構成を使って PCB レイアウトでこれらの信号のグラウンド・リターンを長くすることにより、敏感なアナログ回路をアイソレーションすることが望まれます。

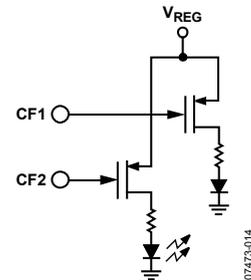


図 17 .CF 構成 2

#### UART 通信

ADE71xx/ADE75xx 参考デザインのポート 4 (P4)には、全二重 UART シリアル・インターフェースが設けてあります(図 18 参照)。

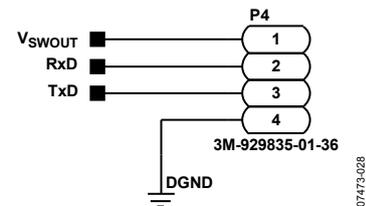


図 18 .UART 接続

コードのダウンロードと ADE71xx/ADE75xx との通信にこの通信ポートを使うことができます(UART デバッグ/ブート・ローダのセクション参照)。LabVIEW キャリブレーション・ソフトウェアを使ってこのポートを使用してください。AN-950 アプリケーション・ノートを参照してください。

## シングル・ピン・エミュレーション

ADE71xx/ADE75xx は、アナログ・デバイゼズ独自の絶縁型シングル・ピン・エミュレータを内蔵しています。この機能を使うと、ラインに直接接続した状態でコードのデバッグが可能になります。シングル・ピン・エミュレーション機能は、ADE71xx/ADE75xx 参考デザインのポート 3 (P3)にあります(図 18)。

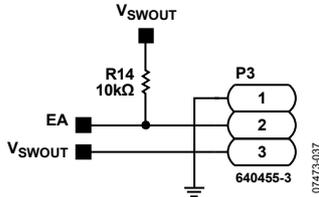


図 19.シングル・ピン・エミュレーション

エミュレーション・ポッド ADE8052-EMUL1 をこのポートに接続することができます。このエミュレーション・ポッドは ADE71xx/ADE75xx 評価キットに添付されており、アナログ・デバイゼズのウェブ・サイトから個別に注文することもできます。エミュレーション・モードを誤って開始するのを防止するため、RESET ピンでリセットを行う間 SDEN ピンをハイ・レベルに維持する必要があります。エミュレーション・モードを開始させることの詳細については、UART デバッグ/ブート・ローダのセクションを参照してください。

双方向EAピンをハイ・レベルにすると、ADE71xx/ADE75xx は内部メモリ・ロケーションからコードをフェッチすることができます。EAピンをフローティングのままにできないため、VSWOUT へのプルアップ抵抗 R14 がデザインに含まれています。

## プッシュ・ボタン通信

参考デザインには 4 個のプッシュ・ボタンが設けてあります。S2 と S3 は LCD スクロール機能に使っています。これらのボタンの接続を図 20 に示します。

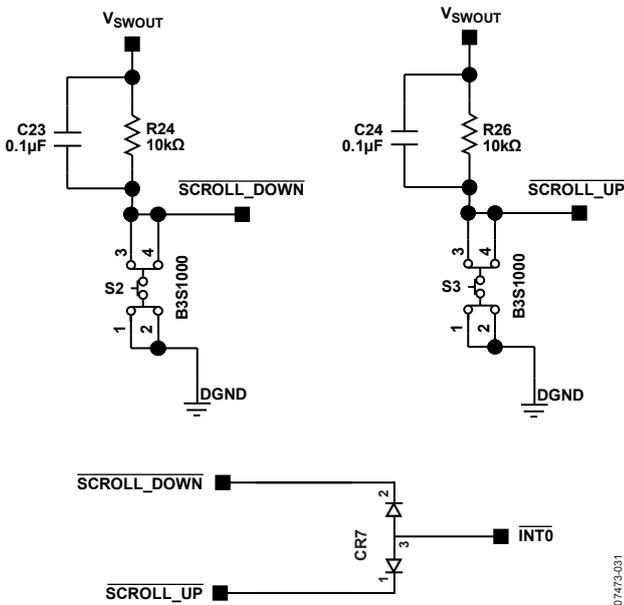


図 20. LCD スクロール用のプッシュ・ボタン

UI は、LCD プッシュ・ボタンが押されたとき(ロー・レベルに駆動)、割り込みを発生できるようにする AND ゲート機能を提供します。INTO ピンの割り込みを受信すると、ADE71xx/ADE75xx は、ピン 6 とピン 14 にそれぞれ直接接続された SCROLL\_UP コントロール・ラインと SCROLL\_DOWN コントロール・ラインをモニターして、必要とされるアクションを決めることができます。これらの機能はすべての動作モードで使用できるように、電源としては Vsw 電源が使用されています。

## UART デバッグ/ブート・ローダ

残りの 2 個のプッシュ・ボタン (S1 と S4) は、ADE71xx/ADE75xx でシリアル・ダウンロード・モードとエミュレーションを開始させるときに使用しています。

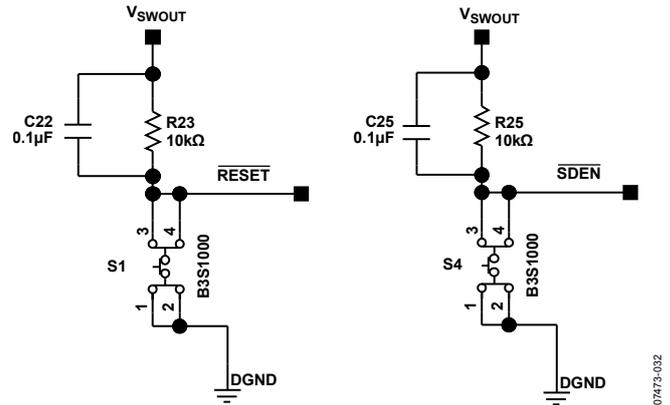


図 21.シリアル・ダウンロードプッシュ・ボタン

この機能を使うと、標準 UART シリアル・インターフェースを介してフラッシュ・メモリへコードをダウンロードすることができます。シリアル・ダウンロード・モードを開始するときは、RESET 発行中に(S1 を押す)、SDEN (S4)を押したままにします。シリアル・ダウンロード機能の詳細については、ADE71xx/ADE75xx のデータ・シートをご覧ください。

## EEPROM の管理

4 kb の I<sup>2</sup>C EEPROM、24AA04 は 1.8 V~5.5 V の電源電圧範囲をサポートし、2.5 V 以下の電源電圧で最大クロック周波数が 100 kHz です。この機能を使うと、EEPROM を 2.5 V に安定化される V<sub>INTD</sub> 電源に接続することができます。

EEPROM は、ワット測定を 500:1 のダイナミック・レンジで 0.5%以内の精度にする ADE キャリブレーション・レジスタ値を格納します。また、ADE 電圧と電流の rms 測定値を表示可能なボルト値とアンペア値に変換するファームウェアが使用するキャリブレーション値も格納します。リセット後、キャリブレーション値が EEPROM から読み出されます。

ライン電力が停電した場合、ファームウェアがキロワット時消費電力を EEPROM へ保存します。

EEPROM は表 4 を使って設定されます。データは下位アドレスに下位データを配置するリトル・エンディアン・フォーマットで格納されます。

表 4.EEPROM の設定データ

Constant	Address	Bytes
Daily kWh Total	0x00	5
Daily KVARh Total	0x07	5
Daily KVAh Total	0x0E	5
Storage Day	0x15	1
Current Date (weekday, day of the month, month and year)	0x17	4
Fault Date	0x1D	4
Fault Days	0x23	1
Monthly kWh Total	0x25	5
Monthly KVARh Total	0x2C	5
Monthly KVAh Total	0x33	5
PHCAL	0x3A	1
GAIN	0x3C	1
WGAIN	0x41	2
VARGAIN	0x44	2
WATTOS	0x4A	2
VAROS	0x4D	2
IRMSOS	0x50	2
VRMSOS	0x53	2
CF1DEN	0x56	2
CF2DEN	0x59	2
RTCCOMP	0x5C	1
TEMPCAL	0x5E	1
I <sub>CONSTANT</sub>	0x60	2
V <sub>CONSTANT</sub>	0x63	2
MODE1	0x66	1
MODE2	0x68	1
INTPR	0x6A	1
CALMODE	0x6C	1

## LCD ドライバの使用

ADE71xx/ADE75xx では、3.3 V または 5 V の LCD パネルを使うことができます。5 V の LCD は 3.3 V の LCD に比較して広い温度範囲で優れたコントラストを提供するため、ADE71xx/ADE75xx 参考デザインでは 5 V の LCD を使っています。ADE71xx/ADE75xx チャージ・ポンプにより、LCD を駆動しています。LCDVA ピン、LCDVB ピン、LCDVC ピン、さらに LCDVP1 ピンと LCDVP2 ピンの間にコンデンサが必要でず (図 22 参照)。

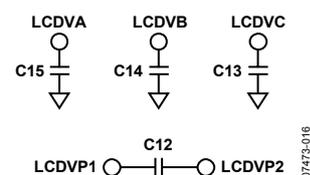


図 22. チャージ・ポンプの接続

抵抗ラダーの代わりに ADE71xx/ADE75xx チャージ・ポンプを使用することを選択すると、広い温度範囲で優れたコントラストが得られ、抵抗分圧回路に比べて LCD 波形の DC オフセットが小さいことが示されます。50 mV 以上の DC オフセットが長時間 LCD に加わると、LCD 結晶の性能が低下して LCD の寿命が短くなります。

図 23 に、電圧ステップ間に 301 kΩ の抵抗を使用する抵抗ラダーで LCD を駆動した場合の COM ラインと SEG ラインを示します。COM ラインは黄で、SEG ラインは青で、それぞれ示します。各 LCD セグメント (コンデンサとして機能) で発生する充放電カーブは明確にターンオンおよびターンオフしています。

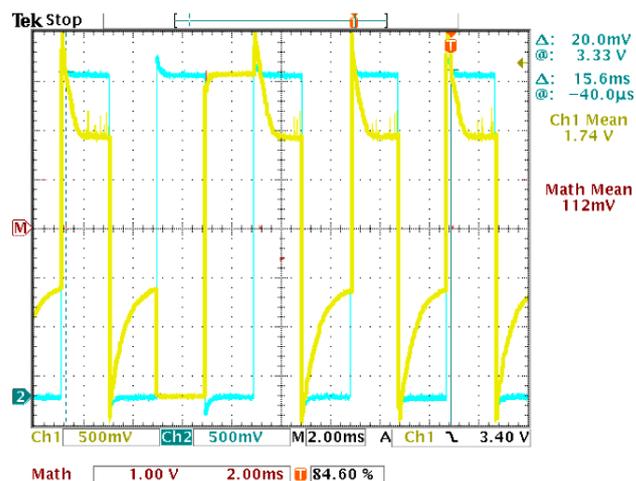


図 23. 3.3 V 抵抗ラダー—全セグメントがオンし、ラダー内の 3 個の 301 kΩ 抵抗で 29 μA の電流が流れている場合

図 24 に、ADE71xx/ADE75xx チャージ・ポンプで駆動される同じ 3.3 V LCD を示します。COM ラインの滑らかな変化は、チャージ・ポンプの優れた駆動強度を示しています。

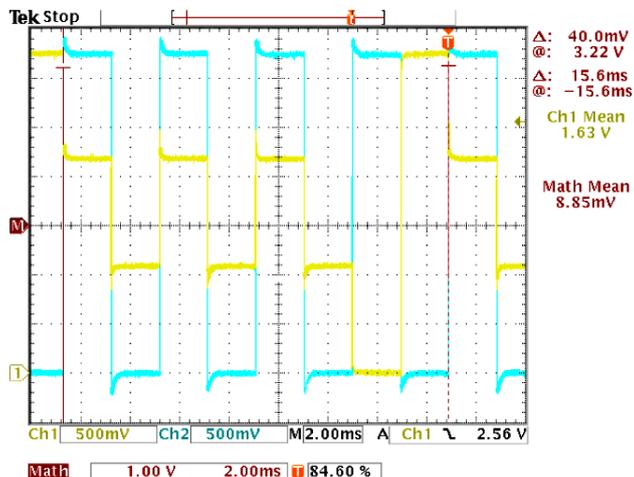


図 24 .3.3 V チャージ・ポンプ全セグメントがオンし、33  $\mu$ A の電流が流れる場合

図 24 に示すチャージ・ポンプの消費電流は、図 23 に示す抵抗ラダーの消費電流より少し大きくなっていることに注意してください。チャージ・ポンプ消費電流は 33  $\mu$ A、これに対して抵抗ラダー構成の消費電流は 29  $\mu$ A です。

ただし、抵抗ラダー構成の DC オフセットは 112 mV で、これに対してこの実験でのチャージ・ポンプの DC オフセットは 8.85 mV です。電流をさらに小さくするために抵抗ラダーを最適化すると、DC オフセットが増加して LCD の寿命が短くなります。

## ADE71XX/ADE75XX RTC の使用

ADE71xx/ADE75xx ファミリーは、数百秒から数時間までをカウントするリアルタイム・クロックを内蔵しています。このクロックは、デジタル補償方式により、 $\pm 2$  ppm すなわち  $\pm 0.17$  sec/day 以内の正確な時間を維持します。この内部 RTC は、EEPROM に格納され LCD パネルに表示されるカレンダーの維持に使用されます。

RTC 内には 2 つの補償レジスタがあり、1 つは 25°C での公称水晶周波数の補償に、他の 1 つは温度に対する周波数補償に、それぞれ使われます。

補償アルゴリズムは、キャリブレーションが 30.5 sec 間で正確になるように、30.5 秒ウインドウ内で 32.768 kHz 水晶に対してパルスの挿入/抜き取りを行うことにより動作します。温度 ADC と組み合わせると、温度に対する水晶の周波数変化を補償して RTC を正確に維持すると同時にバッテリー動作時に低消費電流を維持することができます。RTC のキャリブレーション手順については、AN-949 アプリケーション・ノートを参照してください。

## 電磁干渉耐性のデザイン

IEC61036 のセクション 4.5 によると、伝導または放射による電磁干渉と静電放電が電力量計を損傷しないように、または大きな影響を与えないように電力量計をデザインする必要があります。考慮すべき外乱は、

- 高速過渡バースト
- 静電放電

フェライト・ビード、コンデンサ・ライン・フィルタ、大型の SMD 抵抗、グラウンディングを含む PCB レイアウトの注意事項などのすべての注意とデザイン技術が、各形態の電磁干渉から電力量計電子を保護することに役立ちます。ただし、フェライト・ビードの使用のような幾つかの注意は、RF や高速過渡バーストのようなある種の外乱が存在する場合に重要な役割を持ちます。

### 電磁干渉のタイプ

#### 高速な電氣的トランジェント

EFT パルスに対する保護が特に困難です。これは外乱が電源ラインのような外部接続を経由してシステムに伝導するためです。図 25 に、IEC61000-4-4 で使用される EFT パルスの物理的特性を示します。このパルスの最も悪質な属性は、振幅(4 kV)ではなく、高速な立ち上がり時間が含まれているための高周波成分の内容です。高速な立ち上がり時間とは、パルスが漂遊容量を介してシステム内の他のデバイスへ混入することを可能にする高周波成分を意味します。PCB パターンと信号グラウンドのインダクタンスにより、大きな差動信号が発生します。これらの大きな差動信号は、敏感な電子部品の動作を阻害します。一般に、デジタル・システムはデータが破壊されるため最も危険に曝されます。パターン長を短くしてグラウンド・プレーンを使用すると、これらの高周波パルスに対する感受性を弱くすることができます。

アナログ電子システムは、外乱の継続時間にのみ影響される傾向があります。アナログ・セクションの帯域幅は制限される傾向を持つため、EFT イベントの影響は軽減されます。

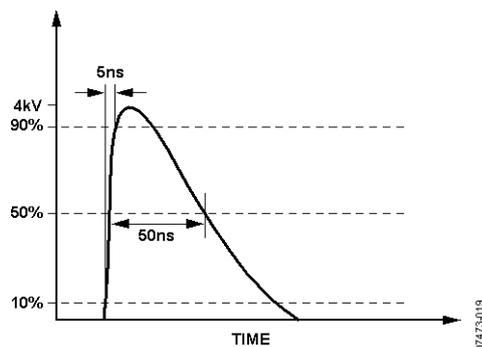


図 25 . シングル EFT パルスの特性

伝導 EFT でのもう 1 つの問題は、放射による影響が、ESD の場合と同様に、電子部品にとって累積的であることです。EFT パルスのエネルギーは 4 mJ にも達します。たとえば、誘導負荷のスイッチングにより EFT に連続的に曝されると、部品の長時間信頼性が影響を受けます。最善の手法は、EFT に敏感なシステムのデバイスを保護することです。

信号接続と電源接続の遮蔽やフィルタリングなどにより、PCB レイアウトを経由する外乱のソースから電子回路をできるだけアイソレーションする必要があります。さらに、電源への入力コンデンサは EFT パルスに対して低インピーダンスのシャント・パスを提供します。ツェナー・ダイオードは、EFT パルスに対してグラウンドへの低インピーダンス・パスを提供します。

#### 静電放電

多くの敏感な電子部品は多くの ESD 保護を内蔵していますが、ある種の厳しい放電に対しては保護することができません。もう 1 つの問題は、ESD 放電の影響が累積的であることです。すなわち、デバイスが ESD 放電で生き残ったとしても、将来のある段階で複数回の放電があった場合には生き残ることは保証できません。最善の手法は、敏感な電子デバイスに接触する前に、ESD イベントの影響をなくすか、減少させることです。これは、すべての伝導性電磁外乱に当てはまります。

デバイスを保護するために追加部品が不要な場合もあります。少し注意すれば、回路内ですでに使用されている部品が 2 つの役割を果たすことができます。たとえば、外界と接触するポイント(たとえば各相線との接続)での ESD イベントから電力量計を保護する必要があります。電流入力の場合、ADE71xx/ADE75xx はシャント抵抗と折り返し防止フィルタを介して接続されます(電流入力回路のセクション参照)。この RC フィルタは、CMOS デバイスの ESD 損傷からも十分保護することができます。ただし、使用する部品タイプについて注意する必要があります。たとえば、放電は簡単に抵抗を伝わるため、抵抗を使用することはできません。また、抵抗は、抵抗両端で放電が生じないようにするため大型である必要があります。参考デザインの場合、折り返し防止フィルタに  $\frac{1}{4}W$  の SMD 0805 抵抗を使用しています。

また、シャント接続に直列に接続するフェライト・ビードも効果的です。フェライト・チョークは ESD 電流パルスの高速立ち上がり時間を低速にすることで特に有効です。高周波過渡エネルギーがシステムの別のデバイスへ伝送または反射されるのではなく、フェライト材料に吸収されます。また、PSU 回路は電力量計のピンに直接接続されます。ここで、放電がフェライト、入力コンデンサ(C28)、整流ダイオード(CR6 と CR2)により分散されます。アナログ入力 V2P は、減衰回路の大きなインピーダンスにより保護されます。

バリスタまたは酸化金属バリスタ (MOV) を使って保護機能を強化することができます。このデバイスは、非線形な電圧に依存する抵抗として機能します。このデバイスについては、EMI 耐性デザインの考慮事項のセクションを参照してください。

電源内のパターン長を短くして、パターンの寄生インダクタンスの影響を小さくするように注意する必要があります。リードと PCB パターンによる漂遊インダクタンスは、MOV が差動 EFT パルスを減衰させるために効果的でないことを意味しています。MOV は、雷のような高エネルギーで比較的継続時間の長い外乱の減衰に効果的です。

## EMI 耐性デザインの考慮事項

### ADE71xx/ADE75xx のグラウンディング

ADE71xx/ADE75xx IC では、アナログ・グラウンドを内部 LDO、水晶発振器、その他のアナログ回路の基準として使っています。デジタル・グラウンドは内部でアナログ・グラウンドに接続されており、MCU とその他のデジタル回路の基準として使われています。

このため、AGND と DGND には相関があり、これらのグラウンドが同じ電位を持ち、相互に変動しないことが重要です。このため、参考デザインではアナログ・グラウンド・プレーンとデジタル・グラウンド・プレーンが星型グラウンドで相互に直接接続されています。外部デジタル回路からアナログ・グラウンドへのノイズ転送を削減するために、別々のアナログとデジタルのグラウンド・プレーンが維持されています。

PCB の電源ポートは、相線と中性線が接続される唯一の場所です。PSU はコンデンサを採用しているため、グラウンドに大きな電流が流入し相線(システム・グラウンド)へ戻ります。PCB のこの部分には MOV やフェライトのような過渡電圧抑圧回路と電源回路が含まれます。電源リターン電流のパスはアナログ回路からアイソレーションするために、そのパス長が最小に維持されています。

ADE71xx/ADE75xx と敏感な信号パスは、電源や点滅する LED のような、デザインのノイズの多いエレメントからアイソレーションされたボードの静かな部分に配置されています。電源からのグラウンド電流は被測定信号と同じ周波数であるため、精度問題を発生させます。すなわち、リターン電流の配線に注意しない場合、PSU とアナログ入力との間にクロストークが発生します。さらに、電圧チャンネルの減衰回路の一部は、PCB の電源部分にあります。このことが、アナログ信号振幅を PCB のアナログ(静かな)部分で可能な限り小さく維持することにより、電流チャンネルへのクロストークをなくするのに役立ちます。350  $\mu\Omega$  のシャント抵抗で、チャンネル 1 の電圧信号範囲は  $I_B$  で 3.5 mV rms であることに注意してください。

CF LED のグラウンド・リターンは、ADE71xx/ ADE75xx の敏感なアナログとデジタルの回路から離す必要があります。干渉を小さくするためには、CF LED グラウンド・パターンを長くして、理想的には AGND プレーンと DGND プレーンの間で星型グラウンドに接続する必要があります。

デジタル回路からの高周波ノイズ源は、高周波セラミック・コンデンサを使って ADE71xx/ADE75xx のできるだけ近くでデカップリングされています。アルミニウム電解のような大型のコンデンサは一般に 6.8 nF の残留直列インダクタンスを持っているため、機能しないことに注意してください。このことが、高周波でのコンデンサのデカップリング効果を少なくする傾向を持っています。

### ADE71xx/ADE75xx の ESD

フェライト・ビードを電圧レギュレータ出力と  $V_{DD}$  ピンの間に接続して、3.3 V の電源をフィルタしています。これが、ADE71xx/ADE75xx を ESD から保護するのに効果的です。

## 測定結果

図 26 に、ADE71xx/ADE75xx 参考電力量計を使って取得した直線性性能を示します。

### ワットの直線性

1000:1 のダイナミック・レンジと 40 A の最大入力電流で有効電力を測定しました。力率 1、+0.5、-0.866 を記録しました。

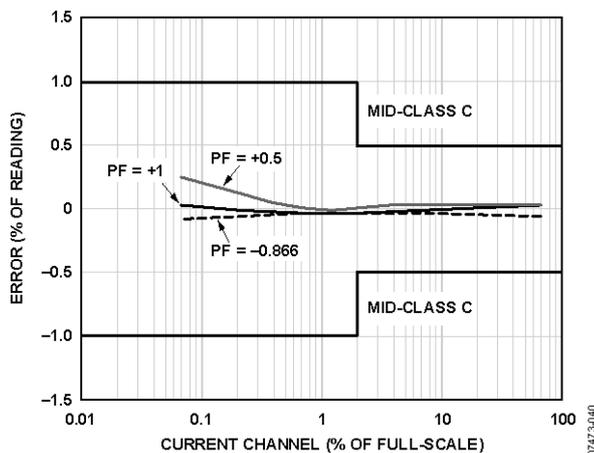


図 26. 有効電力の直線性

測定結果は、最大パーセント誤差 0.2% で所望の範囲内にありません。

### IRMS の直線性

1000:1 のダイナミック・レンジと 40 A の最大電流で、CF 出力を使って IRMS 直線性を測定しました。

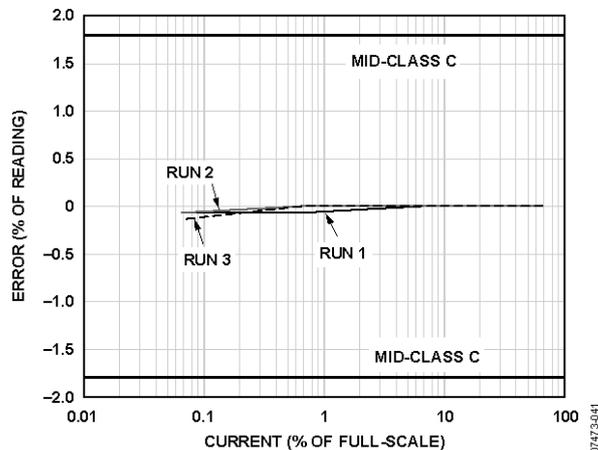


図 27. IRMS の直線性

図 27 に、同じ条件で連続して取得した 3 本の IRMS 直線性プロットを示します。0.13% の最大パーセント誤差が得られました。

### 消費電流

RTC が動作するスリープ・モードでバッテリーに接続した場合に参考電力量計の消費電流は 2  $\mu$ A 未満でした。スリープ・モードで 5 V LCD もターンオンすると、消費電流は約 40  $\mu$ A になります。





# Interrupt Circuits

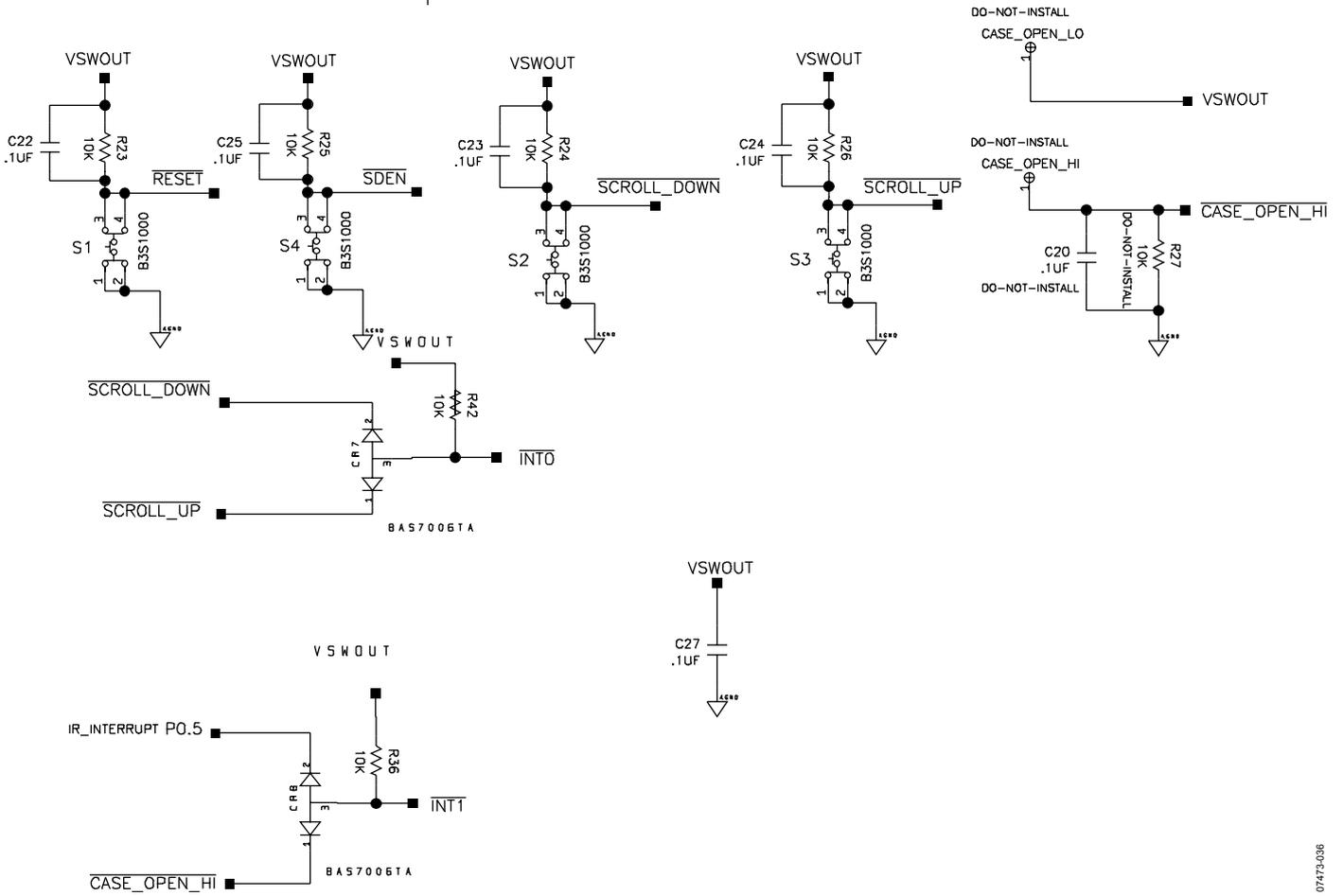


図 30.ADE71xx/ADE75xx 参考デザインの回路図—割り込み回路

07473-036

## 部品表

表 5. 部品表

Qty.	Reference Designator	Description	Manufacturer/Part No.
1	A1	Digital isolator IC dual 8-lead SOIC	Digi-Key ADUM1200ARZ-RL7CT-ND
1	BT1	Lithium battery ½ AA 3.6 V cylinder with leads	Digi-Key 439-1003-ND
10	C1 to C3, C12, C20, C22 to C25, C27	.1 µF 5 V ceramic X7R 0805 capacitor	Digi-Key PCC1828CT-ND
3	C13 to C15	.47 µF 16 V ceramic 0805 capacitor	Digi-Key PCC1847CT-ND
1	C28	470 µF 35 V electrolytic NHG radial capacitor	Digi-Key P5554-ND
1	C29	.47 µF/630 VDC metal poly capacitor	Digi-Key EF6474-ND
2	C30, C31	Tantalum 10 µF 6.3 V 20% SMD capacitor	Digi-Key 493-2340-1-ND
3	C33, C34, C36	33000 PF 50 V ceramic X7R 1206 capacitor	Digi-Key 311-1177-1-ND
5	C8, C18, C19, C37, C39	4.7 µF 10 V ceramic 0805 capacitor	Digi-Key PCC1842CT-ND
2	C9, C10	1 µF 16 V ceramic 0805 capacitor	Digi-Key PCC1849CT-ND
2	CR1, CR2	Passivated rectifier 1 A 50 V SMD MELF	Digi-Key DL4001-TPMSCT-ND
1	CR3	IR emitter diode 5 mm IR clr lens	Digi-Key 67-1001-ND
2	CR4, CR5	Clear red LED LC gull wing SMD	Digi-Key L62711CT-ND
1	CR6	Zener diode 1 W 9.1 V SMA	Digi-Key SMAZ9V1-FDICT-ND
1	DUT1	Single phase energy measurement IC	Analog Devices ADE7569F16
17	JP1, JP2, JP5 to JP8, R5, R29 to R34, R37, R38, R40, R41	0.0 Ω 1/8 W 5% 0805 SMD	Digi-Key P0.0ACT-ND
4	L1 to L3, L6	Ferrite bead 300 mA 150 Ω 1806 SMD	Digi-Key 240-1030-1-ND
1	P1	5 V LCD	Shantou Goworld Display Co., Ltd
1	P2	Power jack connector 2.1 × 5.5 mm high current	Digi-Key CP-002AHPJCT-ND
1	P3	Right angle 3-position header .100 tin	Digi-Key A19451-ND
1	P4	Header .100 tin	Digi-Key 929835E-01-36-ND
2	P5, P6	Vertical 4-position header .100 tin	Digi-Key A1912-ND
3	Q1 to Q3	P-channel MOSFET 25 V 120 mA SOT-23	Digi-Key FDV302PCT-ND
1	R1	470 Ω 1 W 5% metal oxide resistor	Digi-Key P470W-1BK-ND
2	R16, R19	499 kΩ ¼ W 1% 1206 SMD resistor	Digi-Key P499KFCT-ND
1	R2	90.9 kΩ ⅛ W 1% 0805 SMD resistor	Digi-Key P90.9KCCT-ND
1	R3	27.4 kΩ ⅛ W 1% 0805 SMD resistor	Digi-Key P27.4KCCT-ND
2	R35, R36	10.0 Ω ¼ W 1% 0805 SMD resistor	Digi-Key P10.0CCT-ND
2	R4, R39	470 Ω ⅛ W 5% 0805 SMD resistor	Digi-Key P470ACT-ND
2	R6, R7	1.6 K Ω ⅛ W 5% 0805 SMD resistor	Digi-Key P1.6KACT-ND
12	R8, R10 to R14, R23 to R28	10.0 kΩ ⅛ W 1% 0805 SMD resistor	Digi-Key P10.0KCCT-ND
7	R9, R15, R17, R18, R20 to R22	1.00 kΩ ⅛ W 1% 0805 SMD resistor	Digi-Key P1.00KCCT-ND
4	S1 to S4	Tactile switch 6 mm SMD switch	Digi-Key SW415-ND
1	Shunt	350 µΩ shunt	Shanghai BST Electrical Appliance Manufacturing BST-904, M415-2-19.5 D4.5
2	CR7, CR8	Schottky diode dual CA SOT-23	Digi-Key BAS7006ZXCT-ND
1	U2	IC Tx/Rx RS-485 HS FD 3.3 V 14 SOIC	Digi-Key ADM3491ARZ-ND
1	U3	Microchip serial EEPROM 512 × 8, 1.8 V	Mouser 579-24AA04/SN
1	U4	Vishay semiconductor 38 kHz 2.7 V to 5.5 V IR receiver	Mouser 782-TSOP34838
1	V1	275 V rms 20 mm radial varistor	Digi-Key 495-1417-ND
1	VR1	3.3 V 200 mA SOT-223 voltage regulator	Digi-Key ZSR330GCT-ND
1	Y1	32.768 kHz 12.5 pF cylinder crystal	Digi-Key X1123-ND
1	Meter Case	Energy meter case	Taizhou Huangyang Wanfeng Electrical Co., Ltd. Type: 202-8

## アペンディックスA

### 改竄防止構成

ADE71xx ファミリーは、チャンネル  $I_A$  とチャンネル  $I_B$  の電流を測定する差動アナログ入力を 2 つ提供します。ADE71xx/ADE75xx 参考電力量計を改竄防止型電力量測定システムとして機能するように変更するためには、電流チャンネル入力回路を少し変更する必要があります。図 31 に、CT とシャント抵抗を使用する改竄防止型構成を示します。

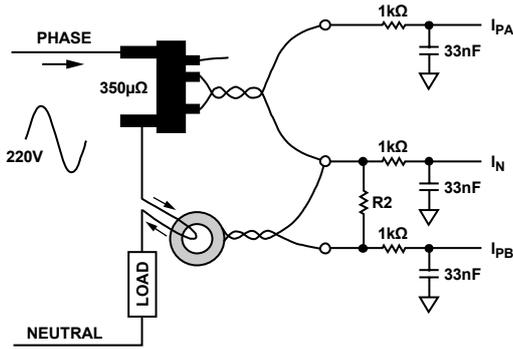


図 31 .改竄防止型入力回路

図 31 に示す例と同じ改竄防止型構成を使用する際には、位相補償がチャンネル間で一致しない場合に注意が必要です。シャントと CT を使用する場合、CT は本来シャント抵抗より大きい位相シフトを持つことに注意してください。正確な補償を行わない場合には、このために小さい力率で誤差が大きくなります。

内部位相補償レジスタ PHCAL を使用するか、または外付けローパス・フィルタのコーナーを調節して位相シフトを小さくし、チャンネルを一致させることにより、キャリブレーションを行うことができます。

改竄防止型電力量計のキャリブレーション手順の詳細については、AN-950 アプリケーション・ノートを参照してください。