

ロー・ドロップアウト (LDO) レギュレータのノイズ源

著者: Glenn Morita

ノイズ源が問題となる理由

重大なノイズとそうでないノイズの違いは、注目する回路の動作に対するノイズの影響の度合いです。

例えば、スイッチング電源には 3 MHz で大きな出力電圧リップルがあります。電源の供給を受けている回路の帯域幅が数 Hz の場合(例えば温度センサー)、このリップルは問題になりません。一方、同じスイッチング電源を RF 位相ロック・ループ (PLL) に使用すると、結果は大きく異なります。

ノイズ源、そのスペクトル特性、ノイズ削減方針、問題の回路のこのノイズに対する感度を理解することは、強固なシステムをデザインする際に重要です。

また、このアプリケーション・ノートでは、電源除去比 (PSRR) と内部発生ノイズの違いを明らかにし、各パラメータのデータ・シート規定値の適用方法を説明します。

ノイズ原因

ロー・ドロップアウト (LDO) レギュレータまたは問題となるすべての回路のノイズ源は、おおまかに固有と非固有の 2 種類に分類することができます。固有ノイズは頭の中にあるノイズのようなもので、非固有ノイズはジェット機のノイズのようなものです。

電子回路の場合は、固有ノイズは電子デバイスにより内部で発生されるノイズであり、非固有ノイズは回路外部のソースから来るノイズです。

LDO は使い易いですが、PSRR と内部発生ノイズが混同されることがあります。多くの場合、この 2 つは共に単純にノイズとして分類されています。これは、仕様の誤った適用になります。2 つのタイプのノイズの特性は異なり、システム性能への影響を削減する方法が異なるためです。

図 1 に、LDO の簡略化したブロック図を示し、固有ノイズ源と非固有ノイズ源の違いも示します。誤差アンプは LDO の PSRR を決定するため、LDO 入力でのノイズ除去能力も決定しますが、固有ノイズは LDO 出力に常に現れます。

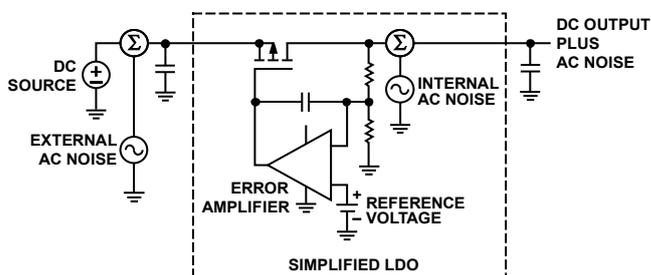


図 1. 固有ノイズ源と非固有ノイズ源を持つ簡略化した LDO

目次

ノイズ源が問題となる理由	1	周波数の関数としてのPSRR	6
ノイズ原因	1	負荷電流の関数としてのPSRR	7
改訂履歴	2	LDOヘッドルームの関数としてのPSRR	8
固有ノイズ	3	PSRRの改善	8
非固有ノイズ	3	PSRRを大きくするためのLDOのカスケード接続	9
LDOのノイズ	4	LDO の総合 ノイズ	10
LDOのPSRR	6	まとめ	10

改訂履歴

6/11—Revision 0: Initial Version

固有ノイズ

多くの固有ノイズ源が存在し、各々は独自の特性を持っています。図 2 に、代表的なデバイスのノイズが周波数に対して変化する様子と、全体ノイズに対する各タイプのノイズ成分を示します。1/f 領域から熱領域への変化点はコーナー周波数と呼ばれます。主なタイプの固有ノイズとしては、熱ノイズ、1/f ノイズ、ショット・ノイズ、バーストすなわちポップコーン・ノイズなどがあります。

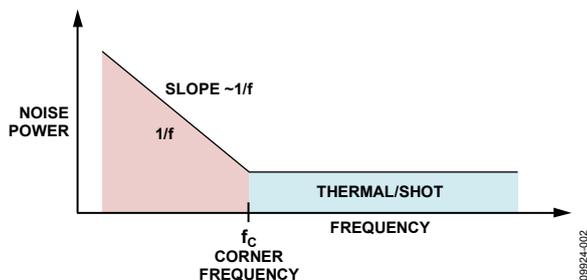


図 2. 代表的なノイズ電力の周波数特性

熱ノイズ

熱、ジョンソン、またはホワイト・ノイズは、絶対ゼロより上の温度の導体または半導体の電荷キャリア（電子と正孔）の動揺から発生します。熱ノイズの電力は温度に比例します。元々持っているランダム性のため、周波数で変化しません。

熱ノイズは物理的プロセスであり、次のように計算することができます。

$$V_n = \sqrt{4kTRB} \quad (1)$$

ここで、

k はボルツマン定数 (1.38^{-23} joules/Kelvin)。

T は単位 Kelvin で表した温度 ($K = 273^\circ\text{C}$)。

R は抵抗 (Ω)。

B はノイズが観測される帯域幅 (Hz)。抵抗両端で測定される電圧も計測が行われる帯域幅の関数です。

例えば、1 MHz 帯域幅、室温での 100 k Ω 抵抗により回路のノイズが増加し、次のように計算することができます。

$$V_n = (4 \times 1.38^{-23} \times 300 \times 1^5 \times 1^6)^{1/2} = 40.7 \mu\text{V rms} \quad (2)$$

1/f ノイズ

1/f ノイズは、半導体の表面欠損から発生します。1/f ノイズの電力は、デバイスのバイアス電流に比例し、熱ノイズとは異なり、周波数に反比例します。この反比例性は非常に低い周波数で維持されますが、数 KHz を超えると、ほぼ平坦になります。また 1/f ノイズはピンク・ノイズとも呼ばれます。これは周波数スペクトルの下端に向かって重みが増す傾向があるためです。

1/f ノイズは、デバイス形状、デバイス・タイプ、半導体材料に強く依存します。このため、数学モデルをつくるのが極めて困難で、個々のケースの実験結果を使って、1/f ノイズのキャラクターライズと予測を行っています。

一般に、バイポーラ・トランジスタや JFET のような埋め込みジャンクションを持つデバイスは、MOSFET のような表面デバイスより 1/f ノイズが小さい傾向があります。

ショット・ノイズ

ショット・ノイズは、PN ジャンクションの場合のように電位障壁が存在する場所で発生します。半導体デバイス内の電流は量子性を持つため、電流は連続的ではありません。電荷キャリア（正孔と電子）が障壁を越えるとき、ショット・ノイズが発生します。熱ノイズと同様に、ショット・ノイズはランダムであるため、周波数により変化しません。

バーストすなわちポップコーン・ノイズ

バーストすなわちポップコーン・ノイズは、イオン汚染に関係すると見られる低周波数ノイズです。バースト・ノイズは、回路のバイアス電流または出力電圧の突然のシフトとして現れます。このシフトが短時間続いた後に、バイアス電流または出力電圧が突然元の状態に戻ります。これらのシフトはランダムですが、バイアス電流に比例し、周波数の 2 乗に反比例 ($1/f^2$) するように見えます。

現代の半導体プロセス技術の清浄度は非常に高いため、バースト・ノイズは実質的になくなり、デバイス・ノイズでは主要なファクタではありません。

非固有ノイズ

非固有ノイズ源は、固有ノイズ源より遥かに大きいものです。非固有ノイズ源には次が含まれます。

- 敏感な回路に結合する電磁界
- 圧電材料に不要な AC 電圧を発生させる機械的衝撃または振動
- 電源または良くないデザインの PCB レイアウトを介して伝導または放射により他の回路から混入するノイズ

電磁結合

電磁界により、放射結合、容量結合、誘導結合、伝導結合によりノイズが回路に混入します。これらのタイプの結合の影響は、正しい PCB レイアウトとシールド技術により小さくすることができますが、これらはこのアプリケーション・ノートの範囲外です。

圧電効果

層数の多いセラミック・コンデンサのような部品は、機械的な衝撃と振動 (マイクロフォン効果) に弱くなっています。これは、構造内に誘電率の高い材料を使っているためです。これらの誘電体は高い圧電性を持つため、小さな機械的振動をマイクロボルトまたはミリボルト・レベルの信号へ容易に変換します。これが、大きな値のセラミック・コンデンサの使用を低レベル・シグナル・チェーン回路に対して推奨できない理由です。

フィルム・コンデンサは圧電性を持ちませんが、これらも振動に敏感です。これは、フィルム誘電体に機械的ストレスが加わると、フィルムの厚さが少し変化し、これにより容量が少し増減するためです。コンデンサに蓄積されるエネルギーは一定であるため、容量変化に対応するため電圧が少し変化する必要があります。エネルギー、容量、電圧の間の関係は次式で表されま

$$E = \frac{1}{2} CV^2 \quad (3)$$

機械的ストレスがなくなると、コンデンサの電圧は元の状態に戻ります。機械的ストレスが周期的である場合、小さな AC 電圧が発生します。

電源ノイズ

固有ノイズの後は、一般に電源ノイズとリップルが LDO 出力の最も大きなノイズ源です。ノイズ源のスペクトル内容に応じて、LDO はダウンストリームの回路に対する電源品質を大幅に向上させることができます。

多くのシステムでは、AC メインまたはバッテリーからの電源が中間電圧に変換されて、高効率スイッチ・モード電源によりシステム内に分配されます。これらの中間電圧は、使用するポイントで特定の電圧に変換されます。

スイッチ・モード電源からのノイズは、その回路構成と負荷状態に強く依存します。スペクトル値は、数 Hz~数十 MHz になります。多くの場合、これらのノイズのある電源分配バスは LDO によりノイズが除かれて、敏感なアナログ負荷に電源が供給されます。入力電源からノイズを除去する LDO の能力は、その PSRR と周波数による変化に依存します。

LDOのノイズ

LDO での主な固有ノイズ源は、内蔵リファレンス電圧と誤差アンプです。

現代の LDO は、15 μ A 以下の静止電流を実現するため、十ナノアンペア・オーダーの内部バイアス電流で動作します。これらの低バイアス電流では、G Ω にもなる大きな値のバイアス抵抗の使用が必要です。

リファレンス電圧ノイズ

抵抗の熱ノイズは $V_n = \sqrt{4kTRB}$ として定義されるため、抵抗はリファレンス回路に対して大きなノイズ成分を持つと見ることができます。幸運にも、LDO のリファレンス電圧は数 Hz を超える帯域幅を必要としないため、内蔵の受動フィルタで容易にこのノイズを除去することができます。

例えば、ソース・インピーダンス 0.1 G Ω のバンド・ギャップ・リファレンスは、10 Hz~100 kHz で 407 μ V rms のノイズを持っています。帯域幅を 10 Hz に制限することにより、ノイズを 4.1 μ V rms に削減することができます。帯域幅を 1.6 Hz に削減すると、リファレンスのノイズ成分は 1.3 μ V rms まで小さくなります。コーナー周波数 1.6 Hz の 1 極 RC フィルタを 1 G Ω の抵抗と 100 pF のコンデンサで構成することができます。図 3 に、このような 1.0 V の超低ノイズ・リファレンスをシリコン内で実現する方法を示します。

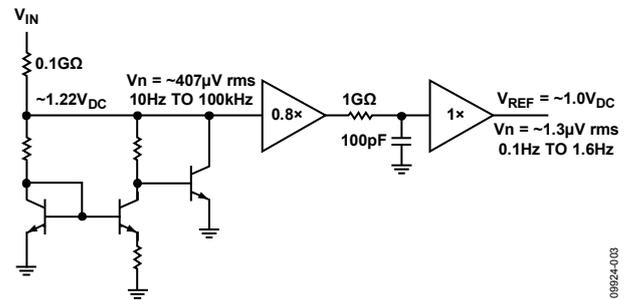


図 3.超低ノイズ、超低消費電力のリファレンス電圧 (ADP223)

誤差アンプ・ノイズ

低ノイズ・リファレンスを使う場合、誤差アンプが総合出力ノイズの重要な成分になります。リファレンスと誤差アンプのノイズ成分は相関がないため、2乗平均の方法で加算する必要があります。

図 4 に、500 mV リファレンス電圧を内蔵する 2.5 V 出力 LDO の例を示します。リファレンス電圧ノイズを 1 μ V rms とし、誤差アンプ・ノイズを 1.5 μ V rms とすると、9 μ V rms の合計ノイズは次のように計算されます。

$$V_n = \sqrt{(G \times 1.5 \mu\text{V rms})^2 + (G \times 1.0 \mu\text{V rms})^2} \quad (4)$$

$$G = 1 + 400 \text{ k}\Omega / 100 \text{ k}\Omega = 5$$

$$V_n = \sqrt{(7.5^2 + 5^2)} = 9 \mu\text{V rms}$$

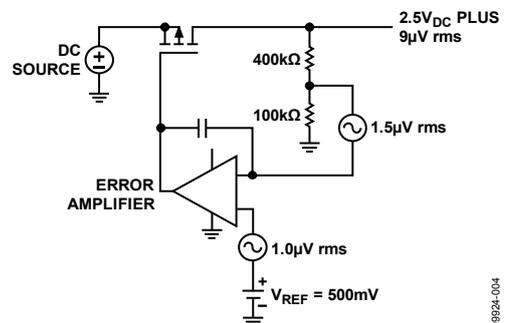


図 4.リファレンス電圧と誤差アンプのノイズ成分 (ADP223)

LDO ノイズの削減

LDO ノイズを削減する主な方法としては、次の 2 つがあります。

- リファレンス電圧のフィルタリング
- 誤差アンプのノイズ・ゲインの削減

LDOによっては、外付けコンデンサを使ってリファレンス電圧をフィルタできることがあります。実際、多くのいわゆる超低ノイズ LDOでは外付けノイズ削減コンデンサを使って低ノイズ仕様を実現しています。リファレンス電圧の外付けフィルタリング機能を使う欠点は、スタートアップ時間がフィルタ・コンデンサ・サイズに比例することです。図 3 に、このケースを示します。100 pF のコンデンサが接続されるノードは、外付けコンデンサを接続するために外部に接続されます。

誤差アンプのノイズ・ゲインを小さくしても、リファレンス電圧のフィルタリングの場合ほどスタートアップ時間に大きな効果を持ちません。このためスタートアップ時間と出力ノイズとの間のトレードオフは簡単になります。残念なことに、一般に固定出力 LDO での出力ノイズの削減は、帰還ノードに対してアクセスできないため不可能ですが、大部分の調整可能な出力を持つ LDO では帰還ノードを容易にアクセスすることができます。

誤差アンプのノイズ成分がリファレンス電圧の成分より大きい場合、誤差アンプのノイズ・ゲインを小さくすると、LDO の全体ノイズを大幅に削減することができます。誤差アンプがメイン・ノイズ成分になっているか否かを判断する 1 つの方法は、特定の LDO の固定バージョンのノイズと調整可能バージョンのノイズを比較することです。固定 LDO のノイズが調整可能な LDO のノイズより小さい場合は、誤差アンプがメイン・ノイズ源です。

図 5 に、R1、R2、R3、C1 が外付け部品である調整可能な 2.5 V 出力の LDO を示します。R3 は、アンプの高周波ゲインを 1.5× から 2×へ増やすように選択しました。LDO によっては位相マージンが小さい、すなわちゲイン=1 で不安定なことがあります。C1 は、ノイズ削減回路 (C1、R1、R3)の低周波ゼロ点を 10 Hz~100 Hz に設定して、1/f 領域のノイズを十分削減するように選択しました。

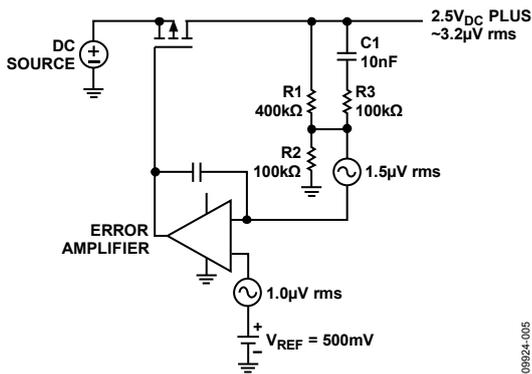


図 5.調整可能 LDO でのノイズ・ゲインの削減

図 6 に、調整可能な高電圧 LDO のノイズ・スペクトル密度に対するノイズ削減 (NR) 回路の効果を示します。図 6 では、20 Hz~2 kHz でノイズ性能に約 3 倍 (約 10 dB) の改善が見られます。2 つのカーブが 20 kHz より上で重なることに注意してください。これは、誤差アンプのクロズド・ループ・ゲインがアンプのオープン・ループ特性を満たし、ノイズ・ゲインをさらに削減できないためです。

また、同じ周波数範囲で PSRR も改善されています (詳細については、PSRR の改善のセクションを参照してください)。

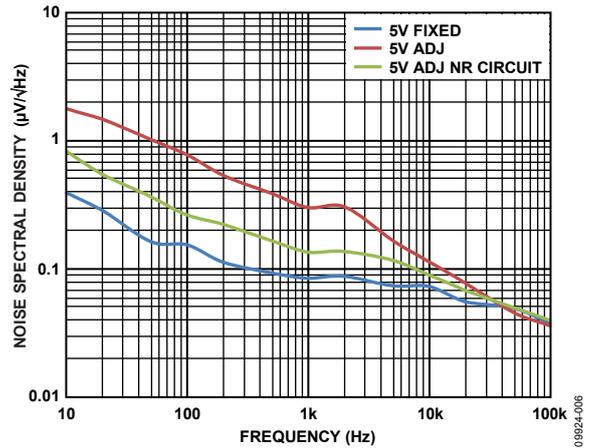


図 6.調整可能な LDO のノイズ・スペクトル密度

LDO データシートのノイズ仕様

一般に、LDO の固有ノイズは次の 2 つの方法でデータ・シートに規定されています。

- ある帯域幅での総合積分ノイズ。µV rms で表示されます (図 7 参照)。
- ノイズ・スペクトル密度のカーブ。ノイズは µV/√Hz の周波数特性としてプロットされます (図 6 参照)。

アナログ・デバイスのデータ・シートでは、10 Hz~100 kHz 帯域幅で総合積分ノイズを規定しています。図 7 に、様々な出力電圧と 10 Hz~100 kHz 帯域幅での ADP223 の総合 rms ノイズと負荷電流との関係を示します。

一般に、軽い負荷では rms ノイズが低くなります。これは LDO の帯域幅が、静止電流とともに狭くなるためです。負荷電流が数 mA に到達すると、LDO はフル帯域幅で動作しますが、ノイズは負荷とともに一定です。

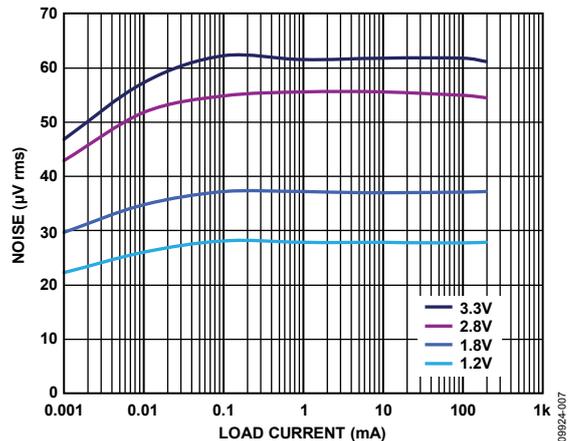


図 7.負荷電流対 RMS ノイズおよび出力電圧のプロット (ADP223)

図 8 に示す ADP223 のノイズ・スペクトル密度のプロットは、10 Hz～100 kHzの周波数範囲で出力電圧と共にノイズ・スペクトル密度が変化する様子を示しています。同じ帯域幅でこのグラフのデータを積分すると、rms ノイズが得られます。次式を使って任意の周波数範囲の rms ノイズを計算します。

$$V_n = \sqrt{BW} \times \sqrt{(N_{FL}^2 \times N_{FU}^2)} \quad (5)$$

ここで、

$$BW = N_{FU} - N_{FL}$$

N_{FL} は周波数下限での $\mu\text{V}/\sqrt{\text{Hz}}$ で表したノイズ。

N_{FU} は周波数上限での $\mu\text{V}/\sqrt{\text{Hz}}$ で表したノイズ。

例えば、図 8 に示す 1.2 V 出力の 10 Hz～100 Hz での rms ノイズ概略値は、

$$V_n = \sqrt{(100 - 10)} \times \sqrt{(1.18^2 \times 0.8^2)} \quad (6)$$

$$V_n = 8.9 \mu\text{V rms}$$

ノイズ・スペクトル密度の測定値は、LDO がフル帯域幅で動作するためには十分大きいですが、大きな自己発熱が発生しない負荷電流で取得しています。最大出力電流が 1 A 以下の大部分の LDO の場合、10 mA は十分な値です。

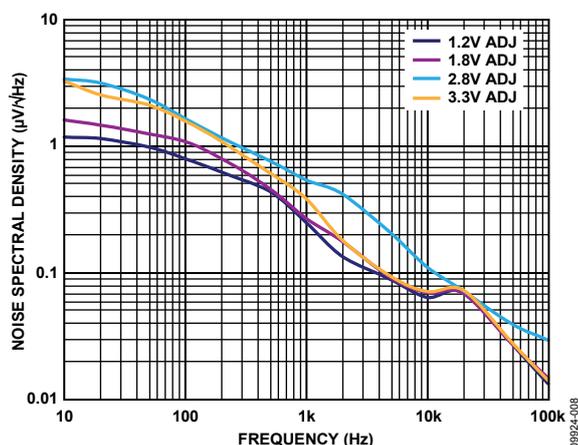


図 8. 出力電圧対ノイズ・スペクトル密度のプロット (ADP223)

LDO ノイズ仕様の比較

rms ノイズは 1 つの値として表されるため、様々な LDO の性能を比較する際に便利ですが、比較される LDO のノイズ規定値が同じテスト条件下で規定されることが重要です。

例えば、1.2 V 出力 ADP223 の rms ノイズは 10 Hz～100 kHz で約 27.7 $\mu\text{V rms}$ です。ノイズ帯域幅を 100 Hz～100 kHz に狭めると、rms ノイズは約 26.2 $\mu\text{V rms}$ に減少します。rms ノイズは低下します。これは、10 Hz～100 Hz 範囲での 8.9 $\mu\text{V rms}$ のノイズはノイズ測定値に含まれなくなるためです。

$$V_n = \sqrt{(27.7^2 - 8.9^2)} = 26.2 \mu\text{V rms} \quad (7)$$

また、注目する LDO のすべてのノイズ削減機能に注意を払うことも重要です。ノイズ削減のために外付けコンデンサを必要とする LDO では、コンデンサなしではノイズが 100 倍になることがあります。フットプリントが小さく、かつコストが重要となるアプリケーションでは、外付けノイズ削減コンデンサが不要ですが、コンデンサを必要とする LDO より少しノイズが多い LDO を PCB 面積とコストの節約のために選択することができます。

LDOのPSRR

LDO の PSRR は固有ノイズと混同されることがあります。簡単に言えば、PSRR は回路が電源入力に余分な信号 (ノイズとリップル) をどの程度抑圧または除去し、これら不要な信号で出力回路が壊されないようにするかを表します。回路の PSRR は次のように定義されます。

$$PSRR = 20\log(V_{EIN}/V_{EOUT}) \quad (8)$$

ここで、 V_{EIN} と V_{EOUT} はそれぞれ入力と出力に現れる余分な信号です。

ADC、DAC、アンプのような回路の場合、この PSRR は問題の回路の内部動作に電源を供給する入力に適用します。LDO の場合、入力電源ピンから安定化出力電圧と内部回路に電源を供給します。

周波数の関数としてのPSRR

PSRR は周波数に依存するため、1 つの値で定義されません。図 1 に、リファレンス電圧、誤差アンプ、パワー・パス・エレメント (例えば MOSFET やバイポーラ・トランジスタ) から構成される LDO を示します。誤差アンプは、出力電圧を安定化する DC ゲインを提供します。誤差アンプの主に AC ゲイン特性により、LDO の PSRR が決定されます。一般的な LDO は、10 Hz で PSRR が最大 80 dB になることがありますが、数十 kHz で PSRR が最小 20 dB まで低下することがあります。

誤差アンプのゲイン帯域幅と PSRR との関係を図 9 に示します。この例は、出力コンデンサとパス・エレメントの寄生を無視した大幅に簡略化したケースです。

PSRR は、ゲインのロールオフが 3 kHz で開始されるまで、60 dB オープン・ループ・ゲインの逆数に等しくなります。PSRR は 20 dB/ディケードのレートで減少し、3 MHz で PSRR は 0 dB になります。これより高い周波数ではこの値を維持します。

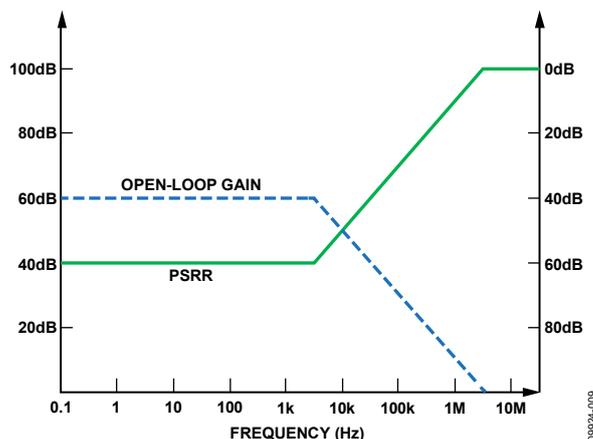


図 9. 簡略化した LDO のゲインと PSRR の周波数特性

図 10 に示す PSRR プロットに、LDO の PSRR を特徴づける 3 つのメイン周波数領域 (リファレンス PSRR 領域、オープン・ループ・ゲイン領域、出力コンデンサ領域) を示します。

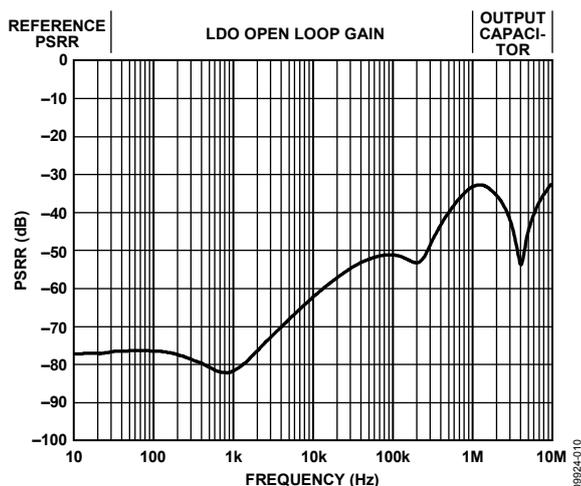


図 10. 代表的な LDO PSRR の周波数特性

リファレンス PSRR 領域は、リファレンス・アンプの PSRR と LDO オープン・ループ・ゲインに依存します。理論的には、リファレンス・アンプは電源変動から完全に分離されています。実際には、最大数十 Hz までの電源ノイズを除去することだけがリファレンスに要求されます。これは、誤差アンプ帰還により低い周波数で高い PSRR が保証されるためです。

10 Hz 以上では、2 番目の領域の PSRR は LDO のオープン・ループ・ゲインにより支配されます。この領域の PSRR は、ユニティ・ゲイン周波数まで誤差アンプ・ゲイン帯域幅の関数になります。低い周波数では、誤差アンプの AC ゲインは DC ゲインに一致し、3 dB ロールオフ周波数に到達するまで一定です。3 dB ロールオフ・ポイントより上の周波数では、誤差アンプの AC ゲインは周波数と共に 20 dB/ディケード(typ)のレートで減少します。

誤差アンプのユニティ・ゲイン周波数より上では、制御ループの帰還は PSRR に影響を与えなくなります。PSRR は、出力コンデンサおよび入力電圧と出力電圧の間の寄生により決定されます。出力コンデンサの ESR、ESL、ボード・レイアウトは、これらの周波数で PSRR に大きな影響を与えます。高い周波数での共振の影響を小さくするためレイアウトを注意深く行うことが不可欠です。

負荷電流の関数としての PSRR

周波数の関数としての PSRR のセクションで示したように、LDO の PSRR は誤差アンプ帰還ループのゲイン帯域幅に依存します。このループのゲインに影響を与えるものはすべて、LDO の PSRR に影響を与えます。負荷電流は 2 つの方法で PSRR に影響を与えます。

一般に 50 mA 以下の軽い負荷電流で、パス・エレメントの出力インピーダンスは高くなります。LDO 出力は、制御ループの負帰還により理想電流源に見えます。出力コンデンサとパス・エレメントにより形成される極のため、出力インピーダンスが比較的低い周波数で生じて、低い周波数で PSRR が大きくなる傾向があります。また、低い電流で出力ステージの DC ゲインが高いことによって、誤差アンプのユニティ・ゲイン・ポイントより下の周波数で PSRR が大きくなる傾向があります。

重い負荷電流では、LDO 出力は理想電流源から離れて見えるようになり、パス・エレメントの出力インピーダンスが比較的低く、このため出力ステージのゲインが小さくなります。出力ステージのゲイン低下により、DC から帰還ループのユニティ・ゲイン周波数の間で PSRR が減少します。図 11 に、負荷電流の関数として DC ゲインが減少する様子を示します。100 mA ~ 200 mA で、ADP151 の DC ゲインは 20 dB 以上減少します。

出力の極の周波数が高くなるので、出力ステージの帯域幅は広くなります。高い周波数でループ帯域幅が大きくなるため、PSRR が大きくならなければならないように見えます。実際には、全体のループ・ゲインが減少するため高い周波数 PSRR が改善されません。一般に、PSRR は重い負荷の場合より軽い負荷の方が優れています。

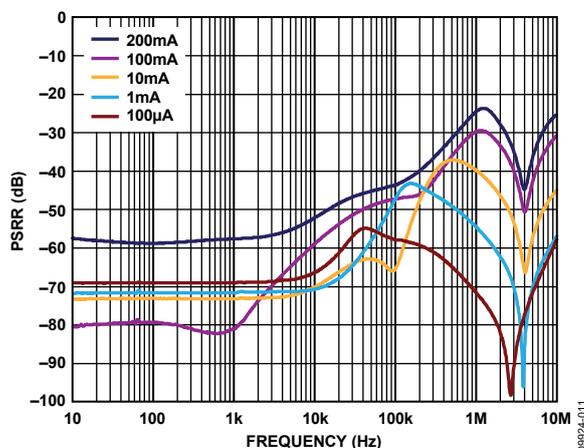


図 11. LDO の負荷電流対 PSRR (typ)—ADP151

LDOヘッドルームの関数としてのPSRR

LDOのPSRRは、入力電圧と出力電圧との間の電位差すなわちヘッドルームの関数でもあります。固定ヘッドルーム電圧の場合、負荷電流が増加するとPSRRは減少します。これは、負荷電流が大きく、かつヘッドルーム電圧が小さいときに顕著です。図12に、2.8V出力ADP151の500mVでのPSRRと、200mA負荷で1VヘッドルームのときのPSRRの差を示します。

飽和から抜け出して、負荷電流の増加と共に三極管動作領域に入ると、パス・エレメント (ADP151の場合PMOSFET) のゲインは減少します。このため、LDOの全体ループ・ゲインが減少して、PSRRが小さくなります。ヘッドルームが小さくなるほど、ゲインの低下が大きくなります。ある小さいヘッドルーム電圧で、制御ループ・ゲインがまったくなくなり、PSRRはゼロになります。

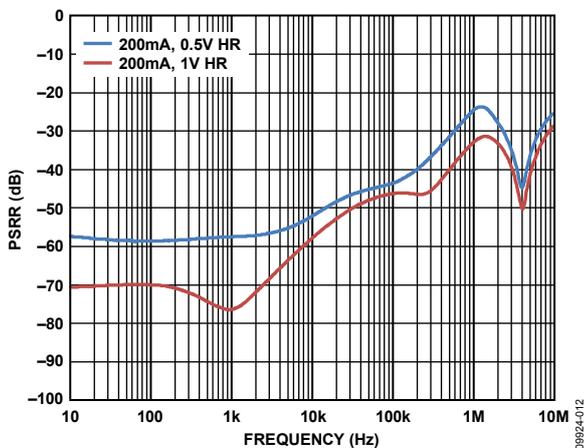
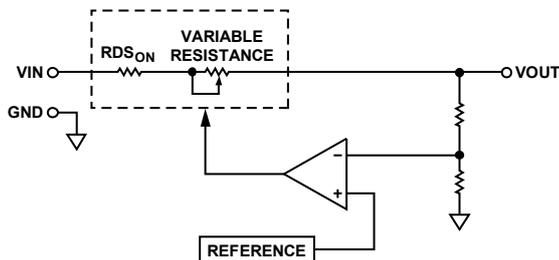


図 12.LDO のヘッドルーム対PSRR (typ)—ADP151

ループ・ゲインを小さくするもう一つのファクタは、パス・エレメントの抵抗 $R_{DS_{ON}}$ がゼロでないことです。 $R_{DS_{ON}}$ には、MOSFETのオン抵抗、内部接続抵抗、ワイヤー・ボンディングが含まれます。 $R_{DS_{ON}}$ はLDOのドロップアウト電圧から計算されます。例えば、WLCSPでのADP151は、200mA負荷で最悪ケースのドロップアウト電圧は200mVです。これは、 $R_{DS_{ON}}$ が約 1.0Ω であることを意味します。図13に、パス・エレメントの簡略化された回路図と $R_{DS_{ON}}$ を示します。



NOTES

1. ERROR AMP CONTROLS VALUE OF VARIABLE RESISTOR TO REGULATE OUTPUT VOLTAGE.
2. AT LOW HEADROOM VOLTAGE, THE VARIABLE RESISTOR IS NEARLY 0Ω .

図 13.簡略化した LDO とパス・エレメントの抵抗

負荷電流による $R_{DS_{ON}}$ の電圧降下は、パス・エレメントのアクティブ部分のヘッドルームを減少させます。例えば、パス・エレメントが 1Ω デバイスの場合、200mAの負荷電流によりヘッ

ドルームが200mV狭くなります。LDOが1V以下のヘッドルーム電圧で動作する場合、LDO PSRRを計算する際に、この電圧降下を考慮する必要があります。

PSRRの改善

与えられた負荷電流に対して、LDOのPSRRを次の方法で改善することができます。

- 少なくとも1VのヘッドルームでLDOを動作させます。ADP151のようにLDOによっては、最小500mVで動作することもあります。
- 予想負荷より少なくとも1.5倍の最大負荷電流定格を持つLDOを使います。
- LDOの入力または出力に外付けフィルタを接続します。
- 十分なヘッドルームがない場合、2個以上のLDOをカスケード接続します。

PSRRを大きくする外付けフィルタの追加

外部フィルタを追加すると、LDO回路のPSRRを大幅に改善することができますが、回路が複雑になり、ヘッドルームと効率が小さくなります。アプリケーションに応じて、LDOの入力(プリフィルタ)または出力(ポストフィルタ)へフィルタを追加することができます。

ポストフィルタは、LDO出力に大きな低周波ノイズが存在する場合に使用されます。ポストフィルタは、ADP151のような現代の低ノイズLDOでは不要になりました。ポストフィルタの欠点は、フィルタ・インダクタの抵抗のために負荷レギュレーション誤差が増えることです。

プリフィルタの追加は、スイッチング・コンバータの出力電圧リップルのような高周波ノイズを除去する必要があるときに望まれます。また、負荷レギュレーションに影響を与えないためにも望まれます。

図14に、プリフィルタとポストフィルタを使用したLDO回路を示しますが、外付けフィルタを1個使用することが一般的です。

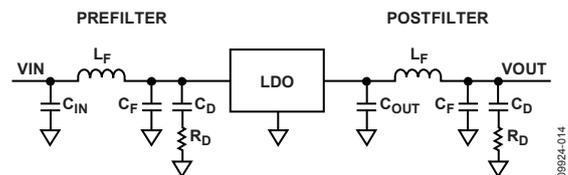


図 14. 外付けのプリフィルタとポストフィルタを使用した LDO

主なフィルタ部品は L_F と C_F で、これによりフィルタのコーナー周波数が決定されます。 C_D と R_D は、 L_F と C_F の共振を抑制します。 C_{IN} と C_{OUT} はLDOに使用される代表的な入力コンデンサと出力コンデンサですが、 C_{IN} は必須ではありません。

次式を使って、 C_F 、 L_F 、 C_D 、 R_D の値を求めることができます。

$$1/(2\pi \times \sqrt{L_F \times C_F}) = \text{Corner Frequency} \quad (9)$$

$$C_D = 10 \times C_F \quad (10)$$

$$R_D = \sqrt{L_F/C_F} \quad (11)$$

例えば、スイッチング・コンバータの1MHzリップルを少なくとも30dB小さくするとします。コーナー周波数は、100kHz~200kHzの範囲に設定することが妥当です。

$C_F = 1\mu F$ かつ $L_F = 1\mu H$ とすると、式9から $f_c = 160\text{kHz}$ 。式10から、 $C_D = 10\mu F$ 、さらに式11から、 $R_D = 1\Omega$ 。

図15に、このフィルタ例の応答を示します。1MHzでの減衰量は約33dBで、最大ピーキングは81kHzで約0.7dBです。

ヘッドルームの減少を小さくするため、ポストフィルタの場合は負荷レギュレーション誤差を小さくするため、インダクタ L_F の DC 抵抗を小さくする必要があります。また、インダクタの飽和電流も少なくとも回路の最大予想負荷電流までの大きくする必要があります。

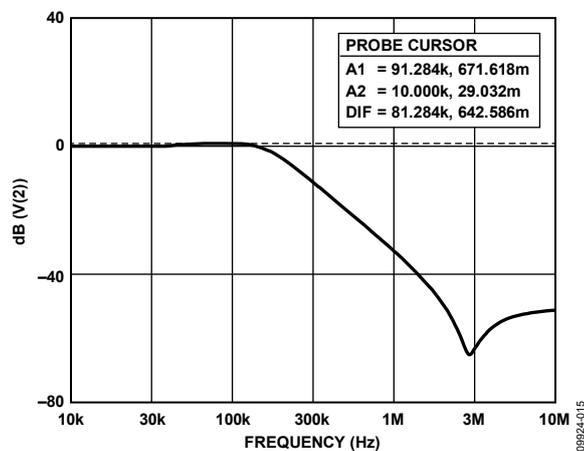


図 15. 応答 of the 例リップル・フィルタ

PSRRを大きくするためのLDOのカスケード接続

十分なヘッドルームを持つアプリケーションでは、ADP151 のようなLDOをカスケード接続すると、PSRRを大幅に改善すると同時に ADP151 の低出力ノイズ特性を維持することができます。図 16 に、LDOを 2 個カスケード接続した回路図を示します。バイパス・コンデンサ C_{IN} 、 C_{OUT} 、 C_O は、ADP151 データ・シートの推奨値で、この場合は $1 \mu\text{F}$ です。

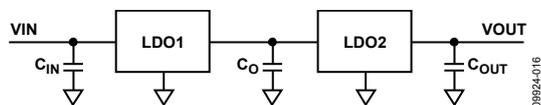


図 16. LDO のカスケード接続

LDO1 の出力は、LDO2 のヘッドルームが少なくとも 500 mV になるように選択します。最適な結果を得るために、LDO1 のヘッドルームも少なくとも 500 mV になるようにします。図 17 に、1 個の 1.8 V ADP151 の PSRR とカスケード接続された 2 個の ADP151 の PSRR との比較を示します。両ケースとも、負荷電流とヘッドルームは、それぞれ 200 mA と 1 V です。図 17 から、2 個の LDO をカスケード接続すると、広い周波数範囲で PSRR が最大 30 dB 改善されることが判ります。

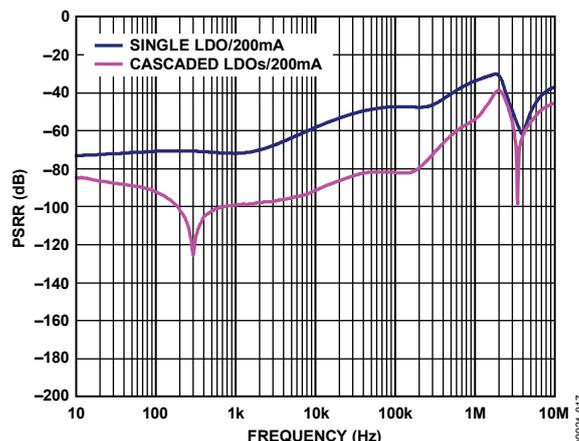


図 17. 1 個の LDO とカスケード接続した LDO の PSRR

LDOのPSRR 仕様の比較

LDO の PSRR 仕様を比較するときは、測定が同じテスト条件で行われていることを確認してください。多くの旧型 LDO では、PSRR を 120 Hz または 1 kHz で規定するだけで、ヘッドルーム電圧または負荷電流について規定していません。少なくとも、電氣的仕様の表で幾つかの周波数で PSRR を規定する必要があります。理想的には、様々な負荷とヘッドルーム電圧での PSRR の代表的特性プロットを使って意味のある比較を行う必要があります。

また、出力コンデンサも高い周波数で LDO の PSRR に影響を与えます。例えば、 $1 \mu\text{F}$ のコンデンサは $10 \mu\text{F}$ のコンデンサの 10 倍のインピーダンスになります。コンデンサ値は、誤差アンプの 0 dB クロスオーバー周波数より上の周波数で特に重要です。この部分では電源ノイズの減衰量は出力容量の関数になります。PSRR の値を比較する際、比較が有効であるためには、出力コンデンサが同じタイプと値である必要があります。

LDO の総合ノイズ

固有ノイズと PSRR は、LDO の総合出力ノイズの成分になります。アプリケーションに応じて、固有ノイズ成分、PSRR、いずれか一方、または両方が重要になります。PSRR と内部発生ノイズがアプリケーションの全体性能に影響を与える場合、ノイズに対して 1 つの数値を適用することはできません。

代表的なアプリケーションは、RF の PLL に電源を供給するスイッチング・コンバータです。スイッチング・コンバータのリップルを減衰させるため、出力を LDO でレギュレーションします。LDO の固有ノイズにより、PLL の電源が少し変調されるため、PLL 出力に位相ノイズが発生します。PLL の位相ノイズは、電源電圧の関数としての VCO 周波数シフトにより発生します。これは $\Delta f/\Delta V$ で表され、VCO のゲイン・プッシュと呼ばれることがあります。

LDO の PSRR により、LDO のユニティ・ゲイン周波数までのスイッチング・コンバータ・ノイズが削減されます。LDO のユニティ・ゲイン周波数を超えると、スイッチング・コンバータ・ノイズは LDO 出力コンデンサか、または LDO の後ろの受動フィルタにより減衰させられます。減衰が不十分なスイッチング・コンバータ周波数の高調波は、PLL 周波数の両側にスプリアスとして現れます。

まとめ

一般に LDO ノイズは、固有すなわち内部発生ノイズと、非固有すなわち外部発生ノイズの 2 つの成分から構成されています。

熱ノイズと $1/f$ ノイズは内部発生ノイズの主な成分で、LDO のデザインと半導体技術の関数になります。

非固有ノイズには多くのソースがありますが、最も一般的なのは、LDO の入力電源に存在するノイズです。

LDO は優れたライン・レギュレーションと負荷レギュレーションを確保するために高いゲインを持っているので、入力電源からのノイズとリップルを減衰させることができます。この機能が、LDO の PSRR と呼ばれています。LDO は有限の帯域幅を持つため、LDO の PSRR は周波数の関数として減少します。LDO の帯域幅を超えるノイズは減衰されないため、受動フィルタ部品で削減することができます。