

単電源アプリケーションでの オペアンプのバイアスとデカップリング

著者: Charles Kitchin

単電源または両電源のいずれが適切か?

車載装置や船舶装置などのバッテリー駆動オペアンプ・アプリケーションでは、電源として単電源のみが使用可能です。コンピュータなどのその他のアプリケーションでは、AC電源ラインで動作することができますが、5Vや12Vのような単極DC電源のみの場合もあります。したがって、単極電源でオペアンプ回路を動作させることが必要な場合もあります。単電源動作には各ステージに追加受動部品が必要となる欠点があるため、正しく実施されない場合、重大な安定性問題が発生することがあります。

抵抗バイアスでの一般的な問題

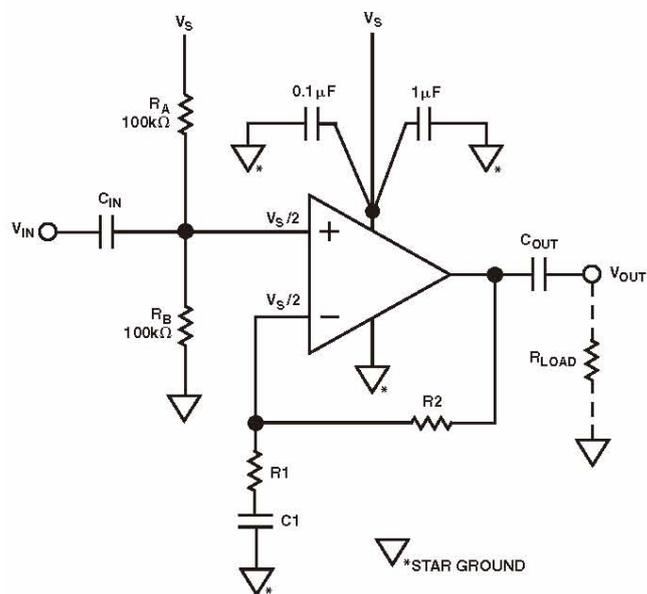
単電源アプリケーションには、通常両電源オペアンプ回路にはない固有な問題があります。基本的な問題は、オペアンプは両電源デバイスであるため、外付け部品を使ったある種のバイアスが必要であり、オペアンプ出力電圧の中心を電源中心に設定する必要があります。これにより、与えられた電源電圧に対して入力と出力の電圧振幅を最大にすることができます。

低ゲイン・アプリケーションによっては、入力信号が非常に小さい場合、オペアンプ出力を2Vまたは3Vしかグラウンドより持ち上げることができませんが、大部分の場合、すべてのクリッピングを回避するために、出力をほぼ電源中心にする必要があります。

図1の回路にシンプルな単電源バイアス方法を示します。この非反転AC結合アンプ回路では2本のバイアス抵抗 R_A と R_B による抵抗分圧器を使って、非反転での電圧を $V_S/2$ に設定しています。図示のように、入力信号 V_{IN} は非反転入力端子に容量結合されています。

このシンプルな回路には深刻な制約があります。1つ目はオペアンプの電源除去比が悪いため、電源電圧が変化すると、抵抗分圧器により設定された $V_S/2$ のバイアス電圧が直接変化することです。電源除去比(PSR)はよく見落されますが、非常に重要なオペアンプ特性です。

電源ラインが1V変化すると、分圧器出力で1/2V変化するため、回路のPSRは6dBと低い値です。このため、新しいオペアンプが提供する高い電源除去比では、AC信号(さらに電源ハム)が電源ラインを経由してオペアンプに混入することはなくなりました。



$$BW1 = \frac{1}{2\pi (1/2R_A) C_{IN}}$$

$$BW2 = \frac{1}{2\pi R_1 C_1}$$

$$BW3 = \frac{1}{2\pi R_{LOAD} C_{OUT}}$$

FOR $R_A = R_B$

FOR AC SIGNALS, $V_{OUT} = V_{IN} (1 + (R_2/R_1))$
WHERE $X_{C1} \ll R_1$

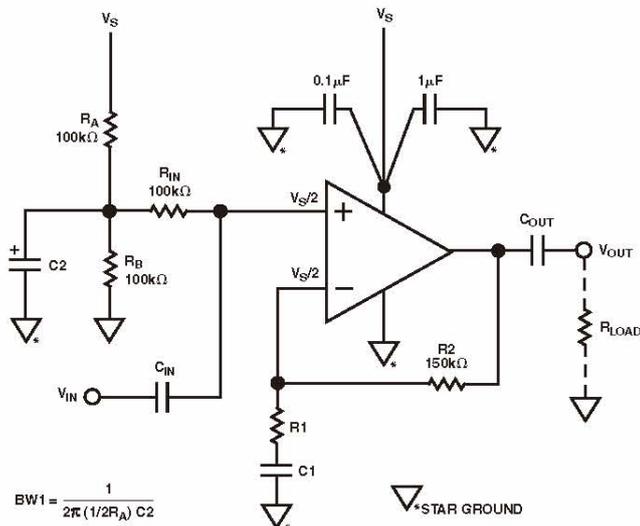
図 1. 不安定になる恐れのある単電源オペアンプ回路

さらに悪いことには、不安定性は負荷に大きな出力電流を供給するオペアンプを持つ回路で多く発生します。電源が安定化されていないと(またバイパスも行われていないと)、電源ラインに大きな信号電圧が現れます。電源ラインを直接リファレンスにしているオペアンプの非反転入力では、これらの信号が直接オペアンプに戻されて、他の不安定性の原因になります。

注意深いレイアウト、多くのコンデンサによる電源バイパス、星型グラウンド、プリント回路ボードの“パワー・プレーン”により、回路は安定になりますが、デザインの電源除去比を適切にすることの方が遙かに容易です。

バイアス回路の電源デカップリング

図2に示すように回路を変更することが解決策になります。分圧器のタップ・ポイントはコンデンサ C2 により AC 信号がバイパスされるようになるため、AC の PSR が回復されます。抵抗 R_{IN} は $V_S/2$ リファレンス電圧の DC リターン・パスを提供し、回路の AC 入力インピーダンスも設定します。



$$BW1 = \frac{1}{2\pi (1/2R_A) C2}$$

$$BW2 = \frac{1}{2\pi R_{IN} C_{IN}}$$

$$BW3 = \frac{1}{2\pi R1 C1}$$

$$BW4 = \frac{1}{2\pi R_{LOAD} C_{OUT}}$$

FOR $R_A = R_B$ AND $BW1 = 1/10$ TH $BW2$,
 $BW3$, AND $BW4$

FOR AC SIGNALS, $V_{OUT} = V_{IN} (1 + (R2/R1))$
 WHERE $X_{C1} \ll R1$

TO MINIMIZE INPUT BIAS CURRENT ERRORS,
 $R2$ SHOULD EQUAL $R_{IN} + (1/2 R_A)$

多くの公開されたアプリケーション回路では、 R_A と R_B の分圧器に $100 \text{ k}\Omega/100 \text{ k}\Omega$ を、 $C2$ には $0.1 \mu\text{F}$ または同等の容量値を、それぞれ使用していますが、この回路の -3 dB 帯域幅は R_A および R_B とコンデンサ $C2$ との並列組み合わせにより設定され、次のようになります。

$$-3 \text{ dB BW} = \frac{1}{2\pi (50,000)(0.1 \times 10^{-6} \text{ Farads})} = 30 \text{ Hz}$$

30 Hz 以下の周波数に対してこの回路は電源除去比を持っていないため、その他の不安定性もまだ発生します。したがって、電源ライン上に 30 Hz 以下の信号があると、オペアンプの+入力が容易に混入します。

この問題に対する実用的なソリューションは、コンデンサ $C2$ の値を大きくすることです。回路の通過帯域内のすべての周波数で分圧器を効果的にバイパスするために十分大きな値にする必要があります。経験則としては、この極を -3 dB 入力帯域幅の $1/10$ に設定することです (R_{IN}/C_{IN} と $R1/C1$ により設定)。

DC 回路ゲインは 1 であることに注意してください。この場合でも、オペアンプの入力バイアス電流を考慮する必要があります。 R_A/R_B 分圧器によりオペアンプの正入力端子に直列に大きな抵抗が追加され、この値は 2 本の抵抗の並列組み合わせになります。オペアンプ出力を電源中心付近に維持するためには、-入力端子の抵抗を同じ値だけ大きくして、この抵抗を“バランス”させる必要があります。電流帰還オペアンプでは入力バイアス電流が等しくないことがあり、これによりデザインが複雑になることがあります。

このため、入力バイアス電流誤差、電源除去比、ゲイン、入力、出力回路帯域幅などを考慮した単電源オペアンプ回路のデザインでは、多くのことが関係します。ただし、“クックブック”手法を使うことによりデザインを大幅に簡略化することができます。15 V または 12 V の単電源で動作する一般的な電圧帰還オペアンプでは、2 本の $100 \text{ k}\Omega$ 抵抗を使う抵抗分圧器が、消費電流と入力バイアス電流誤差との間の合理的な妥協点となります。5 V 電源の場合、抵抗を $42 \text{ k}\Omega$ のような小さい値に減らすことができます。最後に、幾つかのアプリケーションは、新しい 3.3 V 標準で動作する必要があります。3.3 V アプリケーションの場合、オペアンプが“レール to レール”デバイスであり、かつ電源中心の非常に近くにバイアスされている必要があります。バイアス抵抗値は、さらに約 $27 \text{ k}\Omega$ にまで小さくすることができます。

図2. 単電源オペアンプ・バイアス回路のデカップリング

電流帰還オペアンプは一般に高周波用途にデザインされ、R2 と浮遊容量で形成されるローパス・フィルタにより回路の 3 dB 帯域幅が大幅に減少させられることに注意してください。このため、電流帰還オペアンプは通常、R2 に対して非常に小さい抵抗値を使います。ビデオ速度のアプリケーション向けにデザインされた AD811 のようなオペアンプは、R2 に 1kΩ の抵抗を使う最適性能を持っています。したがって、これらのタイプのアプリケーションでは、R_A/R_B 分圧器にさらに小さい抵抗値を使って入力バイアス電流誤差を小さくする必要があります。

バイポーラ・デバイスの代わりに新しい FET 入力オペアンプを使うと、非常に広い温度範囲で回路動作が必要とされない限り、入力バイアス電流誤差を大幅に減らすことができます。この場合にも、オペアンプ入力端子での抵抗のバランスングが必要です。

表 I に、様々なゲインと 3 dB 帯域幅に対して、図 2 の回路部品値(typ)を示します。

表 I. 図 2 の回路の部品値(typ)、R_A = R_B = 100 kΩ、R_{IN} = 100 kΩ、R2 = 150 kΩ

Gain	Input BW (Hz)	Output BW (Hz)	C _{IN} * (μF)	R1 (kΩ)	C1* (μF)	C2 (μF)	C _{OUT} (μF)	R _{LOAD} (kΩ)
10	10	10	0.3	16.5	1.5	3	0.2	100
20	10	10	0.3	7.87	3	3	0.2	100
10	50	50	0.1	16.5	0.3	0.6	0.05	100
101	20	20	0.2	1.5	6.8	2	0.1	100

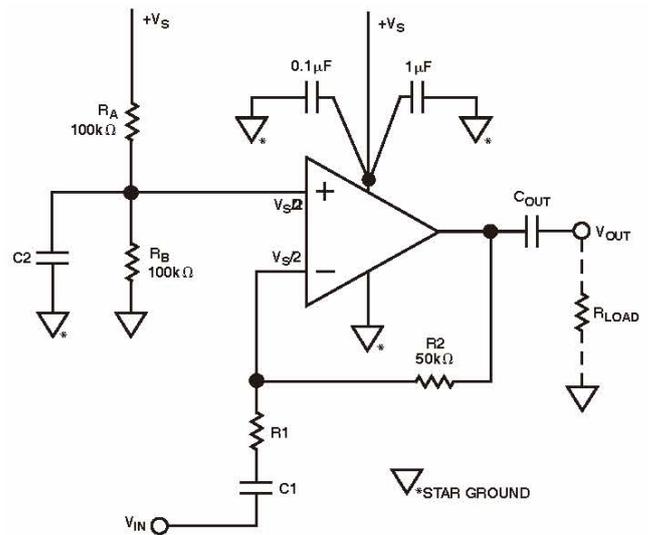
*容量値は、最寄りの一般的な値に切り上げ処理しています。C_{IN}/R_{IN}極と C1/R1極は同じ周波数で、両方とも入力BWに影響を与えるため、各コンデンサは単極RC結合入力の場合の値より√2大きくなっています。C2は、コーナー周波数が入力BWの1/10になるように選択しています。

表 II に、様々なゲインと 3 dB 帯域幅に対して、回路部品値(typ)を示します。

表 II. 図 3 の回路の部品値(typ)、R2 = 50 kΩ、R_A = R_B = 100 kΩ

Gain	Input BW (Hz)	Output BW (Hz)	R1 (kΩ)	C1* (μF)	C2* (μF)	C _{OUT} (μF)	R _{LOAD} (kΩ)
10	10	10	2	8.2	0.5	0.2	100
20	10	10	1	20	0.5	0.2	100
10	50	50	2	2	0.1	0.05	100
100	20	20	1	8.2	0.3	0.1	100

*容量値は、最寄りの一般的な値に切り上げ処理しています。C1/R1極と C2/R_A/R_B極は同じ周波数で、両方とも入力BWに影響を与えるため、各コンデンサは単極RC結合入力の場合の値より√2大きくなっています。



$$BW1 = \frac{1}{2\pi (1/2 R_A) C2}$$

$$BW2 = \frac{1}{2\pi R1 C1}$$

$$BW3 = \frac{1}{2\pi R_{LOAD} C_{OUT}}$$

FOR R_A = R_B AND X_{C2} << X_{C1}

FOR AC SIGNALS, V_{OUT} = V_{IN} (R2/R1)
WHERE X_{C1} << R1

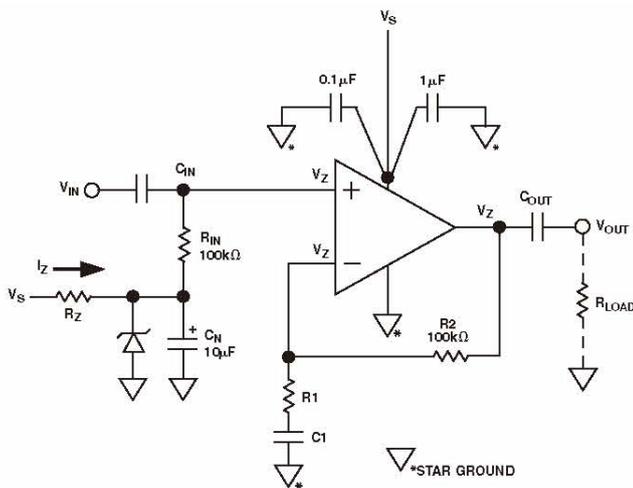
TO MINIMIZE INPUT BIAS CURRENT ERRORS,
R2 SHOULD EQUAL 1/2 R_A.

図 3. 単電源反転アンプ回路のデカップリング

図 3 に、反転アンプについて図 2 と同じ回路を示します。

ツェナー・ダイオードによるバイアス

抵抗分圧器によるバイアス技術は低価格で、常にオペアンプ出力電圧を $V_S/2$ に維持しますが、オペアンプの同相モード除去比が R_A/R_B とコンデンサ C_2 で構成される R_C 時定数に完全に依存します。入力 R_C 結合回路(R_1/C_1 と R_{IN}/C_{IN})の R_C 時定数の少なくとも 10 倍を実現する C_2 値を使うと、適切な同相モード除去比の実現に役立ちます。 R_A と R_B を 100 k Ω にすると、回路帯域幅が狭くなり過ぎないかぎり、 C_2 の実際の値をかなり小さくすることができますが、単電源動作に対して必要な $V_S/2$ バイアスを提供するもう 1 つの方法は、ツェナー・ダイオード・レギュレータを使う方法です。図 4 にこの方式を示します。ここでは、電流が抵抗 R_Z を介してツェナーへ流れます。コンデンサ C_N は、ツェナーから発生するノイズがオペアンプへ混入するのを防止するのに役立っています。低ノイズ回路では、指定の 10 μF より大きい C_N の値を使う必要がある場合があります。



SELECT R_Z TO PROVIDE THE DESIRED ZENER OPERATING CURRENT, I_Z . SEE TEXT.

$$R_Z = \frac{+V_S - V_{ZENER}}{I_Z}$$

$$BW_1 = \frac{1}{2\pi R_{IN} C_{IN}}$$

$$BW_2 = \frac{1}{2\pi R_1 C_1}$$

$$BW_3 = \frac{1}{2\pi R_{LOAD} C_{OUT}}$$

FOR AC SIGNALS, $V_{OUT} = V_{IN} (1 + (R_2/R_1))$
WHERE $X_{C1} < R_1$

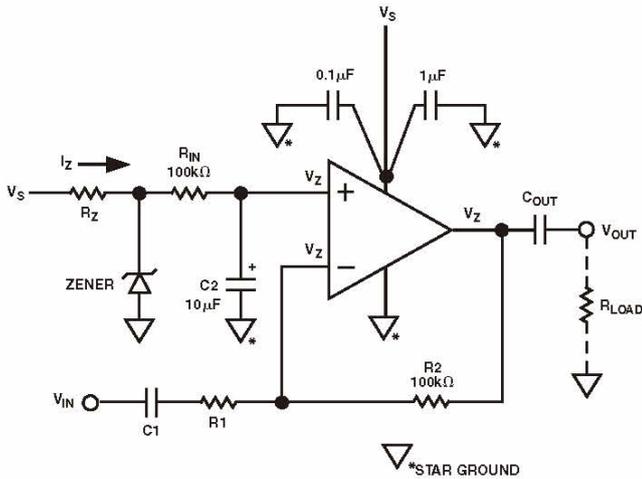
TO MINIMIZE INPUT BIAS CURRENT ERRORS,
 R_2 SHOULD EQUAL R_{IN} .

図 4. ツェナー・ダイオード・バイアスを使った非反転単電源アンプ

$V_S/2$ に近い動作電圧を持つツェナーを選択する必要があります。抵抗 R_Z は、ツェナーが安定な定格電圧で動作し、ツェナー出力ノイズを小さく維持するために十分なツェナー電流を提供するように選択する必要があります。また、消費電力(発熱)を小さくして、ツェナー寿命を長くすることも重要です。オペアンプ入力電流は実質的にゼロであるため、低消費電力のツェナーを選択することができます。250 mW のデバイスが最適ですが、さらに一般的な 500 mW タイプも使用できます。理論的なツェナー電流は各メーカー毎に変わりますが、5 mA (250 mW ツェナー)~5 μA (500 mW ツェナー)の実際の I_Z レベルがこのアプリケーションでは許容範囲になります。

ツェナーの動作限界内で、図 4 の回路はオペアンプの電源除去比を取り戻します。しかし、この場合、オペアンプ出力は $V_S/2$ ではなくツェナー電圧になってしまいます。電源電圧が低下すると、大きな信号で非対称なクリッピングが発生します。さらに、回路の消費電力が大きくなります。最後に、入力バイアス電流も依然考慮する必要があります。入力バイアス電流から大きなオフセット電圧誤差が発生しないようにするため、抵抗 R_{IN} と R_2 を同じ値に近づける必要があります。

図 5 に、同じツェナー・バイアス方法を使った反転アンプ回路を示します。



SELECT R_Z TO PROVIDE THE DESIRED ZENER OPERATING CURRENT, I_Z SEE TEXT.

$$R_Z = \frac{+V_S - V_{ZENER}}{I_Z}$$

$$BW_1 = \frac{1}{2\pi R_1 C_1}$$

$$BW_2 = \frac{1}{2\pi R_{IN} C_2}$$

$$BW_3 = \frac{1}{2\pi R_{LOAD} C_{OUT}}$$

FOR AC SIGNALS, $V_{OUT} = V_{IN} (R_2/R_1)$ WHERE $X_{C1} \ll R_1$

TO MINIMIZE INPUT BIAS CURRENT ERRORS, R_2 SHOULD EQUAL R_{IN} .

図 5. ツェナー・ダイオード・バイアスを使った反転単電源アンプ

表 III は、回路 4 と回路 5 で一般的なツェナー・ダイオードと組み合わせて使用する R_Z 抵抗値を求めるために使うことができます。回路ノイズを最小にするためには、ツェナー製品のデータシートを参照して、最適ツェナー電流を選択する必要がありますことに注意してください。

表 III. 図 4 と図 5 で使用する推奨 R_Z 値と Motorola 社のツェナー・ダイオード製品番号

Supply Voltage (V)	Zener Voltage (V)	Zener Type	Zener Current (I_Z)	RZ Value (Ω)
+15	7.5	1N4100	500 μ A	15 k
+15	7.5	1N4693	5 mA	1.5 k
+12	6.2	1N4627	500 μ A	11.5 k
+12	6.2	1N4691	5 mA	1.15 k
+9	4.3	1N4623	500 μ A	9.31 k
+9	4.3	1N4687	5 mA	931
+5	2.4	1N4617	500 μ A	5.23 k
+5	2.7	1N4682	5 mA	464

表 IV と表 V に、様々な回路ゲインと帯域幅に対する図 4 と図 5 の実用的部品値を示します。

表 IV. 図 4 の回路の部品値(typ)、 $R_{IN} = R_2 = 100 \text{ k}\Omega$ 、 $C_N = 0.1 \text{ }\mu\text{F}$ 、表 III から R_Z を選択

Gain	Input BW (Hz)	Output BW (Hz)	C_{IN}^* (μF)	R_1 ($\text{k}\Omega$)	C_1^* (μF)	C_{OUT} (μF)	R_{LOAD} ($\text{k}\Omega$)
10	10	10	0.3	11.0	2	0.2	100
20	10	10	0.3	5.23	4.7	0.2	100
10	50	50	0.1	11.0	0.47	0.05	100
101	20	20	0.2	1.0	15	0.1	100

*容量値は、最寄りの一般的な値に切り上げ処理しています。 C_{IN}/R_{IN} 極と C_1/R_1 極は同じ周波数で、両方とも入力BWに影響を与えるため、各コンデンサは単極RC結合入力の場合の値より $\sqrt{2}$ 大きくなっています。

表 V. 図 5 の回路の部品値(typ)、 $R_{IN} = R_2 = 100 \text{ k}\Omega$ 、表 III から R_Z を選択

Gain	Input BW (Hz)	Output BW (Hz)	R_1 ($\text{k}\Omega$)	C_1^* (μF)	C_2^* (μF)	C_{OUT} (μF)	R_{LOAD} ($\text{k}\Omega$)
10	10	10	10	2.7	0.2	0.2	100
20	10	10	5	4.7	0.2	0.2	100
10	50	50	10	0.5	0.05	0.05	100
100	20	20	1	12	0.1	0.1	100

*容量値は、最寄りの一般的な値に切り上げ処理しています。 C_2/R_{IN} 極と C_1/R_1 極は同じ周波数で、両方とも入力BWに影響を与えるため、各コンデンサは単極RC結合入力の場合の値より $\sqrt{2}$ 大きくなっています。

リニア電圧レギュレータを使ったオペアンプ・バイアス

新しい 3.3 V 標準で動作するオペアンプ回路の場合、1.65 V のバイアス電圧が必要です。一般に、低い電圧のツェナー・ダイオードは 2.4 V までしか提供されていません。このバイアス電圧を提供する最も容易な方法は、ADM663A デバイスまたは ADM666A デバイスのようなリニア電圧レギュレータを使う方法です。この場合を図 6 に示します。

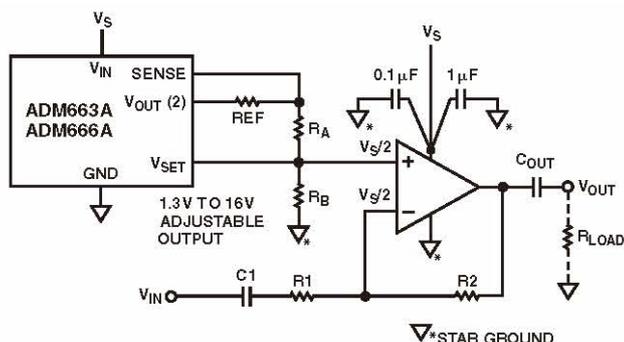


図 6. リニア電圧レギュレータを使ったオペアンプ単電源バイアス回路

ツェナー・ダイオードは最も安価な電圧レギュレータですが、リニア電圧レギュレータはツェナーより小さい温度ドリフトを提供し、さらにノイズも小さくなっています。

抵抗 R_A と R_B は、 $V_S/2$ のリファレンス電圧を提供するように選択されます。AD663A データシートを参照してください。

DC結合のバッテリー駆動回路

ここまでは、AC結合のオペアンプ回路のみを説明しました。入力と出力に大きな結合コンデンサを使用しますが、AC結合回路は非常に低い 1 Hz 以下の周波数まで動作することができ、アプリケーションによっては真の DC 応答を必要とする場合もあります。

バッテリー駆動アプリケーションでは図 7 に示す“仮想グラウンド”回路の使用が可能です。この回路は 1 個のバッテリーで、グラウンドを基準とした正と負の両電源電圧を提供します。オペアンプを使って、 $V_S/2$ 分圧器出力をバッファします。3.3 V のような低電圧バッテリーを使用する場合、オペアンプは“レール to レール”デバイスである必要があります。この電源電圧で動作する必要があります。また、オペアンプは負荷回路に対して十分大きな出力電流を供給する必要があります。コンデンサ C2 は分圧器出力を十分にバイパスして、抵抗ノイズがオペアンプに混入しないようにする必要があります。負荷電流が直接グラウンドに流れ、さらに信号電流がバッテリーの両側から等しく流れるため、このコンデンサは電源除去比を提供する必要はありません。

抵抗 R_A と R_B は、 $V_S/2$ のリファレンス電圧を提供するように選択されます。AD663A データシートを参照してください。

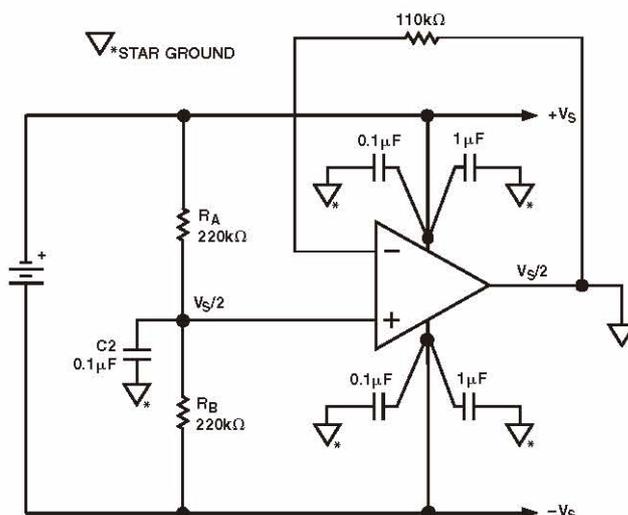


図 7. バッテリー駆動の DC 結合アプリケーションに対して“仮想グラウンド”を提供するために使用するオペアンプ

ノイズ問題

オペアンプ・アプリケーションによっては、低ノイズ・アンプを必要とする場合があります。さらに低ノイズ・アンプ回路では信号パスに低抵抗値が必要になります。ジョンソン(抵抗)ノイズは、4 nV と抵抗値 (k Ω) の平方根との積になります。1 k Ω 抵抗のジョンソン・ノイズは 4 nV/ $\sqrt{\text{Hz}}$ と小さいのですが、20 k Ω 抵抗では 18 nV/ $\sqrt{\text{Hz}}$ に、100 k Ω 抵抗では 40 nV/ $\sqrt{\text{Hz}}$ に、それぞれ増加します。 R_A/R_B 抵抗分圧器はコンデンサ (C2) でグラウンドへバイパスされていますが、これらの抵抗がオペアンプの帰還抵抗に使用できる最小値を決定し、この値が大きいほど、ジョンソン・ノイズが大きくなります。したがって、低ノイズ・アプリケーションでは、ここで指定する 100 k Ω より遥かに小さいオペアンプ・バイアス抵抗値を使う必要があります。ただし、分圧器の抵抗値が小さいほど、電源電流が大きくなり、さらにバッテリー寿命が短くなります。

幸運にも、ツェナー・ダイオード・バイアス方法を使うと、大きな抵抗を使わずに $V_S/2$ を供給することができます。ツェナーをバイパスしてノイズを回路から除去するかわり、ノイズと電源電流を小さくすることができます。リニア電圧レギュレータの使用は、ノイズと出力インピーダンスを非常に小さくすることができるため、さらに優れています。

回路のターンオン時間の問題

考慮が必要な最後の問題は、回路ターンオン時間です。ターンオン概略時間は、使用する最小 BW フィルタの R_c 時定数に一致します。

ここに示すすべての回路では、 R_A/R_B 、 C_2 分圧器回路が入力回路または出力回路の時定数より 10 倍の時定数を持っています。これは回路デザインを簡素化するためです(最大 3 個の R_c 極が入力 BW を設定しているため)。また、この大きい時定数は、オペアンプの入力回路と出力回路の前にバイアス回路が“ターンオン”することなく、オペアンプ出力が正電源ラインに到達しないで 0V から $V_S/2$ へ穏やかに変化するようにすることに役立っています。ここでの表に記載する値は、 R_1/C_1 時定数と R_{LOAD}/C_{OUT} 時定数の 1/10 に等しい 3 dB コーナー周波数に対するものです。例えば、図 2 の $BW = 10$ Hz、ゲイン=10 の回路の場合、表 I では 3 dB 帯域幅=1 Hz を提供する $C_2 = 3 \mu F$ の使用を推奨しています。

50 K Ω (R_A と R_B の並列組み合わせ)と 3 μF との積は、0.15 sec の R_c 時定数になります。したがって、オペアンプ出力が $V_S/2$ に安定するためには約 0.15 sec を要します。入力と出力の R_c 回路は 10 倍高速に充電されます。

回路の -3 dB 低周波帯域幅が非常に狭いアプリケーションでは、回路のターンオン時間が長くなり過ぎます。その場合は、ツェナー・バイアス方法が適しています。

入力“ヘッドルーム”についての注意

低電圧動作用に特別なオペアンプがデザインされています。これらのアンプを 5 V や 3.3 V のような低電圧単電源で動作させる場合、入力ヘッドルームが制限されることがあります。これは、アンプの入力ステージが非対称に制限されるときに発生します。

例えば、AD8061 オペアンプは入力同相モード電圧範囲が“グラウンド” (または負電源ライン)まで伸びるようにデザインされていますが、DC 誤差の発生なし、またはデバイス帯域幅の制限なしでは、正電源電圧の内側 1.8 V までしか入力を変化させることはできません。このため、このアンプを 5V 単電源で動作させ、かつアンプの正入力を $V_S/2$ (2.5 V) にバイアスした場合、入力電圧は負方向へフルに 2.5 V (0 V まで)変化できますが、正方向には、1 V までしか変化できず、それより大きく変化するとクリッピングが生じます。

アンプがゲイン 2.5 以上で動作する場合、これは問題にならないことに注意してください。これは入力ステージの限界に到着する前に、最大出力振幅(± 2.5 V)に到達するためです。ただし、アンプがこれより低いゲインで動作する場合は、正入力を $V_S/2$ より低い電位にバイアスして、入力ステージの制限を対称にする必要があります。AD8061 の場合、正入力を 1.5 V にバイアスすると、クリッピングなしに 3 V p-p の入力振幅が可能になります。最適な単電源バイアス電圧については、個々の製品のデータ・シートを参照してください。

表 VI.新しいデザインに推奨されるレール to レール・オペアンプ

Type	Single	Dual	Quad
High Speed	AD8031 AD8061 AD8051 AD8063	AD8032 AD8062 AD8052 AD823	AD8054
High Output	AD8591 AD8531	AD8592 AD8532	AD8594 AD8534
JFET Input	AD820	AD822	AD824
Auto Zero	AD8551	AD8552	AD8554
Digital Trim	AD8601	AD8602	AD8604
Low Noise	OP184 OP162 AD8605 AD8628	OP284 OP262 AD8606	OP484 OP462 AD8608
Low Power	OP196 AD8541	OP296 AD8542	OP496 AD8544
Precision	OP777	OP727	OP747