

デジタル・ポテンシオメータの FAQ

はじめに

このアプリケーション・ノートでは、アナログ・デバイセズのデジタル・ポテンシオメータ (digiPOT) 製品に関して、よくある質問 (FAQ) に答えます。一般的な質問はもちろん、および製品固有の質問にもお答えします。さらに、digiPOT の設定に関する情報も提供します。

digiPOT とは？

digiPOT はデジタル的に制御される抵抗で、RDAC レジスタにロードされたコードに応じて、ピン間とワイパーとの間のインピーダンスを変化させます。デジタル・ポテンシオメータは、物理的なサイズ、摩耗、損傷、さらに振動、温度、湿度に対する感受性のような機械的ポテンシオメータで生ずる問題を回避します。digiPOT は、ポテンシオメータとレオスタット (可変抵抗器) の2つのモードに設定することができます。

ポテンシオメータ (図 1 参照) には3本のピンがあります。A ピン、B ピン、W ピン (ワイパー) です。

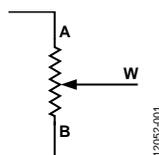


図 1.ポテンシオメータ・モード

レオスタットは、ピンの内 1 本を A ピンまたは B ピンへハードワイヤ接続して構成します (図 2 参照)。製品によっては、A ピンと W ピンの 2 ピンのみを提供する場合があります。

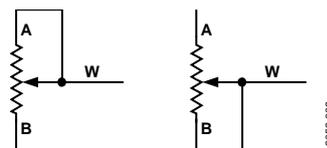


図 2.レオスタット・モード

評価用ボードに関する評価ツールとソフトウェアはどこで見つけますか？

Windows®互換評価ソフトウェアとドライバ・ソフトウェアは、通常、評価用ボード・キットに付属している CD に含まれています。新しい製品の場合、大部分の情報はオンラインで提供しています。

digiPOT のテクニカル・サポートを受ける方法は？

EngineerZone は、アナログ・デバイセズのオンライン・サポート・コミュニティです。digiPOT のサポートは、高精度 DAC という名前のコミュニティから提供しています。全世界のお客様が、質問を掲示し、既存の質問と回答を閲覧し、このコミュニティで進行中のディスカッションを検討したり、これに参加することができます。

目次

はじめに.....	1	インターフェース.....	10
改訂履歴.....	2	ゲイン.....	13
カテゴリごとの DigiPOT FAQ.....	3	LED ドライバ.....	14
全体的な FAQ.....	3	電圧/電流変換.....	15
EEPROM メモリ内蔵 DigiPOT についての FAQ.....	7	フィルタ機能.....	16
アプリケーション情報.....	8	その他の応用.....	17
オーディオ.....	8		

改訂履歴

5/14—Revision 0: Initial Version

カテゴリごとのDigiPOTに関するFAQ

一般的な FAQ

推奨パワーアップ・シーケンスはありますか？

はい、製品データシートにデバイスのパワーアップ前に参照すべき推奨スタートアップ・シーケンスを記載してあります。

一般に、最初に V_{DD} をオンにし、次に V_{SS} をオンにします。 V_A 、 V_B 、 V_W の順序は重要ではありませんが、これらは最後にオンにする必要があります。

V_{DD} と A、B、W の各ピンとの間には ESD 保護ダイオードがあります。例えば、ダイオードの 1 つのカソードが V_{DD} に接続され、アノードが A ピンに接続されています。このため、 V_{DD} がオンになる前に A ピンに電圧が発生すると、ダイオードが順方向にバイアスされて V_{DD} がオンになってしまいます。

digiPOT によっては、デジタル信号の電源も V_{DD} の後にオンにする必要があります。これは、該当するデータシートに記載されています。

すべての digiPOT は |5 V| に制限されていますか？

いいえ、大きな単電源と両電源に対応するため、digiPOT の広範なポートフォリオを提供しています。最新の製品リストについては、オンライン・[カタログ](#)を参照してください。

digiPOT はバイポーラ動作と AC 動作が可能ですか？

はい、アナログ・デバイゼズは、バイポーラ動作または AC 動作が可能な ± 2.5 V、 ± 5 V、または ± 15 V の両電源に対応する digiPOT を提供しています。DC オフセットを上げれば DC 単電源でも AC 動作が可能です。A ピン、B ピン、W ピンには、相互に極性の制約はありません。

両電源 digiPOT で、 V_{DD}/V_{SS} がそれぞれ ± 2.5 V / -2.5 V の場合、ロジック・レベルの変換なしで標準 3.3 V CMOS ロジック部品からデジタル入力を供給することができますか？

$V_{DD} = +2.5$ V で $V_{SS} = -2.5$ V の場合、ロジック・レベル・スレッシュホールドはどうなりますか？

バイポーラ ± 2.5 V digiPOT を使用する場合、最大デジタル電源は $V_{DD} + 0.3$ V または $V_{LOGIC} + 0.3$ V に制限されます。そうしないと、内蔵保護ダイオードが電圧をクランプするため、損傷することがあります。digiPOT レベルの詳細については、データシートで確認してください。

ロジック・レベルと消費電力の間には相互依存性がありますか？

あります。ロジック・レベルがロジック電源 (V_{DD} または V_{LOGIC} (存在する場合)) より低い場合、入力ゲートは完全にスイッチしないため、デバイスの消費電力が大きくなります。

なぜ機械的ポテンシオメータを digiPOT で置き換えるのですか？

機械的ポテンシオメータの使用に対して digiPOT の使用には次のような利点があります。

- 高い分解能
- 高い信頼性
- 優れた安定性

- 迅速な調整
- 多くの機能
- 優れたダイナミック制御

ただし、digiPOT は機械的ポテンシオメータに対する直接の置換品ではありません。詳細については「デジタル・ポテンシオメータは機械的ポテンシオメータに対する真の置換品ですか、または電圧について制約がありますか？」の質問を参照してください。

デジタル・ポテンシオメータは機械的ポテンシオメータに対する真の置換品ですか、または電圧について制約がありますか？

デジタル・ポテンシオメータは、機械的ポテンシオメータに対する正確な置換品ではありません。 V_A と V_B は V_{DD} より高くしてはならず、 V_{SS} より低くしてもいけません (デバイスに V_{SS} ピンがない場合は GND)。例えば、 V_A と V_B をそれぞれ +2 V と -2 V とすると、 V_{DD} は +2 V 以上で V_{SS} は -2 V 以下である必要があります。

詳細については、[AN-1121](#) アプリケーション・ノート「*Replacing Mechanical Potentiometers with Digital Potentiometers*」を参照してください。

不揮発性メモリを持たない digiPOT の場合、パワーアップ時の状態はどうなりますか？

アナログ・デバイゼズの大部分の digiPOT (ただし [AD8400/AD8402/AD8403](#) は除きます) は、パワーオン・リセット (POR) 回路を内蔵しています。この回路が、ワイパーピン間抵抗をピン間抵抗の中心値に設定します。例えば、 $R_{AB} = 10$ k Ω の場合、パワーアップ時に $R_{WB} = R_{WA} = 5$ k Ω になります。この機能を持たない digiPOT では、ワイパーピン間抵抗はパワーアップ時に不定になります。詳細については、該当するデータシートを参照してください。

特別な低消費電力デジタル・ポテンシオメータはありますか？

あります。[AD5165](#) は、超低消費電力のアナログ・デバイス製品です。最新の製品リストについては、オンライン・[カタログ](#)を参照してください。

メモリを使うと、マイクロプロセッサからの更新なしでデバイスを最後に保存された値に戻すことができますか？

はい、そのとおりです。デバイスがパワーオンするごとに、前に保存された値に自動的に設定されます。デフォルトでは、EEPROM は出荷時にミツドスケールに設定されます。

デュアル・デジタル・ポテンシオメータでの Ch1 と Ch2 の間の抵抗の整合性はどの程度ですか？

整合性は 0.1% ~ 0.2% (typ) で、 $\pm 1\%$ は通常最大値として規定されています。

デバイス間の抵抗の整合性はどうか？

同じバッチからのデバイスの場合、デバイス間の抵抗の整合性は $\pm 1\%$ と考えられています。

digipOT の抵抗許容誤差は？

正確な値については、該当するデータシートを参照してください。ポテンショメータを 3 ピン分圧器モードで使う場合（直列抵抗なし）、抵抗 R_{WA} と R_{WB} の比に意味があるため許容誤差は無関係になります。ポテンショメータを 2 ピンのレオスタット・モードで使用する場合は、ワーストケースの変動を考慮する必要があります。

不揮発性 digipOT によっては、抵抗許容誤差を 0.1% 精度で出荷時にメモリに格納しているものがあります。ユーザーは抵抗許容誤差を取り出して、システムをキャリブレーションすることができます。

必要な抵抗値または分解能を得るために、複数の digipOT をカスケード、直列、または並列に接続できますか？ ステップあたり約 1 Ω の 250 Ω デジタル・ポテンショメータを必要としています。4 個の 1 kΩ AD8403 を並列に接続し、各々を同じ公称値に設定することを考えています。

そのとおりです。AN-582 アプリケーション・ノート「複数のデバイスによるデジタル・ポテンショメータの分解能の向上」を参照してください。

デジタル・ポテンショメータはどのようにデザインされていますか？ ワイパー・スイッチは理想的ですか？

digipOT は純粋な CMOS デバイスです。すべてのスイッチは均一な小さい $R_{DS(on)}$ を得るためにリニア領域で動作する大型の CMOS トランスマッション・ゲートから構成されています。すべての抵抗エレメントはポリシリコンまたは薄膜抵抗です。

デジタル・ポテンショメータの温度係数は？

与えられた設定に対して抵抗を構成する成分は 2 つあります。この 2 つの成分は、ポリシリコン抵抗または薄膜抵抗（ステップ抵抗 R_s ）と CMOS スイッチ抵抗（5 V 電源で $R_{sw}=50 \Omega$ ）です。これは次のように加算されます。

$$R_{WB} = R_S + R_W$$

$$R_S = \frac{R_{AB}}{2^N}$$

データシートで公表されているステップ抵抗の温度係数 (tempco) は一般に、薄膜では -35 ppm/°C、ポリシリコンでは 600 ppm/°C です。これに対して、スイッチ抵抗は 100°C で 2 倍になります。このため、全体の温度係数は非線形になるので、スイッチ抵抗が支配的な小さいコード値では悪くなります。詳細については、データシートの温度係数のグラフを参照してください。

デジタル・ポテンショメータに流せる最大電流は？

最大電流は、与えられた抵抗設定で 3 つの境界により制限されます。この 3 つの境界とは、A ピン、B ピン、W ピンの内の任意の 2 ピンに加えられる最大電圧、パッケージの消費電力、内蔵スイッチの最大電流処理能力です。

各データシートでは、絶対最大定格のセクションにこの最大電流を記載しています（表 1 の例を参照）。

アナログ・デバイゼスの digipOT は、回路のゲインに影響を与えるリーク電流の影響を受けますか？

DigipOT は非常にリーク電流の小さいアナログ・スイッチ・プロセスで製造されているため、リーク電流は小さくなっています。通常、1 nA (typ) の同相モード・リーク電流として規定されています。

表 1. DigipOT のピンを流れる最大電流: 絶対最大定格表の例

Parameter	Rating
I_A, I_B, I_W	
Pulsed	
Frequency > 10 kHz	
$R_{AW} = 5 \text{ k}\Omega$ and $10.5 \text{ k}\Omega$	±6 mA/d
$R_{AW} = 80 \text{ k}\Omega$	±1.5 mA/d
Frequency ≤ 10 kHz	
$R_{AW} = 5 \text{ k}\Omega$ and $10.5 \text{ k}\Omega$	±6 mA/√d
$R_{AW} = 80 \text{ k}\Omega$	±1.5 mA/√d
Continuous	
$R_{AW} = 5 \text{ k}\Omega$ and $10.5 \text{ k}\Omega$	±6 mA
$R_{AW} = 80 \text{ k}\Omega$	±1.5 mA

d はパルス・デューティ・ファクタ。

パルス電流の計算は、周波数に依存します。周波数が 10 kHz 以下の場合、次式のようにになります。

$$I_d = I_{peak} \times \sqrt{d}$$

周波数が 10 kHz 以上の場合、次式のようにになります。

$$I_d = I_{peak} \times d$$

ここで、

I_d = 最大 DC 電流

I_{peak} = 波形の最大ピーク電流値

d = デューティ・ファクタ (0.1 = 10% デューティ・サイクル)

R-DNL の仕様に関して、相対的な調整についてのみ懸念を持っています。digipOT 内の実際の抵抗値についての懸念はないのですが、digipOT は単調である必要がある場合どうなるのでしょうか？

レオスタット・モードの digipOT では、R-INL（抵抗積分非直線性）および R-DNL（抵抗微分非直線性）と呼ばれる 2 つの仕様があります。INL は、DAC の理論出力値と実際の出力レベルとの最大誤差として定義されます。R-INL は、最大抵抗ワイパー・ポジションと最小抵抗ワイパー・ポジションとの間で測定された理論値からの差を表します。DNL は、DAC 伝達関数で 2 つの連続するコード間の最大誤差です。R-DNL は、連続タップ・ポジション間での理論値からの相対的ステップ変化を表します。

アナログ・デバイゼスのすべての digipOT は単調性が保証されています。

デュアル digipOT の Ch1 と Ch2 の間で、Ch1 に入力された正弦波が Ch2 に現れるなどのクロストークがありますか？

あります。通常、製品データシートにこのような性能を記載してあります。一般に -70 dB です。

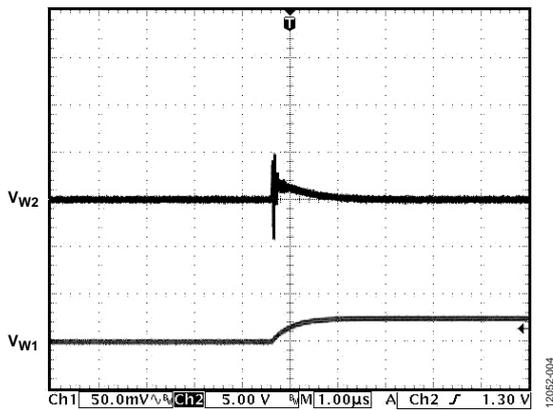


図 3. アナログ・クロストーク

Ch 1 をゼロスケールからフルスケールへ変化させた場合、Ch 2 に影響がありますか？

これはステップ応答クロストークです。これはアナログ・クロストークとは異なります。通常、データシートにこの情報は記載されています。このクロストークは一般に、5 nV/sec~10 nV/sec の範囲です。

図 4 に、デジタル・クロストークの例を示します。

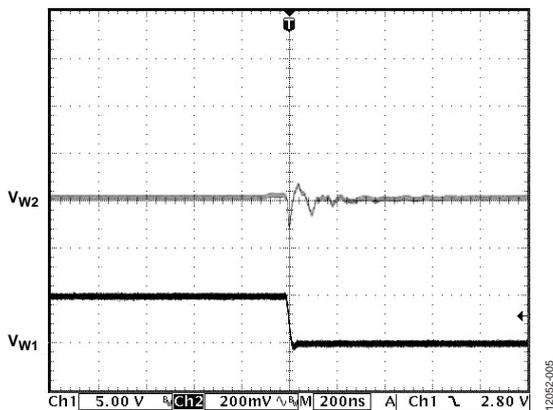


図 4. デジタル・クロストーク

デジタル・フィードスルーはどうですか？

デジタル・フィードスルーは、クロックまたはデータから出力へ混入するノイズの大きさを意味します。通常は非常に小さい値です（数 nV/sec の範囲）。図 5 に、デジタル・フィードスルーの例を示します。

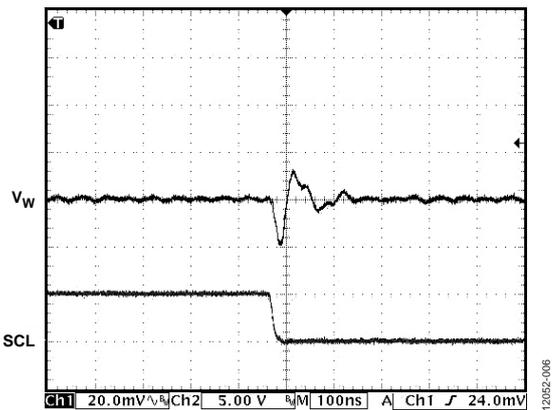


図 5. デジタル・フィードスルー

デジタル・ポテンシオメータの THD 性能は？

このパラメータはコードと V_{DD} に依存します。一般に、-86.02 dB ~ -60 dB の範囲です。特定の性能については製品データシートを参照してください。デバイスを最大動作電圧で動作させたとき、最適 THD 性能が得られます。AD5292 は、最大 -100 dB の THD を実現しています。

コントローラから 8 ビットのワード長を使って 6 ビットのワード長を必要とする digiPOT をどのように制御するので

SPI インターフェースのデジタル・ポテンシオメータは、先頭 2 ビットの MSB を無視し、次の 6 ビットを読出すことにより動作します。詳細については、製品データシートを参照してください。

コントローラから 8 ビットのワード長を使って 12 ビットのワード長を必要とする digiPOT をどのように制御するので

2 バイト・ワードを発行します。先頭の 4 ビットの MSB を無視します。詳細については、製品データシートを参照してください。

複数の digiPOT をどのようにデジチェーン接続しますか？

digiPOT をデジチェーン接続するときは、前のパッケージの SDO ピンを次のパッケージの SDI ピンに接続する必要があります。伝搬遅延のため、クロック周期を大きくすることがあります。

図 6 では、2 個の AD5122 digiPOT が接続されています。このセットアップでは、32 ビットが必要です。最初の 16 ビットが U2 へ、次の 16 ビットが U1 へ、それぞれ送信されます。この 32 ビット書込みの間、SYNC はロー・レベルに維持されます。

すべてのビットが入力されたとき、SYNC ピンをハイ・レベルにして書込みを完了します。AD5144 および同様の SPI デバイスでは、例えば、ノイズのためにデータが壊れるのを防止するため、digiPOT はカウンタを内蔵しています。クロック数が予想に反する場合、データは無視します。SYNC をハイ・レベルにすると、カウンタがリセットされます。詳細については、製品データシートを参照してください。

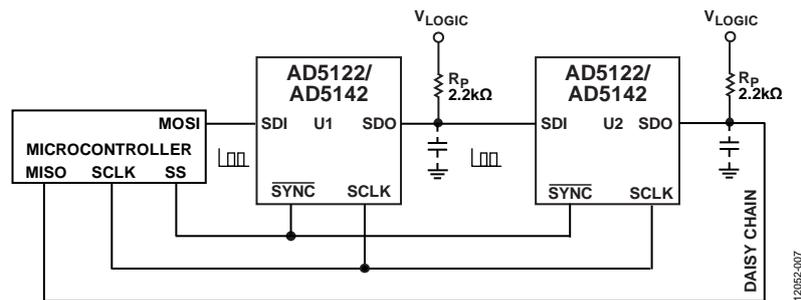


図 6. digiPOT のデージーチェーン接続

マルチチャンネル・デジタル・ポテンショメータの 2 チャンネルを同時に設定することができますか？

はい、できます。AD5251/AD5252/AD5253/AD5254 や AD5232/AD5233/AD5235 のような digiPOT を選択すると、すべてのチャンネルを同時にインクリメント/デクリメントすることができます。さらに、各 EEMEM に書き込みを行った後に、RESET コマンドを発行して、すべての RDAC 設定を同時に更新することができます。

AD5144 のような幾つかの製品には、 $\overline{\text{LRDAC}}$ ピン (RDAC 入力レジスタのロード) があり、これを使ってデータを入力レジスタから RDAC レジスタへ転送してワイパー位置を更新します。1 つの RDAC レジスタまたはすべてのレジスタを 1 回で更新することができます。

digiPOT のワイパー設定をリードバックできますか？

AD5242 や AD5282 のようなデュアル I²C 互換 digiPOT の 2 つの RDAC レジスタ値についてはどうですか？

可能です。digiPOT を選択してワイパー設定値をリードバックすることができます。

RDAC レジスタ値 (特定チャンネルの RDAC 値) をリードバックすることもできます。ただし、前の書き込みモードで選択した RDAC チャンネルのみを読み出すことができます。読出したいチャンネルが前に書込んだチャンネルと異なる場合は、目的のチャンネルを選択するためにダミーの書き込みコマンドが必要です。詳細については、該当するデータシートを参照してください。

パラレル入力から制御される digiPOT はありますか？

ありません。

$\overline{\text{WP}}$ 、 $\overline{\text{PR}}$ 、RDY の機能は？

$\overline{\text{WP}}$ は書き込み保護です。例えば、ADN2850 では、 $\overline{\text{WP}}$ がスクラッチパッド・レジスタ値の変更をディスエーブルします。スク

ラッチパッド・レジスタがデジタル抵抗ワイパーを直接制御するため、変更回数の制限はありません (書き込み回数が制限される EEPROM とは異なります)。

ただし、EEPROM を使ってワイパー位置を復元するコマンドは依然使用できます。つまり、 $\overline{\text{WP}}$ ピンは EEPROM 値を保護する方法として使用されます。

さらに、ADN2850 では、ハードウェア優先プリセット ($\overline{\text{PR}}$) ピンを使って、スクラッチパッド・レジスタを EEPROM 値で上書きすることができます。

RDY ピンは、コマンドが完了して次のコマンドに対する準備ができたことを表示します。

詳細については、特定の製品データシートを参照してください。

デジタル・ポテンショメータの ESD 定格は？

すべての digiPOT の ESD 定格は 1 kV より高くなっています。詳細については、製品データシートを参照してください。

digiPOT パッケージのピン間 R_{AB} 抵抗値はどのように指定しますか？

各データシートのオーダー・ガイド・セクションには、モデル番号とブランド・コードが記載してあります。例えば、AD8400 は SOIC パッケージを採用し、AD8400AR1、AD8400AR10、AD8400AR100 のブランドで表されます。これらは、それぞれ 1 kΩ、10 kΩ、または 100 kΩ の R_{AB} を表します。さらに小型のパッケージでは、3 文字のコードが使用されています。データシートのブランド・コードを使用すると、R_{AB} の識別に役立ちます。

EEPROM メモリ内蔵 DigiPOT についての FAQ

55°C で動作させた場合、15 年後に EEMEM のデータをリフレッシュする必要がありますか？

あります。EEPROM セルは 55°C で動作した場合、15 年を過ぎると電荷を失います。

保持時間として測定した後、De Salvo およびその他の著者による「*Experimental and Theoretical Investigation of Nonvolatile Memory Data-Retention*」で定義されたモデルを使ってそれを外挿しています。この IEEE 文献はオンラインで提供されています。

$$t_R = t_0 \times e^{\frac{E_a}{kT}}$$

ここで、

t_R は温度に基づく保持時間。

t_0 は無限温度に対応する保持時間。

E_a は活性化エネルギー。

k はボルツマン定数。

T は温度。

その他の動作温度については、図 7 を参照してください。アナログ・デバイス製の digiPOT は、規定のジャンクション温度 ($T_J = 55^\circ\text{C}$) での JEDEC データ保持時間の仕様 (A117) に準拠して評価されています。

この認定手順の一部として、フラッシュ/EE メモリを規定の書き換え回数までサイクル・テストした後、データ保持時間をキャラクタライゼーションしています。これは、フラッシュ/EE メモリでは、書き換えるごとに規定のデータ保持時間データを保持することが保証されていることを意味します。0.7 eV の活性化エネルギーに基づくデータ保持時間は、 T_J の上昇とともに短くなることにも注意してください。このデータは不揮発性メモリを採用するすべての digiPOT に適用されます。

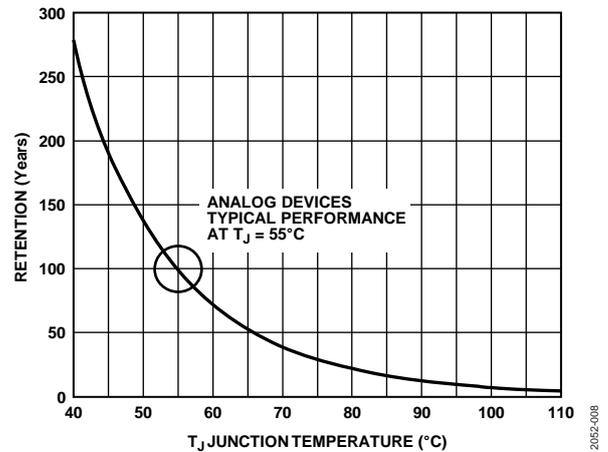


図 7. 温度対データ保持時間の例

規定の EEMEM データ保持時間が経過した後、電源をオフにした後オンに戻すと、デバイスは "リフレッシュ" されたと見なすことができるのですか？

いいえ違います。これにより RDAC レジスタはリフレッシュされますが、EEPROM はリフレッシュされません。15 年後にデータを再ロードして、EEPROM セルに新しい電荷を与える必要があります。これを行うときは、15 年が経過する前に RDAC ワイパー・レジスタに書込みを行って、EEPROM のデータを元に戻します。

幾つかの DigiPOT の最大動作温度は、なぜ標準の 125°C ではなく 85°C なのですか？

EEPROM を内蔵する digiPOT は通常、最大 85°C まで動作します。これは、EEPROM の安全な動作は 85°C 以下であるためです。

アプリケーション情報

オーディオ

デジタル・ポテンシオメータをオーディオ・ボリューム制御で使用する場合、ジッター・ノイズが発生しますか？

ジッター・ノイズが聞こえます。ただし、アナログ・デバイスは、AD5292 デジタル・ポテンシオメータを使ったグリッチ低減機能を持つログ・オーディオ・ボリューム制御を開発しました。AN-1209 アプリケーション・ノート「Logarithmic Audio Volume Control with Glitch Reduction Using the AD5292 Digital Potentiometer」を参照してください。

デジタル・ポテンシオメータは対数テーパ調整が可能ですか？

オーディオ制御のようなアプリケーションでは、疑似対数テーパ調整がよく使用されます。ただし、AD5231/AD5232/AD5233/AD5235 または ADN2850 のユーザーに対しては、答えはイエスです。これに対して、シンプルなお設定を持つその他のリニア調整ポテンシオメータでは、疑似対数テーパの調整が可能です。詳細については、2000 年 1 月出版の Hank Zumbelen 著「Tack a Log Taper onto a Digital Potentiometer」がオンラインで提供されています。

オーディオ・ボリューム制御

AD7376 は優れた THD 性能と高電圧能力を備えているため、デジタル・ボリューム制御に使用することができます。AD7376 を直接オーディオ減衰器またはゲイン・アンプとして使用する場合、ボリューム・レベルに任意の時間に大きなステップ変化

があると、オーディオ信号に突然の不連続が生じることがあり、可聴ジッター・ノイズが発生します。これを防止するには、ゼロ交差ウィンドウ検出器を CS ラインに挿入して、オーディオ信号がウィンドウと交差するまでデバイスの更新を遅延させることができます。入力信号は絶対ゼロ・ボルト・レベルではなく任意の DC レベルに重ねて動作できるため、この場合のゼロ交差は、信号が AC 結合されて、DC オフセット・レベルが信号のゼロ・リファレンス・ポイントになることを意味します。

ジッター・ノイズを小さくする構成とこの構成を使用した結果を、それぞれ図 9 と図 10 に示します。入力は C1 で AC 結合され、減衰させた後に U2、U3、U4B で構成されたウィンドウ・コンパレータに供給されます。U6 を使って信号ゼロ・リファレンスを設定します。コンパレータの上限はオフセットの上に設定されるため、この例では入力が 2.502 V ~ 2.497 V (すなわち 0.005 V ウィンドウ) の範囲内に入るとハイ・レベルの出力パルスが発生します。この出力とチップ・セレクト信号との AND をとって、信号がウィンドウと交差するごとに AD7376 が更新されます。デバイスが絶え間なく更新されるのを回避するため、チップ・セレクト信号を AD7376 データシートに示す 1 個ではなく 2 個のパルスとして設定する必要があります。

図 10 の下のトレースは、ゼロ交差ウィンドウ付近で信号が変化するとき 1/4 スケールからフルスケールまでボリューム・レベルが変化することを示しています。AD7376 のシャットダウン・スリープ・モード設定機能を使うと、パワーアップ時に SHDN をロー・レベルにホールドしてゼロスケールを設定して、デバイスをミュートさせることができます。

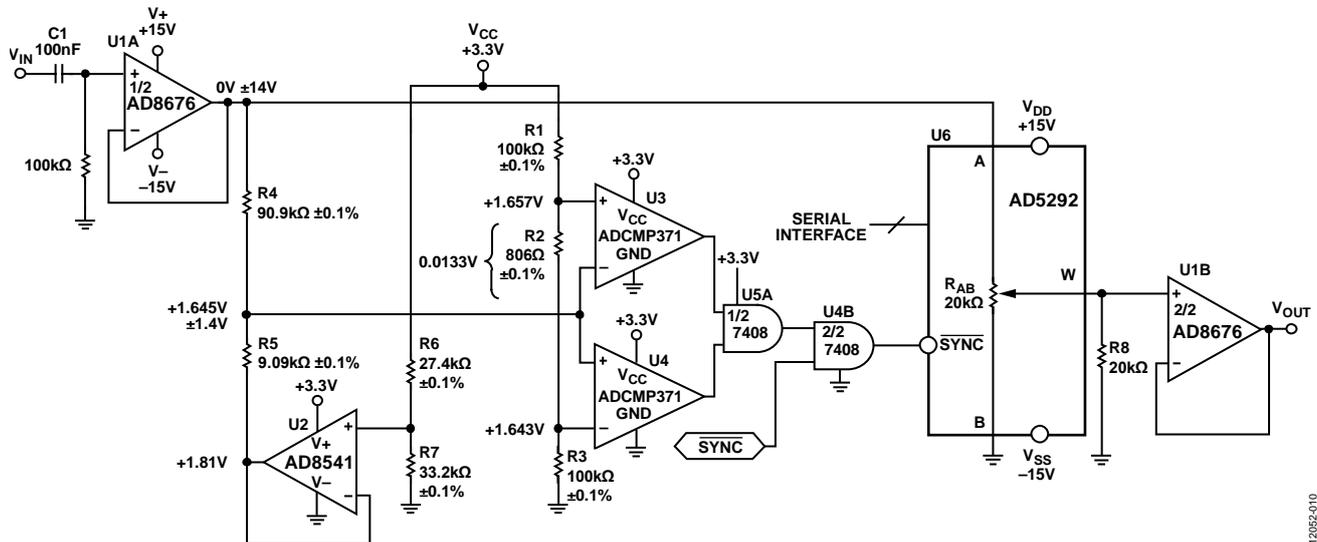


図 8.グリッチ低減機能を持つ対数オーディオ・ボリューム制御 (簡略化した回路図: デカップリングとすべての接続は省略)

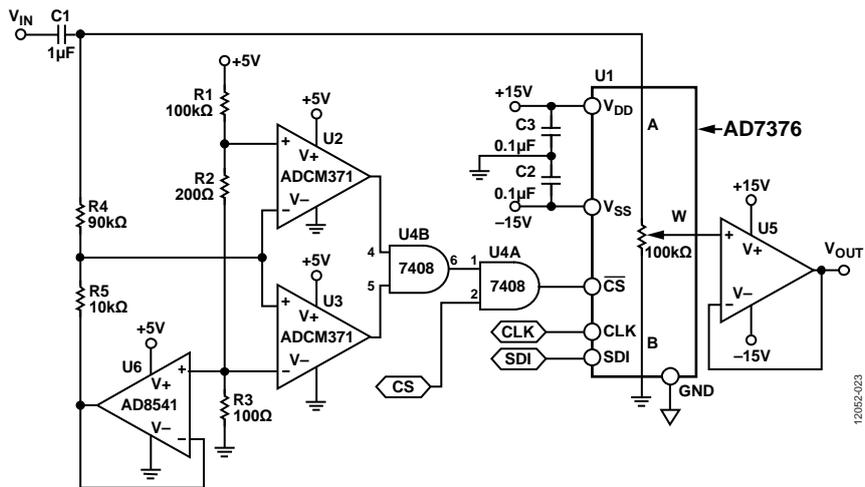
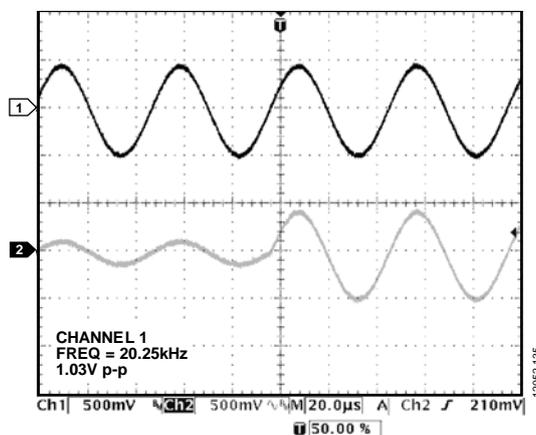


図 9.オーディオ・ボリューム制御



NOTES
 1. THE LOWER TRACE SHOWS THAT THE VOLUME LEVEL CHANGES FROM QUARTER SCALE TO FULL SCALE, WITH THE CHANGE OCCURRING NEAR THE ZERO-CROSSING WINDOW.

図 10. 図 9 の回路の入力 (トレース 1) と出力 (トレース 2)

ボリューム制御付きのオーディオ・アンプ

AD5228 と SSM2211 でボリューム制御付きの 1.5 W オーディオ・アンプを構成することができます。このアンプは、PDA や携帯電話のような携帯機器向けに十分な電力と品質を持っています。SSM2211 は、ピン 5 とピン 8 の間に接続した 1 個のスピーカを出力コンデンサなしで差動駆動することができます。ハイパス・カットオフ周波数は $f_{H1} = 1 / (2 \times \pi \times R1 \times C1)$ です。

SSM2211 は、2 個のスピーカも駆動することができます (図 11 参照)。ただし、スピーカはシングルエンド・モードに構成する必要があります。DC 電流を阻止するための出力結合コンデンサが必要です。出力コンデンサとスピーカ負荷により、ハイパス・カットオフ周波数 $f_{H2} = 1 / (2 \times \pi \times R5 \times C3)$ が追加されます。このため、周波数を f_{H1} まで下げると $C3$ と $C4$ を大きくする必要があります。

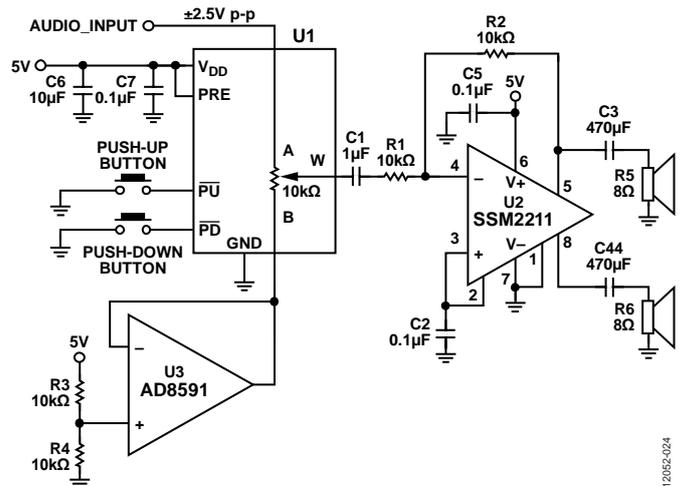


図 11.ボリューム制御付きのオーディオ・アンプ

インターフェース

ビデオ信号のゲイン調整の場合、1 MHz～10 MHz の周波数で digiPOT を調整できますか？

帯域幅は、コードとピン間抵抗 R_{AB} の関数になっています。 R_{AB} とコードが小さいほど、帯域幅は広がります。digiPOT の中には 10 MHz 以上の帯域幅が可能なものもあることに注意してください。ボード線図については、製品データシートを参照してください。

デジタル・ポテンシオメータの CLK 入力に供給可能な最大周波数は？

SPI および Up/Down (\bar{U}/\bar{D}) デジタル・インターフェースの digiPOT の場合、最大クロック周波数は 10 MHz ～ 50 MHz の範囲です。I²C 互換 digiPOT の場合、最大クロック周波数 400 kHz を保証しています。

LCD パネルの V_{COM} 調整

AD5259 の特別な機能は、 V_{LOGIC} ピンと V_{DD} 電源ピンの分離です。この分離により、必要な電源電圧を常に提供しないアプリケーションで柔軟性が強化されています。

特に、LCD パネルでは 3 V ～ 5 V の範囲の V_{COM} 電圧が必要とされます。

図 12 に、デジタル・ポテンシオメータに供給する 5 V 電源が存在する珍しい例外を示します。

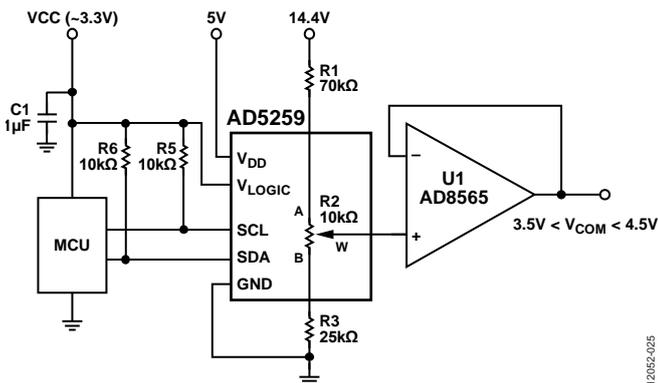


図 12. V_{COM} 調整アプリケーション

図 13 に示すさらに一般的なケースでは、アナログ 14.4 V 電源とデジタル・ロジック 3.3 V 電源しか使いません。デジタル・ポテンシオメータの上方と下方にディスクリット抵抗を接続すると、抵抗ストリング自体から V_{DD} を取り出せるようになります。選択した抵抗値では、 V_{DD} 電圧はこの場合 4.8 V になり、ワイパーは 4.8 V まで安全に動作することができます。 V_{DD} 電流は μA のオーダーであるためノードのバイアスに影響を与えません。 V_{LOGIC} は MCU 3.3 V デジタル電源に接続します。これは

EEPROM の書き込み時に V_{LOGIC} から 35 mA を供給するためです。70 k Ω 抵抗を通して 35 mA を供給することは実用的でないため、 V_{LOGIC} は V_{DD} と同じノードには接続しません。

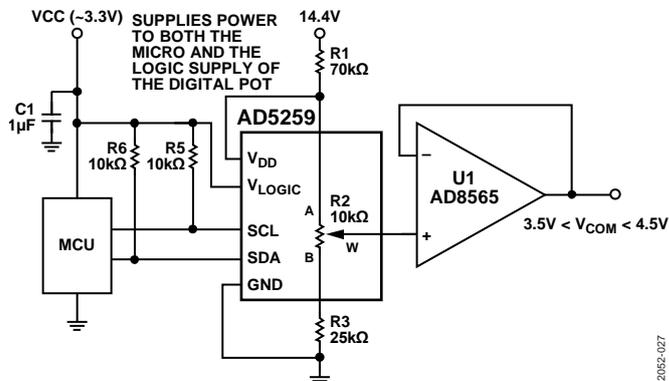


図 13. V_{DD} 電源が分離されていない場合の回路

このため、 V_{LOGIC} と V_{DD} は分離した 2 本の電源ピンとして扱い、相互に接続するか別々に使用することができます。 V_{LOGIC} はロジック/EEPROM の電源として使い、 V_{DD} は A、B、W ピンにバイアスを供給して、柔軟性を向上させます。

このアプリケーションの詳細については、雑誌 EDN の 2004 年 9 月 30 日号に記載の「Simple V_{COM} Adjustment uses any Logic Supply Voltage」を参照してください。オンラインでも提供されています。

ロータリ・エンコーダによる手動制御

図 14 に、ロータリ・ノブ操作で機械的ポテンシオメータをエミュレートするもう 1 つの AD5227 の使い方を示します。ロータリ・エンコーダ U1 には、グラウンドピン C および位相が異なる 2 本の信号 A と B があります。

U1 を時計向きに回すと、B ピンから発生するパルスは A ピンから発生するパルスより位相が進みます。逆に回すと逆になります。U1 の信号 A と信号 B は、U1 の A と B の位相差を U3 AD5227 の互換入力へ変換する直交デコーダ U2 を通過します。したがって、B が A より位相進み（時計回り）の場合、U2 はハイ・レベルの U/D 信号を AD5227 に供給します。逆の場合は逆になります。U2 は、ノイズ、ジッタ、その他の過渡電圧、さらに U1 で発生する接点バウンスもフィルタで除去します。

従来型のダイヤル・インターフェースで AD5111、AD5113、AD5115 を制御する方法については、AN-1150 アプリケーション・ノートを参照してください。

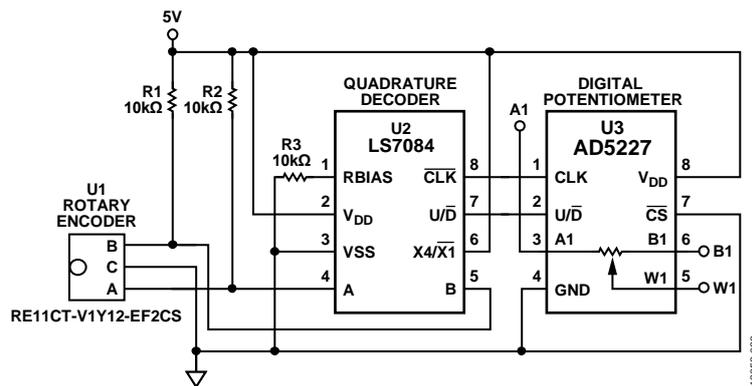


図 14.手動ロータリ制御

6ビット・コントローラ

AD5227 をクロック・ジェネレータ、コンパレータ、出力部品と組み合わせて使うと、シンプルな 6 ビット・コントローラを構成することができます。図 15 に、コンパレータを備えた一般的な 6 ビット・コントローラを示します。このコンパレータはサンプリング出力をリファレンス・レベルと比較して、ハイ・レベルまたはロー・レベルを AD5227 U/D \bar{D} ピンへ出力します。次に AD5227 は U/D \bar{D} の状態で表示される方向に各クロック・サイクルでステップを変化させます。この回路は自己充足的で、デザインが容易なため、種々のアプリケーションで使用することができます。

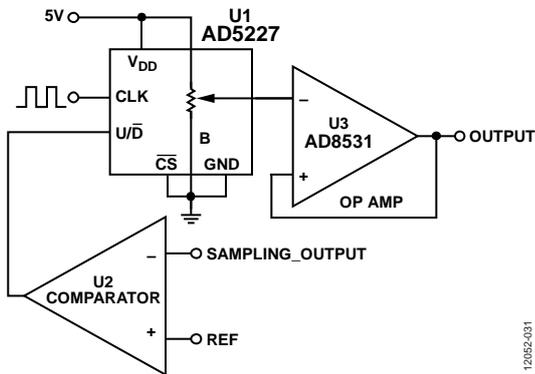


図 15.6 ビット・コントローラ

1本のI²Cバス上の複数のデバイス

AD5253/AD5254 には 2 本のアドレッシング・ピン AD1 と AD0 があります。これらのピンを使うと、1 本の I²C バス上で最大 4 個の AD5253/AD5254 を動作させることができます。これを実

現するには、最初に各デバイスで AD1 と AD0 の状態を定義しておく必要があります。

表 2 と図 16 に例を示します。I²C による書込みでは、各デバイスにはアドレス指定のために異なるスレーブ・アドレス—01011 (AD1) (AD0)—が発行されます () ()。

表 2.複数デバイスのアドレス指定

AD1	AD0	Device Addressed
0	0	U1
0	1	U2
1	0	U3
1	1	U4

デジタル・ポテンショメータのアレイを使ってパワー・アンプをバイアスするワイヤレス基地局のスマート・アンテナ・システムでは、外付けのデコーダ、スイッチ、I/O バスを使って多数の AD5253/AD5254 をアドレス指定します (図 16 参照)。例えば、合計 16 個のデバイスと通信するためには、4 個のデコーダと 16 セットの組み合わせスイッチが必要です (図 16 では 4 セットのみ表示)。2 本の I/O バスは 4 個の 2 × 4 デコーダの共通入力として機能し、各組み合わせで 4 セットの出力を選択します。図 16 に示すように 4 セットの組み合わせスイッチ出力はユニークであるため、I²C を 01011 (AD1) (AD0) と定義したスレーブ・アドレスでプログラミングすることにより特定のデバイスをアドレス指定することができます。

この動作を使うと、2 個のデコーダの入力状態が変化しない限り、16 個のデバイスの中から 1 個をアドレス指定することができます。特定のデバイスの動作が完了した後は、デコーダの入力を変更することができます。

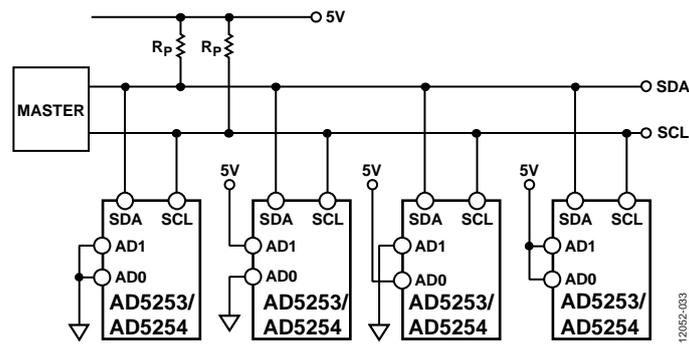


図 16.1 本のバス上の複数の AD5253/AD5254 デバイス

双方向インターフェース用のレベル・シフト

大部分の従来型システムは 1 つの電圧で動作できますが、新しい部品は別の電圧で最適化されていることがあります。2 つのシステムが同じ信号を異なる 2 つの電圧で動作させる場合、レベル・シフトが必要です。例えば、3.3 V の EEPROM を使い、5 V のデジタル・ポテンシオメータにインターフェースさせることがあります。デジタル・ポテンシオメータの設定値を EEPROM に読み書きする双方向通信を可能にするにはレベル・シフト方式が必要となります。図 17 に、レベル・シフト構成の 1 つを示します。M1 と M2 には N チャンネル信号 FET を使うことができ、あるいは V_{DD} が 2.5 V を下回る場合、M1 と M2 に FDV301N のような低スレッショールド FET を使うことができます。この回路は 1.8 V ロジック・レベルには適しません。

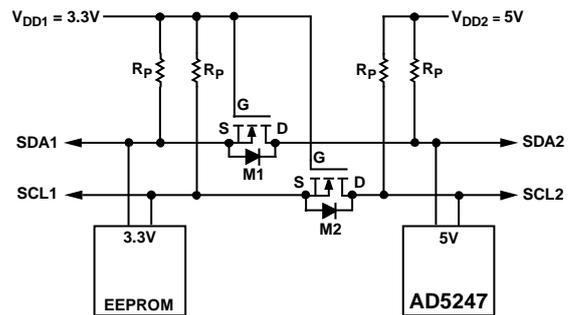


図 17.異なる電圧での動作のためのレベル・シフト

ゲイン

次の回路は DC 動作向けにデザインされています。この回路を AC 信号による励起と組み合わせて使うと、不安定性の問題が生じることがあります。回路の発振を防止するため、帰還ループ内に 10 pF のコンデンサを接続することを推奨します。

さらに、推奨オペアンプを置き換える場合は、次の制約に注意してください。

$$GBP < BW (V_{OUT})$$

$$V_{OUT} \text{ の帯域幅} = \frac{1}{2\pi R_{OUT} C}$$

ここで、
C は V_{OUT} ピンに接続された合計容量 (ピン容量)。
R_{OUT} はアンプの出力インピーダンス。

R_{OUT} は一般にデータシートの仕様または代表的性能特性のプロットで規定されます。アナログ・ダイアログの記事「[Practical Techniques to Avoid Instability Due to Capacitive Loading](#)」 Volume 38, Number 2, 2004 年を参照してください。

リニア・ゲイン設定モード

詳細については、AN-1169 アプリケーション・ノート「[Linear Setting Mode: A Detailed Description](#)」を参照してください。

バイポーラ・プログラマブル・ゲイン・アンプ

バイポーラ・ゲインを必要とするアプリケーションの場合の一例を図 15 に示します。デジタル・ポテンショメータ U1 が調整範囲を設定し、U2 の設定に対して、ワイパー電圧 (V_{W2}) を V_I ~ -KV_I の範囲で調整します。

ADA4077-2 (A2) を次の伝達関数を与える非反転アンプとして構成します。

$$\frac{V_o}{V_i} = \left(1 + \frac{R2}{R1}\right) \times \left(\frac{D2}{1024} \times (1 + K) - K\right)$$

ここで、K は U1 によって設定される比 R_{WB1}/R_{WA1} です。

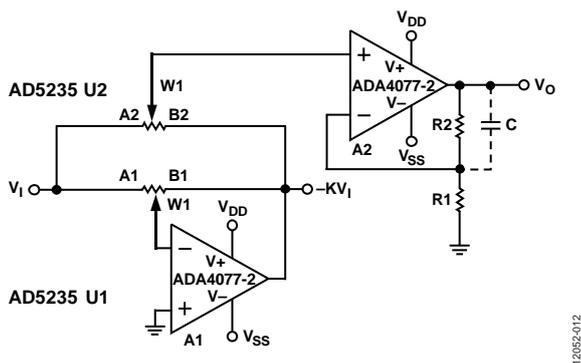


図 18. バイポーラ・プログラマブル・ゲイン・アンプ

簡単な (通常の) ケースでは、K = 1 であり、V_o は次のように簡単になります。

$$V_o = \left(1 + \frac{R2}{R1}\right) \times \left(\frac{2D2}{1024} - 1\right) \times V_i$$

ADA4077-2 (A2) をゲイン=1、ゲイン=2、ゲイン=10 に設定して、D2 を調整した結果を表 3 に示します。リニアにプログラマブルなゲインと 1024 ステップの分解能を持つバイポーラ・アンプが得られます。

表 3. バイポーラ・ゲイン・アンプの結果

D2	R1 = ∞, R2 = 0	R1 = R2	R2 = 9 × R1
0	-1	-2	-10
256	-0.5	-1	-5
512	0	0	0
768	0.5	0	5
1023	0.992	1.984	9.92

ゲイン制御補償

デジタル・ポテンショメータは、非反転ゲイン・アンプとして広くゲイン制御で使われています (図 19 参照)。

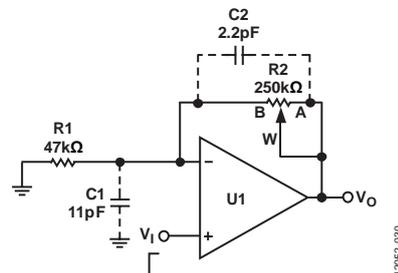


図 19. ゲイン制御補償

RDAC の B ピンの寄生容量がオペアンプの非反転ノードに接続されると、1/β_o の項にゼロ点が導入され 20 dB/dec となります。これに対して、代表的なオペアンプのゲイン帯域積 (GBP) は 20 dB/dec の特性を持っています。大きな R2 と有限の C1 により、ゼロ周波数をクロスオーバー周波数より十分低くすることが可能です。このため、ゲイン勾配は 40 dB/dec になり、クロスオーバー周波数でのシステム位相マージンは 0° になります。入力に方形波パルスまたはステップ関数を入力した場合、出力にリングングまたは発振が発生します。また、2 つのゲイン値の間で切り替えを行うことは、入力にステップを与えることと等価なため、同様にリングングが発生します。

オペアンプの GBP に応じて、帰還抵抗を小さくすると、ゼロ周波数を十分遠くに持って行くことができるためこの問題を克服することができます。しかし、補償コンデンサ C2 を使用して C1 の影響を相殺する方法の方が優れています。最適補償は R1 × C1 = R2 × C2 のとき得られます。R2 が変化するためこれは選択肢にはなりません。したがって、前述の関係を使い、R2 が最大値であるかのように C2 を調整することができます。R2 を小さい値に設定した場合、過補償になり性能が犠牲になることがあります。

その代り、最悪ケースでもリングングや発振を防止することができます。クリティカルなアプリケーションに対しては、発振に適する C2 値を経験的に探す必要があります。一般に、数 pF ~ 10 分の数 pF の範囲の C2 が補償に適しています。

同様に、W ピンと A ピンの容量は出力に接続されます (非表示)。このノードの影響は小さいため、多くの場合補償する必要はありません

LED ドライバ

手動調整可能な LED ドライバ

AD5228 は、LCD パネルのバックライト制御用の LED ドライバなどの多くの電氣的レベル調整で使用することができます。図 20 に、手動で調整可能な LED ドライバを示します。AD5228 は、輝度制御用白色 LED D1 両端の電圧を設定します。U2 は最大 250 mA を処理できるため、VF が 3.5 V の代表的な白色 LED では、U2 電流を制限する抵抗 R1 が必要です。この回路はシンプルですが、電力効率はよくありません。U2 のシャットダウン・ピンを PWM 信号でトグルして、消費電力を減らすことができます。

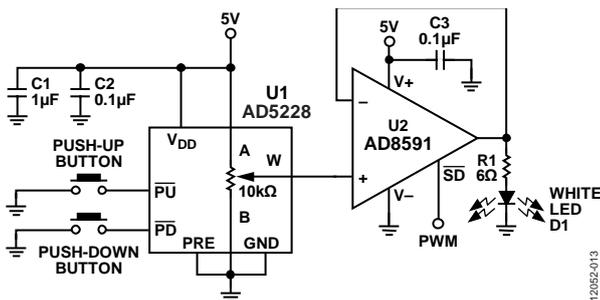


図 20. 低価格の調整可能な LED ドライバ

LED ドライバ向けの調整可能電流源

LED 輝度は順方向電圧ではなく電流の関数であるため、電圧源より調整可能な電流源の方が望まれます (図 21 参照)。

負荷電流は、AD5227 の V_{WB} を R_{SET} で除算して求められます。

$$I_D = \frac{V_{WB}}{R_{SET}}$$

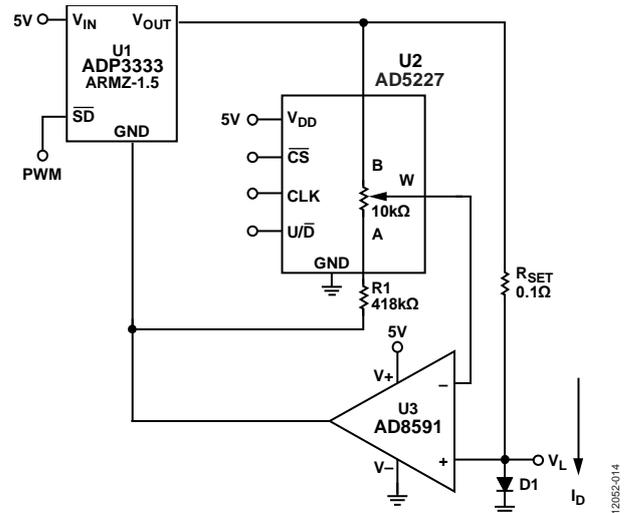


図 21. LED ドライバ向けの調整可能な電流源

U1 の ADP3333 ARMZ-1.5 は 1.5 V の LDO で、0 V の上下に上げ下げされます。AD5227 の V_{WB} が最小値の場合、D1 を流れる電流はゼロで、U3 を両電源でバイアスした場合 U1 の GND ピンは -1.5 V になります。このため、幾つかの U2 に小さい抵抗ステップ変化があっても、U1 の GND ピンが 0 V より上にリフトされるまで、出力に影響を与えません。

AD5227 の V_{WB} が最大値のとき、 V_{OUT} が $V_L + V_{AB}$ になるため、U1 の電源電圧は十分なヘッドルームを持ってバイアスする必要があります。同様に、PWM 信号を U1 のシャットダウン・ピンに入力して、電力効率をよくすることができます。この回路は 1 個の LED に対してよく機能します。

電圧/電流変換

電圧 /電流変換: プログラマブルな電流源

図 22 に示す回路を使うと、高精度な電流源を構成することができます。

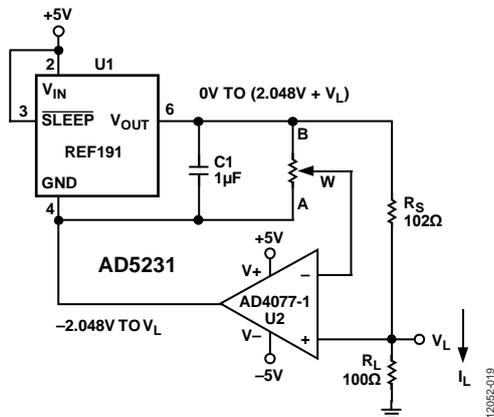


図 22. プログラマブルな電流源

REF191 は低電源ヘッドルーム高精度リファレンスであり、2.048 V で必要とされる 20 mA を供給することができます。負荷電流は、単純にデジタル・ポテンショメータの B ピンと W ピンの間の電圧を R_S で除算した値になります。

$$I_L = \frac{V_{REF} \times D}{R_S \times 1024}$$

回路は単純ですが、2 つの問題に注意する必要があります。まず、REF191 のグラウンド電位は -2.048 V (ポテンショメータ設定のゼロスケール) から V_L (ポテンショメータ設定のフルスケール) まで変化できるため、両電源オペアンプが最適です。回路は単電源でも動作しますが、システムのプログラマブルな分解能は低下します。2 つ目は、 V_L での電圧コンプライアンスが 2.5 V、すなわち等価負荷 125 Ω に制限されることです。高い電圧コンプライアンスが必要な場合は、デジタル・ポテンショメータ AD5260、AD5280、AD7376 が検討対象になります。

図 22 に、高電圧に適合する別の回路を示します。高電力 LED の駆動などで高電流を実現するためには、U1 を LDO で置き換え、 R_S を小さくし、デジタル・ポテンショメータの A ピンに直列に抵抗を追加します。これにより、ポテンショメータの電流が制限されて、電流調整分解能が向上します。

電圧/電流変換: プログラマブルな双方向電流源

双方向電流制御や高い電圧コンプライアンスが必要なアプリケーションに対しては、Howland 社の電流ポンプが 1 つのソリューションになります。

抵抗が整合している場合、負荷電流は次式で与えられます。

$$I_L = \frac{(R2A + R2B)}{R1} \times V_W$$

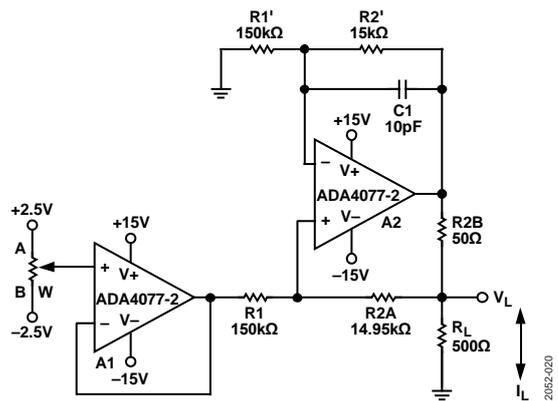


図 23. プログラマブルな双方向電流源

理論的には $R2B$ を必要なだけ小さくして、A2 内部での出力電流駆動能力に必要な電流を得ることができます。この回路で、ADA4077-2 は両方向に ± 5 mA を供給し、電圧コンプライアンスは 15 V に近づきます。出力インピーダンスは次式で表されます。

$$Z_0 = \frac{R1' R2B (R1 + R2A)}{R1 R2' - R1' (R2A + R2B)}$$

抵抗 $R1$ と $R2$ がそれぞれ $R1$ と $R2A + R2B$ に正確に整合すると、 Z_0 は無限大になります。一方、抵抗が整合していない場合、 Z_0 が負になることがあります。

そのため、1 pF ~ 10 pF の範囲の $C1$ を接続して、負インピーダンスによる発振を防止する必要があります。

フィルタ機能

プログラマブルなローパス・フィルタ

A/D 変換では、サンプリング信号の帯域を制限するアンチエイリアシング（折返し誤差防止）・フィルタを使用することが一般的です。このため、2 チャンネルの AD5235 を使って、2 次 Sallen-Key ローパス・フィルタを構成することができます（図 24 参照）。

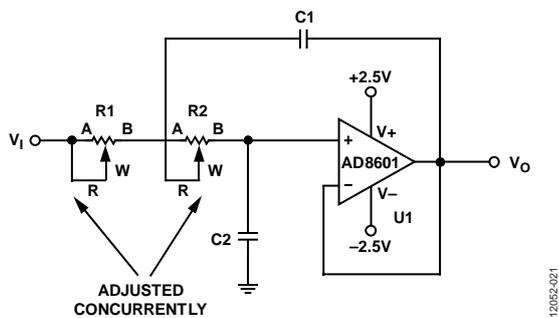


図 24.Sallen-Key ローパス・フィルタ

設計式は、

$$\frac{V_o}{V_i} = \frac{\omega f^2}{S^2 + \frac{\omega f}{Q} S + \omega f^2}$$

$$\omega_o = \sqrt{\frac{1}{R1 R2 C1 C2}}$$

$$Q = \frac{1}{R1 C1} + \frac{1}{R2 C2}$$

まず、コンデンサに対して手頃な値を選択します。Q = 0.707 となる最も平坦な帯域幅を実現するため、C1 のサイズを C2 の 2 倍にして、R1 = R2 とします。R1 と R2 を同じ設定に同時に調整して、所望の帯域幅を実現します。

プログラマブルな状態可変フィルタ

状態可変アクティブ・フィルタは、ローパスまたはバンドパス・フィルタの作成に使用される標準的な回路の 1 つです。AD5233 をこのアプリケーションで使うと、周波数、ゲイン、フィルタ出力の Q の全てがプログラム可能になります。

±2.5 V のピーク入力/出力振幅を可能にする 2.5 V の仮想グラウンドを使用したフィルタ回路を図 25 に示します。RDAC2 と RDAC3 がローパス、ハイパス、バンドパスのカットオフと中心周波数をそれぞれ設定しています。RDAC2 と RDAC3 には（連動ポテンショメータの場合と同様）同じデータを設定して、回路の最適な Q を維持します。

バンドパス・フィルタの伝達関数は、

$$\frac{V_{BP}}{V_i} = \frac{A_o \frac{\omega_o}{Q} S}{S^2 + \frac{\omega_o}{Q} S + \omega_o^2}$$

ここで、A_o はゲイン。

R_{WB2 (D2)} = R_{WB3 (D3)} の場合、R1 = R2 かつ C1 = C2、

$$\omega_o = \frac{1}{R_{WB2} C1}$$

$$A_o = \frac{R_{WB1}}{R_{WA1}}$$

$$Q = \frac{R_{WA4}}{R_{WB4}} \times \frac{R_{WB1}}{R1}$$

バンドパス出力でのフィルタ応答の測定値は 2 kHz~20 kHz の中心周波数範囲を発生させる RDAC2 と RDAC3 の設定値の関数であることを図 25 は示しています。

バンドパス出力でのフィルタ・ゲイン応答を図 25 に示します。中心周波数 2 kHz で、ゲインは -20 dB~+20 dB の範囲で調節され、RDAC1 により決定されます。回路 Q は RDAC4 と RDAC1 により調節されます。このアプリケーションに適するオペアンプは、ADA4077-2、AD8604、OP279、AD824 です。

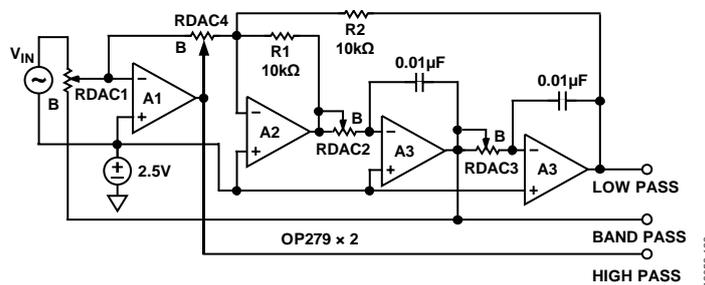


図 25.プログラマブルな状態可変フィルタ

その他の応用

出力ブースタ付きプログラブル電圧源

大電流の調整が必要となるレーザ・ダイオード・ドライバまたはチューナブル・レーザのようなアプリケーションの場合、ブースト電圧源の使用を検討することができます (図 26 参照)。

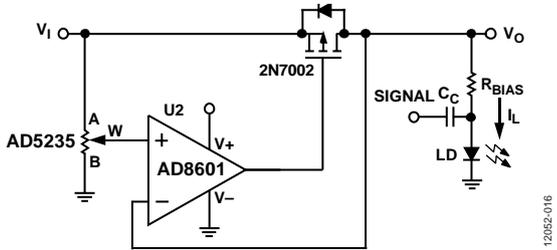


図 26. プログラブルなブースト電圧源

この回路では、オペアンプの反転入力に V_O をデジタル・ポテンシオメータで設定されたワイパー電圧に等しくなるよう強制します。負荷電流は、N チャンネル FET の N_1 を経由して電源から供給されます (図 26 参照)。 N_1 の電力処理能力は、 $(V_I - V_O) \times I_L$ の電力消費に対して十分である必要があります。

この回路は 5 V 電源で最大 100 mA を出力することができます。高精度なアプリケーションに対しては、ADR421 または ADR03 のような電圧リファレンスを、デジタル・ポテンシオメータの A ピンに接続することができます。

高電圧 DAC

AD7376 を最大 30 V の高電圧 DAC として構成することができます。回路を図 27 に示します。出力は次のようになります。

$$V_O(D) = \frac{D}{128} \left[1.2V \times \left(1 + \frac{R_2}{R_1} \right) \right]$$

ここで、 D は 0~127 の 10 進コード。

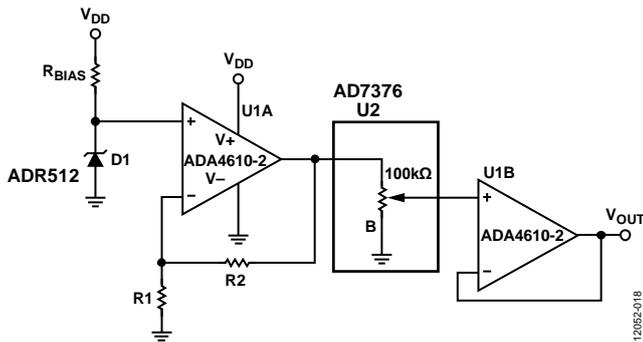


図 27. 高電圧 DAC

プログラブルなオシレータ

従来型 Wien ブリッジ発振器では、Wien 回路 ($R \parallel C$ 、 $R' C'$) が正帰還を提供し、 R_1 と R_2 が負帰還を提供します。

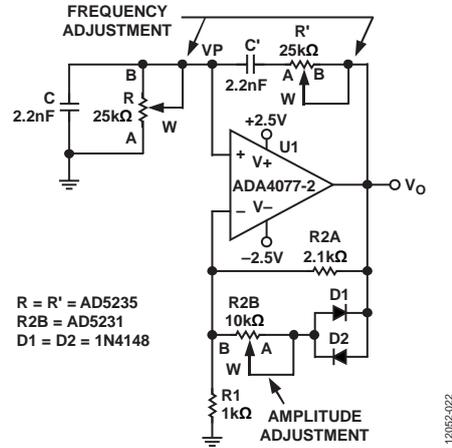


図 28. 振幅制御機能付きプログラブル・オシレータ

共振周波数 f_0 で全体の位相シフトがゼロになるため、正帰還により回路が発振します。 $R = R'$ 、 $C = C'$ 、 $R_2 = R_{2A} / (R_{2B} + R_{DIODE})$ の場合、発振周波数は次式で与えられます。

$$\omega_0 = \frac{1}{RC} \text{ or } f_0 = \frac{1}{2\pi RC}$$

ここで、 $R = R_{WA}$ となり、

$$R_{WA}(D) = \frac{1024 - D}{1024} \times R_{AB} + R_W$$

共振周波数では、 $R_2/R_1 = 2$ に設定すると、ブリッジが平衡します。実用的には、 R_2/R_1 を 2 より少し大きい値に設定して、発振の開始を確実にします。一方、ダイオード D_1 と D_2 の交互ターンオンにより、 R_2/R_1 が確実に 2 より小さくなるので、直ちに発振を安定化します。周波数を設定した後、発振振幅を R_{2B} により調整します。次の関係を使います。

$$\frac{2}{3} V_O = I_D R_{2B} + V_D$$

V_O 、 I_D 、 V_D は相互に依存する変数です。 R_{2B} を適切に選択すると、 V_O が収束して平衡状態が得られます。 R_{2B} をディスクリート抵抗と直列にして、振幅を大きくすることができますが、合計抵抗は出力が飽和するのであまり大きくすることはできません。

電源を使用した常時バイアスによる抵抗設定値の保持

EEMEM ポテンショメータを使用したいが、コスト増とデザインのプログラミングを許容できない場合は、電源による AD5227 の常時バイアスを使った抵抗設定値の保持を検討してください (図 29 参照)

AD5227 は、バッテリー駆動システムでも消費電力を節約できるように特別に低消費電力に設計されています。図 30 に示すように、同じような低消費電力デジタル・ポテンショメータを 3.4 V 450 mA/hour のリチウムイオン携帯電話バッテリーでバイアスします。計測値は、デバイスの消費電力は無視できることを示しています。ポテンショメータの常時バイアスは実用的な方法です。これは、大部分の携帯型機器では充電時にバッテリーを取り外す必要がないためです。バッテリーの交換の際に AD5227 の抵抗設定値が失われるとしても、多くのアプリケーションで不都合になるほど頻繁には発生しません。

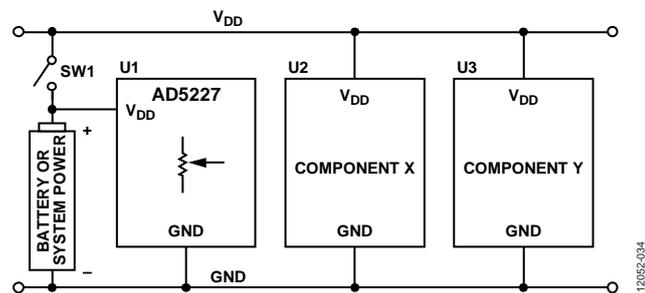


図 29. AD5227 の常時バイアスによる抵抗値の保持

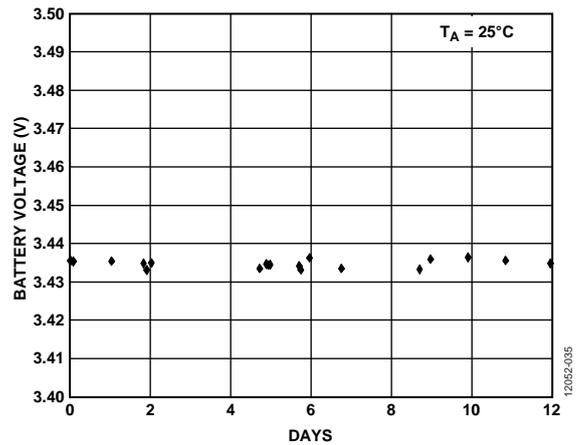


図 30. バッテリー消費電力の測定値