ANALOG DEVICES

回路ノート
CN-0560

Circuits from the Lab™ Reference Circuits 実用回路集

テスト済み回路設計集“Circuits from the Lab™ ”は共通の設計課題を対象とし、迅速で容易なシステム統合のために製作されました。さらに詳しい情報又は支援は www.analog.com/jp/CN0560 をご覧ください。

接続または参考にしたデバイス

ADAQ23878	18 ビット、15MSPS µModule データ・アクイジション・ソリューション	LT3032	デュアル 150mA 正／負、低ノイズ、LDO リニア電圧レギュレータ、広い入力電圧範囲
ADA4898-1	高電圧、低ノイズ、低歪み、ユニティ・ゲイン安定、高速 OP アンプ	ADP7185	−500mA、超低ノイズ、高 PSRR、LDO リニア電圧レギュレータ
LT3023	デュアル・マイクロパワー、低ノイズ、過電流／過熱保護レギュレータ、10 ピン DFN	ADP7118	シングル 20V、200mA、低ノイズ、CMOS LDO リニア電圧レギュレータ
LTM8049	デュアル出力スイッチ・モード電源、広い入力電圧範囲	LT5400	クワッド整合抵抗ネットワーク
ADR4520	超低ノイズ、高精度 2.048V 電圧リファレンス	LTC6655	0.25ppm ノイズ、低ドリフト高精度リファレンス

高精度・広帯域幅の電流測定シグナル・チェーン

評価と設計支援

- 回路評価用ボード
  - CN0560 リファレンス設計ボード（EVAL-CN0560-FMCZ）
  - SDP-H1 開発プラットフォーム（EVAL-SDP-H1）
- 設計および統合ファイル
  - 回路図、PCB レイアウト・データ、部品表

回路の機能とその利点

データ処理、ネットワーキング、ポータブル、ウェアラブルなどのコンピューティング・アプリケーション向けに電源ソリューションの設計や最適化を行うには、電圧および電流の高精度・広帯域・高ダイナミック・レンジの測定が必要です。システムには、1 台、数十台、または数百台の中央処理装置（CPU）、グラフィック処理ユニット（GPU）、ネットワーク・インターフェース、ストレージ・ハードウェア、および無数のサポート回路が搭載されることがあります。

変化するシステム要求に応答して、これらの回路は、アイドル状態でのマイクロアンペアの電流から、全負荷下で数マイクロ秒のうちに数百アンペアに移行する場合もあります。更に、自動試験装置（ATE）の試験ソリューションや電力アナライザは一般的に、複数のチャンネルを使用して、電流、電圧、または電力プロファイルを正確に取得し、より広い帯域幅にわたって高調波を測定します。

低電圧源レールには厳しいノイズ条件があり、様々な負荷条件と温度のもとで特性評価を行い、バイパス・コンデンサの経時劣化を考慮に入れる必要があります。

図 1 に示す回路は、こうした難しいアプリケーションに適したフル機能のワイド・レンジ電流測定システムを提供します。精度、帯域幅、ドリフト性能は、出荷テスト環境での使用に適したベンチトップおよびラックマウント型の試験装置と同じレベルです。同時に、このソリューションは小型であり、継続的監視に必要なアプリケーションに十分に組み込むことができます。15MSPS というサンプル・レートは、アンチエイリアシング・フィルタ条件を大幅に緩和し、高速トランジェントおよび小信号レベルをデジタル化する際に帯域幅を最大化します。オーバーサンプリングを追加すれば、実行する特定の測定に合わせてノイズと帯域幅との間のトレードオフを行うことができます。

図 1. EVAL-CN0560-FMCZ の簡略化したブロック図

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

Rev. 0

©2022-2022 Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ株式会社

本　　社／〒105-6891　東京都港区海岸 1-16-1　ニューピア竹芝サウスタワービル 10F
電話 03（5402）8200
大　阪営業所／〒532-0003　大阪府大阪市淀川区宮原 3-5-36　新大阪トラストタワー 10F
電話 06（6350）6868
名古屋営業所／〒451-6038　愛知県名古屋市西区牛島町 6-1　名古屋ルーセントタワー 38F
電話 052（569）6300

回路の説明

CN0560 は、シャント抵抗、内蔵アンプ、µModule®を組み合わせて、3 つの電流レンジを高精度に測定できます。このソリューションは、ソリューション・サイズの制約にもかかわらずボードあたりのチャンネル数を増加させ、熱問題を緩和し、自己加熱によるシステム・ドリフト補正の負担を軽減するだけでなく、精度性能全体も最高のものにします。CN0560 は、自動試験装置、（CPU/GPU レールなどでの）電源監視装置、アナライザで使用される試験機器に最適です。

最も一般的な電流測定技法には、シャント抵抗、アナログ・フロント・エンド（AFE）、およびアナログ・デジタル・コンバータ（ADC）、更に、その後段のマイクロコントローラやフィールド・プログラマブル・ゲート・アレイ（FPGA）が含まれています。CN0560 は、広い帯域幅のフロント・エンドを提供し、シャント抵抗に発生した小さな差動電圧を、供給すべき大きな電圧に変換し、次いでデジタル化します。

電流入力

CN0560 は 10µA、10mA、10A の 3 種類の電流入力レンジで測定できます。電流入力レンジは、低グリッチでセトリングが速く高電圧でラッチアップ耐性のある ADG5209 マルチプレクサを、オンボード・ジャンパの設定に応じて手動かソフトウェアのいずれかにより制御して（A0、A1 経由）選択します。表 1 に電流レンジごとのジャンパ設定を示します。図 2 は、10µA の電流レンジでの CN0560 の簡素な評価セットアップを示しています。

電流源から 10µA、10mA、および 10A の既知の電流を印加し、各シャント抵抗（0.05Ω、5Ω、5kΩ）に生じる差動電圧を、マルチメータを使用して電圧感知パッドで測定します。各シャント抵抗を流れる電流により、50mV の最大電圧降下が生じます。この電圧は、ADA4898-1 アンプ（初期ゲイン 40）を用いて増幅され、次に ADAQ23878 µModule®の差動入力に供給されます。

表 1. 電流レンジの選択

Current Range	A0	A1
10 µA	1	1
10 mA	0	0
10 A	1	0

図 2. 簡素な評価用試験セットアップ（10µA レンジの例）

各シャント抵抗にかかる電圧の計測値は、µModule 出力における実際の電圧の計測値と比較されます。この回路の全体的な精度は、シャント、アンプ、および µModule の抵抗温度係数（TCR）、ならびにソースまたはマルチメータ自体の精度など、いくつかの誤差要因の影響を受けます。ただし、シャント抵抗の選択は、この回路の精度を決定する上で主要な役割を果たしています。図 3 と図 4 は、CN0560 へのシャント抵抗の作用を示しています。

図 3. オーバーサンプリングなしの CN0560 の FFT（シャント抵抗使用時）

図 4. OSR が 256 の場合の CN0560 の FFT（シャント抵抗使用時）

入力保護

電流シャント入力は、36V の双方向電圧トランジェント圧縮（TVS）ダイオードと、それに続く 100Ω 抵抗により、静電放電（ESD）衝撃と過電圧状態から保護されます。マルチプレクサ入力は、+/–15V までの入力電圧に直接耐えることができます。これを超える電圧は余分な電流を引き起こし、100Ω 抵抗によって制限されます。

ゲイン段

選択されたマルチプレクサ入力の後に、ADAQ23878 シグナル・チェーン µModule を駆動する LT5400 クワッド高精度整合抵抗ネットワークと組み合わされた 2 つの ADA4898-1 低ノイズ高速アンプが続きます。LT5400-7 は、広い温度範囲で 0.2ppm/ºC のマッチング・ドリフトと 0.01%の抵抗マッチングを実現し、独立してマッチングされた抵抗よりも優れた CMRR を実現します。

初期設定では、2 つの ADA4898-1 アンプは、外付けゲイン設定抵抗を使用して、ゲイン 40 の完全差動構成で設定されています。40 というゲインにより、ADAQ23878 の入力において 2.0V のフルスケール電圧が生成され、ADAQ23878 が+/−2.048V レンジで構成されている場合に SNR が最大となります。

フロント・エンドのデジタル化

図 1 の主要ブロックは、低ノイズの完全差動アンプ（FDA）、安定したリファレンス・バッファ、15MSPS の 18 ビット逐次比較レジスタ ADC、および最適性能に必要な重要な受動部品を搭載した ADAQ23878 µModule を特徴としています。

システムインパッケージ（SiP）ソリューションである ADAQ23878 µModule は、高精度の性能を提供し、エンド・システムの部品数を減少させ、基板面積の制約の中でチャンネル密度を向上させます。また、高集積の特定用途向け集積回路（ASIC）に付きものの高いコストをかけずに、電流測定試験装置に関連したキャリブレーションの負担や熱の問題を緩和します。

FDA 周辺の高精度抵抗アレイは、アナログ・デバイセズ独自の iPassives®技術により構築されています。この技術により、回路のアンバランスが解消され、寄生が減少し、最大 0.005%の優れたゲイン・マッチングが得られ、0.13ppm/ºC という最大のドリフト性能が得られます。また、iPassives 技術はディスクリート受動素子と比較してサイズの優位性があり、温度依存のエラー・ソースを最小限に抑え、システムレベルのキャリブレーションの負担を軽減します。

FDA の短いセトリング時間と広いコモンモード入力レンジ、更に、設定可能なゲイン・オプション（0.37、0.73、0.87、1.38、および 2.25）の精度性能により、ゲインまたは減衰の調整、ならびに完全差動またはシングルエンド／差動変換入力信号の使用が可能になります。

オーバーサンプリングとアンチエイリアシング

ADAQ23878 の高精度性能は、高いサンプリング・レートと組み合わされて、ノイズを減少させ、オーバーサンプリングによる、極めて低い RMS ノイズと、広い帯域幅での小さい振幅信号の検出を実現します。

ADAQ23878 の一般的なダイナミック・レンジは、図 5 に示すように、4.096V リファレンスを使用し、入力を接地により短絡させて測定した場合、約 89dB です。多くの電流測定アプリケーションでは帯域幅が 7.5MSPS より低いため、オーバーサンプリングを使用してダイナミック・レンジを向上させることができます。

図 5. オーバーサンプリングなしの FFT（入力短絡時）

オーバーサンプリングとは、ナイキスト基準を満たすために必要な信号帯域幅の 2 倍よりもはるかに高速なサンプリングのことです。信号帯域幅の 2 倍でサンプリングすると、$\frac{f_S}{2}$ のエイリアスを超えるノイズや干渉トーンが通過帯域に入るため、アナログ・アンチエイリアス・フィルタに厳しい制約がかかります。エイリアシングに対する従来の解決策は、精度、帯域通過リップル、減衰帯域除去、群遅延、および消費電力の間の妥協を必要とする高次フィルタを使用することです。低いサンプル・レートはまた、ADC の量子化および熱ノイズのすべてを信号帯域に集中させます。オーバーサンプリングには次の 2 つの効果があります。

- アナログ・アンチエイリアス・フィルタのカットオフ周波数を高くしたり、次数を下げたりすることができます。
- ADC ノイズは、より広い帯域幅に拡散され、インバンド・ノイズを低減します。

図 6. アンチエイリアス・フィルタ条件に対する
オーバーサンプリングの効果

図 6 は、オーバーサンプリングの効果を示しています。使用可能な信号帯域幅は $\frac{f_S}{(2 \times OSR)}$ であり、アナログ・フィルタのカットオフを $f_S - \frac{f_S}{(2 \times OSR)}$ まで増加させることができます。信号通過帯域はアナログ・フィルタの遷移帯域よりも十分に低く、通過帯域リップルの影響を最小限に抑えます。信号通過帯域の応答は、デジタル・ローパス・フィルタの応答に支配されます。その応答は、温度に対して決定的で安定しており、（アナログ・フィルタとは異なり）部品の許容誤差には影響されません。

大半のデジタル・フィルタは、出力データをより低い割合まで削減するため、データ処理の必要性が低減します。例えば、カスケード積分器コーム（CIC）フィルタの出力は、OSR に等しい率だけ削減されます。

オーバーサンプリングによるダイナミック・レンジ（DR）の向上は、式 1 を用いて計算することができます。

$$DR_{Improvement} = 10 \times \log_{10}(OSR) \quad (1)$$

ここで、

OSR はオーバーサンプリング・データ・レートです。

オーバーサンプリングが 4 倍になるごとに、分解能が 1 ビット増加し，ダイナミック・レンジが 6dB 向上します。ADAQ23878 の出力を 256 倍にオーバーサンプリングすると、出力データ・レートは 58.594kSPS（= 15MSPS/256）になります。これは、29.297kHz の信号帯域幅に相当し、ダイナミック・レンジは様々なゲイン・オプションの 111dB に近くなり、非常に小さな振幅 µV 信号を正確に検出することができます（図 7 参照）。

図 7. OSR が 256 の場合の FFT（入力短絡時）

ADAQ23878 の差動駆動

ADA4898-1 フロント・エンド・アンプが選ばれる理由は、広帯域、高スルー・レート、低ノイズまたは低歪み特性を有しているためです。このアンプはまた、ADAQ23878 の低い入力インピーダンスを 15MSPS のフルスピードで容易に駆動し、最適な性能を実現する能力を持っています。

電圧リファレンス

ADAQ23878 には、2.048V、20ppm/ºC の内部リファレンス（REF）と、REF に対して固定ゲイン 2 を有するリファレンス・バッファ（REFBUF）があります。リファレンス・バッファの 4.096V 出力により、ADAQ23878 のフルスケール入力レンジが決まります。

より低いドリフトが必要なアプリケーションでは、REF または REFBUF のいずれかをオーバードライブすることができます。CN0560 には、初期精度が 0.025%、ドリフトが 2ppm/ºC である 2.048V のオンボード ADR4520 から REF をオーバードライブするオプションが含まれています。また、REFBUF は、（最大）初期精度が 0.025%、（最大）温度係数が 2ppm/ºC のオンボード LTC6655 により、オーバードライブすることができます。

パワー・ツリー

EVAL-CN0560-FMCZ は、FPGA メザニン・カード（FMC）コネクタ付きの FPGA コントローラ・ボードを使用してデータを取り込みます。ボード上のすべての電源レールは、コントローラ・ボードから供給される 3.3V レールから生成されます。このパワー・ツリーは、システムレベルの電源アーキテクチャ設計ツールである LTpowerPlanner®を使用して設計されたものです。

図 8 に、CN0560 パワー・ツリーのブロック図を示します。2 つの LTM8049 デュアル SEPIC または反転型 µModule DC/DC コンバータは、3.3V レールから+7V、–2.5V、+15.5V、–15.5V の各レールを生成します。LT3023 デュアル低ノイズ・マイクロパワー LDO は、+7V レールから+5V および+6.5V レールを生成し、ADP7183 超低ノイズ LDO は、–2.5V レールから–2V レールを生成します。

+6.5V および–2V レールは ADAQ23878 の内蔵 FDA に使用します。一方、+5V レールは LTC6655 に使用して、4.096V リファレンスが生成されます。2 つ目の LTM8049 から供給される+15.5V と–15.5V の 2 つのレールが LT3032 デュアル LDO に供給され、ADA4898-1 と ADG5209 用に+15V と–15V の電圧レールが生成されます。ADP7118 低ノイズ LDO は、ADR4520 用に+2.5V レールを生成し、この ADR4520 から 2.048V リファレンスが生成されます。シャント抵抗で消費される電力を除くと、CN0560 の総消費電力は約 910mW です。

図 8. パワー・ツリーの簡略化したブロック図

PCB レイアウト

PCB（プリント回路基板）レイアウトは、信号の完全性を維持し、最適な性能を実現するために重要です。図 9 に、CN0560 のボード・シグナル・チェーン部の PCB レイアウトを示します。このボード・レイアウトでは、ケルビン接続を内蔵した 4 端子シャント抵抗を使用しており、2 端子シャント抵抗と比較すると、TCR の影響を低減し、温度安定性を向上させています。

ケルビン接続を有する 4 端子電流検出抵抗を使用して、シャント抵抗を流れる高電流を検出経路から外すことが不可欠です。それによって、抵抗を通る大電流の終端と電圧測定の終端が別々になるため、測定精度の最大化に有益です。

補正された電流ごとに最適な検出レイアウトを実現しました。パッド上の検出点の物理的位置と、抵抗を通る電流の対称性は、抵抗値が非常に低い（5mΩ 以下）場合に重要性が高くなります。例えば、10A の電流レンジでは、ケルビン接続を有する 4 端子高精度金属箔抵抗（5mΩ）を使用します。この抵抗は、TCR が ±0.05ppm/ºC、公差が 0.1%で、小さな面積（10mm × 10mm 以下）に収まるため、パッドに沿う抵抗が 1mm 単位の長さで実効抵抗に影響します。

図 9. シグナル・チェーンの PCB レイアウト

多層ボードを使用し、ADAQ23878 µModule の下の第 1 層内にはクリーンなグランド・プレーンを備えることを推奨します。ボード上の個々の部品や各種信号の配線も慎重に配置する必要があります。更に、入力信号と出力信号は対称に配線することを推奨します。

µModule の接地ピンは、複数のビアを介して PCB の接地面に直接ハンダ付けしなければなりません。更に、µModule の入力ピンおよび出力ピンの下の接地面および電源面は除去して、不要な寄生容量をなくすことが必須です。不要な寄生容量は、シグナル・チェーンの歪みや直線性に影響を与える可能性があります。敏感なアナログ部とデジタル部は PCB 上で分離し、電源回路はアナログ信号パスから離す必要があります。CNV±や CLK±などの高速スイッチング信号と、デジタル出力 DA±および DB±は、このアナログ信号パスの近くを通らない、または横切らないようにして、µModule にノイズがカップリングするのを防ぐ必要があります。

オンボードLDOの出力には、2.2µF（X5R）以上の高品質のセラミック・バイパス・コンデンサを追加して、電磁干渉（EMI）感度を最小限に抑え、電源ライン上のグリッチの影響を低減する必要があります。その他の必要なバイパス・コンデンサはすべて、ADAQ23878 に内蔵されているため、ボード面積とコストを削減することができます。

バリエーション回路

固定ゲインが+2 の ADAQ23875 と、ADAQ23878 と同様のゲイン・オプションを有する ADAQ23876 は、ADAQ23878 に代わる 16 ビット、15MSPS のピン互換低電圧差動伝送（LVDS）インターフェース・シグナル・チェーン µModule です。

低ノイズ JFET アンプである ADA4627-1 は、ADA4898-1 のピン互換代替品で、性能のトレードオフはほとんどありません。ADA4627-1 は、帯域幅が低いため、15MSPS のフルスピードでは ADAQ23878 を駆動できない場合があることに留意してください。

回路の評価とテスト

EVAL-CN0560-FMCZ は、SDP-H1 コントローラ・ボードを使用して高精度なデータ取り込みを可能にし、分析 | 制御 | 評価用（ACE）ソフトウェアを使用して時間領域および周波数領域のデータを収集することができます。試験装置の詳細については、EVAL-CN0560-FMCZ ユーザ・ガイドを参照してください。

必要な装置

- EVAL-CN0560-FMCZ
- 電流源
- EVAL-SDP-CH1Z
- デジタル・マルチメータ
- 評価用ソフトウェア

開始にあたって

1. EVAL-CN0560-FMCZ ボードを使用する前に、ACE ソフトウェアと SDP-H1 ドライバをパソコンにダウンロードし、インストールします。
2. EVAL-CN0560-FMCZ ボードと SDP-H1 ボードをパソコンに接続します。
3. ACE ソフトウェアを起動します。
4. 適切な操作手順を用いて複数のジャンパ・オプションを正しく設定してから、EVAL-CN0560-FMCZ に電源と信号を供給します。EVAL-CN0560-FMCZ ボードは外部電源アダプタが不要で、160 ピン FMC コネクタを介して SDP-H1 ボードから給電されることに留意してください。
5. SDP-H1 ボードの電源を切るか、ミニ USB ポートの近くにあるリセット・スイッチを押してから、EVAL-CN0560-FMCZ ボードを SDP-H1 ボードから取り外します。

測定

図 10 は、ADAQ23878 フロント・エンドをそれぞれ 10mA と 10µA に設定し、ゲイン 1.38、15MSPS で動作しているときに、このボードを使用して取り込まれた+/−2.5LSB 内の積分線形性（INL）データを示しています。

図 10. 10mA および 10µA レンジでの INL データ

図 11 は、3 つの電流レンジでのダイナミック・レンジを示しています。ユーザは、デジタル領域でオーバーサンプリングまたは平均化を行い、注目する帯域幅に対してノイズ性能を向上させて小振幅信号を正確に捕捉し、アンチエイリアシング・フィルタ条件を緩和することができます。

図 11. ダイナミック・レンジと ADAQ23878 ゲインの関係

図 12 のプロットの Y 軸は、0.87 と 1.38 の 2 つの異なるゲインに対して入力電流が 1mA から 10mA にランプ・アップされたときの、計算に基づいた理想電圧と、それに対応する µModule の出力電圧の関係を表しています。

図 12. シグナル・チェーンの出力電圧と入力電流の関係

図 13 は、図 10 で収集したものと同じデータについて、この未補正のシグナル・チェーンの出力電圧誤差の理想値と実測値の比が 0.01%以内に入っていることを示したものです。ゲイン誤差は、許容誤差±0.1%の電流検出抵抗に大きく影響されています。

図 13. µModule の出力電圧誤差と入力電流の関係（未補正）

.

更に詳しい資料

O'Sullivan, Marcus　低値シャント抵抗のレイアウトパッド改善による高電流検出精度の最適化　アナログ・ダイアログ Vol. 46、No. 06、2012 年 6 月
Pachchigar, Maithil　オーバーサンプリングを使用した SAR ADC のダイナミック・レンジの拡大　Analog.com
Thoren, Mark、Afzal, Sal　Understanding Power Monitor Accuracy Analog.com
µModule LGA and BGA Packaging Care and Assembly Instructions Analog.com

データシートと評価用ボード

CN0560 回路評価用ボード
ADAQ23878 データシート
ADAQ23878 評価用ボード
ADA4898-1 データシート
ADA4898-1 評価用ボード
LT5400 データシート
LTM8049 データシート
LTM8049 評価用ボード
LT3023 データシート
LT3023 評価用ボード
LT3032 データシート
LT3032 評価用ボード
ADP7185 データシート
ADP7185 評価用ボード
ADP7118 データシート
ADP7118 評価用ボード
AD8421 データシート
AD8421 評価用ボード
ADG5209 データシート
ADG5209 評価用ボード
LTC6655 データシート
LTC6655 評価用ボード
ADR4520 データシート

改訂履歴

06/2022—Revision 0: Initial Version

ESD に関する注意

ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

「Circuits from the Lab／実用回路集」はアナログ・デバイセズ社製品専用に作られており、アナログ・デバイセズ社またはそのライセンスの供与者の知的所有物です。お客さまは製品設計で「Circuits from the Lab／実用回路集 」を使用することはできますが、その回路例を利用もしくは適用したことにより、特許権またはその他の知的所有権のもとでの暗示的許可、またはその他の方法でのライセンスを許諾するものではありません。アナログ・デバイセズ社の提供する情報は正確でかつ信頼できるものであることを期しています。しかし、「Circuits from the Lab／実用回路集 」は現状のまま、かつ商品性、非侵害性、特定目的との適合性の暗示的保証を含むがこれに限定されないいかなる種類の明示的、暗示的、法的な保証なしで供給されるものであり、アナログ・デバイセズ社はその利用に関して、あるいは利用によって生じる第三者の特許権もしくはその他の権利の侵害に関して一切の責任を負いません。アナログ・デバイセズ社はいつでも予告なく「Circuits from the Lab／実用回路集 」を変更する権利を留保しますが、それを行う義務はありません。 商標および登録商標は各社の所有に属します。

©2022-2022 Analog Devices, Inc. All rights reserved.　商標および登録商標は各社の所有に属します。