ANALOG DEVICES

回路ノート CN-0390

Circuits from the Lab™ Reference Circuits 実用回路集

テスト済み回路設計集 “Circuits from the Lab™ ” は共通の設計課題を対象とし、迅速で容易なシステム統合のために製作されました。さらに詳しい情報または支援は http://www.analog.com/jp/CN0390 をご覧ください。

接続または参考にしたデバイス	
ADL6010	エンベロープ検出器、高速応答、45 dB 範囲、0.5 GHz ～ 43.5 GHz
ADA4077-1	オペアンプ、高精度、4 MHZ、7 nV/√Hz、シングル、低オフセット／ドリフト
HMC985A	GaAs、MMIC 可変電圧減衰器、SMT、10 GHz ～ 40 GHz または 20 GHz ～ 50 GHz
HMC635	GaAs RF アンプ, 18 GHz ～ 40 GHz

入力周波数 20 GHz ～ 37.5 GHz の RF 自動ゲイン制御（AGC）回路

評価および設計サポート

回路評価用ボード

CN-0390 回路評価用ボード（EVAL-CN0390-EB1Z）

設計および統合ファイル

回路図、レイアウト・ファイル、部品表

回路の機能とその利点

自動ゲイン制御（AGC）回路は、シンセサイザの振幅安定化、トランスミッタの出力電力制御、あるいはレシーバーのダイナミック・レンジの最適化など、さまざまなアプリケーションに役立ちます。図 1 に示す回路は、ADL6010 検出器を HMC985A 電圧可変減衰器（VVA）と HMC635 RF アンプとともに用いて、広範囲の入力周波数（20 GHz ～ 37.5 GHz）と振幅にわたって自動ゲイン制御を行います。この回路ノートに記載の AGC 性能指数で評価した回路性能は、20 GHz ～ 30 GHz の範囲で非常に良好です。回路全体のゲインは 30 GHz を超えると低下します。しかし、マッチング技術を使用することで狭帯域での性能を改善することができます（詳細説明は本回路ノートでは省略）。

AGC 回路は、マイクロ波計装システムやレーダーを用いた測定システムに応用されています。

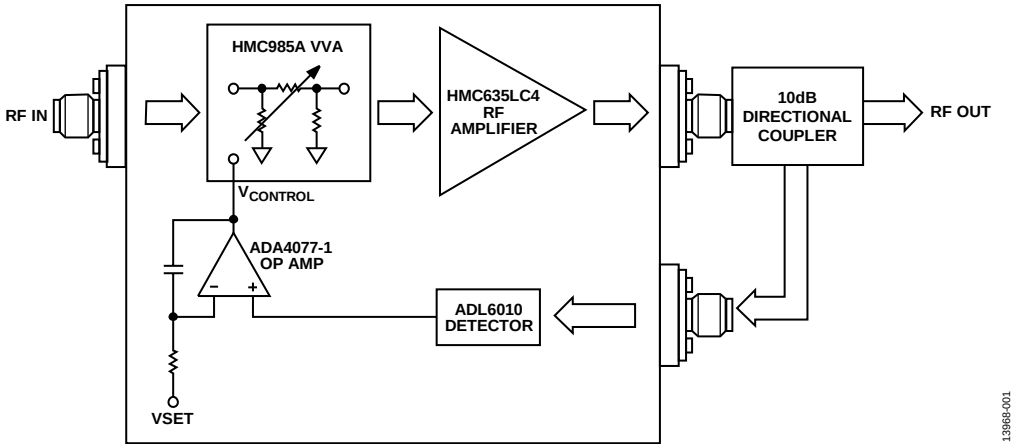

図 1. 回路ブロック図

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。※日本語資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

Rev. 0

©2017 Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ株式会社

本　　社／〒105-6891　東京都港区海岸 1-16-1　ニューピア竹芝サウスタワービル
電話 03（5402）8200
大阪営業所／〒532-0003　大阪府大阪市淀川区宮原 3-5-36　新大阪トラストタワー
電話 06（6350）6868

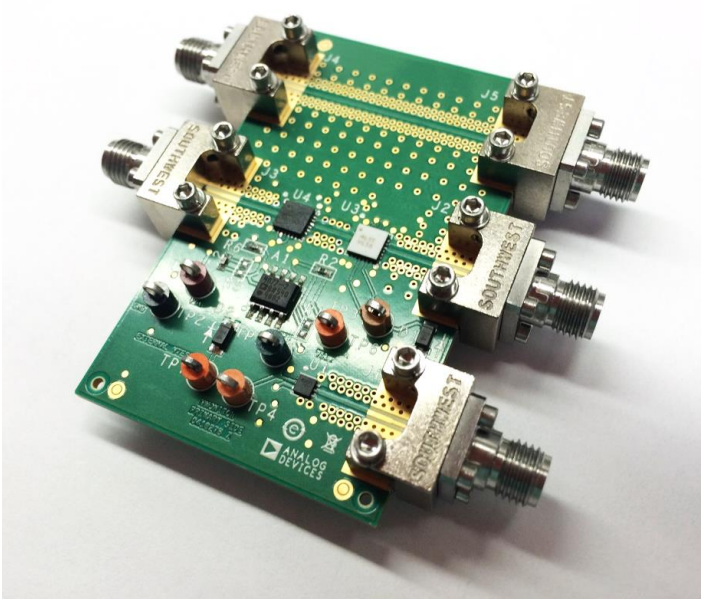

図 2. EVAL-CN0390-EB1Z AGC プリント回路基板（PCB）の写真

回路の説明

AGC アプリケーションの領域

多くの RF アプリケーションでは、時間と温度に対し、最小のドリフトで非常に正確な振幅制御が必要になります。こうした条件を持つアプリケーション例としては、NBS トレーサブルな校正が要求される機器があり、その校正間隔は 1 年に 1 回または 2 回といった長期間になる可能性があります。他のアプリケーションとしてはフェーズド・アレイ・レーダーがあり、振幅と位相を制御する精度によってビーム形成精度が制限を受けます。この回路では、ループ・コントローラ用の積分回路にオペアンプを用い、入力振幅、RF 周波数、および温度に対して RF コンポーネントのゲイン変動を補償する優れたゲイン制御を行います。

動作時は、VSET の DC バイアスによって出力振幅が制御されます。最も考えられるアプリケーションは、必要なループ精度に応じて、この DC バイアスを 8 ～ 12 ビットの DAC で駆動するものです。この方法で、RF 出力振幅をデジタル制御することができます。この回路ノートには DAC が含まれていませんが、アナログ・デバイセズの AD5621 12 ビット *nano*DAC など、多くの DAC を使用できます。

AGC 動作の原理

この種の AGC 回路で中心となる考え方は、周波数、温度、あるいは時間によって変動する RF 信号の振幅を安定させるということです。通常、この回路には 2 つの入力があります。第 1 の入力は与えられた振幅の RF 入力で、エンベロープの安定化を必要とします。第 2 の入力は、VSET 入力と呼ばれる、DC 制御電圧が印加される入力で、出力振幅の設定に使われるのはこの入力です。この単純なループを図 3 に示します。

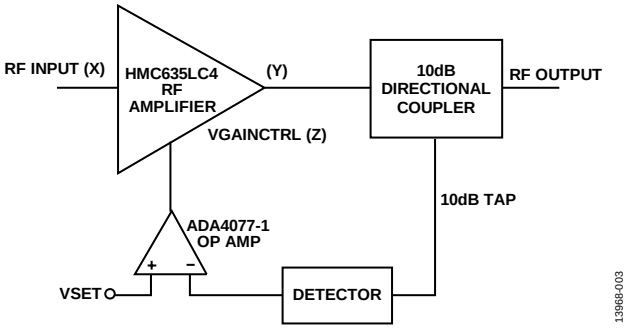

図 3. 単純な AGC ループ

図 3 では、VSET 電圧を検出回路で生成された電圧と比較するのに差動アンプを使用しています。検出器は、RF アンプの出力振幅を DC 電圧に変換します。ループの中で RF 入力（X）が注入されるため、RF 出力（Y）では X での変化の影響が最小になります。この影響は、ループ・ゲイン全体が高い限り有効です。この影響は以下の式で説明されます。

$$Y = X \times Z \tag{1}$$

$$Z = VSET - \frac{Gd \times Y}{10} \tag{2}$$

$$Y = X\left(VSET - \frac{Gd \times Y}{10}\right) \tag{3}$$

$$Y = \frac{X \times VSET}{\left(1 + \frac{Gd \times X}{10}\right)} \tag{4}$$

$$Y = \frac{VSET}{\left(\frac{1}{x} + \frac{Gd}{10}\right)} \tag{5}$$

ここで、Gd は検出器のゲインです。

式 5 から、Gd/10 >> 1 である限り、X の振幅は Y の振幅に最小限の影響しか及ぼさないことがわかります。X と Y の間のこの関係に影響を及ぼす可能性があるのは、検出器のゲイン Gd とディレクショナル・カプラの 10 dB タップの 2 つです。

ただし、CN-0390 の設計では、積分器がオペアンプ・コントローラ回路に組み込まれているため、ループの DC ゲインはオペアンプの高いオープンループ DC ゲインによってのみ制限されます。このゲインは十分高いため、制御ループの範囲内で AGC はほぼ完全に平坦になります。

どの AGC 回路にもあるのと同様、このループの動作にも制限があります。RF 入力の振幅と VSET 制御電圧のある範囲でループはクローズします。この制限は周波数によっても変化します。一般に、VGAINCTRL（Z）ノードが HMC985A VVA の入力範囲である -2.4 V ～ 0 V 間にあるときにループはクローズし、出力振幅は RF 入力の変動があっても平坦さを維持します。

検出器の伝達関数（VOUT 対 RF 入力振幅）と VVA の伝達関数（減衰対電圧制御）はいずれもきわめて非線形で（図 5、図 6、図 7 を参照）、両者を結合したゲインは RF 入力と VSET 入力の全入力範囲で（おそらく周波数や温度によっても）大きく変動する可能性があることに注意してください。制御ループに高ゲインの積分器を使用すると、これらの影響を補償することができます。

作成する回路は、図 3 に示す単純なモデルよりも複雑になります。実際の回路では、VVA 機能は 2 つのコンポーネントに分割されます。1 つ目のコンポーネントは HMC985A VVA で、V_{CTRL} = -2.4 V での約 3 dB から V_{CTRL} = 0 V での約 40 dB までの減衰が得られます。ゲイン段には HMC635 RF アンプを使用し、目的の周波数範囲で 18 dB のゲインが得られます。

AGC 動作の直感的方法

AGC ループの応答を概念化するもう 1 つの方法は、ループがクローズすると（−2.4 V > VGAINCTRL > −0 V）、VSET 制御電圧が ADL6010 検出器の出力電圧と等しくなることを理解することです。この状態のとき、オペアンプの積分器は平衡状態にあり、積分器のコンデンサの電荷は充電も放電もしておらず、一定です。VSET が一定のときに RF 入力の振幅が変化すると、ループが応答して、再び平衡状態になるまで積分コンデンサを充電または放電します。

ループが平衡状態になると、ADL6010 の出力は VSET 電圧に等しくなります。このとき ADL6010 の伝達関数（図 5 参照）を参照して、この VSET 電圧に対応する ADL6010 の RF 入力電力を求めることができます。さらに、ディレクショナル・カプラの 10 dB タップのために、この RF 入力電力の数値に 10 dB を加えて、与えられた VSET 電圧に対応する出力電力を求めます。この方法を用いて、VSET 電圧に対する出力電力の表を作成することができます。VVA と ADL6010 の伝達曲線はきわめて非線形です。したがって、これらの伝達曲線を数学的に記述するよりもこの方法のほうが容易です。

ADL6010 エンベロープ検出器

この回路の中心となるデバイスは ADL6010 エンベロープ検出器です。ADL6010 は、500 MHz ～ 45 GHz の周波数範囲で動作します。図 4 の機能ブロック図に示すように、ADL6010 はダイオードをベースとした検出器です。図 5 に示す ADL6010 の応答曲線がきわめて非線形であるため、この回路の帰還ループを直接的に解析するのは困難です。

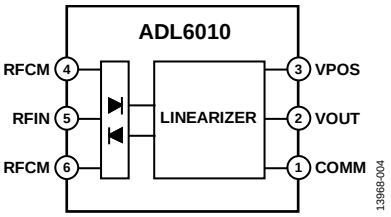

図 4. ADL6010 の機能ブロック図

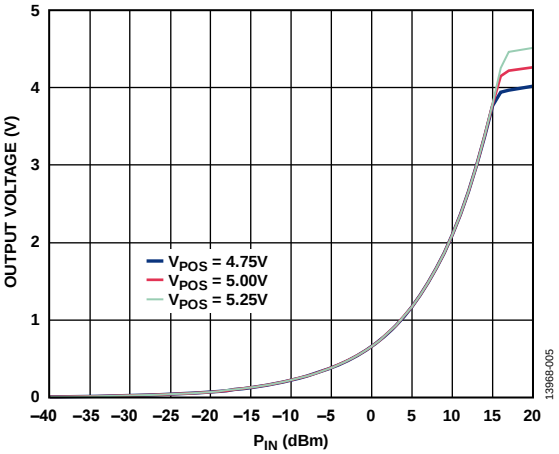

図 5. ADL6010 の伝達曲線

VVA と RF アンプの組合わせ

HMC985A VVA は、10 GHz ～ 40 GHz の周波数範囲で動作し、3 dB ～ 約 40 dB の範囲で減衰させることができます。HMC985A は直列にした 2 個の π パッド減衰器で構成され、1 段目は V_{CTRL1} で制御され、2 段目は V_{CTRL2} で制御されます。V_{CTRL1} と V_{CTRL2} を接続し、一緒に駆動することにより、約 3 dB ～ 40 dB の結合減衰を実現できます。HMC635 RF アンプを直列に接続すると、15 dB のゲインから 22 dB の減衰までの範囲で電圧を制御可能です。

HMC635 は GaAs アンプで負のゲート電圧（VGG）を必要とし、5 V の VDD 電源と同時かそれ以前に印加する必要があります。この VGG 条件に違反すると、HMC635 に損傷を与えることがあります。VGG は通常 -0.6 V のレンジですが、アンプの性能を最適化するためにデバイスごとに多少異なる場合があります。VGG を調整して最適なドレイン電流を設定するには、HMC635 や他の GaAs アンプのデータシートを参照してください。

評価用ボードは、出荷時は使いやすさを考慮して VGG を約 -0.6 V にバイアスするダイオードと抵抗を使用しているため、別の VGG 電源を用意する必要はありません。VGG の条件を満たすように、最初に -5 V の電源を接続することを推奨します。このダイオードを取りはずし、TP6 に別の VGG 電源を供給することもできます。VGG を正方向に大きくすると、回路全体のゲインが増加しますが、歪みが加わる可能性があります。

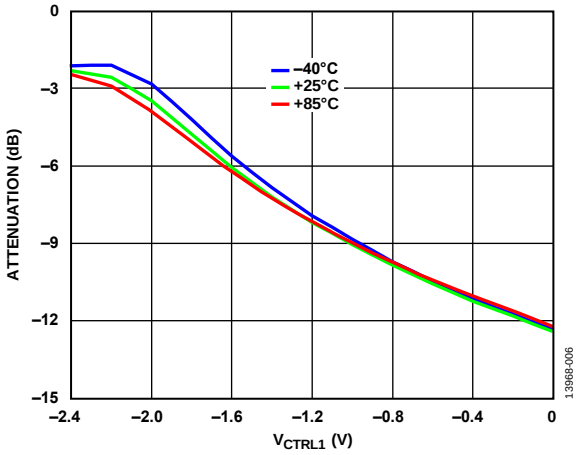

図 6. HMC985A の 20 GHz でのゲイン制御減衰曲線
（V_{CTRL1} を変化、V_{CTRL2} = -3 V）

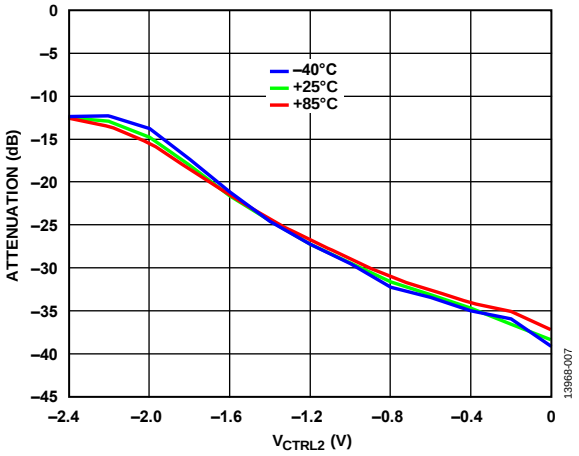

図 7. HMC985A の 30 GHz でのゲイン制御減衰曲線
（V_{CTRL2} を変化、V_{CTRL1} = 0 V）

オペアンプの積分回路と VSET 制御の詳細

回路のゲインが平衡状態になると、ADL6010 検出器の出力電圧は外部から印加される VSET と等しくなります。オペアンプ回路の正しいゲイン符号を判定するための直感的な方法の 1 つを図 8 に示します。ラベル 1 は、ループに摂動があったために RF 出力振幅が増加することを意味しており、これは大半の場合、入力振幅が増加するためです。ADL6010 入力（ラベル 2）の RF 振幅も増加し、ADL6010 出力（ラベル 3）の電圧も増加します。積分器の出力電圧は、VSET が ADL6010 出力の電圧に等しくなるまで上昇します。したがって、HMC985A VVA への入力電圧（ラベル 4）が（-2.4 V ～ 0 V のスケールで）増加し、代わって VVA の減衰を増加させるので、RF 入力における正の摂動が相殺され、フィードバック制御の符号が正しいことが確認されます。

回路の制御範囲の解析に ADL6010 の応答曲線を使用することができます。オペアンプの積分器の機能により、VSET と ADL6010 の出力電圧が等しくなると、ループが平衡状態になります。1 V の VSET 電圧は、ADL6010 への 4 dBm の RF 電力とほぼ同じです。ディレクショナル・カプラの 10 dB タップにより、 1 V の VSET は RF アンプの出力が 14 dBm であることを示します。VVA 減衰曲線を見て、RF アンプの 18 dB ゲインを考慮し、VVA 電圧が -2.4 V ～ 0 V の範囲にあるときにループがクローズすることを理解すると、VSET 対 RF 出力の理想的な値を示す表を作成することができます。表 1 は、期待される RF 出力電力対 VSET の値を示すとともに、AGC ループがクローズする RF 入力電力の予想範囲を示しています。例として、VSET = 0.1 V の場合、非常に低い信号レベルで、ループは最大ゲイン（VVA = 3 dB の減衰）になります。RF 入力電力が -20 dBm に上昇すると、この時点でループがクローズして屈曲部に達し、RF 入力電力が増加しても RF 出力電力が一定値を保つようになります。RF 入力電力が 17 dBm に上昇すると VVA の減衰限界に達し、その時点でループが再びオープンになり、ゲイン制御が失われます。

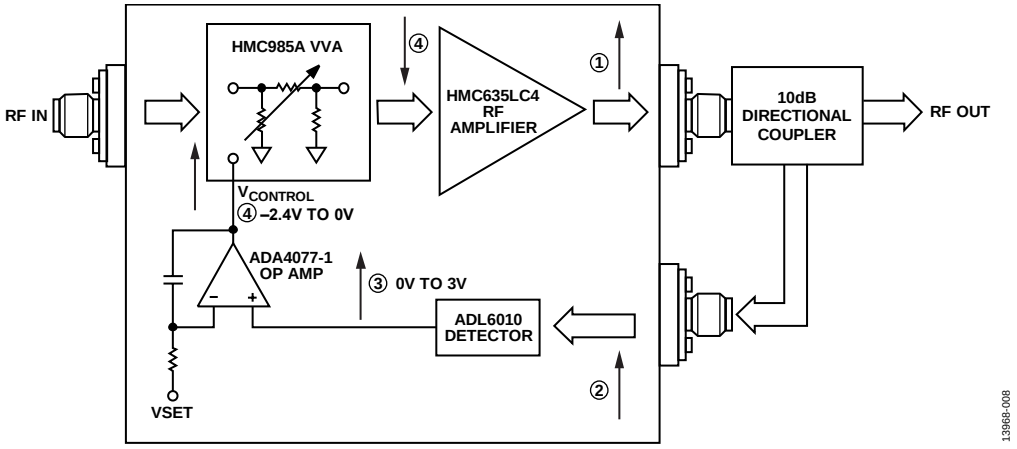

図 8. オペアンプのゲイン段の符号を判定する方法

表 1. ADL6010 の AGC ループの理想的な性能

VSET (V)	ADL6010 Input Power (dBm)	Add 10 dB for Directional Coupler (dBm)	Subtract 21 dB for RF Amplifier Gain and Attenuator Gain[1] (dBm)	RF In with V_{ATTEN} = 0 V (40 dB Attenuation) (dBm)	VVA Attenuation Needed for RF Amp input Saturation (dB)
0.1	−15	−5	−20	17	Out of range
0.2	−10	0	−15	Above rated max input power	Out of range
0.3	−7	3	−12	Above rated max input power	36
0.4	−5	5	−10	Above rated max input power	34
0.5	−2.5	7.5	−7.5	Above rated max input power	31.5
0.6	0	10	−5	Above rated max input power	29
0.7	1	11	−4	Above rated max input power	28
0.8	2	12	−3	Above rated max input power	27
0.9	3	13	−2	Above rated max input power	26
1.0	4	14	−1	Above rated max input power	25

[1] 最大ゲイン、最小減衰が 3 dB と仮定。

もう一方のスケールである VSET = 1.0 V では、RF 入力電力が 4 dBm に達するまで屈曲部にならず、RF 入力電力が回路の最大入力電力定格に達してもループはクローズしたままです。HMC635 のデータシートでは P1 dB の仕様を 21 dBm で規定していることに注意してください。HMC985A データシートでは入力電力が最大 24 dBm までの特性曲線を示しており、このテストに用いたジェネレータの最大出力は 20 dBm です。図 9 は、予想される入出力電力に対する VSET の理想的なプロットを示し、それを測定データと比較しています。理想値は実際の測定データとわずかに異なりますが、減衰器とアンプのゲインがデータシートで規定されている値より 1 dB ～ 2 dB 低いと仮定すると（おそらく、この PCB での RF マッチングが完全でないため）、理想値は測定データと厳密に一致します。また、図 5 に示す ADL6010 の伝達曲線は非常に低い周波数の場合です。ADL6010 は高い周波数でわずかに圧縮し、これが VSET スケールの上限で理想データと測定データの間に差異が見られる原因となります。

30 GHz と 37.5 GHz での AGC 回路の応答曲線をそれぞれ図 10 と図 11 に示します。初期ゲインは 30 GHz で低下しますが、37.5 GHz ではそれほど低下せず、また、高い VSET 電圧で応答が圧縮されるため、これらの周波数で VSET 対 RF 出力電力の制御範囲が制限されていることに注意してください。30 GHz では、VSET = 0.6 V ～ 1.0 V のプロットが互いに重なり合っているのに対して、40 GHz では、VSET = 0.9 V ～ 1.0 V のプロットが重なっています。

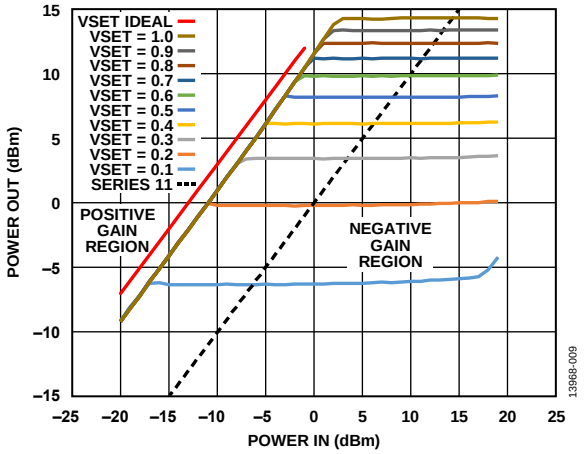

図 9. 20 GHz での ADL6010 の AGC ループの理想的性能と実測性能

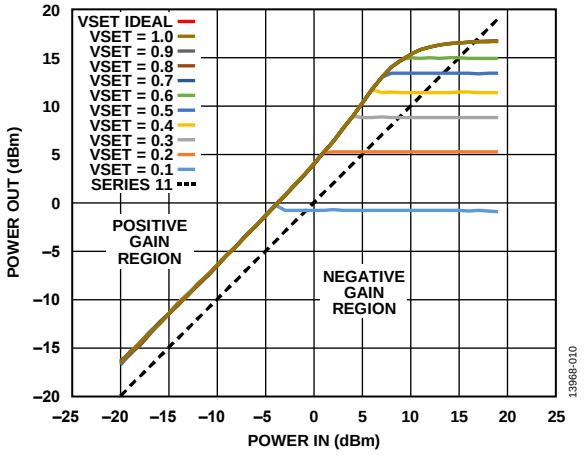

図 10. 30 GHz での ADL6010 の AGC ループの実測性能

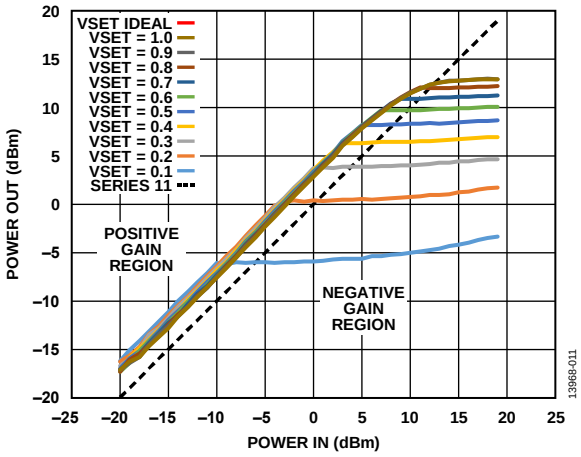

図 11. 37.5 GHz での ADL6010 の AGC ループの実測性能

AGC の性能指数

AGC ループの品質を調べるにはいくつかの方法があります。

入力振幅の変動に対する出力振幅の平坦性

入力振幅の変動に対する出力振幅の平坦性は一番に挙げられる最も明白な点であり、このような回路の存在理由でもあります。減衰器、RF アンプ、および検出器の結合ゲインが十分高くなる低い RF 周波数では、ほぼ完全な平坦性が実現します（図 9 と図 10 参照）。37.5 GHz で回路のゲインが減衰し始めると、平坦度が低下します（図 11 参照）。

正のゲイン

理想的には、AGC 回路により、非常に小さい入力信号であっても、広範囲の出力振幅レベルに対してゲインの平坦性を維持することができます。実際には、全体的なゲインが正になる領域と負になる領域があります。20 GHz では、広い領域で全体のゲインが正になります（図 9 参照）。この正の領域は、周波数が 30 GHz に、さらに 37.5 GHz に増加すると小さくなります。

VSET の範囲と線形性

ADL6010 の応答が非線形のため、VSET 対 RF 出力振幅の曲線も非常に非線形性が大きくなります。この非線形性は 20 GHz で見られ、このとき、VSET 電圧が高いときの曲線のほうが低いときの曲線よりも互いに接近します。30 GHz では、VSET 対出力振幅は十分に圧縮されるため、VSET = 0.6 V を超えると AGC の応答全体はほとんど変化しません。37.5 GHz での VSET 応答曲線はわずかに開いていますが、VSET = 0.9 V 以上では圧縮されています。図 12 はこの関係を少し別の角度から調べた方法を示しており、20 GHz、30 GHz、37.5 GHz における VSET に対する RF 出力振幅をプロットしています。

入力振幅のトランジェントに対するループ応答

安定性はどのような帰還ループでも重要であり、AGC でも同様です。この AGC ループの安定性を見積もるために、VSET 端子にステップ信号を印加し、オペアンプの積分器の出力でその応答を測定しました。図 13 に示すように、応答はわずかに減衰不足を示していますが、安定性は良好です。このトランジェント測定は、20 GHz の RF 周波数で実施しました。

位相ノイズ

位相ノイズはアナログ制御の VGA で問題となることがあり、しばしば制御電圧入力の帯域幅と位相ノイズの劣化との間でトレードオフが存在します。位相ノイズの劣化を測定するための最初のステップは、通常、ジェネレータ自体を測定することで、20 GHz の入力周波数と -10 dBm の振幅での測定結果を図 14 に示します。ループがそれ自体を高ゲイン状態にし、位相ノイズ劣化の影響を最大にするように比較的低い RF レベルを選択しました。制御電圧が 0.1 V での AGC の RF 出力における位相ノイズを図 15 に、制御電圧が 1.0 V での AGC の RF 出力の位相ノイズを図 16 に示します。この結果が示すように、これらの条件では位相ノイズの増加はほとんど認められません。

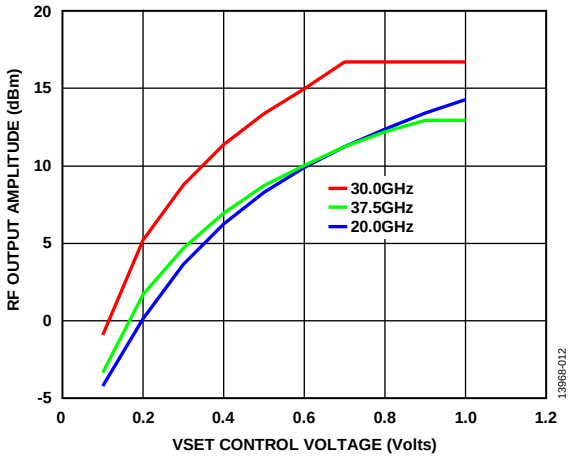

図 12. RF 出力振幅、VSET 、周波数の関係
（入力電力 = 19 dBm）

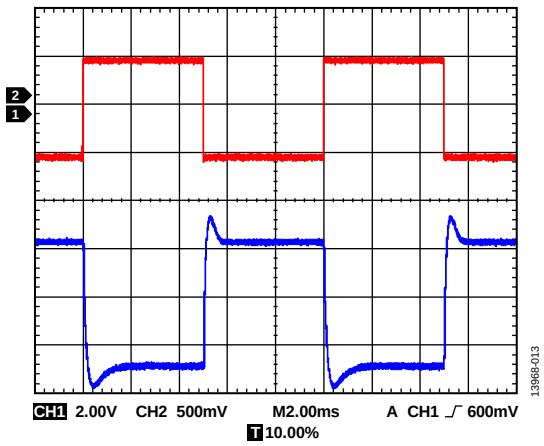

図 13. ステップ信号を VSET に印加したときのトランジェント応答

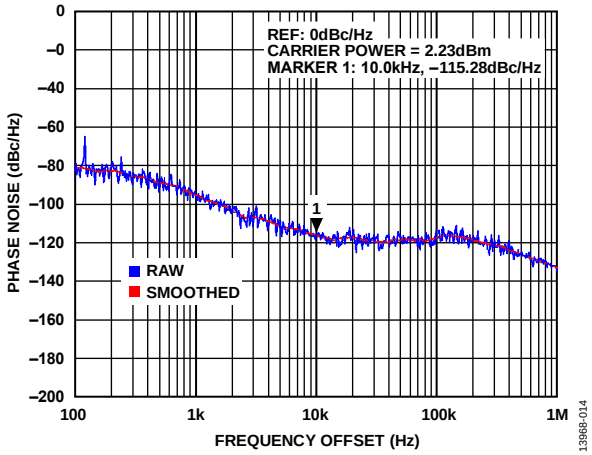

図 14. 20 GHz でのジェネレータの位相ノイズ測定
（RF 入力電力 = -10 dBm）

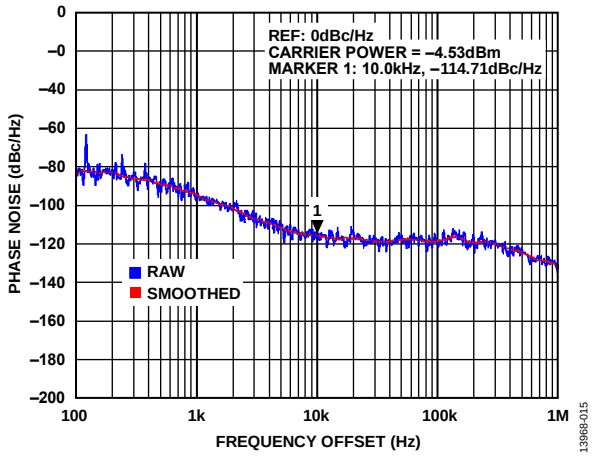

図 15. AGC の RF 出力で測定した位相ノイズ
（RF 入力 = –10 dBm、VSET = 0.1 V）

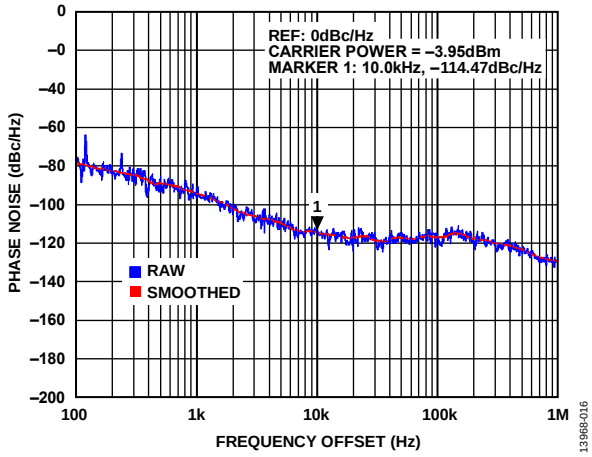

図 16. AGC の RF 出力で測定した位相ノイズ
（RF 入力 = –10 dBm、VSET = 1.0 V）

バリエーション回路

この回路は、多くのバリエーションで作成することができます。

20 GHz ～ 37.5 GHz で評価できるように、この回路では広帯域特性に優れた HMC985A VVA と HMC635 RF アンプを選びました。これらのコンポーネントを組み合わせると、-2.4 V ～ 0 V の制御電圧で -22 dB ～ +15 dB のゲイン範囲が得られます。他の VVA と RF アンプを組み合わせることにより、さまざまな帯域とゲイン範囲で動作させることができます。唯一の制限は、ループ制御用オペアンプの電源範囲の理由から、積分器にどのオペアンプを使用するとしても、VVA の制御電圧がオペアンプの出力電圧の範囲内になければならないことです。

低ノイズ（6.9 nV/√Hz）で、±5 V 電源で動作可能なことから、オペアンプには ADA4077-1 を選択しています。このアプリケーションのオペアンプに対する唯一の絶対条件は、電圧帰還アーキテクチャで、±5 V で動作可能であって、必要な VVA 範囲を駆動できる出力範囲でなければならないという点です。

ゲインのスケーリング応答は、ディレクショナル・カプラの 10 dB タップ、あるいはディレクショナル・カプラの値の異なるタップに減衰器を接続することによって調整できます。この場合、出力電力は、VSET を ADL6010 の伝達曲線で換算した値、それに減衰器とディレクショナル・カプラのタップの値を加えた値になります。

ディレクショナル・カプラに代わって、パワー・スプリッタを使うこともできます。パワー・スプリッタを使用すると、ADL6010 入力の振幅が増加する効果があるため、図 9、図 10、図 11 に示す応答曲線がシフトします。このシフトで 6 dB の出力電力が犠牲になります。

このボードと回路は、20 GHz ～ 37.5 GHz の帯域をカバーするように設計されています。狭帯域での性能は、マッチング技術を用いて改善することができます。狭帯域マッチングで最も改善できる可能性の高い帯域については、図 20 を参照してください。

回路の評価とテスト

このテストで使用されるすべての RF ケーブルは、事前に 40 GHz までの損失を測定しておく必要があります。AGC の PCB で使用する SMA コネクタは 2.4 mm です。そのため、このコネクタと接続するためのケーブルとアダプタが必要です。

必要な装置

以下の装置が必要になります。

- EVAL-CN0390-EB1Z 回路評価用ボード
- +5 V 電源、500 mA の供給能力（ADA4077-1 オペアンプ、HMC635 RF アンプ、ADL6010 検出器用）
- -5 V 電源、100 mA の供給能力（ADA4077-1 オペアンプ用）
- -0.6 V 電源、HMC635 の VGG のバイアス用。10 mA レンジが必要。この電源はオプションです。ダイオードと抵抗を用いてこのバイアスを供給することができます。PCB にはダイオード用と抵抗用のパッドがあります。この VGG のバイアスは、HMC635 への +5 V バイアスの前に印加することが重要です。+5 V VDD と VGG のバイアスは同時に印加しないでください。
- 電源。VSET 制御用に 0 V ～ 3.0 V の範囲で調整可能なもの。電流は mA レンジのみ必要。
- CN-0390 評価用ソフトウェア（ftp://ftp.analog.com/pub/cftl/cn0390 からダウンロード）。回路は完全に手動で実行できるため、このソフトウェアはオプションです。C# **.exe** のファイルとソースコードは、アナログ・デバイセズから入手できます。コードは Microsoft Visual Studio C#、2012 で作成されています。このコードは GPIB ライブラリを用いて、RF ジェネレータ、VSET コントロール、およびスペクトラム・アナライザを制御します。使用する GPIB ライブラリは National Instruments 提供のもので、無料で入手できます。ソフトウェア内の GPIB（SCPI コード）は、特にこのセクションで説明する計測器用に作成されたものです。類似の装置（例えば、異なるスペクトル・アナライザ）の SCPI コードは多くの場合同じですが、このコードの場合は他の装置では機能しないことがあります。
- 40 GHz 対応の連続波（CW）信号ジェネレータ（Keysight 製または Rohde＆Schwarz 製を推奨）
- 40 GHz 以上のスペクトラム・アナライザ（Keysight 製または Rohde＆Schwarz 製、または同等品）
- 10 dB ディレクショナル・カプラ（Keysight 製または KRYTAR 製を推奨）
- HMC985A の VVA 入力で制御電圧範囲を測定可能なマルチメータ。マルチメータのレンジは、ループがクローズしていないときに制御ループが電源電圧まで達する可能性があるため、-5 V ～ + 5 V でなければなりません。
- SMA コネクタ付きの RF 同軸ケーブル。理想的には 40 GHz で損失を最小にできるもの。PCB で使用される SMA コネクタは、Southwest Research 製の 2.4 mm コネクタです。損失を低減するには、ケーブルではなく SMA バレル・コネクタを使用して、ディレクショナル・カプラを評価用ボードに接続してください。

評価開始にあたって

回路の評価を開始するには、以下の手順を実行します。

1. RF ジェネレータの周波数を 20 GHz に、出力電力を -20 dBm にプリセットします。ジェネレータをディスエーブルします。スペクトラム・アナライザを中心周波数 20 GHz 、スパン 1 GHz、リファレンス・レベル 20 dBm、RBW 30 kHz に設定します。
2. マルチメータを HMC985A の VVA 制御入力に接続します。
3. 電源電圧を所定値に設定します。VSET を 0 V に設定します。すべての電源をディスエーブルします。
4. AGC の RF 出力をディレクショナル・カプラの入力ポートに接続します。短いケーブルでも全体の性能が低下する可能性があるので、可能であれば SMA バレル・コネクタで直接接続してください。ディレクショナル・カプラの 10 dB タップは、できるだけ短いケーブルで AGC の PCB の検出器入力に接続する必要があります。
5. 他のすべてのケーブルと電源を接続します（図 18 参照）。
6. 最初に -5 V 電源をオンにして HMC635 の VGG にバイアスをかけてから、+5 V 電源をオンにします。両方の電源を一度にオンにしたほうが便利な場合は、そうしてもかまいませんが、-5 V 電源より前に +5 V 電源を供給しないでください。
7. +5 V、-5 V、-0.6 V の各電源の電流を確認します。いずれも、おおよそ以下の値を示している必要があります。
   - +5 V 電源、300 mA
   - -5 V 電源、10 mA
   - -0.6 V 電源、 外部電源を使用する場合は 1 mA 以下
8. VSET の電源をオンにします。VSET は評価の過程で変動します。電流が 5 mA を超えないようにします。
9. RF ジェネレータをイネーブルします。

回路を手動モードで実行する

これで回路は完全に機能した状態になりました。RF ジェネレータは、最初に入力振幅を -20 dBm に設定する必要があります。HMC635 RF アンプの入力圧縮限界に近くなるため、+ 20dBm を超えないようにしてください。RF ジェネレータの電力を -20 dBm に設定すると、VVA の制御電圧は -5 V の電源電圧レベルに達することがあります。非常に小さい振幅の信号では、ループでゲインが最大になるため、RF 振幅がループをクローズするだけ十分に大きくなるまで、積分器の出力電圧は -2.4 V を超えないように維持します。RF 電力が増加するにつれて、初めはスペクトル・アナライザで出力電力が dB/dB ベースで増加していくのが見られます。しかし、RF 入力電力が増加して AGC の応答曲線の屈曲部に達すると、ループがクローズし、VVA の制御電圧が -2.4 V に移ります。この時点で、ループは最小の信号入力でクローズするため、ループは自身を最大のゲインにしようとします。電力がさらに増加しても、ループによって入力レベルの変動が補償されるため、スペクトラム・アナライザの振幅に顕著な変化は見られません。代わりに、電力が増加するにつれて、VVA 制御電圧が -2.4 V から 0 V に向かって増加していきます。VVA、RF 増幅器、および検出器にゲインがあるため、+20 dBm 以下の入力電力では VVA の制御電圧が 0 V になることはないので、AGC のスロープは平坦を維持します。

すべての結果が前述のとおりであれば、次に異なる RF 振幅、周波数、VSET の値で回路を評価することができます。

PCB の設計

20 GHz ～ 40 GHz という広帯域動作のため、PCB の設計は容易ではありません。PCB にはグランデッド・コプレーナ導波路技術を使用し、50 Ω のトレース構成を検証するために PCB にテスト・トレースを追加しました。電源と信号の接続を含む全体的なレイアウトを図 17 に示します。実際のテスト・セットアップ中の PCB を図 18 に示します。外部の 10 dB のディレクショナル・カプラを接続し、RF 入力を RF ジェネレータに直接接続してケーブル損失の補償を不要としていることに注意してください。

レイアウト、回路図、部品表などの完全なデザイン・サポート・パッケージは、www.analog.com/CN0390-DesignSupport からダウンロードできます。

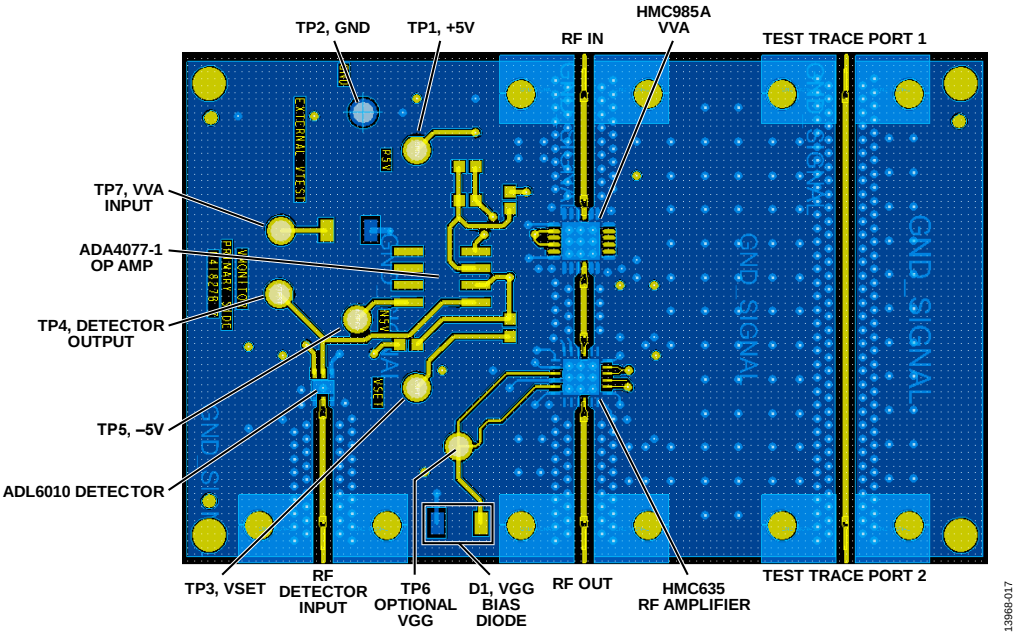

図 17. ADL6010 の AGC 回路 — PCB

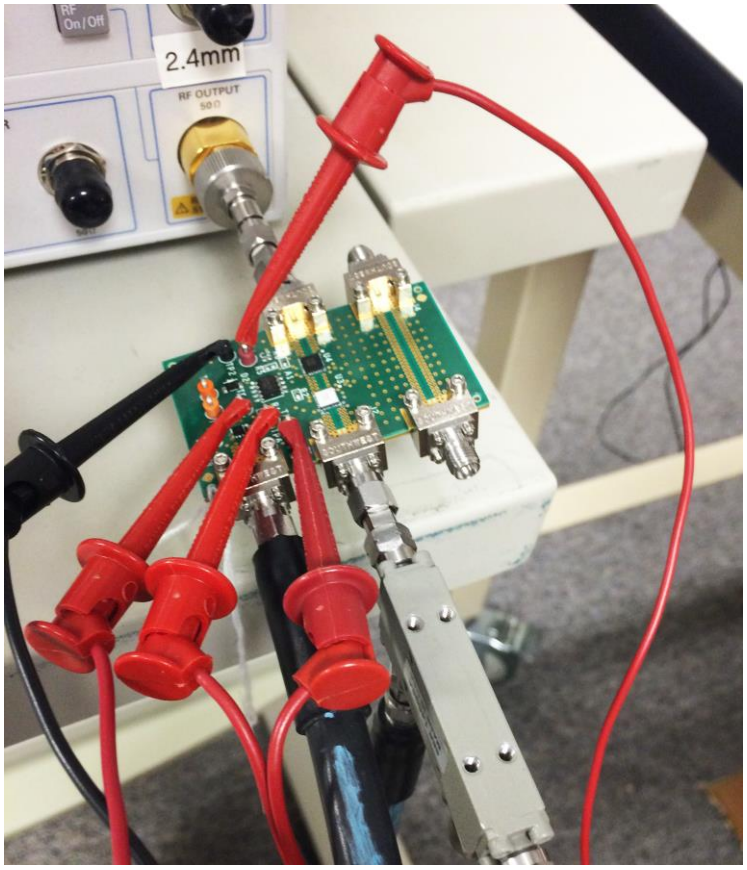

図 18. ADL6010 の AGC 回路 — テスト構成

RF トレース品質と回路の S パラメータの検証

PCB は Cadence の Allegro で設計されました。すべての CAD 設計ファイルがこの回路ノートで使用できます。50 Ω のトレース品質を 40 GHz にするために、Allegro の設計ファイルを取り出し、ADS でシミュレートしました。

S パラメータ、S11、S22、S21、S12 を図 19 に示します。データが示すように、最新の設計とシミュレーションでも、23 GHz ～ 28 GHz のリターン・ロスは最適とはいえません。30 GHz ～ 40 GHz のレンジでの性能のほうがはるかに優れています。

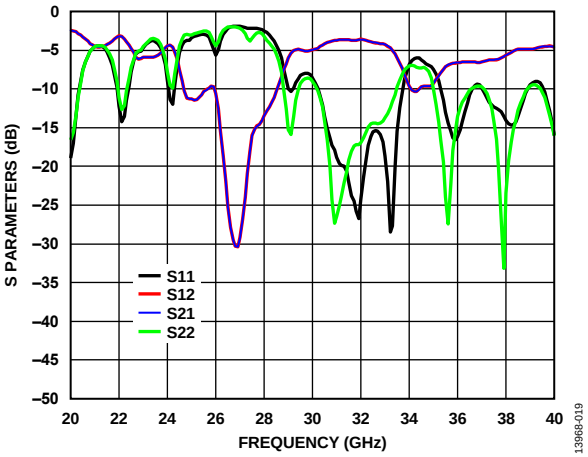

図 19. AGC PCB — テスト・トレースでの S パラメータ

PCB 上で動作している回路の 2 つのポートの S パラメータ（RF 入力、RF 出力）を図 20 に示します。20 GHz ～ 40 GHz のゲイン性能（S21）にはロールオフがあります。また、ゲイン性能には、テスト・トレースに示されているリターン・ロスに対応してヌルの部分も存在しています。

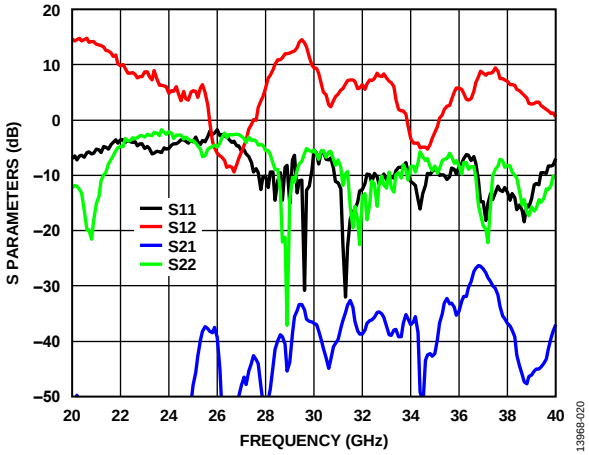

図 20. AGC PCB — 動作中の回路の S パラメータ

さらに詳しい資料

CN-0390 Design Support Package: www.analog.com/CN0390-DesignSupport

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout*. Analog Dialogue 39-09, September 2005.

Circuit Note CN-0366: 範囲が -30 dBm ～ +15 dBm の 40 GHz マイクロ波パワー・メーター

Circuit Note CN-0387: キャリブレーション不要のリターン・ロス測定システム

データシートと評価用ボード

CN-0390 回路評価用ボード（EVAL-CN0390-EB1Z）

ADL6010 データシート

ADA4077-1 データシート

HMC985A データシート

HMC635 データシート

改訂履歴

12/2016—Revision 0: Initial Version

「Circuits from the Lab／実用回路集」はアナログ・デバイセズ社製品専用に作られており、アナログ・デバイセズ社またはそのライセンスの供与者の知的所有物です。お客さまは製品設計で「Circuits from the Lab／実用回路集 」を使用することはできますが、その回路例を利用もしくは適用したことにより、特許権またはその他の知的所有権のもとでの暗示的許可、またはその他の方法でのライセンスを許諾するものではありません。アナログ・デバイセズ社の提供する情報は正確でかつ信頼できるものであることを期しています。しかし、「Circuits from the Lab／実用回路集 」は現状のまま、かつ商品性、非侵害性、特定目的との適合性の暗示的保証を含むがこれに限定されないいかなる種類の明示的、暗示的、法的な保証なしで供給されるものであり、アナログ・デバイセズ社はその利用に関して、あるいは利用によって生じる第三者の特許権もしくはその他の権利の侵害に関して一切の責任を負いません。アナログ・デバイセズ社はいつでも予告なく「Circuits from the Lab／実用回路集 」を変更する権利を留保しますが、それを行う義務はありません。 商標および登録商標は各社の所有に属します。

©**2017** Analog Devices, Inc. All rights reserved.　商標および登録商標は各社の所有に属します。