



テスト済み回路設計集“Circuits from the Lab™”は共通の設計課題を対象とし、迅速で容易なシステム統合のために製作されました。さらに詳しい情報又は支援は <http://www.analog.com/jp/CN0335> をご覧ください。

使用したリファレンス・デバイス	
AD8606	高精度、低ノイズ、デュアル CMOS、レール to レール入力/出力オペアンプ
AD7091R	1 MSPS、超低消費電力、12 ビット ADC
ADuM5401	DC/DC コンバータ内蔵、4 チャンネル、2.5kV アイソレータ

## ±10V 入力、12 ビット、300 kSPS、単電源、完全絶縁の データ・アキュイジション・システム

### 評価および設計サポート環境

#### 回路評価ボード

- CN0335 評価用ボード (EVAL-CN0335-PMDZ)
- SDP/PMD インターポーザ・ボード (SDP-PMD-IB1Z)
- システム・デモンストレーション・プラットフォーム (EVAL-SDP-CB1Z)

#### 設計と統合ファイル

- 回路図、レイアウト・ファイル、部品表

### 回路の機能とその利点

図1に示す回路はわずか3個のアクティブ・デバイスからなる完全に絶縁された12ビット、300 kSPSデータ・アキュイジション・システムです。

システムは単電源3.3 Vを使用して±10 Vの入力信号を処理します。室温でキャリブレーションした後の総合誤差は±10°Cの温度変化に対して±0.1% FSR以下なので、各種工業測定に理想的です。

この組み合わせは回路のフットプリントが小さいので、精度、速度、価格、大きさが重要な役割となるデータ・アキュイジション・システムの業界最先端のソリューションとなります。データと電源の両方が絶縁されているので、この回路は高電圧、あるいは激しい産業環境で起こるグラウンド・ループ干渉に対しても強固です。

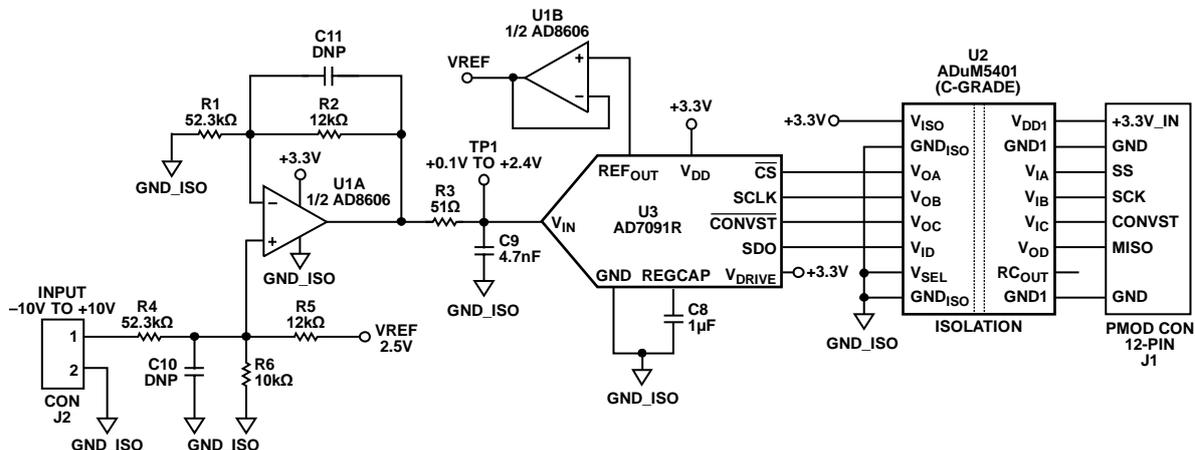


図 1. 絶縁された±10 V単電源・データ・アキュイジション・システム (全接続の一部およびデカップリングは省略されています)

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。※日本語資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

## 回路の説明

回路は入力信号処理段、ADC 段、出力アイソレーション段で構成されています。±10 V の入力信号はレベル・シフトされ、デュアル・オペアンプ AD8606 の片方のオペアンプ U1A で減衰されます。オペアンプの出力は 0.1 V ~ 2.4 V で、直線性を維持するため 100 mV ヘッドルームを計算にいと ADC の入力範囲 (0 V ~ 2.5 V) に一致します。ADC から得られるバッファ付き電圧リファレンス ( $V_{REF} = 2.5$  V) は必要なオフセット電圧を生成します。この回路ノートで後ほど述べますが、抵抗値は他の良く使用される入力範囲に合わせて変更することができます。

回路は単電源動作が可能です。AD8606 の最小出力電圧の仕様は負荷電流を 10 mA とすると、温度範囲 -40°C ~ +125°C 全体で、2.7 V 電源の場合 50 mV、5V 電源の場合 290 mV です。電源が 3.3 V、負荷電流が 1 mA 以下で、温度範囲がもっとも狭い場合には、最小出力電圧は概算で 45 mV ~ 60 mV 程です。

部品の公差を考慮し、安全余裕を持たせるために最小出力電圧 (範囲の下限) を 100 mV に設定します。出力範囲の上限は ADC の入力での大振幅に対して 100 mV ヘッドルームを設けるために 2.4 V に設定します。従って入力オペアンプの公称出力電圧範囲は 0.1 V ~ 2.4 V になります。

AD8606 のもう一方のオペアンプ (U1B) は ADC (U3) の AD7091R に内蔵されている 2.5 V 電圧リファレンスをバッファするために使用されます。

AD8606 をこのアプリケーションに選択する理由はその低オフセット電圧 (65  $\mu$ V max)、低バイアス電流 (1pA max)、低ノイズ (12 nV/ $\sqrt{\text{Hz}}$  max) によります。消費電力は 3.3 V 電源でわずか 9.2 mW です。

帯域外ノイズを減らすためにオペアンプの出力段の後に 1 極 RC フィルタ (R3/C9) を接続します。RC フィルタのカットオフ周波数を 664 kHz に設定します。低周波数のノイズの場合で、さらにフィルタ・カット・オフ周波数を下げる必要がある場合には、オプションで 2 次フィルタ (R4、C10 と R1、R2、C11) を接続することができます。このような場合には、信号帯域幅が低いので AD7091R のサンプリング・レートを下げる事ができます。

12 ビット、1MSPS、SAR ADC の AD7091R を選択した理由は消費電力が 3.3 V で 349  $\mu$ A (1.2 mW) と極めて低いからですが、これは現在市販のどの競合品よりも極めて低くなっております。AD7091R は又温度ドリフト  $\pm 4.5$  ppm/ $^{\circ}\text{C}$  typ の 2.5 V リファレンスを内蔵しています。入力帯域幅は 7.5 MHz で、高速シリアル・インターフェースは SPI 互換です。AD7091R は小フットプリントの 10 ピン MSOP を採用しています。

(アイソレータ ADuM5401 を除く) この回路の全消費電力は 3.3 V 電源動作で約 10.4 mW です。

回路は 4 チャンネル・デジタル・アイソレータ ADuM5401 (C グレード) によって DC 的に絶縁されます。デジタル・アイソレータ ADuM5401 は絶縁された出力データに加え、回路用に絶縁された 3.3 V 電源も供給します。ADuM5401 は絶縁する必要のない通常の回路動作には必要ありません。DC/DC コンバータ内蔵の 4 チャンネル、2.5 kV アイソレータ ADuM5401 は小型 16 ピン SOIC を採用しています。ADuM5401 の消費電力は 7 MHz クロックの場合約 140 mW です。

1 MSPS サンプリング・レートを実現するために AD7091R は 50 MHz のシリアル・クロック (SCLK) を必要とします。しかし、アイソレータ ADuM5401 (C グレード) の最大データレートは 25 Mbps で、それは最大シリアル・クロック周波数 12.5 MHz に相当します。さらに、SPI ポートは SCLK クロックの後方エッジで出力データをプロセッサに入力する必要があります。従ってクロック周波数の上限は ADuM5401 を通る全体のラウンドトリップ伝播遅延 (120 ns max) によって  $1/120 \text{ ns} = 8.3 \text{ MHz}$  に制限されます。

AD7091R は 12 ビット ADC ですが、プロセッサのシリアル・ポートの条件と互換性をもたせるために、シリアル・データは 16 ビット・ワードにフォーマットされます。従って、サンプリング周期 "Ts" は AD7091R の変換時間 650 ns + 58 ns (データシートで要求されている余分な時間: 遅延  $t_1$  + 遅延  $t_{\text{QUIET}}$ ) + SPI インターフェースのデータ転送に必要な 16 クロック・サイクルで構成されます。

$$T_s = 650 \text{ ns} + 58 \text{ ns} + 16 \times 120 \text{ ns} = 2628 \text{ ns}$$

$$f_s = 1/T_s = 1/2628 \text{ ns} = 380 \text{ kSPS}$$

安全余裕をもたせるために、7 MHz の最大 SCLK と 300 kSPS の最大サンプリング・レートをお勧めします。デジタル SPI インターフェースは 12 ピン Pmod 準拠コネクタ (ディジレント Pmod 仕様) を使用してマイクロプロセッサの評価用ボードに接続できます。

## 回路デザイン

図 2 に示す回路は -10 V ~ +10 V の入力信号を減衰、レベル・シフトして ADC の入力範囲の 0.1 V ~ 2.4 V にします。

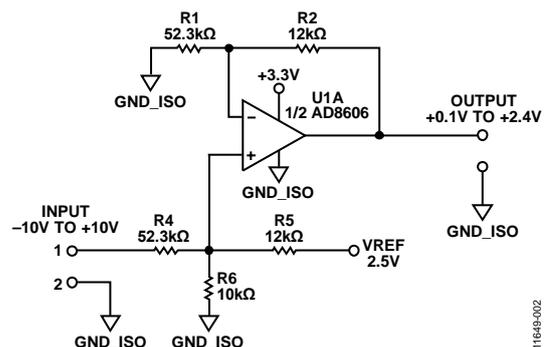


図 2. 入力電圧信号処理回路

11649-002

伝達関数は重ねの原理から得られます。

$$V_{OUT} = V_{IN} \frac{R5 \parallel R6}{R4 + R5 \parallel R6} \left( 1 + \frac{R2}{R1} \right) + V_{REF} \frac{R4 \parallel R6}{R5 + R4 \parallel R6} \left( 1 + \frac{R2}{R1} \right) =$$

$$= V_{IN} \frac{R}{R4 + R} k + V_{REF} \frac{R0}{R5 + R0} k = V_{IN} GAIN + OFFSET \quad (1)$$

ここで：

$$R = R5 \parallel R6 = \frac{R5R6}{R5 + R6} \quad R0 = R4 \parallel R6 = \frac{R4R6}{R4 + R6} \quad (2)$$

$$\text{そして } k = \left( 1 + \frac{R2}{R1} \right) \quad (3)$$

### ゲイン、出力オフセット、抵抗値の計算

入力電圧範囲が±10 V の場合、計算は次のようになります。

回路のゲインは：

$$GAIN = \frac{\Delta V_{OUT}}{\Delta V_{IN}} = \frac{2.4 \text{ V} - 0.1 \text{ V}}{+10 \text{ V} - (-10 \text{ V})} = \frac{2.3 \text{ V}}{20 \text{ V}} = 0.115 \quad (4)$$

そして伝達関数に従い：

$$GAIN = \frac{R5 \parallel R6}{R4 + R5 \parallel R6} \left( 1 + \frac{R2}{R1} \right) = \frac{R}{R4 + R} k \quad (5)$$

回路の出力オフセットは：

$$OFFSET = V_{OUT} (V_{IN} = 0 \text{ V}) = 0.1 \text{ V} + \frac{2.4 \text{ V} - 0.1 \text{ V}}{2} = 1.25 \text{ V} \quad (6)$$

そして伝達関数に従い：

$$OFFSET = V_{REF} \frac{R4 \parallel R6}{R5 + R4 \parallel R6} \left( 1 + \frac{R2}{R1} \right) = V_{REF} \frac{R0}{R5 + R0} k \quad (7)$$

k=1.23 の場合 (k の値は標準抵抗値 R1 と R2 の値によって変わります)、式 4 から比率 R4/R は次のように計算できます：

$$R4 = 9.696 R \quad (8)$$

V<sub>REF</sub> = 2.5V で k=1.23 の場合、式 7 から比率 R5/R0 は次のように計算できます：

$$R5 = 1.46 R0 \quad (9)$$

抵抗 R と抵抗 R0 の式 2 として式 8 と式 9 の比率を使って、比率 R4/R6 を次のように計算できます。

$$R4 = 5.346 R6 \quad (10)$$

抵抗 R4、R5、R6 は式 8、式 9、式 10 から次のように計算できます。たとえば R6 = 10 kΩ とすると R4 = 53.46 kΩ で R5 = 12.3 kΩ となります。

実際の回路では R4 と R5 に最も近い値の供給可能な標準抵抗値を選択しました。選択した値は R4 = 52.3 kΩ として R5 = 12 kΩ です。R1 = R4 として R2 = R5 である事に注意してください。

これらの値を注意して選択すれば、標準抵抗値で置換える事による全体の誤差は数パーセント以下になるでしょう。しかし、必要なヘッドルームが確実に維持されるように、式 1 を使用して入力±10 V の場合の U1A オペアンプの出力を再計算してください。

このタイプの回路の絶対精度は主に抵抗によって決まります。従って標準抵抗値の代入や抵抗公差による誤差を取り除くためにゲインやオフセットのキャリブレーションを行う必要があります。

### 入力範囲が異なる場合の抵抗値の計算

入力範囲が±10 V 以外の場合、次のステップで計算を行います。

入力スパン、出力スパン、オフセットを定義します：

$$\Delta V_{IN} = V_{IN\_MAX} - V_{IN\_MIN} \quad (11)$$

$$\Delta V_{OUT} = V_{IOUT\_MAX} - V_{IOUT\_MIN} \quad (12)$$

$$Offset = \frac{\Delta V_{OUT}}{2} + V_{OUT\_MIN} \quad (13)$$

ゲインを計算します：

$$GAIN = \frac{\Delta V_{OUT}}{\Delta V_{IN}} \quad (14)$$

オフセットを計算します：

$$Offset = \frac{\Delta V_{OUT}}{2} + V_{OUT\_MIN} \quad (15)$$

パラメータ k の値を選びます：

$$k = \left( 1 + \frac{R2}{R1} \right) \quad (16)$$

下記の式を使って比率 R4/R を計算します：

$$GAIN = \frac{R}{R4 + R} k \quad (17)$$

下記の式を使って比率 R5/R0 を計算します：

$$Offset = V_{REF} \frac{R0}{R5 + R0} k \quad (18)$$

式 17 と式 18 の中の R と R0 を式 2 で定義した値で置き換え、両方の式を解いて、比率 R4/R6 を求めます。

抵抗 R6 の値を選びます：比率 R4/R6 を使用して R4 を計算します。R4 と R6 の値がわかったら、式 2 と比率 R4/R6 を使い R5 を計算します。式 16 を使い R2 と R1 を計算します。R1 = R4 とし、R2 を計算するのは妥当です。

## 抵抗の温度係数が全体の誤差に及ぼす影響

式1から出力電圧は5個の抵抗 (R1, R2, R4, R5, R6) の関数である事がわかります。5個の各抵抗の小さな変化に対する TP1 でのフルスケール出力電圧の感度をシミュレーション・プログラムを使用して計算しました。回路に入力した電圧は+10 Vです。各々の感度を計算した結果  $S_{R1} = 0.19$ 、 $S_{R2} = 0.19$ 、 $S_{R4} = 0.39$ 、 $S_{R5} = 0.11$ 、 $S_{R6} = 0.50$  となりました。各々の温度係数は2乗和平方根(RSS)方法で結合されると仮定すると、100 ppm/°Cの抵抗を使った場合の全体のフルスケール・ドリフトはおおよそ次の通りです：

$$\begin{aligned} \text{フルスケール・ドリフト} &= \\ &= 100 \text{ ppm/}^\circ\text{C} \sqrt{(S_{R1}^2 + S_{R2}^2 + S_{R4}^2 + S_{R5}^2 + S_{R6}^2)} \\ &= 100 \text{ ppm/}^\circ\text{C} \sqrt{(0.19^2 + 0.19^2 + 0.39^2 + 0.11^2 + 0.50^2)} \\ &= 69 \text{ ppm/}^\circ\text{C} \end{aligned}$$

69 ppm/°Cのフルスケール・ドリフトは0.0069% FSR/°Cに相当します。25 ppm/°Cの抵抗を使用すれば、ドリフト誤差は69 ppm/°C = 17 ppm/°C 又は0.0017% FSR/°Cに軽減します。

## 能動部品の温度係数が全体の誤差に及ぼす影響

オペアンプ AD8606 と ADC の AD7091R の DC オフセットはキャリブレーションにより軽減されます。

ADC の AD7091R に内蔵しているリファレンスのオフセット・ドリフトは4.5 ppm/°C typ で25 ppm/°C max です。

オペアンプ AD8606 のオフセット・ドリフトは1μV/°C typ で4.5μV/°C max です。

入力アンプ U1A の AD8606 による誤差は出力範囲2.3 Vを基準とするので2 ppm/°Cです。U1B リファレンス・バッファによる誤差は2.5 Vを基準とするのでやはり約2 ppm/°Cです。

表1にドリフト誤差を全てまとめました。これらの誤差にはAD7091Rの±1 LSB 積分非直線性誤差は含まれていません。

50 ppm/°C あるいは100 ppm/°Cの抵抗を使用すると、抵抗によるドリフトは全体のドリフトに最も大きな影響がある事に注意してください。

表1. 温度ドリフトによる誤差

Error Source	Total Error
Resistors (1%, 100 ppm/°C)	±0.0069% FSR/°C
AD7091R ( $\Delta V_{REF}/\Delta T = 25 \text{ ppm/}^\circ\text{C}$ )	±0.0025% FSR/°C
AD8606, U1A ( $\Delta V_{OS}/\Delta T = 4.5 \text{ } \mu\text{V/}^\circ\text{C}$ ), 2 ppm/°C, Referenced to 2.3 V	±0.0002% FSR/°C
AD8606, U1B ( $\Delta V_{OS}/\Delta T = 4.5 \text{ } \mu\text{V/}^\circ\text{C}$ ), 2 ppm/°C, Referenced to 2.5 V	±0.0002% FSR/°C
Total FSR Error Temperature Coefficient (100 ppm/°C Resistors)	±0.0098% FSR/°C
Total % FSR Error for $\Delta T = \pm 10^\circ\text{C}$ (100 ppm/°C Resistors)	±0.098% FSR
Total % FSR Error for $\Delta T = \pm 10^\circ\text{C}$ (25 ppm/°C Resistors)	±0.046% FSR

## 2点キャリブレーションの前と後のテスト・データ

2点キャリブレーションを行うために、入力に初め-10 Vを印加し、その時のADC出力コードをコード1として記録します。次に入力に+10 Vを加え、その時のADCの出力コードをコード2として記録します。ゲイン係数を次の式で計算します。

$$GF = \frac{20 \text{ V}}{\text{Code}_2 - \text{Code}_1}$$

ここで、入力電圧は任意の出力コード (Code\_x) に応じて次の式を使って計算する事ができます：

$$V_{IN} = -10 \text{ V} + GF(\text{Code}_x - \text{Code}_1)$$

キャリブレーション前の誤差は部品の公称値を使って計算された理想伝達関数とキャリブレーション無しの実際の回路伝達関数を比較する事により得られます。テストする回路は許容誤差±1%の抵抗を使用して作成されました。テスト結果には温度変化は含まれません。

図3のグラフはテスト結果を室温でのキャリブレーションの前と後のパーセント誤差(FSR)で示しています。グラフからわかるように、キャリブレーション前の最大誤差は約0.23% FSRです。キャリブレーションした後、誤差は±0.03% FSRに下がりますが、それはほぼADCの1 LSB誤差に相当します。

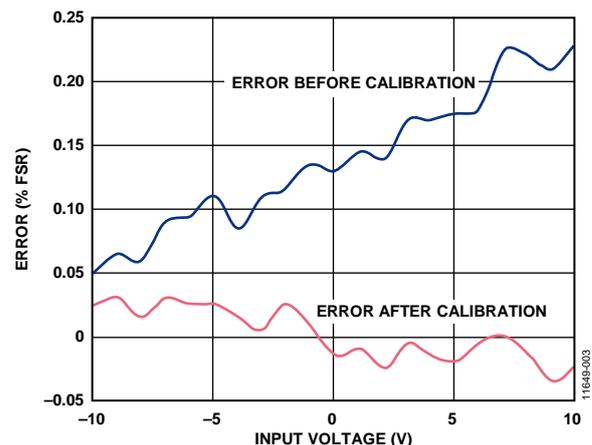


図3. 室温でのキャリブレーション前と後の回路テスト誤差

## プリント基板レイアウト時の考慮事項

高精度が要求される回路では、ボード上の電源とグラウンド・リターンのレイアウトを注意深く行う事が重要です。PCBはアナログ部とデジタル部をできる限り分離してください。このシステムのPCBは簡単な2層積み重ねで構成されていますが、4層積み重ねの方がより優れたEMCが得られます。レイアウトとグラウンディングに関するさらに詳しい内容はMT-031 Tutorialを、そしてデカップリング技術に関する情報についてはMT-101 Tutorialをご覧ください。適切にノイズを抑制しリップルを削減するためにAD8606に接続する電源を10 μF と0.1 μFのコンデンサでデカップリングしてください。これらコンデンサには低ESR値の0.1 μFコンデンサを使用し、可能な限りデバイスの近くに配置してください。すべての高周波デカップリング・コンデンサにはセラミック・コンデンサを推奨します。電源ラインはできるだけ太いパターンにして低インピーダンス経路とし、電源ライン上のグリッチによる影響を軽減させる必要があります。

DC/DCコンバータを内蔵したisoPower ADuM5401は入力と出力の電源ピンに電源バイパスを必要とします。1ピンと2ピンの間と15ピンと16ピンの間のチップパッドのできるだけ近くに低ESRのバイパス・コンデンサが要求されます。ノイズを抑制しリップルを減らすには、少なくとも2個のコンデンサの並列組み合わせが必要です。VDD1とVISOに使用する推奨コンデンサの値は0.1  $\mu\text{F}$ と10  $\mu\text{F}$ です。小さい方のコンデンサはESRが低くなければなりません。たとえば、セラミック・コンデンサの使用をお勧めします。低ESRコンデンサの両端と電源入力ピンの間の全パターン長は2mm以下にする必要があります。バイパス・コンデンサを2mm以上のパターン長で取り付けるとデータ破壊を招く可能性があります。両方の共通グラウンド・ピンがパッケージ近くで相互接続されていない場合は、1ピンと8ピン間のバイパスおよび9ピンと16ピン間のバイパスを考慮する必要があります。詳細についてはADuM5401のデータシートを参照してください。

回路、ボード・レイアウト、部品表 (BOM) などの全部揃った技術文書パッケージが[www.analog.com/CN0335-DesignSupport](http://www.analog.com/CN0335-DesignSupport)に載っております。

### 高電圧耐性

このPCBは2500Vの基本的な絶縁材の経験をもとに忠実に設計されています。2500 Vを超えた高電圧テストはお勧めできません。この評価ボードを高電圧で使用する時は注意を払ってください、そして安全機能をPCBに依存しないでください、なぜなら評価ボードは高耐圧試験 (hipot試験あるいは絶縁耐圧試験としても知られている) が行われていないかあるいは安全性について認定されていないからです。

### バリエーション回路

この回路は、図に示された部品の値で、優れた安定性を持ち高精度で動作する事が証明されています。この回路で $\pm 10\text{V}$ の入力電圧範囲をデジタル出力に変換したり、この回路を他の各種アプリケーション向けに使用する場合に他の高精度オペアンプや他のADCを使用する事ができます。

図1の回路は回路デザインセクションで提供した式に従って、 $\pm 10\text{V}$ 以外の他の入力電圧範囲用に設計する事ができます。表2に一部の標準的な電圧範囲のための抵抗の計算を示します。

表 2. 標準的な電圧範囲の部品の値

Range (V)	k	R4 (k $\Omega$ )	R5 (k $\Omega$ )	R6 (k $\Omega$ )
$\pm 5$	1.2	40.87	18.8	20
$\pm 2$	2	32.174	37	20
$\pm 1$	4	40.87	94	20
0 to 1	4	14.435	830	20
0 to 2	2	14.087	405	20
0 to 2.5	2	22.609	520	20
0 to 5	2	65.217	750	20
0 to 10	1	63.478	365	20
0 to 24	1	90.174	216	10

下限がゼロで上限がリファレンス電圧よりも高い場合、変換するためにゲイン倍する必要がない ( $k=1$ ) ので、回路は簡略化できます。例として入力範囲が0 V ~ 10 Vの場合を図4に示します。

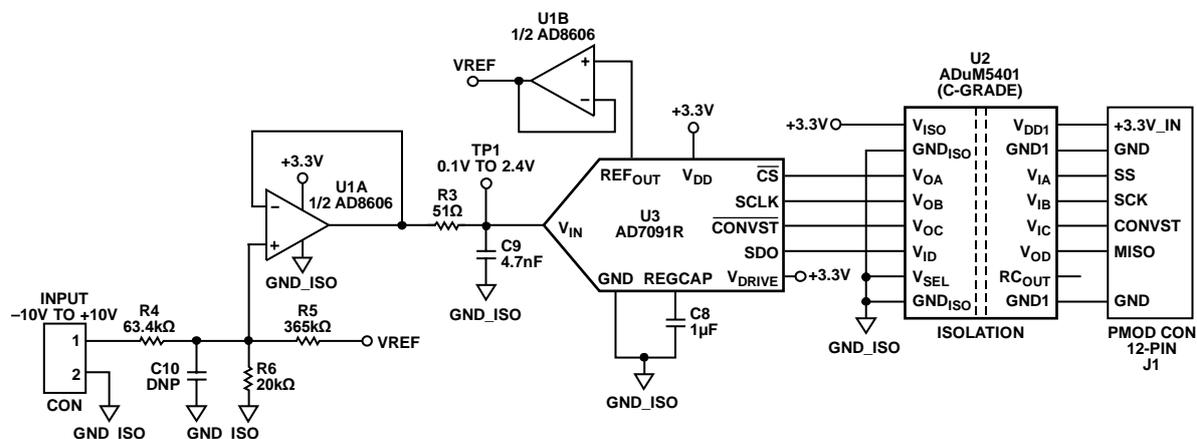


図 1. 絶縁された 0 V ~ 10 V 単電源アナログ to デジタル変換 (全接続の一部およびデカップリングは省略されています)

11649-004

AD7091 は AD7091R と類似していますが、電圧リファレンス出力がなく、入力範囲は電源電圧に等しくなります。AD7091 は 2.5 V リファレンスの ADR391 と共に使用できません。ADR391 はバッファを必要としないので、回路にはシングルの AD8605 が使用できます。

ADR391 は高精度 2.5 V バンド・ギャップ電圧リファレンスですが、低消費電力、高精度（温度ドリフト 9 ppm/°C）で小型 TSOT パッケージを採用しています。

AD8608 は AD8605 のクワッド・バージョンで、もし他に高精度オペアンプが必要な場合には AD8606 の代わりに使用できます。

AD8601、AD8602、AD8604 は超低オフセット電圧、広信号帯域幅を特徴とするシングル、デュアル、クワッドのレール to レール入/出力、単電源アンプで、AD8605、AD8606、AD8608 の代わりに使用できます。

AD7457 は 12 ビット、100 kSPS、低消費電力の SAR ADC ですが、300 kSPS のスループットが必要でなければ、電圧リファレンス ADR391 と組み合わせる事により AD7091R の代わりに使用できます。

## 回路の評価とテスト

この回路は回路評価ボード EVAL-CN0335-PMDZ、SDP-PMD-IB1Z、システム・デモ用プラットフォーム (SDP) 評価ボード EVAL-SDP-CB1Z を使用します。インターポーザ・ボード SDP-PMD-IB1Z と SDP ボード EVAL-SDP-CB1Z には 120 ピン適合コネクタがあります。インターポーザ・ボードと EVAL-CN0335-PMDZ ボードには迅速な回路性能の設定と評価を可能とする 12 ピン Pmod マッチング・コネクタがあります。EVAL-CN0335-PMDZ ボードには（この回路ノートで述べたように）評価対象の回路が含まれており、EVAL-CN0335-PMDZ 回路ボードからのデータを取り込むには SDP 評価ボードを CN0335 評価ソフトウェアと共に使用します。

## 必要な装置

- USBポート付きWindows® XP又はWindows Vista®(32-bit) 又は Windows® 7/8 (64ビット又は32ビット)対応のPC
- EVAL-CN0335-PMDZ 回路評価ボード
- EVAL-SDP-CB1ZSDP評価ボード
- SDP-PMD-IB1Zインターポーザ・ボード
- CN0335評価ソフトウェア
- 高精度電圧源

## 評価開始にあたって

CN0335評価ソフトウェア・ディスクをPCのCDドライブに入れて評価ソフトウェアをロードしてください。又CN0335 evaluation softwareからもっとも最新の評価ソフトウェアをダウンロードできます。"マイコンピュータ"を使用して、評価ソフトウェア・ディスクのドライブを見つけ、setup.exeを開いてください。オンスクリーン・プロンプトに従いインストールを完了してください。すべてのソフトウェア部品を既定の領域にインストールする事をお勧めします。

## 機能ブロック図

図 5 にテスト・セットアップの機能ブロック図を示します。

## セットアップ

1. EVAL-CFTL-6V-PWRZ (+6 V DC 電源) を DC パレル・ジャックを介して SDP-PMD-IB1Z インターポーザ・ボードに接続してください。
2. SDP-PMD-IB1Z (インターポーザ・ボード) を 120 ピン ConA コネクタを介して EVAL-SDP-CB1Z SDP ボードに接続してください。
3. EVAL-SDP-CB1Z (SDP ボード) を USB ケーブルで PC に接続してください。
4. EVAL-CN0335-PMDZ 評価ボードを 12 ピンヘッダー Pmod コネクタを介して EVAL-SDP-CB1Z インターポーザ・ボードに接続してください。
5. 電圧源 (電圧発生器) を端子ブロック J2 を介して EVAL-CN0335-PMDZ 評価ボードに接続してください。

## テスト

評価ソフトウェアを立ち上げます。アナログ・デバイゼスのシステム開発プラットフォーム・ドライバがデバイス・マネージャにリストされていれば、ソフトウェアはSDPボードと通信します。1度USB通信が確立されれば、SDPボードを使ってEVAL-CN0335-PMDZボードからのシリアル・データの送信、受信、取り込みを行う事ができます。各種入力電圧の値に対するデータはコンピュータに保存できます。データ取り込みのための評価ソフトウェアの使用法に関する情報と詳細はCN0335 Software User Guideに載っています。

EVAL-CN0335-PMDZボードの写真を図 6に示します。

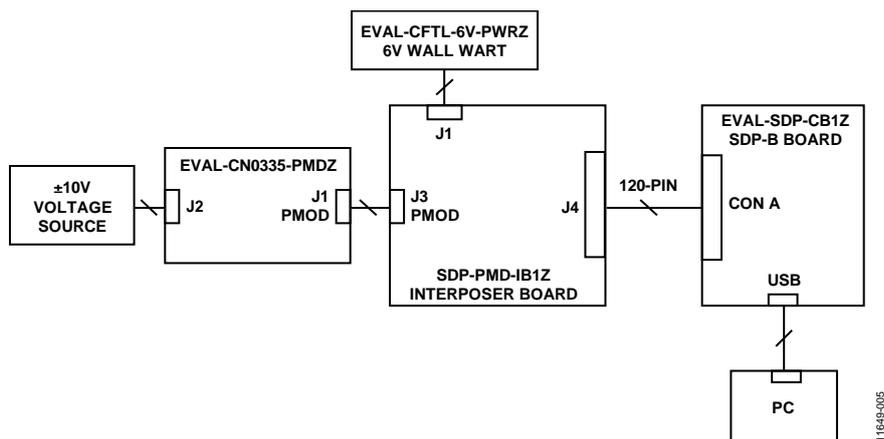


図 5. テスト・セットアップ機能ブロック図

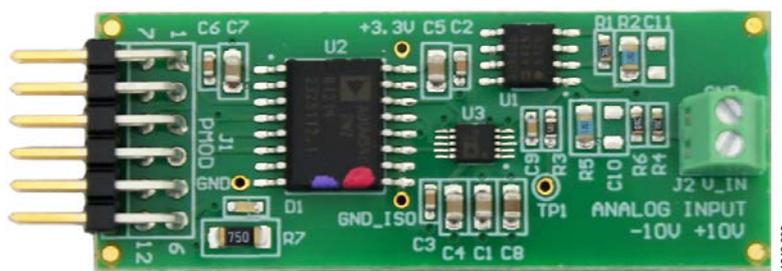


図 6. EVAL-CN0335-PMDZ ボードの写真

## さらに詳しい資料

CN0335 Design Support Package:<http://www.analog.com/CN0335-DesignSupport>

Chen, Baoxing, John Wynne, and Ronn Kliger. High Speed Digital Isolators Using Microscale On-Chip Transformers, Analog Devices, 2003

Chen, Baoxing. iCoupler® Products with isoPower™ Technology: Signal and Power Transfer Across Isolation Barrier Using Microtransformers, Analog Devices, 2006

Application Note AN-825 : iCoupler® アイソレーション製品での電源の考慮事項

Analog Dialogue. Volume 40 : "Digital Isolation Offers Compact, Low-Cost Solutions to Challenging Design Problems.", December 2006.

MT-031 Tutorial : Grounding Data Converters and Solving the Mystery of "AGND" and "DGND," Analog Devices

MT-101 Tutorial : Decoupling Techniques, Analog Devices

## データシートと評価ボード

AD8606データシート

AD7091Rデータシート

ADuM5401データシート

## 改訂履歴

3/14—Rev. 0 to Rev. A

Change to Circuit Function and Benefits Section ..... 1

2/14—Revision 0: 初版

「Circuits from the Lab/実用回路集」はアナログ・デバイセズ社製品専用で作られており、アナログ・デバイセズ社またはそのライセンスの供与者の知的所有物です。お客さまは製品設計で「Circuits from the Lab/実用回路集」を使用することはできますが、その回路例を利用もしくは適用したことにより、特許権またはその他の知的所有権のもとでの暗示的許可、またはその他の方法でのライセンスを許諾するものではありません。アナログ・デバイセズ社の提供する情報は正確かつ信頼できるものであることを期しています。しかし、「Circuits from the Lab/実用回路集」は現状のまま、かつ商品性、非侵害性、特定目的との適合性の暗示的保証を含むがこれに限定されないいかなる種類の明示的、暗示的、法的な保証なしで供給されるものであり、アナログ・デバイセズ社はその利用に関して、あるいは利用によって生じる第三者の特許権もしくはその他の権利の侵害に関して一切の責任を負いません。アナログ・デバイセズ社はいつでも予告なく「Circuits from the Lab/実用回路集」を変更する権利を留保しますが、それを行う義務はありません。商標および登録商標は各社の所有に属します。

©2015 Analog Devices, Inc. All rights reserved. 商標および登録商標は各社の所有に属します。