



テスト済み回路設計集“Circuits from the Lab™”は共通の設計課題を対象とし、迅速で容易なシステム統合のために製作されました。さらに詳しい情報又は支援は www.analog.com/jp/CN320 をご覧ください。

接続/参考にしたデバイス

ADRF6510	プログラマブル・フィルタ/可変ゲイン・アンプ、30MHz、デュアル
ADRF6801	直交復調器、750 MHz~1,150 MHz、フラクショナルN・PLLおよびVCO内蔵
AD9248	A/Dコンバータ、14ビット、65MSPS、デュアル

IF とベースバンドの可変ゲインおよびプログラマブル・ベースバンド フィルタを備えた、IQ 復調器ベースの IF/ベースバンド・レシーバ

評価および設計サポート

回路評価ボード

ADRF6510 評価ボード (ADRF6510-EVALZ)

ADRF6801 評価ボード (ADRF6801-EVALZ)

AD9248 評価ボード (AD9248BQP-65EBZ)

AD8130 評価ボード (AD8130-EBZ) (二台必要)

データ・キャプチャ・ボード (HSC-ADC-EVALB-DCZ)

設計と統合ファイル

回路図、レイアウト・ファイル、部品表

回路の機能とその利点

この回路は、柔軟で周波数即応性に優れたダイレクト・コンバージョン IF/ベースバンド・レシーバです。変換ゲインが 5dB 一定のため、カスケード接続のノイズ指数が低減されます。可変ベースバンド・ゲインを使って信号レベルを調整します。ベースバンド ADC ドライバにはプログラマブル・ロー

パス・フィルタも内蔵されていて、チャンネル外のブロッカーやノイズを除去します。

このフィルタの帯域幅は、入力信号の帯域幅の変化に応じてダイナミックに調整することができます。これにより、回路が駆動する ADC で利用可能なダイナミック・レンジをフルに活用できます。

回路のコアはフラクショナル N 型 PLL と VCO を内蔵した IQ 復調器です。1つの (可変) 基準周波数だけで、PLL/VCO は 750MHz~1150MHz の範囲のローカル発振器 (LO) を実現できます。高精度な直交バランスと低出力 DC オフセットにより、エラー・ベクトル振幅 (EVM) の劣化を最小限に抑えることができます。

この回路の部品間のインターフェースは全て完全差動です。各段間で DC 結合が必要な部分では、隣接する段のバイアス・レベルは互いに互換性があります。

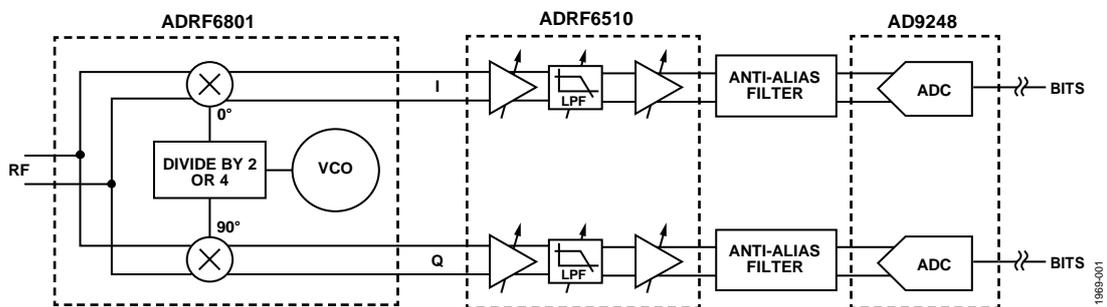


図 1. ダイレクト・コンバージョン・レシーバの簡略回路図 (全ての接続およびデカップリングは示されていません)

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本誌記載の商標および登録商標は、それぞれの所有者の財産です。※日本語資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

Rev. 0

©2016 Analog Devices, Inc. All rights reserved.

回路説明

レシーバの構成

この回路ノートでは、ダイレクト・コンバージョン（ホモダインまたはゼロ IF とも呼ばれる）構成のレシーバについて解説します。ダイレクト・コンバージョン・レシーバは、複数回の周波数変換を行うスーパーヘテロダイン・レシーバと比べ、周波数変換は1回だけです。周波数変換が1回であることが利点の理由は以下のとおりです。

- レシーバの複雑さと必要段数を低減することにより、性能向上と低消費電力を実現する
- イメージ除去の問題と不要な混合積を防止し、ベースバンドで必要なのはLPFが1つだけ
- 高い選択特性（隣接チャンネル除去比 [ACRR]）を持つ

図1はシステムの基本的な簡略回路図で、フラクショナルN型PLLとVCOを内蔵した直交復調器の後段にベースバンド・ゲインが可変のプログラマブル・ローパス・フィルタが接続されています。シグナル・チェーンの最終部分はアンチエイリアシング・フィルタとデュアルA/Dコンバータです。

理論上、初段の入力と最終段の出力によってシステムのダイナミック・レンジ（信号対ノイズ比）が設定されますが、実際にはそうはなりません。

IQ復調器、フラクショナルN型PLLとVCO

入力信号はADRF6801直交復調器に与えられ、ここで周波数がゼロIFに変換されます。ADRF6801は自身の周波数シンセサイザを内蔵し、必要なLO信号を供給します。この周波数シンセサイザはフラクショナルN型PLLとVCOで構成され、標準的な閉ループ・モードのときのLOの周波数範囲は750MHz~1150MHzです。

ADRF6801はIチャンネル用とQチャンネル用の2つのダブル・バランスド・ミキサーを使用しています。ミキサーに供給されるLO信号は2分割直交位相スプリッタで生成されます。これにより、IチャンネルとQチャンネルにそれぞれ0°の信号と90°の信号が供給されます。ADRF6801のRF入力からベースバンドのI出力とQ出力までの変換ゲインは約5dBです。

ローパス・フィルタ、ベースバンドの可変ゲイン・アンプ (VGA)、およびADCドライバ

ローパス・フィルタ、ベースバンド・ゲイン、およびADCドライバの機能は全てADRF6510で実現されます。I経路とQ経路に分離された信号はADRF6510に供給されます。ここで信号はまずプリアンプによって増幅され、次に不要な帯域外信号やノイズを抑制するためにローパス・フィルタを通り、最後にVGAによって増幅されます。

ADRF6510の各チャンネルは次の3つの段に分けることができます。

- プリアンプ
- プログラマブル・ローパス・フィルタ
- VGAと出力ドライバ

プリアンプのゲインはGNSWピンによって6dBまたは12dBに設定できます。ローパス・フィルタのコーナー周波数は、SPIポートを介して1MHz~30MHzに1MHzステップでプログラムできます。VGAのゲイン範囲は50dBで、30mV/dBのゲイン勾配があります。VGAのゲインはGAINピンによって制御され、その範囲はGNSWピンをローにしたとき-5dB~+45dB、GNSWピンをハイにしたときは+1dB~+51dBにすることができます。出力ドライバはHD2とHD3を60dBcより

良好に保ちながら、1kΩ負荷を1.5V p-pの差動信号で駆動できます。

ADRF6510のHDを許容可能なレベルに維持しながら、ローパス・フィルタに供給できる連続波 (CW) 信号の最大値は2V p-pで、このときのゲインは最小です (GNSW = 0V, GAIN = 0V)。

AD9248のようなA/Dコンバータ (ADC) にADRF6510からIQ信号を与えることができますが、その際には段間にパッシブ・ローパス・フィルタを入れる必要があります。

アンチエイリアシング・フィルタ

I信号とQ信号は以下の役割を果たすアンチエイリアシング・フィルタを通ります。

- 帯域外ノイズを低減する
- 特に高いゲインでADRF6510の出力ノイズを低減する
- ADCからの電荷キックバックを低減する
- 帯域外ブロッカーを低減する（ただし、ADRF6510のフィルタ処理によって低減されている必要あり）

アンチエイリアシング・フィルタは、コーナー周波数がほぼ30MHz~120MHzの範囲になるように設計されたローパス・フィルタです。信号のスペクトル成分が30MHz未満であることが分かっているならば、低いコーナー周波数を選択することができます。

このシステムでは合計5つのアンチエイリアシング・フィルタをテストしました。最初にテストした3つのアンチエイリアシング・フィルタは、図2に示す差動RCタイプです。フィルタ1ではR = 33ΩとC = 18pFです。この場合、ローパス・フィルタのコーナー周波数は約134MHzになりました。

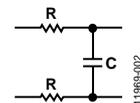


図2. アンチエイリアシング・フィルタ 1~3

フィルタ2ではR = 33ΩとC = 39pFで、ローパス・フィルタのコーナー周波数は62MHzになりました。最後に、フィルタ3ではR = 33ΩとC = 68pFで、コーナー周波数は35.5MHzになりました。

図3のフィルタ4はコーナー周波数が33MHzのLCフィルタで、図4のフィルタ5はコーナー周波数が同じ33MHzのRLCフィルタです。

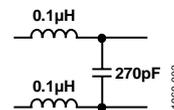


図3. アンチエイリアシング・フィルタ 4

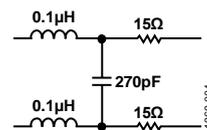


図4. アンチエイリアシング・フィルタ 5

A/D コンバータ

信号はアンチエイリアシング・フィルタから ADC に供給されます。AD9248 デュアル 14 ビット、65MSPS 3V ADC は、高性能サンプル&ホールド・アンプと電圧リファレンスを内蔵しています。

測定結果：ADRF6510 および ADRF6510 と ADRF6801 の組合せの EVM

4-QAM、5MSPS で変調された信号を ADRF6801 直交復調器の入力へ供給し、エラー・ベクトル振幅 (EVM) を測定しました。2つの AD8130-EBZ 評価ボードを使って、ADRF6801 と ADRF6510 の差動出力をシングルエンド信号に変換しました。テスト・セットアップの詳細については、「回路の評価とテスト」のセクションを参照してください。

EVM はデジタル・トランスミッタやレシーバの性能品質の測定指標で、図 5 に示すように、振幅誤差と位相誤差による実際のコンステレーション・ポイントの理論位置からの偏差を測定したものです。

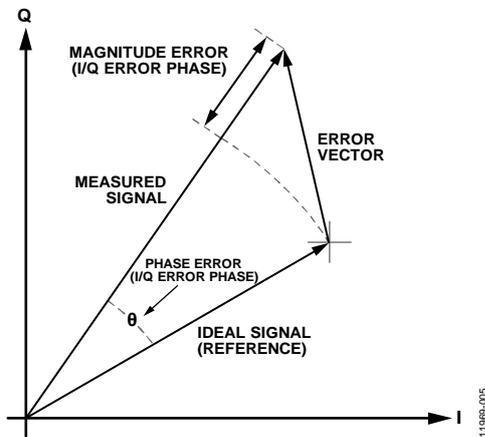


図 5. EVM のプロット

図 6 は、ADRF6801 のみと後ろに ADRF6510 を接続させた ADRF6801 の入力電力に対する EVM を示しています。ADRF6801 と ADRF6510 の曲線では、ADRF6801 への入力電力を掃引したときに ADRF6510 でゲインが変化して出力電圧を 1.5V p-p に維持しています。ADRF6510 のプリアンプのゲインは 6dB に設定されています。

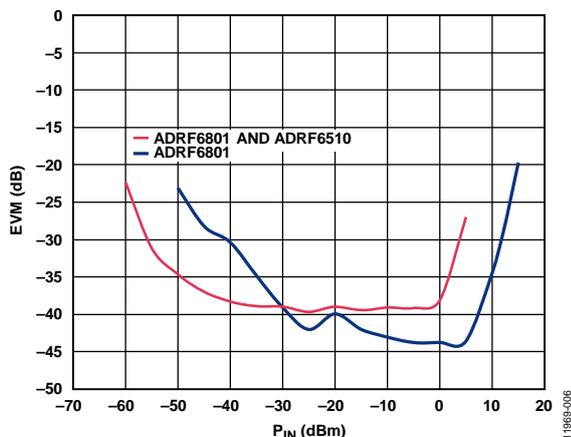


図 6. ADRF6801 および ADRF6801 と ADRF6510 の組合せの入力電力対 EVM

ADRF6801 だけをテストした場合、高信号レベルでは約 +5dBm の入力電力になるまで EVM は劣化しないことに注意してください。しかし、ADRF6801 が ADRF6510 を駆動しているときは、EVM は約 0dBm の入力電力で劣化し始めます。これは ADRF6510 のローパス・フィルタが 2V p-p しか処理できないからです。この場合、プリアンプのゲインが 6dB に設定され、アナログ・ゲインが最小時の ADRF6510 の入力ピンでは 1V p-p です。信号レベルがこの値を超えると EVM を劣化させる歪みが生じ始めます。

低入力信号レベルでは、SNR が低くなって EVM 測定値が劣化し始めます。ADRF6801 だけをテストした場合、EVM は約 -25dBm で劣化し始めました。ADRF6801 が ADRF6510 を駆動しているときは、EVM は -40dBm まで劣化し始めることはありません。両方のデバイスを低信号レベルで測定すると EVM に劣化が見られますが、主に ADRF6510 によって生じるノイズに起因するものです。ただし、パスタブ曲線の底の部分は、よりフラットで安定しています。また、小さな信号の識別能力は、ベースバンド可変ゲインがあることにより ADRF6801 が ADRF6510 を駆動しているときの方が、はるかに優れています。

ADRF6510 と ADRF6801 の EVM の測定の詳細については、それぞれのデータシートを参照してください。

測定結果：ADC を含む全シグナル・チェーン

図 7~図 16 では、シグナル・チェーンに ADRF6801、ADRF6510、および AD9248 が含まれています。3つのデバイスは全て互いに DC 結合されています。ADRF6801 と ADRF6510 の間の同相電圧は 2.6V、ADRF6510 と AD9248 の間の同相電圧は 2.0V、ADC のフルスケール電圧は 2V でした。ADRF6801 への入力電力を掃引して ADRF6510 のゲインを変化させ、ADC 入力の信号レベルを適正な値 (-3dBFS) に設定しました。SNR、SFDR、THD、HD2 および HD3 は、ADC とビジュアル・アナログ・ソフトウェアを使って測定しました。サンプリング・レートは、Agilent 8665B 低位相ノイズ信号発生器で 65MSPS に設定しました。ADRF6510 の 2つの異なるフィルタ帯域幅 5MHz と 30MHz を使用しました。また、ADRF6510 のプリアンプのゲインは 6dB から 12dB に変化させました。ADRF6801 に供給する RF 信号を 895MHz にし、LO 信号を 900MHz に設定した結果、5MHz の IF トーンが生成されました。リファレンスには 100MHz を使用しました。このリファレンスを 4 分周して 25MHz の PFD 周波数を生成しました。100MHz の信号は Model 119-3651-00 Wenzel 水晶発振器で生成しました。

この回路ノートで収集したデータから、AD9248 ADC の SNR 性能 (71.6dB) と SFDR 性能 (80.5dBc) が ADRF6801 と ADRF6510 を組合せた場合の性能より優れていることが分かります。システム全体の SNR と SFDR は主に ADRF6510 の出力ノイズによって制限されます。この値は 30MHz のフィルタ帯域幅、ミッドバンドでの測定でゲインが 20dB のときに -130dBV/√Hz と規定されています。(ADRF6510 のゲイン対ノイズと帯域幅の設定の詳細については、ADRF6510 のデータシートを参照してください。)

ADRF6510 のフィルタは高電力入力レベルで圧縮を行い (この場合は低ゲイン)、これにより高調波歪みが増加します。低入力電力レベルでは ADC は基本的に ADRF6510 の出力ノイズフロアを測定しており、HD2 と HD3 のトーンはノイズフロアを下回ります。ADRF6510 の出力ノイズフロアは、低入力電力時に高ゲインになることによって上がります。

図 7 と図 8 は ADC を含むシグナル・チェーン全体の SNR を示しています。低消費電力レベルでは、SNR はデシベルにほぼ比例して低下します。ADRF6510 のゲインは最大で、低入力電力レベルでは -3dBFS を供給することはできません。ノイズが相対的に一定のままのときに信号振幅が減少するため、SNR は低下します。信号とゲインが十分な大きくなり -3dBFS を実現すると、SNR は一定レベルに近づきます。最

良の SNR はアンチエイリアシング・フィルタ 3 で得られましたが、フィルタによる SNR の違いは、他のフィルタよりも SNR が低下したアンチエイリアシング・フィルタ 1 を除き、わずか 1dB 程度でした。

図 8 に示すように、ADRF6510 のフィルタを 30MHz に設定したときの最大入力電力で SNR は急激に低下します。これは HD2 と HD3 を急激に劣化させる ADRF6510 のフィルタの圧縮によるもので、全ノイズフロアが大幅に上がります。

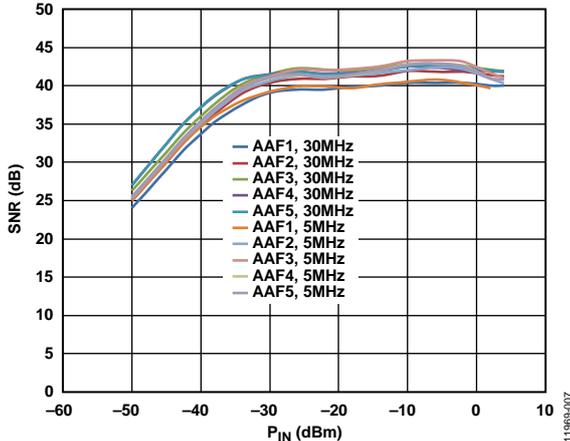


図 7. 5 つのアンチエイリアス・フィルタのシステムの SNR、ADRF6510 のフィルタのコーナー周波数：30MHz と 5MHz、IF トーン：5MHz、GNSW = ロー・レベル、フロントエンド・ゲイン = 6dB

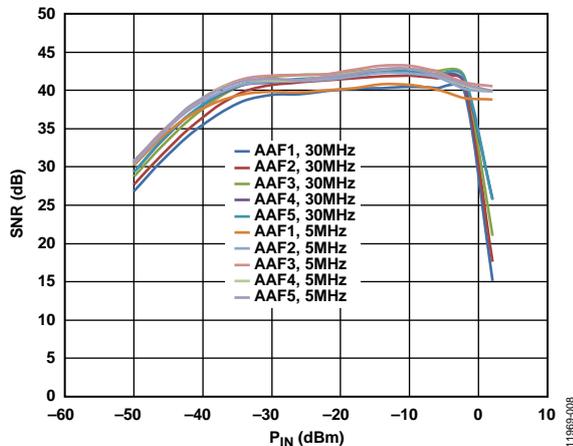


図 8. 5 つのアンチエイリアス・フィルタのシステムの SNR、ADRF6510 のフィルタのコーナー周波数：30MHz と 5MHz、IF トーン：5MHz、GNSW = ハイ・レベル、フロントエンド・ゲイン = 12dB

図 9 と図 10 は、さまざまなアンチエイリアシング・フィルタのシステム全体の SFDR を示しています。フィルタ 4 とフィルタ 5 は、入力電力範囲のほとんどの部分で SFDR が 40dB と性能が劣っています。これは SFDR を制限する HD3 のトーンによります。その他のアンチエイリアシング・フィルタでは、ほとんどの入力電力範囲で SFDR は 60dB を上回りました。低入力電力では、メイン・トーンが -3dBFS を維持しないことによるわずかな劣化が見られます。

高入力電力レベルでは、SFDR は ADRF6510 のフィルタの圧縮に起因する高調波によって制限されます。

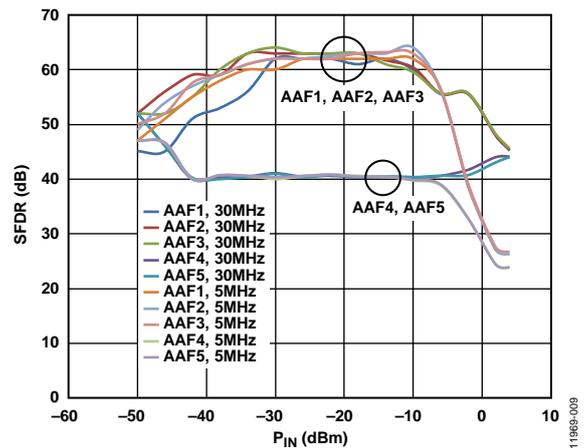


図 9. 5 つのアンチエイリアス・フィルタのシステムの SFDR、ADRF6510 のフィルタのコーナー周波数：30MHz と 5MHz、IF トーン：5MHz、GNSW = ロー・レベル、フロントエンド・ゲイン = 6dB

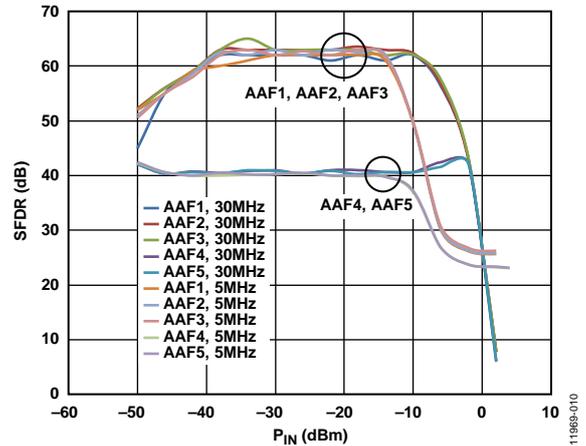


図 10. 5 つのアンチエイリアス・フィルタのシステムの SFDR、ADRF6510 のフィルタのコーナー周波数：30MHz と 5MHz、IF トーン：5MHz、GNSW = ハイ・レベル、フロントエンド・ゲイン = 12dB

図 11 と図 12 はシステムの HD2 を、図 13 と図 14 はシステムの HD3 を示しています。アンチエイリアシング・フィルタ 4 と 5 は、ここでも性能が劣り、HD2 性能が約 -55dBc、HD3 ではわずか -40dBc です。フィルタ 1~3 ははるかに高性能で、HD2、HD3 とも -70dBc より良好です。

入力電力範囲の下端では、HD2 と HD3 の成分はごくわずかなためノイズフロアより小さく、実際に記録されたのはノイズです。ADRF6510 のゲインを出力ノイズを十分に減らすだけ下げると HD トーンが現れ、適正な測定が可能性でした。

入力電力範囲の上端では、HD2 と HD3 は大幅に劣化します。これは ADRF6510 のフィルタの圧縮によるものです。

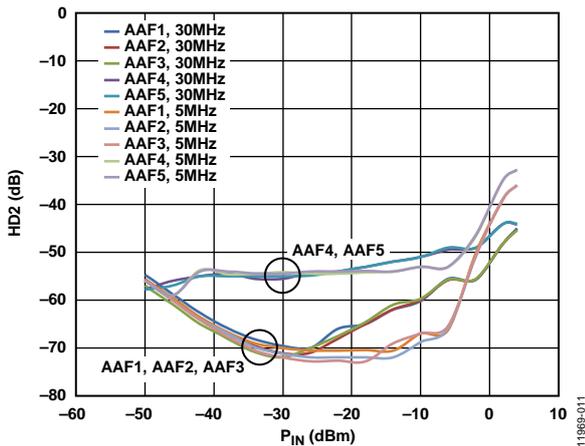


図 11. 5 つのアンチエイリアス・フィルタのシステムの HD2、ADRF6510 のフィルタのコーナー周波数：30MHz と 5MHz、IF トーン：5MHz、GNSW = ロー・レベル、フロントエンド・ゲイン = 6dB

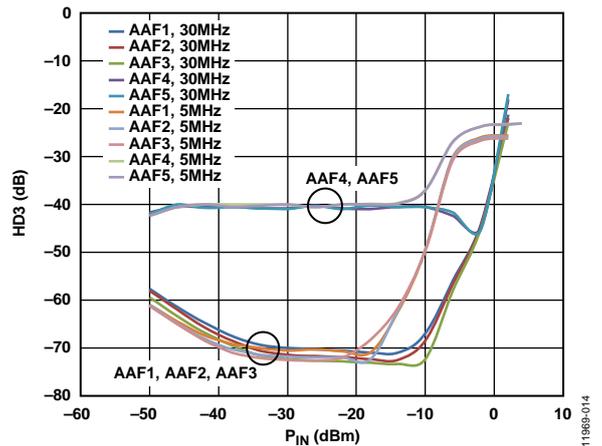


図 14. 5 つのアンチエイリアス・フィルタのシステムの HD3、ADRF6510 のフィルタのコーナー周波数：30MHz と 5MHz、IF トーン：5MHz、GNSW = ハイ・レベル、フロントエンド・ゲイン = 12dB

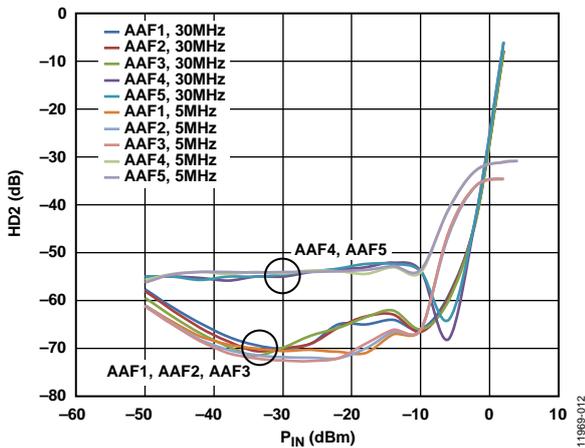


図 12. 5 つのアンチエイリアス・フィルタのシステムの HD2、ADRF6510 のフィルタのコーナー周波数：30MHz と 5MHz、IF トーン：5MHz、GNSW = ハイ・レベル、フロントエンド・ゲイン = 12dB

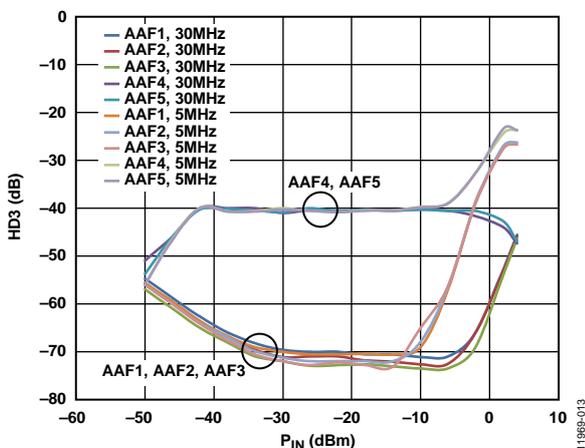


図 13. 5 つのアンチエイリアス・フィルタのシステムの HD3、ADRF6510 のフィルタのコーナー周波数：30MHz と 5MHz、IF トーン：5MHz、GNSW = ロー・レベル、フロントエンド・ゲイン = 6dB

アンチエイリアシング・フィルタの性能まとめ

5つのアンチエイリアシング・フィルタをテストした結果を示しました。RCタイプのフィルタはLCタイプとRLCタイプに比べて高調波歪みの性能が非常に優れていました。ADRF6510を使ってAD9248を駆動する場合、あらゆる測定の実用アプリケーションで最高の性能を実現するため、コーナー周波数ができるだけ低いRCタイプのフィルタを使用することを推奨します。

同相掃引

ADRF6510の出力とAD9248の入力の間を2V以外の同相電圧で駆動することが可能で、良好な性能を維持します。

図15と図16は、同相掃引に対する全ての標準的な測定値を示しています。1.5V~3Vの同相電圧範囲ではシステムは良好な性能を維持します。低い同相電圧での劣化は主にADRF6510によるものですが、高い同相電圧での劣化はADRF6510とAD9248の組み合わせに起因します。ADRF6510とAD9248の組み合わせでは、同相電圧を2.25Vに設定するのが最適です。

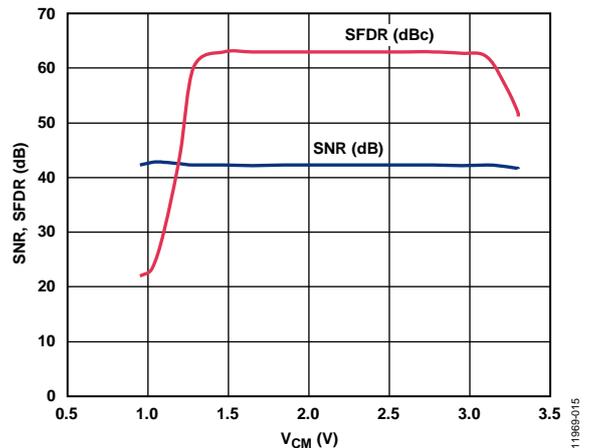


図 15. ADRF6510 の出力同相電圧 対 システムの SNR および SFDR、ADRF6510 のフィルタのコーナー周波数：30MHz、IF トーン：5 MHz、GNSW = ハイ・レベル、フロントエンド・ゲイン = 6dB

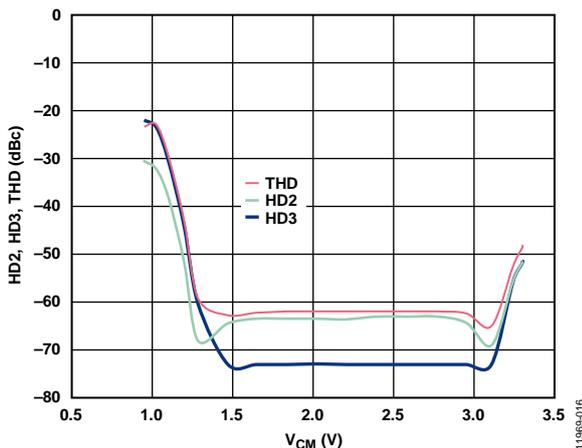


図 16. ADRF6510 の出力同相電圧 対 システムの HD2、HD3、および THD、ADRF6510 のフィルタのコーナー周波数：
30MHz、
IF トーン：5MHz、GNSW = ハイ・レベル、フロントエンド・
ゲイン = 12dB

バリエーション回路

その他の IQ 復調器、PLL および VCO、ADC

アナログ・デバイセズでは、他にも ADRF6806 や ADRF6807 などの IQ 復調器集積回路を提供しています。これらの IQ 復調器の RF 周波数範囲は、それぞれ 50MHz~525MHz と 700MHz~1050MHz です。どちらのデバイスも出力同相電圧は 1.65V であり、3.3V のドライバおよび ADC に、より適しています。

アナログ・デバイセズでは、シンセサイザの機能から IQ 復調器の機能を分離したソリューションも提供しています。同じ周波数範囲で動作する IQ 復調器は [ADL5380](#)、[ADL5382](#)、および [ADL5387](#) です。これらの IQ 復調器で異なるのはダイナミック・レンジと直交システムです。

VCO 内蔵のシンセサイザには、135MHz~4350MHz の広い周波数範囲で動作し、位相ノイズと出力電力を可変の [ADF4350](#)、[ADF4351](#)、[ADF4360](#) などがあります。

VGA のノイズ指数が直交復調器のノイズ指数より小さいと仮定した場合、直交復調器の前に [ADL5330](#) などの低ノイズ可変ゲイン・アンプ (VGA) をカスケード接続すると、システムにより多くのゲインが加わるだけでなくシステム全体のノイズ性能が向上します。後続段のノイズ指数は最初の VGA のゲインによって分割されます。固定ゲイン・アンプではなく VGA を用いるもう 1 つの利点は、直交復調器への入力信号を一定のレベルに維持するように AGC ループを設計できることです。この機能で直交復調器と後続段に供給される信号レベルを制限し、歪みを最小限に抑えることが重要です。

回路の評価とテスト

使用する必要な装置

信号発生器

- Agilent E4438C ベクトル信号発生器
- Agilent 8665B 信号発生器
- Model 119-3651-00 Wenzel 水晶発振器 (100 MHz)

ベースバンド信号の表示装置

- Agilent DSO90604A オシロスコープ

EVM 計算用装置

- Agilent 89600 VSA ソフトウェア

Rev. 0

- USB ケーブルで Agilent DSP90604A オシロスコープに接続された Windows XP で動作する PC

電源

- $\pm 5V$ 電源。 $\pm 5V$ が必要な AD8130 ボードを除いて全てのボードは +5V が必要

評価用ボード

- ADRF6801-EVALZ (1 台必要)
- ADRF6510-EVALZ (1 台必要)
- AD9248-BCP-65EBZ (1 台必要)
- HSC-ADC-EVALB-DCZ (1 台必要)
- AD8130-EBZ (EVM 測定では 2 台必要)

評価開始にあたって

ADRF6801、ADRF6510、AD9248、およびデータ・キャプチャ・カードを使って各デバイスのさまざまな側面を制御するには、HSC-ADC-EVALB-DCZ 評価ソフトウェアが必要となります。このソフトウェアについては、各製品の Web ページの **Tools, Software, & Simulations Models** のリンクを参照してください。ソフトウェアをダウンロードしてインストールしたら、コンピュータと評価用ボードを USB ケーブルで接続し、制御が必要なデバイスのソフトウェアを実行してください。

機能ブロック図

受信系統のテストに使ったテスト・セットアップの機能ブロック図を図 17 に示します。ADRF6801 の出力から AD9248 の入力までの信号経路が完全差動であることに注目してください。

セットアップとテスト

レシーバをテストするためのセットアップの最初のステップは、全てのテスト装置の電源をオンにすることです。テスト装置がウォームアップしている間、このシグナル・チェーンで適切に動作するように評価用ボードを正しく設定する必要があります。

ADRF6801 ボードでは、出力バランをバイパスし、ADRF6801 と ADRF6510 の間の信号経路を完全差動の DC 結合にします。

ADRF6510 ボードでは以下を行います。

- 入力と出力のバランをバイパス
- CoFs コンデンサを 1 μ F のコンデンサに置き換え

AD9248 ボードではバランが除去され、セミグリッド・ケーブルがバランのフットプリントに半田付けされています。これにより、ADRF6510 と AD9248 の間で差動の DC 結合が実現しました。標準的な AD9248 評価用ボードでは、バランを介したシングルエンドの AC 結合の接続か、ボード上の [AD8138](#) アンプを介したシングルエンドの DC 結合の接続のいずれかを行います。シングルエンドのセットアップを使用しても、同相電圧の測定を除く前述の全ての測定を行うことができます。フルスケール電圧は 2V に設定されています。AD9248 評価用ボードにアンチエイリアシング・フィルタを形成しました。アンチエイリアシング・フィルタの形成に使用可能ないくつかの表面実装部品用のパッドがあります。

評価用ボードを集め、図 17 に示すように、全ての信号経路を互いに接続します。全てのボードを +5V 電源に接続し、AD9248 ボードとデータ・キャプチャ・ボードを用意した電源に接続します。電源電流が所期の値を満たしていることを確認します。

図 17 に示すように以下の接続を行います。

1. ベクトル信号発生器の 50 Ω のシングルエンド出力を ADRF6801 評価用ボードの RFIN に接続する。

2. PC とオシロスコープを USB ケーブルで接続する。
3. ADRF6801 の REFIN ポートを低位相ノイズ源（ここでは、100MHz の Wenzel 発振器）に接続する

Agilent E4438C ベクトル信号発生器で以下の操作を行います。

1. RF キャリア周波数を 895MHz に設定する。
2. 振幅を-30dBm に設定する。
3. RF ポートをオンにする。

PC でビジュアル・アナログ・ソフトウェアを起動します。このソフトウェアで以下の操作を行います。

1. AD9248 を探し、FFT Average キャンパスを開く。
2. 平均値を 20 に設定し、Running Average にセットする。

3. ソフトウェアを実行し、ADC データの収集を開始する。

このテスト・セットアップを使い、-50dBm~+4dBm の掃引を行ってレシーバをテストしました。ADRF6510 のゲインは、常に ADC 入力で-3dBFS の信号レベル（差動の 1.0V p-p）を実現する値に設定しましたが、信号レベルが非常に小さい場合、ADRF6510 が 1.0V p-p の差動レベルに達するだけの十分なゲインにならないこともあります。EVM 測定は、ADRF6801 または ADRF6510 の I と Q の差動出力を差動からシングルエンドの信号に変換する 2 つの AD8130 評価用ボード（AD8130-EBZ）の inputs に接続して実施しました。次に、シングルエンドの I 信号と Q 信号を Agilent DSO90604A オシロスコープに接続し、このオシロスコープを Agilent 89600 VSA ソフトウェアが動作する Windows PC に接続しました。

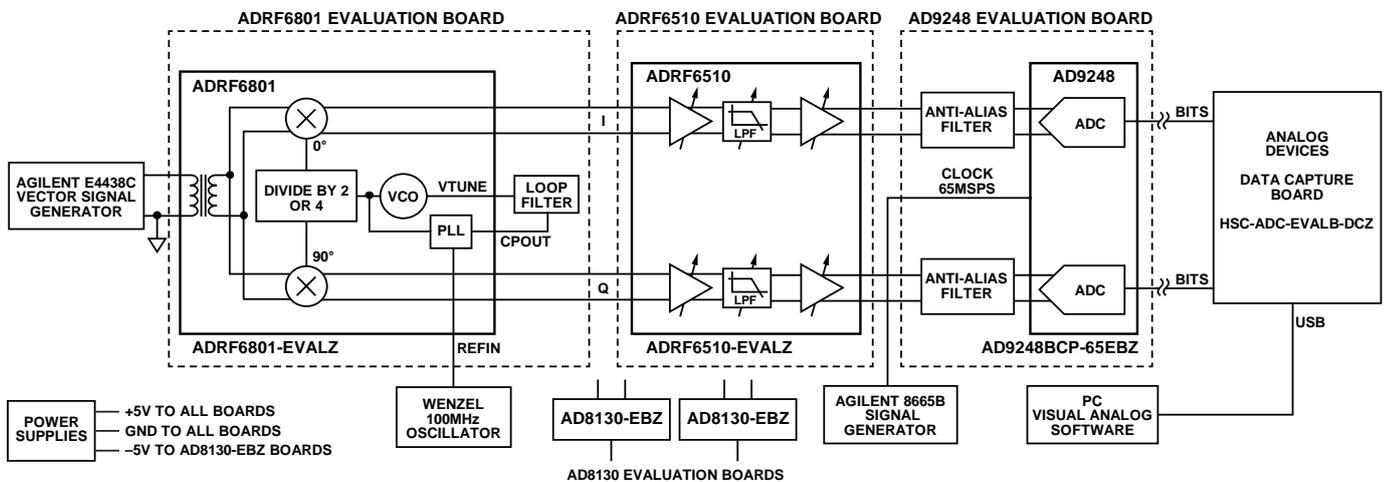


図 17. ダイレクト・コンバージョン・レシーバをテストするための機能ブロック図

さらに詳しくは

CN-0320 Design Support Package :

<http://www.analog.com/CN0320-DesignSupport>

Analog Dialogue 39-09 : 高速プリント回路基板 レイアウトの実務ガイド

[ADIsimPLL Design Tool](#)

[ADIsimRF Design Tool](#)

AN-0996 Application Note : The Advantages of Using a Quadrature Digital Upconverter (QDUC) in Point-to-Point Microwave Transmit Systems. Analog Devices.

AN-1039 Application Note : Correcting Imperfections in IQ Modulators to Improve RF Signal Fidelity. Analog Devices.

CN-0134 Circuit Note : ブロードバンド、低誤差のベクトル・マグニチュード (EVM) ダイレクト・コンバージョン・トランスミッタ

CN-0248 Circuit Note : IF & BB VGA とプログラマブル BB フィルタを応用した IQ 復調器ベースの受信 IF 回路

MT-031 Tutorial : Grounding Data Converters and Solving the Mystery of "AGND" and "DGND." Analog Devices.

MT-073 Tutorial : High Speed Variable Gain Amplifiers (VGAs). Analog Devices.

MT-101 Tutorial : Decoupling Techniques, Analog Devices.

データシートと評価ボード

[ADRF6801 データシートと評価ボード](#)

[ADRF6510 データシートと評価ボード](#)

[AD9248 データシートと評価ボード](#)

[AD8130 データシートと評価ボード](#)

改訂履歴

11/13—Revision 0: 初版

「Circuits from the Lab/実用回路集」はアナログ・デバイセズ社製品専用で作られており、アナログ・デバイセズ社またはそのライセンスの供与者の知的所有物です。お客様は製品設計で「Circuits from the Lab/実用回路集」を使用することはできますが、その回路例を利用もしくは適用したことにより、特許権またはその他の知的所有権のもとでの暗示的許可、またはその他の方法でのライセンスを許諾するものではありません。アナログ・デバイセズ社の提供する情報は正確でかつ信頼できるものであることを期しています。しかし、「Circuits from the Lab/実用回路集」は現状のまま、かつ商品性、非侵害性、特定目的との適合性の暗示的保証を含むがこれに限定されないいかなる種類の明示的、暗示的、法的な保証なしで供給されるものであり、アナログ・デバイセズ社はその利用に関して、あるいは利用によって生じる第三者の特許権もしくはその他の権利の侵害に関して一切の責任を負いません。アナログ・デバイセズ社はいつでも予告なく「Circuits from the Lab/実用回路集」を変更する権利を留保しますが、それを行う義務はありません。商標および登録商標は各社の所有に属します。

©2016 Analog Devices, Inc. All rights reserved.

商標および登録商標は、それぞれの所有者の財産です。

CN11969-0-11/13(0)